

**HENRIQUE ARAUJO ZANGARO**

**Estudo de junções Schottky para aplicação em  
BE<sup>+</sup>SOI MOSFET**

São Paulo

2022

HENRIQUE ARAUJO ZANGARO

**Estudo de junções Schottky para aplicação em  
BE<sub>SOI</sub> MOSFET**

**Versão Corrigida**

Dissertação apresentada à Escola Politécnica da Universidade de São Paulo como parte dos requisitos necessários para a obtenção do título de Mestre em Ciências.

Área de concentração:  
Microeletrônica

Orientador: Prof. Dr. João Antonio Martino.

São Paulo

2022

Autorizo a reprodução e divulgação total ou parcial deste trabalho, por qualquer meio convencional ou eletrônico, para fins de estudo e pesquisa, desde que citada a fonte.

Este exemplar foi revisado e corrigido em relação à versão original, sob responsabilidade única do autor e com a anuência de seu orientador.

São Paulo, 24 de junho de 2022

Assinatura do autor: Henrique Araujo Zangaro

Assinatura do orientador: f. Martins

#### Catálogo-na-publicação

Zangaro, Henrique Araujo  
Estudo de junções Schottky para aplicação em BESOI MOSFET / H. A.  
Zangaro -- versão corr. -- São Paulo, 2022.  
96 p.

Dissertação (Mestrado) - Escola Politécnica da Universidade de São Paulo. Departamento de Engenharia de Sistemas Eletrônicos.

1.Microeletrônica 2.Transistores 3.Junções Schottky I.Universidade de São Paulo. Escola Politécnica. Departamento de Engenharia de Sistemas Eletrônicos II.t.

## **AGRADECIMENTOS**

Agradeço ao Professor Dr. João Antonio Martino pela orientação, confiança e parceria durante o período de execução deste trabalho.

Gostaria de agradecer ao Ricardo Rangel, Kátia Sasaki e Leonardo Yojo pela parceria e toda a ajuda durante a fabricação e caracterização dos dispositivos utilizados neste trabalho, assim como pelas valiosas discussões que foram muito importantes para um bom entendimento dos fundamentos da teoria e execução das atividades experimentais.

Também gostaria de agradecer a minha família, minha namorada e meus amigos pelo apoio constante ao longo de todo o período do trabalho.

Agradeço também a Coordenação de Aperfeiçoamento de Pessoal de Nível Superior (CAPES) pelo apoio financeiro.

## RESUMO

ZANGARO, Henrique Araujo. Estudo de junções Schottky para aplicação em BESOI MOSFET. 2022. Dissertação de mestrado – Escola Politécnica, Universidade de São Paulo, São Paulo, 2022.

O “Back Enhanced” ou <sup>BE</sup>SOI MOSFET é um Transistor de Efeito de Campo Reconfigurável (RFET) proposto e fabricado no LSI – USP. Um RFET essencialmente possui regiões de fonte e dreno induzidas por campo elétrico, de modo que um único dispositivo pode alternar o seu funcionamento entre um pMOS e um nMOS. Nesse caso, as junções Schottky formadas nas regiões de fonte e dreno do dispositivo desempenham um papel importante no controle dos portadores através do dispositivo. Uma das dificuldades de utilização de maneira eficiente de um RFET é a necessidade de que as correntes dos dois modos de funcionamento sejam equilibradas, fato este que ainda não foi alcançado satisfatoriamente para o <sup>BE</sup>SOI. Um fator limitante pode estar relacionado à junção Schottky formada nas regiões de fonte e dreno (NiSi/Si-p, no caso do <sup>BE</sup>SOI). Neste trabalho estudou-se essas junções Schottky separadamente ao dispositivo. Fabricaram-se duas amostras de diodos Schottky para comparação. Uma das amostras (amostra A1) foi fabricada através da mesma sequência de fabricação do <sup>BE</sup>SOI enquanto a outra (amostra A2) foi proposta usando uma versão alternativa a esse processo. A fabricação das amostras se diferencia na etapa de formação da junção Schottky. Na amostra A1, a deposição do filme de alumínio (Al) utilizado para formar o contato da junção, foi feita imediatamente após a deposição do níquel (Ni) sobre a lâmina de Si-p e então, após esta etapa, foi realizado o tratamento térmico com a pretensão de formar a junção NiSi/Si-p já com o contato de Al sobre a junção. Na amostra A2, o filme de Al é depositado após a formação da junção NiSi/Si-p. Observou-se que a amostra A2 comportou-se de maneira mais adequada, ou seja, como um diodo Schottky, o que indica que a má formação das junções Schottky da amostra A1 deve ocorrer também na versão original do próprio <sup>BE</sup>SOI MOSFET. Portanto, a nova proposta de fabricação deverá melhorar o desempenho do <sup>BE</sup>SOI. Além disso, as junções Schottky fabricadas foram caracterizadas (obtenção da altura da barreira Schottky, do inglês *Schottky Barrier Height* (SBH)) por meio de alguns métodos bem conhecidos na literatura. Obteve-se SBH em torno de 0,40 eV e fator

de idealidade próximo de 1 para as medidas de corrente e SBH em torno de 0,44 eV para as medidas de capacitância.

Palavras-chaves: Transistores Reconfiguráveis. RFET. <sup>BE</sup>SOI. Junção Schottky.

## ABSTRACT

ZANGARO, Henrique Araujo. Study of Schottky junctions for application in BESOI MOSFET. 2022. Dissertação de mestrado – Escola Politécnica, Universidade de São Paulo, São Paulo, 2022.

The “Back Enhanced” or BESOI MOSFET is a Reconfigurable Field Effect Transistor (RFET) proposed and fabricated at LSI - USP. A RFET has essentially the source and drain regions induced by an electric field, so that a single device can alternate its operation mode between pMOS and nMOS. In this case, the Schottky junctions formed in the source and drain regions of the device play an important role in controlling the carriers through the device. One of the challenges of using a RFET efficiently is the need of the two operating modes currents to be balanced, a fact that has not been achieved satisfactorily for <sup>BE</sup>SOI yet. A limiting factor may be related to the Schottky junction formed in the source and drain regions (NiSi/Si-p, in the case of <sup>BE</sup>SOI). In this work, these Schottky junctions were studied separately to the device. Two samples of Schottky diodes were fabricated for comparison purpose. One of the samples (A1 sample) was fabricated using the same fabrication sequence as the <sup>BE</sup>SOI while the other sample (sample A2) was proposed by using an alternative version to this process. The fabrication of the samples differ in the Schottky junction formation stage. In the A1 sample, the deposition of the aluminum (Al) film used to form junction contact was done immediately after the deposition of nickel (Ni) on the Si-p wafer, and then, after this step, heat treatment was carried out with the intention of forming the NiSi/Si-p junction, with Al contact over the junction. In the A2 sample, the Al film was deposited after the formation of the NiSi/Si-p junction. It was observed that the A2 sample behaved most appropriately, i.e., as a Schottky diode, which indicates that the bad formation of the Schottky junctions of sample A1 must also occurs in <sup>BE</sup>SOI MOSFET itself. So, the new fabrication proposal may improve <sup>BE</sup>SOI's performance. In addition, the fabricated Schottky junctions were characterized (obtaining the Schottky Barrier Height (SBH)) through some well-known methods in the literature. SBH value close to 0,40 eV and ideality factor close to 1 were obtained for the current measurements and SBH close to 0,44 eV for the capacitance measurements.

Keywords: Reconfigurable Transistors. RFET. <sup>BE</sup>SOI. Schottky Junction.

## LISTA DE ILUSTRAÇÕES

Figura 1 – Perfil esquemático do dispositivo <sup>BE</sup> SOI em sua primeira versão. $VGF$ é a porta de controle, $VGB$ a porta de programação e $VDS$ os contatos de fonte e dreno. ....	21
Figura 2 – Perfil da corrente ( $ID$ ) de uma junção Schottky e uma junção PN em função da tensão aplicada ( $Va$ ) a essas junções. ....	25
Figura 3 – Diagrama de bandas de energia de uma junção Schottky (Sendo $E$ a energia, (geralmente em eV) em função da distância $x$ ), onde a função trabalho do metal ( $\Phi M$ ) é maior do que a função trabalho do semiconductor (tipo N) ( $\Phi S$ ) sendo (a) antes do contato e (b) após o contato e em equilíbrio térmico. ....	25
Figura 4 – Diagrama de bandas de energia de uma junção Schottky formada a partir de um semiconductor tipo P (Sendo $E$ a energia (geralmente em eV), em função da distância $x$ ), onde a função trabalho do metal ( $\Phi M$ ) é menor do que a função trabalho do semiconductor ( $\Phi S$ ) (a) antes do contato e (b) depois do contato e em equilíbrio térmico. ....	30
Figura 5 – Diagrama de bandas de energia na formação de uma Junção não retificadora (ou ôhmica) para um semiconductor do tipo N (Sendo $E$ a energia (geralmente em eV), em função da distância $x$ ), onde a função trabalho do metal ( $\Phi M$ ) é menor do que a função trabalho do semiconductor ( $\Phi S$ ) (a) antes do contato e (b) após o contato. ....	31
Figura 6 – Diagramas de bandas de energia para uma junção ôhmica em duas situações: (a) tensão positiva no metal, (b) tensão negativa no metal. ....	32
Figura 7 – Diagrama de bandas de energia de uma junção Schottky (Semiconductor tipo N) em três estágios diferentes. (a) Junção em equilíbrio térmico; (b) Junção polarizada diretamente; (c) Junção polarizada reversamente. ....	33
Figura 8 – Possíveis mecanismos de condução de portadores em uma junção Schottky (Semiconductor tipo N), representado no diagrama de bandas de energia. ....	34
Figura 9 – Processo de emissão termiônica de elétrons de uma região de interesse (esquerda) sobre uma barreira de potencial de uma região vizinha com formato arbitrário e altura $\Phi A$ acima do nível de quasi-Fermi da região de interesse ( $EF$ ). Na figura também está indicada a função de distribuição de probabilidade $f(E)$ que retorna a probabilidade de um elétron ocupar um nível de energia $E$ . ....	35



Figura 10 – Diagrama de bandas de energia representando o efeito de redução da altura da barreira Schottky (Image-Force Lowering). A altura da barreira resultante ( $\Phi_{B,n}$ ), é menor do que a altura da barreira ( $\Phi_{B,n0}$ ) definida anteriormente no processo de formação da junção Schottky. $\delta\Phi_{B,L}$ é a diferença entre esses dois valores de altura de barreira.....	37
Figura 11 – Thermionic Field Emission (TFE) e Field Emission (FE) para junções Schottky do tipo N em polarização direta (Figura a) e em polarização reversa (Figura b). $EM$ é o nível de energia no qual a contribuição do TFE no transporte de elétrons é máxima.....	39
Figura 12 – Diagrama de bandas de energia para o caso em que ocorre o acúmulo de cargas minoritárias na interface de uma junção Schottky (Semicondutor tipo N). Na interface da junção entre o metal e o semicondutor ocorre um crescimento acentuado dos níveis de energia. ....	41
Figura 13 – Modelo de um diodo Schottky considerando uma resistência em série $R_S$ . Nesse caso a tensão no diodo, após descontar o efeito da resistência série, é dada por $V_D = V_a - I_S R_S$ , onde $V_a$ é a tensão aplicada ao diodo. ....	42
Figura 14 – Exemplo de obtenção da SBH pelo método descrito em (SZE, 2007). Pelo ajuste da reta (linha vermelha) a partir dos dados de corrente da junção em polarização direta (e $V_a > 0,08V$ ) é possível obter $I_{sat}$ (corrente de saturação) e conseqüentemente a SBH pela equação (28).....	45
Figura 15 – Método de extração da altura da SBH através do método Werner. A partir do ajuste da reta no gráfico de $G/ISB$ em função de $G$ é possível obter tanto o fator de idealidade, $n$ , quanto a resistência série, $R_s$ , do modelo. ....	47
Figura 16 – Comparação entre duas curvas de corrente de uma junção Schottky. A curva chamada de Curva Original, é a medida experimentalmente ( $ISB \times V_a$ ) . A curva chamada de Curva Corrigida é obtida após descontar o efeito da resistência ( $ISB \times V_D$ ). ....	47
Figura 17 – Simulação de aplicação do método Werner para $R_s = 250\Omega$ , $n = 1$ e diferentes valores de SBH. Pode-se notar que para a $\Phi_{B,n} = 0,5eV$ (linha contínua) não há como identificar uma região linear no gráfico o que impossibilitaria aplicar o método. ....	48

Figura 18 – Exemplo de aplicação do método de capacitância para calcular a SBH. A partir de $V_0$ obtido pelo gráfico de $C - 2 \times Va$ , é possível calcular a SBH da junção Schottky.....	50
Figura 19 – Medidas de SBH e fator de idealidade, $n$ , com a temperatura. Note que os valores de SBH medidos utilizando curvas $C \times Va$ é maior do que os valores obtidos por curvas $ISB \times Va$ . .....	52
Figura 20 – Exemplo de representação do diagrama de bandas de energia na teoria de banda inomogênea no modelo de bandas paralelas. $\Phi B, n'$ representa as regiões com SBH mais altas e $\Phi B, n''$ representa as regiões com SBH mais baixas. ....	53
Figura 21 – Exemplo de ocorrência do efeito de Pinch-off em uma banda inomogênea. ....	54
Figura 22 – Exemplo de um patch circular (pequeno contato) com SBH menor ( $\Phi B, n - \Delta$ ) embutido em uma região com SBH maior ( $\Phi B, n$ ). .....	54
Figura 23 – Duas categorias principais de transistores reconfiguráveis. (a) Controle simultâneo das junções Schottky das regiões de fonte (S) e dreno (D) através da porta de programação. (b) Controle independente das junções Schottky pela porta de programação e porta de controle. ....	57
Figura 24 – Perfil esquemático da segunda versão do <sup>BE</sup> SOI fabricado no LSI-USP. $VGB$ é a porta de programação, $VGF$ a porta de controle e $VDS$ os contatos de fonte e dreno. ....	59
Figura 25 – Funcionamento do <sup>BE</sup> SOI MOSFET nos dois modos de operação. As figuras (a) e (b) mostram o funcionamento do dispositivo como nMOS ligado e desligado respectivamente e as figuras (c) e (d) o funcionamento do dispositivo como pMOS ligado e desligado respectivamente. ....	60
Figura 26 – Diagrama de bandas de energia para os dois modos de operação do <sup>BE</sup> SOI. Em (a) o dispositivo funciona como nMOS e os portadores majoritários responsáveis pela condução são os elétrons. Em (b) o dispositivo funciona como pMOS e os portadores majoritários responsáveis pela condução são as lacunas....	61
Figura 27 – Comparação entre a corrente de elétrons e lacunas antes (linha tracejada) e após o tensionamento aplicado no RFET (linha contínua), resultando em um maior equilíbrio entre as duas correntes. ....	62
Figura 28 – Correntes dos dois modos de operação do <sup>BE</sup> SOI. A figura a mostra o dispositivo funcionando como um pMOS e a figura b mostra o dispositivo funcionando	

como um nMOS. Note a diferença entre os níveis de corrente ( $I_D$ em função de $V_{GF}$ (porta de programação)) para os dois modos de operação. ....	63
Figura 29 – Perfil esquemático de uma junção Metal-Semicondutor simulado no TCAD Sentaurus. ....	64
Figura 30 – Correntes simuladas ( $I_{SB}$ em função de $V_a$ (tensão aplicada)) de uma junção Metal-Semicondutor no TCAD Sentaurus para três valores de função trabalho do metal ( $\Phi_M$ ). ....	65
Figura 31 – Diagrama de bandas de energia da junção Metal-Semicondutor em equilíbrio térmico para $V_a = 0V$ . Em (a), $\Phi_M = 4,0eV$ , em (b) $\Phi_M = 4,5eV$ e em (c) $\Phi_M = 5,0 eV$ . ....	65
Figura 32 – Diagrama de bandas de energia da junção Metal-Semicondutor para $V_a = -0,25V$ . Em (a), $\Phi_M = 4,0 eV$ , em (b) $\Phi_M = 4,5 eV$ e em (c) $\Phi_M = 5,0 eV$ . ....	66
Figura 33 – Diagrama de bandas de energia da junção Metal-Semicondutor para $V_a = 1,5V$ . Em (a), $\Phi_M = 4,0 eV$ , em (b) $\Phi_M = 4,5eV$ e em (c) $\Phi_M = 5,0eV$ . ....	67
Figura 34– Corrente ( $I_{SB}$ em função da tensão aplicada $V_a$ ) por tipo de portador ((e) indica a corrente de elétrons e (h) a corrente de lacunas) para os três valores de função trabalho ( $\Phi_M$ ) simuladas. ....	67
Figura 35 – Simulação da corrente ( $I_{SB}$ em função de $V_a$ ) de uma junção Schottky utilizando um material de contato com função trabalho $\Phi_M = 4,5eV$ para diferentes níveis de dopagem ( $N_A$ ). ....	69
Figura 36 – Etapas de fabricação do diodo Schottky A1. (a) Lâmina após a fotogração; (b) deposição do filme de Ni; (c) Deposição de Al acima do filme de Ni; (d) Resultado após o lift-off; (e) lâmina após o tratamento térmico. No tratamento térmico, o Ni reage com o Si para formar NiSi. ....	72
Figura 37 – Etapas de fabricação da amostra A2. (a) fotogração; (b) formação do filme de níquel; (c) lift-off para a remoção do níquel; (d) tratamento térmico e formação do NiSi; (e) formação do filme de Al; (f) segunda etapa de fotogração; (g) corrosão de parte do alumínio para a formação do contato sobre a junção Schottky NiSi/Si. .	74
Figura 38 – Diodos Schottky obtidos pelos dois processos de fabricação descritos anteriormente. Amostra A1 (esquerda) e amostra A2 (direita). ....	76
Figura 39 – Diodos comerciais utilizados na validação dos métodos. (a) Diodo 1, com área de $530 \mu m \times 530 \mu m$ (Código do Diodo: IN5819). (b) Diodo 2, com área de 1095	

<p><math>\mu\text{m} \times 1095 \mu\text{m}</math> (Código do Diodo: R3200). (c) Diodo 3, com área de <math>1420 \mu\text{m} \times 1420 \mu\text{m}</math> (Código do Diodo: SB360). .....</p>	76
<p>Figura 40 – Dados experimentais das correntes (<math>ISB \times Va</math>) para os três diodos comerciais apresentados na Figura 39. ....</p>	77
<p>Figura 41 – Exemplo de estimativa da resistência série <math>R_s</math> do Diodo 1 a partir da curva experimental de corrente (<math>ISB</math>) em função da tensão aplicada ao diodo (<math>Va</math>) para aplicar os métodos de caracterização. ....</p>	78
<p>Figura 42 – Gráficos utilizados no método Werner para o Diodo 1 comercial. Em (a), o gráfico da condutância (<math>G/ISB \times G</math>) para a obtenção da resistência série <math>RS</math> e fator de idealidade <math>n</math>. Em (b), a comparação entre a curva de corrente medida experimentalmente (<math>ISB \times Va</math>) e a curva obtida após descontar o efeito da resistência série (<math>ISB \times VD</math>). ....</p>	78
<p>Figura 43 – Capacitância por unidade de área em função da tensão aplicada, <math>Va</math>, em polarização reversa aplicada nos três diodos comerciais. ....</p>	79
<p>Figura 44 – Corrente <math>ISB</math> em função da tensão aplicada, <math>Va</math> obtida experimentalmente para as amostras A1 e A2 antes de realizar a sinterização das duas amostras. O sufixo "S" se refere as amostras antes da sinterização. ....</p>	81
<p>Figura 45 – Corrente <math>ISB</math> em função da tensão aplicada, <math>Va</math> obtida experimentalmente para as amostras A1 e A2 após realizar a etapa de sinterização das duas amostras. ....</p>	81
<p>Figura 46 – Comparação entre as correntes das duas amostras A1 e A2 antes e após a sinterização. O sufixo "S" se refere a amostras antes da etapa de sinterização. ...</p>	82
<p>Figura 47 – Esquemática da fabricação da amostra A1 e do processo de "má" formação da Junção Schottky de NiSi. Em (a) temos a amostra após a deposição do Al sobre o Ni. Em (b) a amostra após o tratamento térmico e a possível formação de NiSi<sub>2</sub> na interface. Em (c) a junção após a etapa de sinterização e a possibilidade de parte do alumínio invadir o silício, causando o curto-circuito observado anteriormente. ....</p>	82
<p>Figura 48 – Tentativa de aplicação do método Werner na amostra A2-S. Em (a), o gráfico da condutância (<math>G/ISB \times G</math>) para a obtenção da resistência série <math>RS</math> e fator de idealidade <math>n</math>. Em (b), a comparação entre a curva de corrente medida experimentalmente (<math>ISB \times Va</math>) e a curva obtida após descontar o efeito da resistência série (<math>ISB \times VD</math>). ....</p>	83

Figura 49 – Exemplo de aplicação do método 2 (Werner) na amostra A2 após a sinterização. Note que neste caso, o gráfico $G/ISB \times G$ permite extrair o fator de idealidade, $n$ , e $RS$ dessa curva (Figura a) e obter a curva corrigida $ISB \times VD$ (Figura b) .....	84
Figura 50 – Esquema da amostra A2 antes da sinterização (A2-S). O contato do verso da lâmina pode formar uma junção Schottky impossibilitando a aplicação dos métodos nessa amostra.....	85
Figura 51 – Corrente no <sup>BE</sup> SOI simulada em função de $\Phi M$ do material utilizado nos contatos de fonte e dreno do dispositivo para diferentes valores de $VGB$ (Porta de controle). Também está indicado a $\Phi M = 4,75$ eV estimada para o contato de NiSi da amostra A2 obtido a partir do valor de SBH = 0,40eV. ....	86

## LISTA DE TABELAS

Tabela 1 – Resultados obtidos ao aplicar os métodos de caracterização nos dados simulados. ....	68
Tabela 2 – Aplicação dos métodos da seção 2.3 no dispositivo simulado para diferentes níveis de dopagem. ....	70
Tabela 3 – Condições para a realização da limpeza química nas duas amostras. ...	71
Tabela 4 – Condições para a formação do filme fino de Ni. ....	73
Tabela 5 – Condições para a formação do filme fino de Al sobre o filme de Ni. ....	73
Tabela 6 – Condições utilizadas para a remoção do fotorresiste usando o lift-off.....	73
Tabela 7 – Condições utilizadas no tratamento térmico para a formação de NiSi. ...	73
Tabela 8 – Condições utilizadas na formação do filme de Al no verso da amostra A1. ....	74
Tabela 9 – Condições utilizadas na Sinterização do Al. ....	74
Tabela 10 – Condições para a corrosão de parte do Alumínio sobre o contato de NiSi/Si. ....	75
Tabela 11 – Aplicação dos métodos Werner, Gromov e método da capacitância para os três diodos comerciais. ....	79
Tabela 12 – Resultados obtidos pelos métodos 2 (Werner) e 3 (Gromov) anteriores aplicados a amostra A2 antes da sinterização (A2 – S). ....	84
Tabela 13 – Resultado da aplicação dos métodos 2 (Werner), 3 (Gromov) e de Capacitância na amostra A2. ....	85

## LISTA DE ABREVIATURAS E SIGLAS

<sup>BE</sup> SOI	<i>Back Enhanced (induzido pela segunda porta) SOI MOSFET</i>
CI	Circuito Integrado
CMOS	<i>Complementary Metal Oxide Semiconductor</i> (Metal óxido semicondutor complementar)
FE	<i>Field Emission</i> (Emissão de campo)
MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i> (Transistor de efeito de campo metal óxido semicondutor)
MuGFET	<i>Multigate Field Effect Transistor</i> (Transistor de efeito de campo de múltiplas portas)
RFET	<i>Reconfigurable Field Effect Transistor</i> (Transistor de efeito de campo reconfigurável)
SOI	<i>Silicon-On-Insulator</i> (Silício sobre isolante)
SBH	<i>Schottky Barrier Height</i> (Altura da barreira Schottky)
TFE	<i>Thermionic Field Emission</i> (Emissão de campo termiônica)
UTBB	<i>Ultra thin Body and Buried Oxide</i> (Corpo e óxido enterrados ultrafinos)

## LISTA DE SÍMBOLOS

$A$	Área de contato da junção Schottky [ $\text{cm}^2$ ]
$A^*$	Constante de Richardson [ $\text{A}\cdot\text{cm}^{-2}\cdot\text{K}^{-2}$ ]
$A_{\text{eff}}$	Área efetiva de cada <i>patch</i> circular (pequeno contato, ou irregularidades) no modelo de banda inomogênea. [ $\text{cm}^2$ ]
A1	Amostra A1
A1-S	Amostra A1 antes da etapa de sinterização
A2	Amostra A2
A2-S	Amostra A2 antes da etapa de sinterização
$C$	Capacitância por unidade de área de uma junção Schottky [ $\text{F}/\text{cm}^2$ ]
$E_C$	Menor nível da banda de condução [eV]
$E_G$	Banda Proibida [eV]
$E_{\text{max}}$	Campo elétrico máximo na junção Schottky [ $\text{V}\cdot\text{cm}^{-1}$ ]
$E_{\text{VAC}}$	Nível de vácuo [eV]
$E_V$	Maior nível da banda de valência [eV]
$E_F$	Nível de Fermi [eV]
$E_{FM}$	Nível de Fermi do metal [eV]
$E_{FS}$	Nível de Fermi do semicondutor [eV]
$E_0$	Quantidade de encurvamento da banda no semicondutor que levaria uma Probabilidade de 37% para que ocorra tunelamento [eV]
$E_{00}$	Termo de energia para determinar se ocorre Tunelamento ou Efeito Termiônico [eV]
$G$	Condutância de uma junção Schottky [S]
$I_{\text{patch}}$	Corrente em um dado <i>patch</i> circular (pequeno contato, ou irregularidade) no modelo de banda inomogênea [A]
$I_{\text{SAT}}$	Corrente de Saturação de uma junção Schottky [A]
$I_{\text{SAT,TFE}}$	Corrente de Saturação devido ao TFE [A]
$I_{\text{SB}}$	Corrente total em uma junção Schottky [A]
$I_{\text{SB}}^{\text{inom.}}$	Corrente total em uma junção inomogênea no modelo de Tung [A]
$I_{M \rightarrow S}$	Corrente de elétrons do metal para o semicondutor devido ao efeito termiônico [A]



$I_{S \rightarrow M}$	Corrente de elétrons do semicondutor para o metal devido ao efeito termiônico [A]
$I_{TFE}$	Corrente devido ao processo TFE numa junção Schottky [A]
$I_{\Phi_A}$	Corrente de elétrons (efeito termiônico) sobre uma barreira $\Phi_A$
$k_B$	Constante de Boltzmann [eV/K]
$n$	Fator de idealidade
$N_C$	Densidade efetiva de estados na banda de condução [ $\text{cm}^{-3}$ ]
$N_D$	Concentração de dopantes [ $\text{cm}^{-3}$ ]
$Q_{SC}$	Carga por unidade de área da região de Depleção [ $\text{C}/\text{cm}^2$ ]
$qD_{int}$	Dipolo de Interface
$qV_{bb}$	Quantidade que mede o encurvamento da banda de energia [eV]
$qV_N$	Diferença de energia entre $E_C$ e $E_V$ [eV]
$R_0$	Raio de cada <i>patch</i> [cm]
$R_s$	Resistência série [ $\Omega$ ]
$T$	Temperatura do sistema [K]
$V_a$	Tensão externa aplicada [V]
$V_{Bi}$	Potencial de junção [eV]
$V_{DS}$	Tensão entre fonte e dreno [V]
$V_{GB}$	Tensão aplicada na porta de programação [V]
$V_{GF}$	Tensão aplicada na porta de controle [V]
$V_{THn}$	Tensão de limiar do <sup>BE</sup> SOI MOSFET funcionando como nMOS [V]
$V_{THp}$	Tensão de limiar do <sup>BE</sup> SOI MOSFET funcionando como pMOS [V]
$W_0$	Distância máxima da região de depleção [cm]
$\delta\Phi_{BL}$	Redução da altura da barreira Schottky [eV]
$\epsilon_S$	Permissividade elétrica [F/cm]
$\sigma$	Desvio padrão
$\Phi_A$	Barreira de potencial genérica
$\Phi_{B,n}^0$	Altura da Barreira Schottky (Semicondutor tipo N) [eV]
$\Phi_{B,p}^0$	Altura da Barreira Schottky (Semicondutor tipo P) [eV]
$\Phi_{B,n}$	SBH resultante devido ao efeito Schottky (semicondutor tipo N) [eV]
$\Phi_{B,n}^{ISB,W}$	SBH no modelo de banda Inomogênea de Werner [eV]
$\Phi_{EFF}$	SBH efetiva para todos os <i>patches</i> circulares (pequenos contatos) de uma junção inomogênea [eV]

$\Phi_{\text{eff}}$	Valor do potencial do ponto de sela de um <i>patch</i> [eV]
$\Phi_M$	Função trabalho do metal [eV]
$\Phi_S$	Função trabalho do semiconductor [eV]
$\overline{\Phi_{B,n}^W}$	Valor médio da SBH no modelo de banda Inomogênea de Werner [eV]
$\overline{\Phi_{B,n}}$	Região de Barreira Alta (banda Inomogênea) [eV]
$\overline{\Phi_{B,n}} - \Delta$	Altura da Barreira Schottky de cada <i>patch</i> (banda Inomogênea) [eV]
$\chi_S$	Afinidade Eletrônica [eV]

## SUMÁRIO

1	INTRODUÇÃO.....	19
1.1	Objetivos do trabalho .....	22
1.2	Apresentação do trabalho .....	22
2	FUNDAMENTOS TEÓRICOS .....	24
2.1	Barreira Schottky e Modelo de Schottky-Mott .....	24
2.2	Corrente em junções Schottky .....	33
2.3	Métodos experimentais de extração da SBH .....	44
2.4	Métodos experimentais baseados em medidas de capacitância .....	49
2.5	Banda Inomogênea .....	51
2.6	Transistores Reconfiguráveis e <sup>BE</sup> SOI.....	57
3	SIMULAÇÕES DE JUNÇÕES METAL-SEMICONDUTOR.....	64
3.1	Dependência da função trabalho do metal.....	64
3.2	Dependência do nível de dopagem do semiconductor .....	69
4	PROCEDIMENTO EXPERIMENTAL.....	71
4.1	Fabricação diodos Schottky .....	71
4.2	Caracterização elétrica e análises .....	76
4.3	Comparação com trabalhos anteriores .....	86
5	CONCLUSÕES.....	87
	REFERÊNCIAS.....	89
	APÊNDICE A – CÓDIGOS DE SIMULAÇÃO SENTAURUS.....	94
	APÊNDICE B – LISTA DE PUBLICAÇÕES .....	96

## 1 INTRODUÇÃO

Desde a concepção do primeiro circuito integrado (CI) no final dos anos de 1950, houve uma enorme evolução no processo tecnológico da fabricação de CI's pelas indústrias de semicondutores. Com o tempo, os CI's ficaram cada vez mais complexos, rápidos e eficientes, e isso foi o fator principal que possibilitou o desenvolvimento tecnológico ao longo dos anos.

O ponto chave para a melhoria dos CI's é a possibilidade de redução das dimensões dos dispositivos semicondutores que os constituem. Essa redução é comumente chamada de escalamento e foi proposta pela primeira vez por Dennard em 1972 (DENNARD et al, 2007). Desde então, o escalamento tornou-se o principal desafio da microeletrônica para alcançar o aprimoramento tecnológico (THOMPSON; PARTHASARATHY et. al, 2006).

Em um artigo para a revista *Electronics*, de 1965, Gordon E. Moore, cofundador da Intel, já havia notado que o número de componentes em um circuito integrado estava dobrando a cada ano, prevendo então que esta poderia ser uma tendência para os próximos anos (MOORE, 1965). Essa previsão ficou conhecida posteriormente como “Lei de Moore”, e nas décadas seguintes passou por reinterpretações e revisões, sendo atualizada para dobrar o número de componentes a cada 18-24 meses. Mas o importante aqui é que para muitos, a lei de Moore tem funcionado como um norteador para o desenvolvimento da microeletrônica (TUOMI, 2002), sendo possível graças ao escalamento de dispositivos.

No que diz respeito a tecnologia *Complementary Metal Oxide Semiconductor* (CMOS) convencional, para se atingir o êxito esperado nos processos de escalamento, ao longo dos anos foram apontados alguns desafios que poderiam impedir que essa tecnologia fosse usada no futuro (HARON; HAMDIOUI, 2008). Esses desafios estão relacionados à viabilidade econômica para a produção em grande escala a partir das técnicas atuais de fabricação e a confiabilidade do dispositivo quando este atinge escalas nanométricas, o que está intimamente relacionada com efeitos parasitários indesejados (CHEN; LEWIS, 1988). Para superar esses desafios, diversas abordagens vem sendo empregadas já há algum tempo (THOMPSON, 2006). Dentre essas propostas, pode-se citar:

1. **Mudanças na estrutura dos dispositivos.** Uma proposta bastante utilizada é das arquiteturas de dispositivos com múltiplas portas, do inglês *Multigate*

*Field Effect Transistor* (MuGFET). Esses MuGFETs são geralmente divididos em categorias: porta dupla (*double gate*), porta tripla (*trigate*), Transistor de efeito de campo com aleta, do inglês *Fin Field-Effect-Transistor* (FinFET), porta  $\pi$  ( $\pi$ -gate), porta  $\Omega$  ( $\Omega$ -gate) e porta ao redor (*Gate-all-around*) (COLINGE, 2008). Em muitos casos utilizando a lâmina convencional, do inglês lâmina *Bulk*, e em outros utilizando a lâmina de Silício-Sobre-Isolante (SOI);

2. **Melhorias relacionadas a processos.** É comum o uso do tensionamento de canal, que é uma distorção mecânica resultante de uma força aplicada no cristal com o intuito de melhorar a mobilidade dos portadores (RADAMSON; SIMOEN; ZHAO, 2018). Também é comum o uso de óxidos com alta constante dielétrica (high-k) para evitar correntes de fuga devido à redução da espessura do óxido de porta dos dispositivos. Há ainda tentativas de substituição do silício por outros materiais com diferentes valores de mobilidade para elétrons e lacunas (por exemplo: SiGe, Ge, grafeno e materiais das colunas III e IV da tabela periódica), e ainda, há tentativas de otimização do contato metal-semicondutor (RADAMSON; SIMOEN; ZHAO, 2018).

Entre mudar radicalmente a estrutura dos dispositivos semicondutores e buscar soluções em novos materiais, existe uma visão alternativa que se propõe adicionar funcionalidades às tecnologias já existentes, tornando-as mais poderosas. Uma proposta possível é a dos chamados Transistores Reconfiguráveis de Efeito de Campo, do inglês *Reconfigurable Field Effect Transistor* (RFET) (MIKOLAJICK et al., 2017).

Basicamente, um RFET é um dispositivo no qual o seu tipo (normalmente denominado por P ou N) é definido a partir da polarização aplicada a uma de suas portas (chamada de porta de programação). Ou seja, o seu tipo não é definido previamente através da dopagem da lâmina de Si, mas durante a operação. Com isso, permite-se que um mesmo dispositivo funcione tanto como um pMOS, quanto como nMOS. Por meio dessa estratégia é possível reduzir a quantidade de transistores em um mesmo circuito integrado.

Entretanto esse comportamento característico do RFET só é obtido por meio do uso de junções Schottky nas regiões de fonte e dreno do dispositivo. É a partir dessas junções que se realiza o controle do transporte de portadores no dispositivo funcionando em cada um dos dois modos de operação. Dessa forma, as junções Schottky desempenham um papel fundamental para o funcionamento dos RFETs e

influenciam em seu desempenho, de tal modo que geralmente as propostas de melhorias dos RFETs estão atreladas às otimizações dessas junções Schottky formadas nesses dispositivos.

Desde a proposta do primeiro RFET no início dos anos 2000, foram realizados diversos estudos utilizando este tipo de dispositivo, principalmente com o objetivo de otimizar o seu funcionamento. Ao longo desses anos tem-se estudado os RFETs por meio de diferentes tecnologias, como por exemplo utilizando-se nanofios (*nanowires*), tecnologia SOI, ou até mesmo através de novas propostas de arquiteturas com mais portas independentes (MIKOLAJICK et al., 2021).

Nesse sentido, o dispositivo *Back-Enhanced Silicon-On-Insulator* ( $^{BE}SOI$ ) foi proposto pela primeira vez em 2015, pelo Laboratório de Sistemas Integráveis (LSI) da Universidade de São Paulo (USP) para funcionar como um RFET (RANGEL; MARTINO, 2015), e está esquematizado na Figura 1. Como destaque deste dispositivo há a simplicidade da sua fabricação, sem dopagem de fonte e dreno e apenas o uso de três etapas de litografia, além do uso da tecnologia SOI que já é bastante conhecida e utilizada pela indústria.

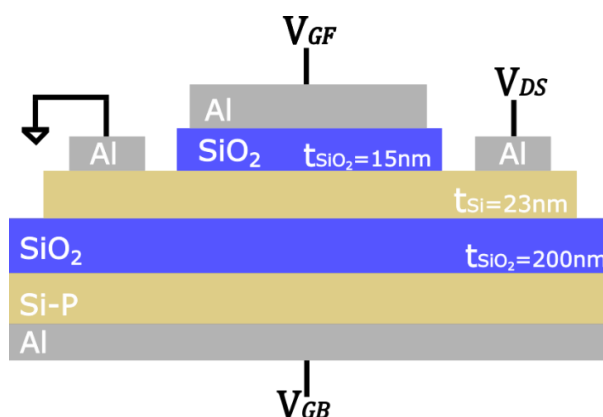


Figura 1 – Perfil esquemático do dispositivo  $^{BE}SOI$  em sua primeira versão.  $V_{GF}$  é a porta de controle,  $V_{GB}$  a porta de programação e  $V_{DS}$  os contatos de fonte e dreno.  
Fonte: Adaptado de Rangel e Martino (2015).

Posteriormente, estudou-se possíveis aplicações e melhorias na estrutura deste dispositivo. Em (YOJO et. al, 2017) foi proposta uma nova versão do dispositivo substituindo-se os contatos de Al/Si-p de fonte e dreno por contatos de NiSi/Si, assim como outras mudanças nas dimensões do dispositivo. O objetivo dessa nova versão do dispositivo era obter um melhor desempenho para os dois modos de operação do  $^{BE}SOI$ . Também se estudou uma aplicação do  $^{BE}SOI$  como um inversor lógico. Em

(YOJO et al., 2018), estudou-se o comportamento do dispositivo como um sensor de material biológico, em (PADOVESE et al., 2019) aplicou-se o dispositivo como sensor de luz e, mais recentemente, uma nova proposta foi feita usando uma lâmina *Ultra-thin Body and Buried Oxide SOI* (UTBB SOI) (SASAKI et al., 2019).

## 1.1 Objetivos do trabalho

Neste trabalho, propõe-se estudar as junções Schottky de NiSi formadas nas regiões de fonte e dreno de uma das versões do <sup>BE</sup>SOI MOSFET. Para isso, serão fabricados diodos Schottky de NiSi para que seja possível estudar esses contatos separadamente do dispositivo. Esses diodos serão fabricados de duas formas diferentes: uma seguindo as mesmas etapas de fabricação do <sup>BE</sup>SOI e outra através de um processo alternativo para que seja possível comparar com o dispositivo original e, posteriormente, propor otimizações dessas junções. Após a fabricação, esses diodos serão caracterizados através de três métodos baseados em medidas experimentais de corrente e um método baseado em medidas experimentais de capacitância. Por meio desses métodos é possível determinar alguns parâmetros importantes dessas junções como, por exemplo, a Altura da Barreira Schottky, do inglês *Schottky Barrier Height* (SBH), a resistência série e o fator de idealidade.

## 1.2 Apresentação do trabalho

Capítulo 1: Introdução – Breve discussão sobre a evolução dos circuitos integrados e as abordagens utilizadas no processo de escalamento dos dispositivos semicondutores. Apresentação dos transistores reconfiguráveis (RFET), assim como o <sup>BE</sup>SOI MOSFET como uma possível alternativa.

Capítulo 2: Fundamentos Teóricos – Bases teóricas das junções Schottky, apresentação dos métodos de obtenção da Altura da Barreira Schottky (SBH) que foram utilizados, modelo da banda inomogênea, fundamentos dos transistores reconfiguráveis, princípio de funcionamento do <sup>BE</sup>SOI MOSFET e a relação entre os RFETs e as junções Schottky.

Capítulo 3: Simulações de Junções Metal-Semicondutor – Estudo do comportamento de junções Metal-Semicondutor e a dependência dessas junções em relação à função trabalho do material de contato e do nível de dopagem do semicondutor por meio da realização de simulações bidimensionais dessas junções, utilizando a ferramenta TCAD Sentaurus. A partir dessas simulações foram analisados os perfis de corrente dessas junções e foram aplicados os métodos apresentados no Capítulo 2.

Capítulo 4: Procedimento Experimental – Descrição do processo de fabricação dos diodos Schottky de NiSi, caracterização desses diodos antes e após a etapa de sinterização através dos métodos apresentados no Capítulo 2 e comparação com trabalhos anteriores.

Capítulo 5: Conclusões – Principais conclusões obtidas a partir dos resultados experimentais de caracterização das amostras de diodos Schottky fabricadas e a relação desses resultados com o <sup>BE</sup>SOI. Propostas de trabalhos futuros.



## 2 FUNDAMENTOS TEÓRICOS

A junção Schottky é geralmente formada através de um contato entre um metal e um semicondutor e está presente em uma grande quantidade de dispositivos semicondutores, inclusive no <sup>BE</sup>SOI MOSFET, que é o tema deste trabalho. O modo como esta junção é formada, ou seja, as suas condições de fabricação e o tipo de metal e semicondutor utilizados pode mudar drasticamente as suas propriedades, portanto é de suma importância entender as bases teóricas que ditam essas propriedades. O conceito chave que caracteriza uma junção Schottky é a Altura da Barreira Schottky que define como se realiza o transporte de cargas através deste tipo de junção. Sendo assim, nesta seção são abordados os fundamentos teóricos da formação da Barreira Schottky e suas principais características físicas.

### 2.1 Barreira Schottky e Modelo de Schottky-Mott

Uma Barreira Schottky é uma barreira de potencial formada em determinadas junções realizadas entre um metal e um semicondutor (Junções Schottky). A principal consequência da formação dessa barreira é atribuir uma propriedade retificadora a essas junções, fazendo com que elas possam ser utilizadas como diodos. A Figura 2 mostra o perfil retificador de uma junção Schottky e a comparação com a corrente de uma junção PN (junções de silício). No geral, em polarização direta, um diodo Schottky passa a conduzir para uma tensão aplicada de 0,3 V a 0,4 V, enquanto um diodo de uma junção PN costuma conduzir para uma tensão aplicada de 0,7 V. Além disso, em polarização reversa, um diodo Schottky costuma ter uma corrente de saturação de 100 a 1000 vezes maior do que de um diodo PN. (COLINGE; COLINGE, 2002).

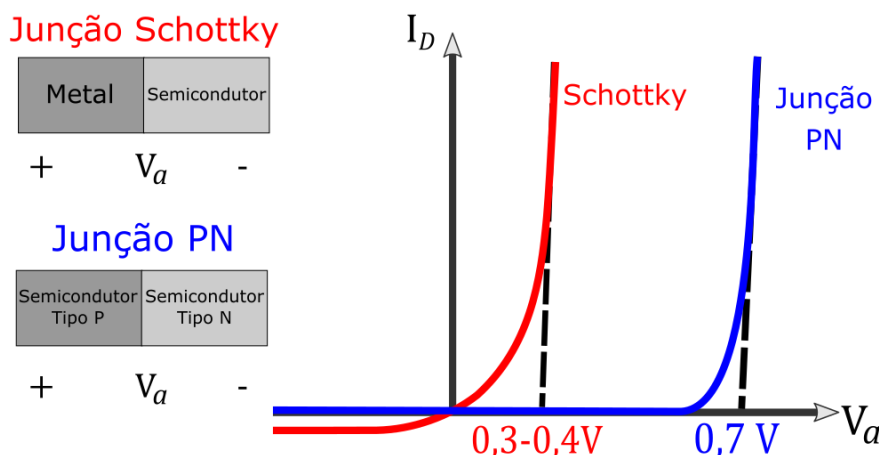


Figura 2 – Perfil da corrente ( $I_D$ ) de uma junção Schottky e uma junção PN em função da tensão aplicada ( $V_a$ ) a essas junções.

Fonte: Adaptado de Colinge e Colinge. (2002).

Para descrever a formação da Barreira Schottky, usualmente utiliza-se o modelo de Walter Schottky e Neville Mott (Schottky-Mott), que explica a formação de um contato ideal entre dois materiais como resultado da diferença de função trabalho entre eles. A formação da junção Schottky por esse modelo pode ser entendida qualitativamente por meio de um diagrama de bandas de energia como o da Figura 3, onde também estão representadas as grandezas utilizadas na teoria de semicondutores.

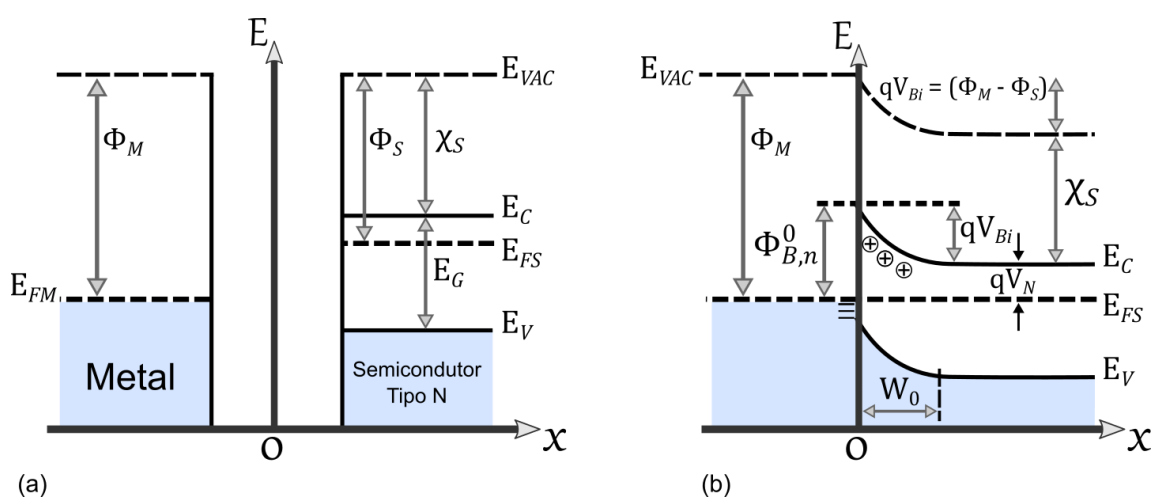


Figura 3 – Diagrama de bandas de energia de uma junção Schottky (Sendo  $E$ (eV) a energia, em função da distância  $x$ ), onde a função trabalho do metal ( $\Phi_M$ ) é maior do que a função trabalho do semicondutor (tipo N) ( $\Phi_S$ ) (a) antes do contato e (b) após o contato e em equilíbrio térmico.

Fonte: Adaptado de Tyagi (1984).

Todas as grandezas da Figura 3(a) são medidas em relação ao  $E_{VAC}$ , que é o nível de vácuo, definido como o nível de energia de um elétron em repouso localizado fora da superfície do cristal (TYAGI, 1984). Já o nível  $E_C$ , no semicondutor, é o ponto

mínimo da banda de condução, este é o nível de energia no qual o elétron possui energia cinética nula. O nível  $E_V$  é o ponto máximo da banda de valência e corresponde ao nível de energia no qual as lacunas possuem energia cinética nula (STREETMAN; BANERJEE, 2016). A afinidade eletrônica do elétron, denotada por  $\chi_S$ , é a energia necessária para levar um elétron do  $E_C$  (nível de condução) para o  $E_{VAC}$ . Os termos  $E_{FM}$  e  $E_{FS}$  indicam os níveis de Fermi do metal e do semiconductor, respectivamente. A função trabalho do metal,  $\Phi_M$ , é definida como a quantidade de energia necessária para retirar um elétron do nível de Fermi do metal para o nível  $E_{VAC}$ . A função trabalho do semiconductor,  $\Phi_S$ , é definida de maneira semelhante, mas para o semiconductor. As funções trabalho e a afinidade eletrônica estão tipicamente expressas em elétron-volts (eV). O termo  $E_G$  indica a região de banda proibida, ou do inglês *Band gap*.

Na Figura 3(b), a quantidade  $\Phi_{B,n}^0$  é interpretada como a barreira de potencial na qual um elétron deve superar ao mover-se do metal para o semiconductor e é denominada de Altura da Barreira Schottky, do inglês *Schottky Barrier Height* (SBH) (TUNG, 2001). Na mesma figura, está indicado o Potencial de junção,  $V_{Bi}$ , que é interpretado como a barreira de potencial que um elétron deve superar para passar do semiconductor para o metal. No caso,  $\Phi_{B,n}^0$  e  $qV_{Bi}$  são grandezas geralmente expressas em elétron-volts.

A formação da SBH depende da função trabalho do metal e do semiconductor, além do tipo do semiconductor utilizado. Para um semiconductor do tipo N, a junção Schottky é formada quando  $\Phi_M > \Phi_S$ . Por outro lado, quando o semiconductor é do tipo P, forma-se uma junção Schottky se  $\Phi_M < \Phi_S$ . Para os demais casos, ou seja, Semiconductor tipo N com  $\Phi_M < \Phi_S$  e semiconductor tipo P com  $\Phi_M > \Phi_S$  forma-se uma junção comumente chamada de ôhmica (TYAGI, 1984).

Em situações extremas, a junção formada pode ter um comportamento aparentemente diferente do que é esperado. Por exemplo, uma junção de Al/Si-p com Si altamente dopado (em torno de  $10^{20} \text{cm}^{-3}$ ) terá um comportamento de uma junção ôhmica, apesar da condição para formar uma junção Schottky ser satisfeita ( $\Phi_S > 5\text{eV}$  para esse nível de dopagem do Si enquanto  $\Phi_M < 5\text{eV}$  para o Al). Isso ocorre, pois apesar de ter sido formada uma junção Schottky, o alto nível de dopagem favorece o transporte de elétrons por tunelamento se comparado ao efeito termiônico (seção 2.2),

fazendo com que a junção se comporte como uma junção ôhmica (STREETMAN; BANERJEE, 2016).

Na Figura 3 está representado o processo de formação de uma junção Schottky para o caso particular em que  $\Phi_M > \Phi_S$  e o semiconductor é do tipo N. Esse processo pode ser entendido qualitativamente da seguinte maneira: antes do contato, (Figura 3(a)), os elétrons da banda de condução do semiconductor possuem energia potencial maior do que os elétrons do metal (uma vez que  $E_{FS} > E_{FM}$ ), sendo assim, ao realizar a junção, os elétrons da banda de condução do semiconductor vão em direção aos estados menos energéticos no metal. Enquanto os elétrons passam do semiconductor para o metal, a concentração de elétrons livres do semiconductor na região próxima ao contato diminui, favorecendo o surgimento de uma região com falta de elétrons e formada essencialmente por íons positivos. Essa região está indicada na Figura 3(b), para  $0 \leq x \leq W_0$ , sendo denominada região de depleção ou região de carga espacial. Na superfície do metal, por outro lado, ocorre um acúmulo extra de elétrons originários do semiconductor, tornando a interface do metal mais negativa. Isso resulta em um campo elétrico direcionado do semiconductor para o metal e na formação da SBH e do  $V_{Bi}$  que está representado pelo encurvamento da banda. A Figura 3(b) representa o sistema em equilíbrio térmico, após o contato. Quando isso ocorre, o nível de Fermi  $E_F$  torna-se único e constante ao longo da junção, ou seja,  $E_F = E_{FM} = E_{FS}$  (JÜNGEL, 2009; BRENNAN, 1999). Neste ponto, a taxa com que elétrons atravessam a barreira do semiconductor para o metal é equivalente à taxa na qual elétrons atravessam a barreira na direção oposta, e, portanto, não há corrente resultante.

É comum representar matematicamente o encurvamento do diagrama de bandas através do nível  $E_C$  (banda de condução) com relação ao nível de Fermi do metal (TUNG, 2001). Para regiões mais internas ao semiconductor e na ausência de polarização externa, o  $E_C$  é constante e igual ao  $V_N$  (Figura 3(b)) que é definido como a diferença entre o  $E_C$  e o nível de Fermi do semiconductor  $E_{FS}$ . Nesse caso:

$$E_C(x > W_0) = qV_N = k_B T \ln(N_C/N_D), \quad (1)$$

onde  $k_B$  é a constante de Boltzmann,  $T$  é a temperatura do semiconductor,  $N_D$  é a concentração de dopantes e  $N_C$  é a densidade efetiva de estados na banda de condução.

Já na interface do contato,  $x = 0$ ,  $E_C$  é igual a SBH (Figura 3(b)):

$$E_C(x = 0) = \Phi_{B,n}^0. \quad (2)$$

Neste ponto, dizemos que a banda de condução está a  $\Phi_{B,n}^0$  acima do nível de Fermi do metal. Além disso, o potencial de junção ( $V_{Bi}$ ) é definido como a diferença entre  $E_C(x = 0)$  e  $E_C(x > W_0)$ , ou seja:

$$qV_{Bi} = \Phi_{B,n}^0 - qV_N. \quad (3)$$

Na região  $0 \leq x \leq W_0$  obtêm-se o perfil da banda de condução por meio da equação de Poisson (TUNG, 2001). Para isso, é essencial assumir a aproximação de depleção, ou seja, assume-se que nesse intervalo todos os estados eletrônicos do semicondutor abaixo do nível de Fermi estão ocupados, e os acima estão vazios. Em outras palavras, a concentração de elétrons livres nessa região é desprezível restando apenas os íons positivos. Nesse caso, dizemos que se forma uma região de depleção e que a densidade de cargas positivas é constante.

A densidade das cargas positivas é definida então por:

$$p(x) = \begin{cases} qN_D, & x \leq W_0 \\ 0, & x > W_0 \end{cases} \quad (4)$$

e daí a solução da equação de Poisson é dada por:

$$E_C(x) = \begin{cases} qV_{Bi} \left(1 - \frac{x}{W_0}\right)^2 + qV_N, & 0 \leq x \leq W_0 \\ qV_N, & x > W_0 \end{cases}. \quad (5)$$

Ainda, a carga total da região de depleção por unidade de área é dada por:

$$Q_{SC} = qN_D W_0 = \sqrt{2\varepsilon_S N_D qV_{Bi}}, \quad (6)$$

onde  $\varepsilon_S$  é a permissividade elétrica do semicondutor. E o campo elétrico máximo na junção é:

$$E_{m\acute{a}x} = \sqrt{\frac{2qN_D V_{Bi}}{\varepsilon_S}}. \quad (7)$$

Para semicondutores levemente dopados, o campo elétrico máximo na junção é da ordem de  $10^4 \text{ V} \cdot \text{cm}^{-1}$  a  $10^5 \text{ V} \cdot \text{cm}^{-1}$ . No caso em que a dopagem do semicondutor é baixa ou moderada, a aproximação de depleção utilizada é bem precisa, sendo que desvios consideráveis ocorrem apenas quando o encurvamento da banda é pequeno em comparação com a banda proibida ( $E_G$ ) (TUNG, 2001).

O modelo de Schottky-Mott fornece uma expressão explícita tanto para a SBH quanto para o potencial de junção. Este modelo prevê que a SBH só depende da função trabalho do metal e da afinidade eletrônica do semicondutor, e pode ser calculada pela seguinte equação:

$$\Phi_{B,n}^0 = \Phi_M - \chi_S \quad (8)$$

Já o potencial de junção é calculado apenas através da diferença entre a função trabalho do metal e do semicondutor:

$$qV_{Bi} = \Phi_M - \Phi_S. \quad (9)$$

No caso do semicondutor tipo P, os resultados são simétricos em relação ao caso descrito anteriormente. A Figura 4 ilustra o diagrama de bandas de uma junção Schottky com semicondutor tipo P (ou seja,  $\Phi_M < \Phi_S$ ).

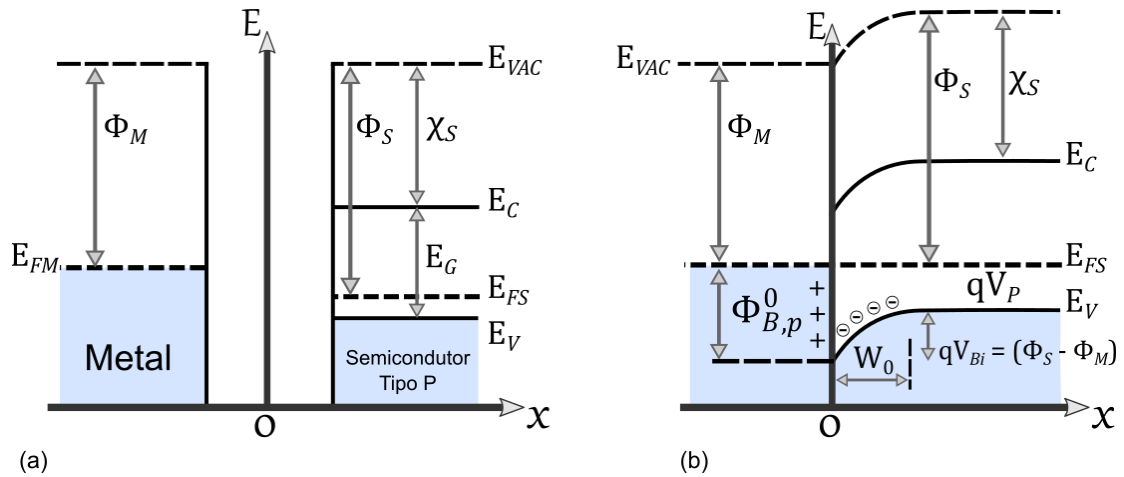


Figura 4 – Diagrama de bandas de energia de uma junção Schottky formada a partir de um semiconductor tipo P (Sendo  $E$  a energia (geralmente em eV), em função da distância  $x$ ), onde a função trabalho do metal ( $\Phi_M$ ) é menor do que a função trabalho do semiconductor ( $\Phi_S$ ) (a) antes do contato e (b) depois do contato e em equilíbrio térmico.

Fonte: Adaptado de Tyagi (1984).

Nesse caso, a equação de Schottky-Mott é reescrita como (TYAGI, 1984):

$$\Phi_{B,p}^0 = \chi_S + E_g - \Phi_M, \quad (10)$$

e o potencial de junção é dado por (TYAGI, 1984):

$$qV_{Bi} = \Phi_S - \Phi_M. \quad (11)$$

Entretanto, esse resultado previsto pela equação de Schottky-Mott, em que há uma forte dependência da altura da barreira com a função trabalho do metal, quase nunca é observada experimentalmente (TUNG, 2001). E isso ocorre, pois esta equação é válida apenas se for desconsiderado o rearranjo atômico que ocorre ao formar a interface metal/semiconductor, ou seja, se apenas for considerada uma superposição da distribuição de cargas da interface. Portanto, o modelo de Schottky-Mott é um modelo que descreve uma interface metal/semiconductor que não interage atômicaamente (TUNG, 2014).

Geralmente descreve-se essa incompatibilidade com a realidade considerando que em uma interação mais realista entre um metal e um semiconductor surgem estados eletrônicos intermediários, chamados de estados de interface ou armadilhas de interface localizados entre o metal e o semiconductor e que dependem diretamente

da estrutura atômica do semiconductor. Assim, um modo mais realista de representação consiste em adaptar a equação de Schottky-Mott como (TUNG, 2014):

$$\Phi_{B,n}^0 = \Phi_M - \chi_S + qD_{int}, \quad (12)$$

onde o termo  $D_{int}$ , denominado Dipolo de interface, representa o rearranjo de cargas.

Essa divergência entre os resultados experimentais e a teoria de Schottky-Mott, levaram a inúmeras tentativas de descrever de maneira mais precisa a formação de uma junção Schottky. Um resumo dessas tentativas pode ser encontrado em (TUNG, 2001).

Apesar disso, é muito comum utilizar a equação de Schottky-Mott ao analisar os resultados experimentais e em simulações numéricas de dispositivos semicondutores.

Os resultados apresentados anteriormente são válidos apenas quando se forma uma junção Schottky. Agora, se for considerada, por exemplo, uma junção metal/semiconductor do tipo N em que  $\Phi_M < \Phi_S$ , então forma-se uma junção ôhmica, como apresentado no início desta seção. O diagrama de bandas de energia que representa essa junção é ilustrado na Figura 5.

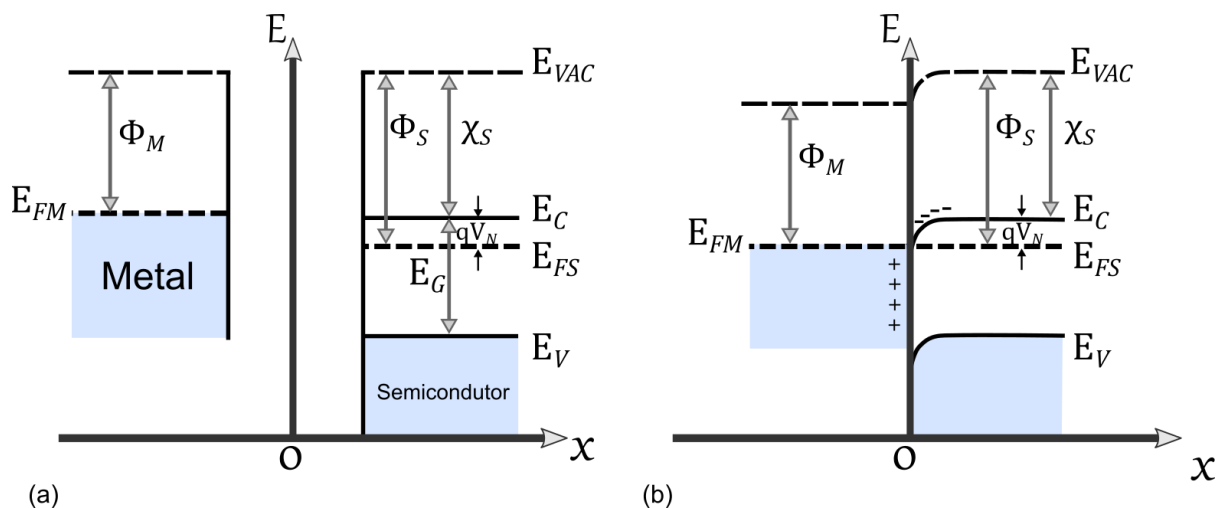


Figura 5 – Diagrama de bandas de energia na formação de uma Junção não retificadora (ou ôhmica) para um semiconductor do tipo N (Sendo  $E$  (eV) a energia, em função da distância  $x$ ), onde a função trabalho do metal ( $\Phi_M$ ) é menor do que a função trabalho do semiconductor ( $\Phi_S$ ) (a) antes do contato e (b) após o contato.

Fonte: Adaptado de Tyagi (1984).



Nesse caso, após o contato entre os materiais, como  $\Phi_M < \Phi_S$  os elétrons do metal se deslocam para a banda de condução do semicondutor, deixando uma carga positiva resultante no metal. Por outro lado, no semicondutor, há o acúmulo de elétrons e, portanto, uma carga negativa resultante. Este processo continua até o equilíbrio ser atingido (Figura 5(b)). Quando isso ocorre, as bandas de energia do semicondutor são encurvadas por uma quantidade de  $\Phi_M - \Phi_S$  (TYAGI, 1984).

Neste processo não é formada uma região de depleção no semicondutor, e, portanto, não se forma uma barreira de potencial para o fluxo de elétrons em quaisquer direções. Além disso, a carga resultante positiva no metal e negativa no semicondutor ocorre apenas de maneira superficial, na iminência do contato entre os materiais, de modo que a resistência desta junção é determinada por toda a extensão do semicondutor, diferentemente da junção Schottky, onde a resistência da junção é essencialmente determinada pela região de depleção. Esse resultado fica mais evidente quando se aplica uma tensão externa à junção, como representado na Figura 6.

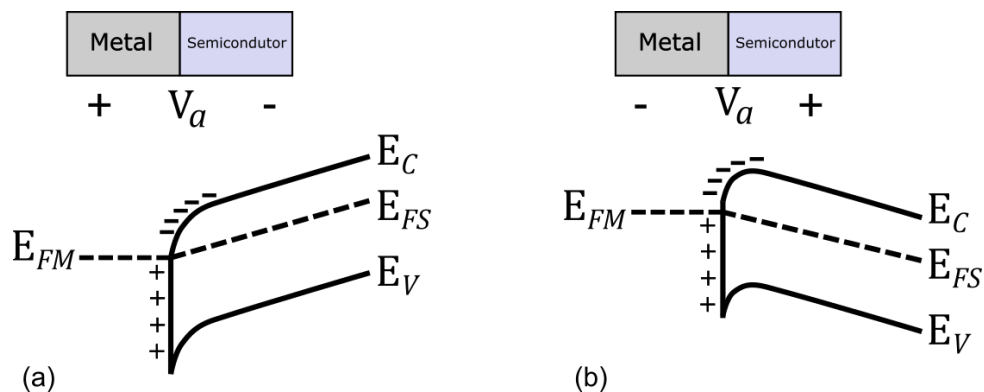


Figura 6 – Diagramas de bandas de energia para uma junção ôhmica em duas situações: (a) polarização positiva no metal (b) polarização negativa no metal.  
Fonte: Adaptado de Tyagi (1984).

Nas duas situações, praticamente toda a tensão aplicada é refletida em toda a extensão do semicondutor (fora da interface da junção). Sendo assim, como não há uma barreira de potencial e a resistência da junção é determinada pela região além da interface, a corrente neste caso é independente da polarização da tensão externa aplicada, e, portanto, forma-se uma junção que não é retificadora (TYAGI, 1984). Novamente, há o caso análogo para a formação de uma junção ôhmica quando o semicondutor for do tipo P, mas isso ocorre quando  $\Phi_S < \Phi_M$ .

## 2.2 Corrente em junções Schottky

Toda a discussão da seção anterior foi feita para o caso em que a junção Schottky encontra-se no equilíbrio térmico, entretanto, esse equilíbrio pode ser alterado por meio da aplicação de uma tensão externa  $V_a$ . Nesse caso, as equações da seção anterior podem ser generalizadas para incluir o termo de tensão. Por exemplo, o encurvamento da banda de energia, denotado por  $qV_{bb}$ , é escrito em função do potencial de junção  $V_{Bi}$  (TUNG, 2001):

$$qV_{bb} = qV_{Bi} - qV_a. \quad (13)$$

A Figura 7 mostra o diagrama de bandas em três situações diferentes. Como a região de depleção ( $0 \leq x \leq W_0$ ) possui uma resistência muito alta em relação a resistência do metal e da região neutra do semiconductor ( $x > W_0$ ), já que quase não há portadores livres nessa região, então praticamente toda a tensão externa aplicada aparece na região de depleção, modificando a queda de potencial e o diagrama de bandas. Aqui também será considerada a aproximação de que a SBH não é sensível à tensão aplicada, e que apenas o  $V_{bb}$  é alterado com essa tensão.

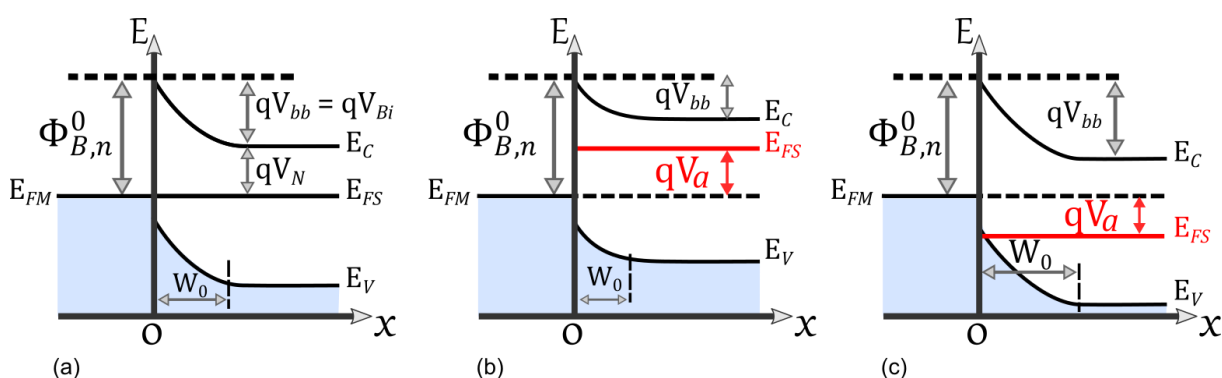


Figura 7 – Diagrama de bandas de energia de uma junção Schottky (Semicondutor tipo N) em três estágios diferentes. (a) Junção em equilíbrio térmico; (b) Junção polarizada diretamente; (c) Junção polarizada reversamente.

Fonte: Adaptado de Tyagi (1984).

Na Figura 7(a), ocorre a situação de equilíbrio térmico, enquanto em 7(b) se refere a situação em que se aplica uma tensão  $V_a$  positiva no metal em relação ao semiconductor. Nesse caso o  $V_{bb}$  é menor do que em (a), ou seja, a barreira de

potencial que um elétron deve vencer para passar do semiconductor para o metal diminui enquanto a SBH permanece constante.

A diminuição da barreira de potencial favorece a passagem de elétrons do semiconductor para o metal, enquanto a taxa de elétrons que passa do metal para o semiconductor continua a mesma que em 7(a). Logo, há um fluxo resultante de elétrons do semiconductor para o metal e daí a junção é dita polarizada diretamente.

Em 7(c), aplicou-se uma  $V_a$  negativa no metal em relação ao semiconductor. Nesse caso,  $V_{bb}$  é maior do que em 7(a), o que significa que os elétrons precisam vencer uma barreira de potencial maior para passar do semiconductor para o metal, reduzindo a taxa de transferência de elétrons nessa direção. Por outro lado, o fluxo de elétrons na direção oposta mantém-se igual a situação de equilíbrio (a), e, portanto, temos um fluxo resultante de elétrons do metal para o semiconductor. Nesse caso, a junção é dita polarizada reversamente. A Figura 2 apresentada no início da seção 2.1 mostra o perfil característico da corrente de uma junção Schottky tipo N, sendo que para  $V_a < 0$ , temos a situação da corrente polarizada reversamente e para  $V_a > 0$ , da corrente polarizada diretamente.

O transporte de cargas em uma junção Schottky é realizada por alguns mecanismos de condução através da interface. A Figura 8 esquematiza esses mecanismos (SCHROEDER, 1994).

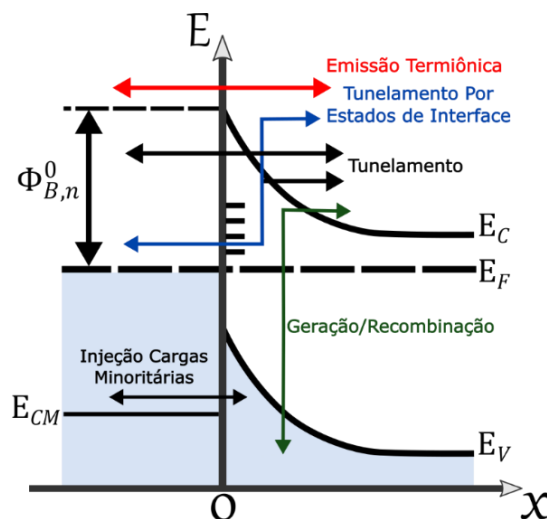


Figura 8 – Possíveis mecanismos de condução de portadores em uma junção Schottky (Semiconductor tipo N), representado no diagrama de bandas de energia.  
Fonte: Adaptado de Schroeder (1994).

Entretanto o principal mecanismo responsável pelo fluxo de cargas majoritárias em diodos Schottky não-degenerados (ou seja, com baixo nível de dopagem) é o processo de emissão termiônica (TUNG, 2001). O processo de emissão termiônica

pode ser definido como a emissão de portadores de carga de uma superfície devido ao fornecimento de uma energia térmica. Como, por exemplo, a emissão de elétrons de um metal no vácuo devido ao efeito de uma temperatura finita (GROSSO; PARRAVICIN, 2013).

A ideia principal nesse caso é que os elétrons na banda de condução podem ser levados a estados energéticos bastante elevados, devido ao calor, e, portanto, possuem energia cinética maior do que a barreira de potencial em relação ao nível de vácuo. O que deve ficar claro é que o processo de emissão termiônica não é exclusivo de um metal ou de um semiconductor, mas sim um conceito mais generalizado. A Figura 9 mostra o processo de emissão termiônica de elétrons sobre uma barreira de potencial com formato arbitrário e altura  $\Phi_A$ . A ideia é que, a partir de uma região qualquer de interesse que esteja em equilíbrio térmico, o fornecimento de uma energia térmica ao sistema suficiente para os elétrons superarem a barreira de potencial de uma região vizinha com altura  $\Phi_A$  (acima do nível de Fermi ( $E_F$ )), provoca um fluxo destes elétrons da região de interesse para essa região vizinha (TUNG, 2001).

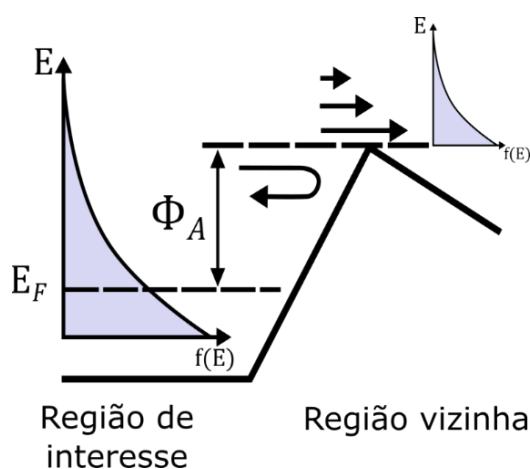


Figura 9 – Processo de emissão termiônica de elétrons de uma região de interesse (esquerda) sobre uma barreira de potencial de uma região vizinha com formato arbitrário e altura  $\Phi_A$  acima do nível de quasi-Fermi da região de interesse ( $E_F$ ). Na figura também está indicada a função de distribuição de probabilidade  $f(E)$  que retorna a probabilidade de um elétron ocupar um nível de energia  $E$ .

Fonte: Adaptado de Tung (2001).

A equação que descreve a corrente de elétrons que passam sobre a barreira de potencial ( $\Phi_A$ ) é a equação de Richardson-Dushman. Mais precisamente, essa equação descreve a corrente devido às cargas elétricas que chegam à superfície vizinha de uma região em equilíbrio térmico e que possuem energia maior do que a barreira de potencial  $\Phi_A$ :

$$I_{\Phi_A} = AA^*T^2 \exp\left(-\frac{\Phi_A}{k_B T}\right), \quad (14)$$

onde  $A$  é a área do contato e  $A^*$  é a constante de Richardson ( $32 \text{ A} \cdot \text{cm}^{-2} \cdot \text{K}^{-2}$  para Si-p e  $112 \text{ A} \cdot \text{cm}^{-2} \cdot \text{K}^{-2}$  para Si-n). A dedução dessa equação pode ser encontrada nas referências (GROSSO; PARRAVICIN, 2013; LIANG, 2013).

O Efeito Schottky, do inglês *Schottky Effect* ou *Image-Force Lowering* é comumente considerado ao descrever junções Schottky. Este efeito ocasiona a redução da SBH de acordo com a Figura 10. Como uma redução na SBH afeta o comportamento da emissão termiônica, é necessário incluir este efeito ao aplicar a teoria termiônica em junções Schottky. A ideia principal é que ao polarizar uma junção Schottky, a emissão termiônica passa a ser controlada por uma barreira efetiva menor do que a SBH considerada até o momento. Na Figura 10, a SBH está indicada por  $\Phi_{B,n}^0$  e a barreira efetiva por  $\Phi_{B,n}$ .

Este fenômeno é geralmente explicado em termos clássicos. Se há um elétron viajando no semiconductor a uma distância  $x$  do metal, então existe um campo elétrico perpendicular à superfície do metal que pode ser calculado por meio de uma carga imagem (hipotética) localizada a uma distância  $(-x)$  dentro do metal (carga imagem). A força de atração entre essas duas cargas é dada pela lei de Coulomb, ou seja,  $F(x) = -q^2/4\pi\epsilon_s(2x)^2$ . Já a energia potencial do elétron relativa ao infinito é dada por  $E_p(x) = -q^2/16\pi\epsilon_s x$ . Considerando que o elétron próximo à superfície do metal esteja sob a interferência de um campo elétrico constante e igual ao  $E_{max}$  na região de depleção, ou seja,  $E_{depl}(x) = -qE_{max}x$ , então ao somar  $E_p$  com  $E_{depl}$  resulta-se na barreira de potencial para a emissão termiônica com valor máximo interno ao semiconductor, ou seja, a uma pequena distância da interface metal/semiconductor de acordo a Figura 10.

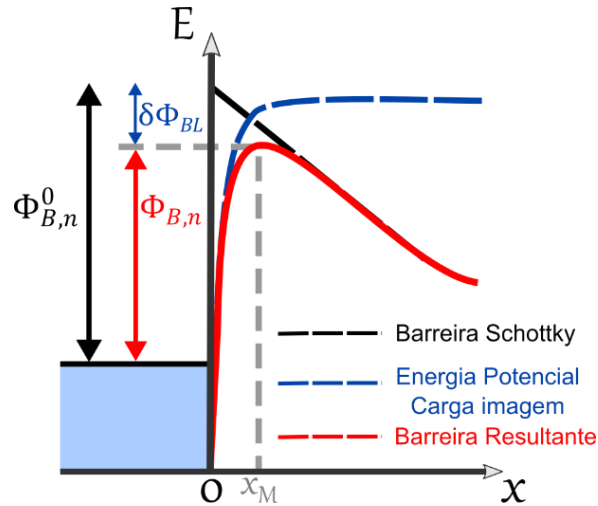


Figura 10 – Diagrama de bandas de energia representando o efeito de redução da altura da barreira Schottky (*Image-Force Lowering*). A altura da barreira resultante ( $\Phi_{B,n}$ ), é menor do que a altura da barreira ( $\Phi_{B,n}^0$ ) definida anteriormente no processo de formação da junção Schottky.  $\delta\Phi_{BL}$  é a diferença entre esses dois valores de altura de barreira.

Fonte: Adaptado de Tyagi (1984).

Já a equação que relaciona a barreira Schottky ideal e a barreira Schottky efetiva é dada por (TUNG, 2001):

$$\Phi_{B,n} = \Phi_{B,n}^0 - \delta\Phi_{BL} = \Phi_{B,n}^0 - \left( \frac{q^3 N_D (V_{Bi} - V_a)}{8\pi^2 \epsilon_s^3} \right)^{1/4}, \quad (15)$$

onde  $N_D$  é a concentração de dopagem,  $V_a$  é a tensão aplicada,  $V_{Bi}$  é o potencial de junção e  $\epsilon_s$  é a permissividade elétrica do material semiconductor. Dessa equação, nota-se que a barreira efetiva depende da tensão aplicada na junção e que a diminuição da barreira é mais efetiva para a junção em polarização reversa ( $V_a < 0$ ). A redução da barreira geralmente observada não é muito grande. Por exemplo, considerando-se  $\epsilon_s = 12\epsilon_0$  e se aplicar um campo elétrico com valor  $E_{max} = 10^5 \text{V/cm}$ , obtêm-se  $\delta\Phi_{BL} = 0,035 \text{V}$  (SZE; KWOK, 2007). Entretanto, apesar da redução da barreira não aparentar ser muito grande, este efeito ainda pode afetar consideravelmente a corrente de uma junção Schottky.

Considerando então este efeito e aplicando-se a teoria da emissão termiônica a uma junção Schottky polarizada diretamente ( $V_a > 0$ ), a corrente devida aos elétrons que atravessam a barreira de potencial do semiconductor para o metal é dada por:

$$I_{S \rightarrow M} = AA^* T^2 \exp\left(-\frac{\Phi_{B,n} - qV_a}{k_B T}\right). \quad (16)$$

Já a corrente devida aos elétrons que atravessam a barreira efetiva  $\Phi_{B,n}$  do metal para o semiconductor é independente da polarização aplicada e só depende da altura dessa barreira efetiva:

$$I_{M \rightarrow S} = AA^*T^2 \exp\left(-\frac{\Phi_{B,n}}{k_B T}\right). \quad (17)$$

Por fim, a corrente resultante é dada pela diferença entre as duas correntes:

$$I_{SB}(V_a) = I_{M \rightarrow S} - I_{S \rightarrow M} = AA^*T^2 \exp\left(-\frac{\Phi_{B,n}}{k_B T}\right) \left[ \exp\left(\frac{qV_a}{k_B T}\right) - 1 \right]. \quad (18)$$

Costuma-se suprimir o primeiro termo e reescrever a última equação por:

$$I_{SB}(V_a) = I_{Sat} \left[ \exp\left(\frac{qV_a}{k_B T}\right) - 1 \right], \quad (19)$$

onde,  $I_{Sat}$  é chamada de corrente de saturação e é dada por  $I_{SAT} = AA^*T^2 \exp(-\Phi_{B,n}/k_B T)$ . A equação (19) da corrente termiônica de uma junção Schottky descreve bem o seu comportamento em certa quantidade de casos. Apesar disso, experimentalmente é muito comum observar um desvio entre o que seria previsto por essa equação e o que é medido de fato. Esse desvio pode ter diversas origens como, por exemplo, o efeito de tunelamento através da barreira Schottky que não é considerado pela equação (19). Acontece que, em junções Schottky com semicondutores altamente dopados esse efeito pode ser comparável ou até mesmo dominante em relação ao efeito termiônico. O tunelamento pode ocorrer de duas maneiras em uma junção Schottky altamente dopada, e pode ocorrer tanto em polarização direta como em polarização reversa (TYAGI, 1984), como está representado na Figura 11.

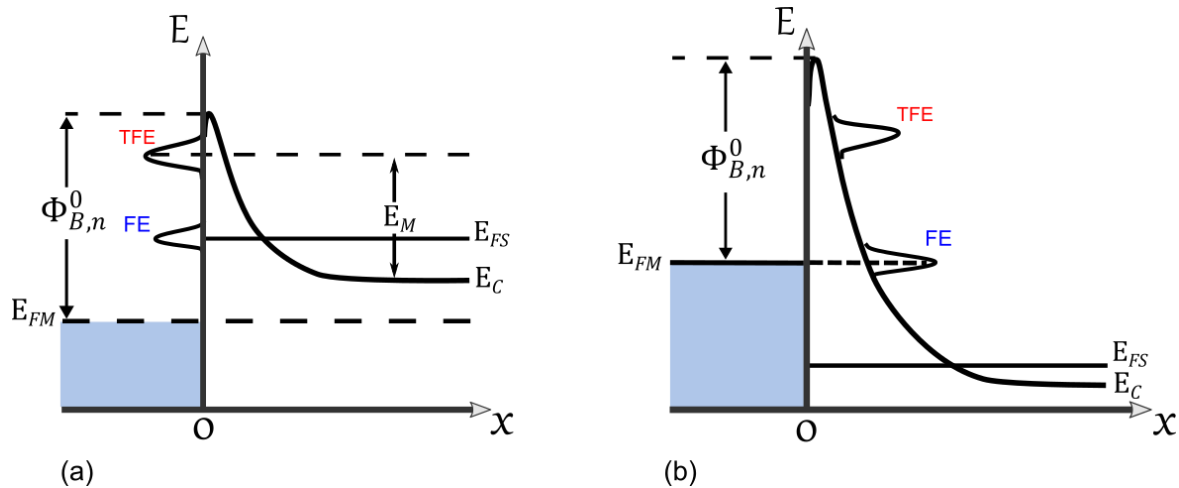


Figura 11 – *Thermionic Field Emission* (TFE) e *Field Emission* (FE) para junções Schottky do tipo N em polarização direta (Figura a) e em polarização reversa (Figura b).  $E_M$  é o nível de energia no qual a contribuição do TFE no transporte de elétrons é máxima.  
Fonte: Adaptado de Tyagi (1984).

No primeiro caso, chamado de *Field Emission* (FE), ocorre o tunelamento dos elétrons com energia próxima ao nível de Fermi do semiconductor para o metal (ou no sentido contrário), mesmo para baixas temperaturas. Isso ocorre pois como o semiconductor é altamente dopado, a região de depleção é bem menor em relação a um dispositivo pouco dopado, o que facilita esse processo de transferência dos elétrons.

No segundo caso, chamado de *Thermionic Field Effect* (TFE), uma quantidade significativa de elétrons é energizada termicamente para níveis maiores do que o nível de Fermi, porém esses elétrons não possuem energia suficiente para superar a barreira de potencial da junção. Em certo ponto, esses elétrons são atraídos para o outro lado da junção e atravessam pela barreira de potencial. Nesse caso existe um ponto no qual a contribuição do TFE é máxima (TYAGI, 1984), como indicado por  $E_M$  na Figura 11.

Evidentemente que ao aumentar a temperatura de maneira significativa, boa parte dos elétrons possuiriam energia suficiente para superar a barreira de modo que o mecanismo de condução seria essencialmente o Efeito Termiônico (equação (19)).

O modelo que descreve o TFE e, portanto, combina os dois mecanismos de transporte, foi deduzido em (PADOVANI e STRATON, 1966; CROWELL., 1969). A equação da corrente neste caso é dada por:

$$I_{TFE}(V_a) = I_{Sat,TFE} \left[ \exp\left(\frac{qV_a}{E_0}\right) - 1 \right], \quad (20)$$



onde  $V_a$  é a tensão aplicada e o termo  $E_0$  é dado por:

$$E_0 = E_{00} \coth\left(\frac{E_{00}}{k_B T}\right), \quad (21)$$

e o termo  $E_{00}$  é dado por:

$$E_{00} = \frac{q\hbar}{2} \left(\frac{N_D}{m^* \epsilon_S}\right)^{1/2}, \quad (22)$$

onde  $\hbar = h/2\pi$ ,  $m^*$  é a massa efetiva dos elétrons e  $\epsilon_S$  a permissividade elétrica do semiconductor. O termo  $I_{Sat,TFE}$ , é a corrente de saturação neste modelo e possui uma fraca dependência com a tensão aplicada,  $V_a$ . Além disso, é uma expressão bastante complicada e extensa, por isso foi suprimida aqui. A fórmula completa pode ser encontrada também nas referências (SZE, 2007; RHODERICK, 1988).

O termo  $E_0$  pode ser entendido como a quantidade de encurvamento da banda no semiconductor que levaria a uma probabilidade de  $\exp(-1) \approx 37\%$  de tunelamento de um elétron em  $E_C$  e exatamente no limite da região de depleção (TUNG, 2001). O termo  $E_{00}$  possui dimensões de energia e é uma propriedade do semiconductor.

É possível determinar se o tunelamento ou a emissão termiônica é dominante em uma junção Schottky a partir da comparação do termo  $E_{00}$  com o potencial térmico,  $k_B T$ . O termo  $E_{00}$  vai determinar a probabilidade de tunelamento de um elétron em um dado nível  $E$ , enquanto o termo  $k_B T$  vai determinar a probabilidade de ocupação no mesmo nível de energia (Distribuição de Boltzmann). Dessa forma, ao comparar esses dois termos está sendo feita a comparação entre a probabilidade de tunelamento com a probabilidade de ocupação de um nível de energia  $E$  por um elétron (TUNG, 1991).

Quando  $E_{00} > k_B T$ , da equação (21) observa-se que  $E_0 \approx E_{00}$  e, portanto, a equação (20) depende essencialmente do nível de dopagem. Quando isso ocorre, o FE domina o processo de condução. Nesse caso, o coeficiente angular da curva  $\ln(I_{SB}) \times V_a$  é constante e independente da temperatura. Quando  $E_{00} \ll k_B T$ , da equação (21) observa-se que  $E_0 = k_B T$  e a equação (20) é essencialmente a corrente devido ao efeito termiônico. Portanto, o mecanismo de emissão termiônica é

dominante. Nesse caso, o coeficiente angular da curva experimental de  $\ln(I_{SB}) \times V_a$  é  $q/k_B T$ . Por fim, quando  $k_B T \sim E_{00}$ , ocorre o TFE (TYAGI, 1984).

Além disso, uma regra prática que se pode adotar é que no geral, para temperatura ambiente e para dopagem do semiconductor até  $10^{17} \text{cm}^{-3}$ , o tunelamento é desprezível (pois nesse caso  $E_{00} \sim 3 \text{meV} \ll k_B T \sim 25,8 \text{meV}$ ), e para dopagens acima de  $10^{18} \text{cm}^{-3}$ , o tunelamento é bastante significativo ( $E_{00} \sim 10 \text{meV}$ ). Para temperaturas mais baixas, a influência do tunelamento no mecanismo de condução aumenta consideravelmente (TUNG, 2001).

Em junções Schottky, a corrente é determinada essencialmente pelas cargas majoritárias do dispositivo (que é considerada pela teoria termiônica descrita anteriormente pela equação (19)). Entretanto, em junções Schottky fracamente dopadas ou com SBH substancialmente maior que  $0,5E_G$ , pode ocorrer um acúmulo de cargas minoritárias na interface do contato e quando isso ocorre, o efeito dessas cargas minoritárias não pode ser desprezado. Dessa forma, quando a junção Schottky é polarizada diretamente com tensões mais elevadas, essas cargas minoritárias podem afetar a resistência da região neutra do lado do semiconductor, fazendo com que a resistência da junção passe a variar com a tensão aplicada. Esse processo é interpretado como uma injeção de cargas minoritárias na junção Schottky (TYAGI, 1982; SCHROEDER, 1994). Como indicado em (TYAGI, 1982), o acúmulo de cargas minoritárias na interface é refletido no diagrama de bandas de energia, resultando em um crescimento acentuado do diagrama bem próximo à interface (Figura 12).

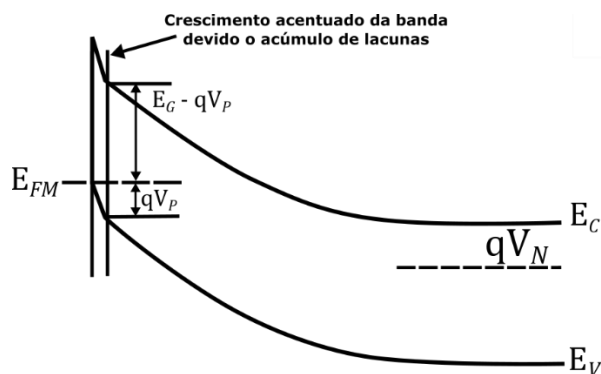


Figura 12 – Diagrama de bandas de energia para o caso em que ocorre o acúmulo de cargas minoritárias na interface de uma junção Schottky (Semiconductor tipo N). Na interface da junção entre o metal e o semiconductor ocorre um crescimento acentuado dos níveis de energia.

Fonte: Adaptado de Tyagi (1984).

Em (TUNG, 2001) é dito que este efeito também pode estar relacionado com a qualidade do contato ôhmico do verso da junção Schottky.

Outro efeito importante que é frequentemente identificado experimentalmente como causa da diferença entre a corrente medida e a prevista pela teoria termiônica é a existência de uma queda de potencial ôhmica na região neutra do semicondutor, dada por  $V_R = I_{SB}R_S$ .

Neste caso, modela-se a junção Schottky como um diodo em série com uma resistência  $R_S$ , de modo que a tensão de fato no diodo seja dada por  $V_D = V_a - I_{SB}R_S$  (Figura 13). Ou seja, a tensão na junção Schottky, por esse modelo, não é igual a tensão aplicada à essa junção ( $V_a$ ).

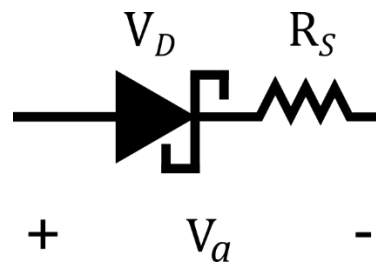


Figura 13 – Modelo de um diodo Schottky considerando uma resistência em série  $R_S$ . Nesse caso a tensão no diodo, após descontar o efeito da resistência série, é dada por  $V_D = V_a - I_{SB}R_S$ , onde  $V_a$  é a tensão aplicada ao diodo.

Sendo assim costuma-se reescrever a equação (19) em função de  $V_D$ , ou seja, apenas substitui-se o termo  $V_a$  da equação (18) por  $V_D = V_a - I_{SB}R_S$ :

$$I_{SB}(V_a) = AA^*T^2 \exp\left(-\frac{\Phi_{B,n}}{k_B T}\right) \left[ \exp\left(\frac{q(V_a - I_{SB}(V_a)R_S)}{k_B T}\right) - 1 \right]. \quad (23)$$

Essa equação, no entanto, apenas representa o efeito termiônico e o efeito da resistência série na junção Schottky. É comum também incluir outro parâmetro nessa última equação, chamado de fator de idealidade e denotado por  $n$ . Este parâmetro pode revelar os mecanismos de transporte da junção Schottky e pode ser obtido através de dados experimentais da curva  $I_{SB} \times V_a$  como será visto na seção 2.3. Matematicamente este parâmetro é definido por:

$$n = \frac{q}{k_B T} \left[ \frac{\partial(\ln I_{SB})}{\partial V_a} \right]^{-1}, \quad (24)$$

ou seja,  $n$  é definido como o inverso da inclinação da curva  $I_{SB} \times V_a$ , normalizada pelo que seria esperado de uma corrente cujo fenômeno é puramente termiônico. Quando  $n > 1$  e quanto maior for o valor de  $n$ , a junção Schottky é dita menos ideal, ou seja, provavelmente outros fenômenos devem ser levados em consideração além da teoria termiônica. Dessa forma, costuma-se reescrever a equação (23) como:

$$I_{SB}(V_a) = AA^*T^2 \exp\left(-\frac{\Phi_{B,n}}{k_B T}\right) \left[ \exp\left(\frac{q(V_a - I_{SB}(V_a)R_S)}{nk_B T}\right) - 1 \right]. \quad (25)$$

Além disso, para valores de  $V_a$  mais elevados é possível simplificar a equação anterior e obter a equação (26). Essa aproximação é válida quando  $V_a - I_{SB}R_S > 3k_B T/q \sim 0,08V$  (para  $T = 300K$ ).

$$I_{SB}(V_a) = AA^*T^2 \exp\left(-\frac{\Phi_{B,n}}{k_B T}\right) \exp\left(\frac{q(V_a - I_{SB}(V_a)R_S)}{nk_B T}\right). \quad (26)$$

Esta última equação é considerada, na grande maioria dos casos, o ponto de partida para se caracterizar junções Schottky, ou seja, para determinar a SBH através de medidas  $I_{SB} \times V_a$ . Para utilizar essa equação, no entanto, deve-se tomar alguns cuidados ao interpretar os resultados experimentais. Pode-se, de fato, verificar que diferentes fenômenos modificam o fator de idealidade,  $n$ , de maneira diferente. Por exemplo, em (TUNG, 2001), mostrou-se que mesmo em uma junção Schottky na qual a condução de portadores é puramente termiônica, o mecanismo de redução da altura da barreira, ou *Image-force lowering*, pode resultar em um fator de idealidade entre 1,01 e 1,02. Além disso, mostrou-se que a teoria termiônica é suficiente para descrever valores de fator de idealidade de no máximo 1,03. Já no caso em que o tunelamento não possa ser desprezado, ou seja, em que vale o TFE, o fator de idealidade pode ser consideravelmente elevado (maior do que 1,03). Entretanto, isso não significa que sempre podemos determinar qual fenômeno está causando um desvio na corrente termiônica apenas a partir do valor de  $n$ . O que acontece é que desde o início estamos assumindo que a  $R_S$  e  $n$  são independentes da tensão aplicada e que a banda é homogênea. .

Porém, se a banda for inomogênea (seção 2.5), o desvio do fator de idealidade em relação a unidade pode ter outras causas, inclusive originada pelo próprio mecanismo de emissão termiônica, ou originada pela resistência série (TUNG, 2001). Sendo assim, não tomar esses cuidados pode levar a conclusões equivocadas, como por exemplo, atribuir a outro mecanismo de condução um desvio da idealidade que na verdade está relacionado com a inomogeneidade da barreira. As referências (GAMMON et al., 2013; TUNG, 2001) citam alguns exemplos desses equívocos.

### 2.3 Métodos experimentais de extração da SBH

Existem inúmeras propostas para se caracterizar uma junção Schottky experimentalmente. No geral, a caracterização corresponde em extrair a SBH, entretanto, em determinadas situações, é interessante obter outros parâmetros que caracterizam a junção, como o fator de idealidade,  $n$ , e a resistência série,  $R_S$ .

É muito comum calcular-se a SBH de uma junção Schottky através da sua curva experimental  $I_{SB} \times V_a$ . No geral, assume-se que a curva  $I_{SB} \times V_a$  obtida experimentalmente pode ser descrita pela equação (26) e que a barreira de potencial é homogênea (TUNG, 2001). A seguir são apresentados alguns desses métodos.

- **Método 1 (SZE, 2007):**

Neste método, desconsidera-se a resistência série ( $R_S = 0$ ), e, portanto, a equação que descreve os dados experimentais é mais simples. Então, considerando  $V_a > k_B T/q \sim 0,08V$ , pela equação (18):

$$I_{SB}(V_a) = AA^*T^2 \exp\left(-\frac{\Phi_{B,n}}{k_B T}\right) \exp(qV_a/nk_B T). \quad (27)$$

Para obter a  $\Phi_{B,n}$  (SBH) utiliza-se o gráfico  $I_{SB} \times V_a$  como indicado na Figura 14.

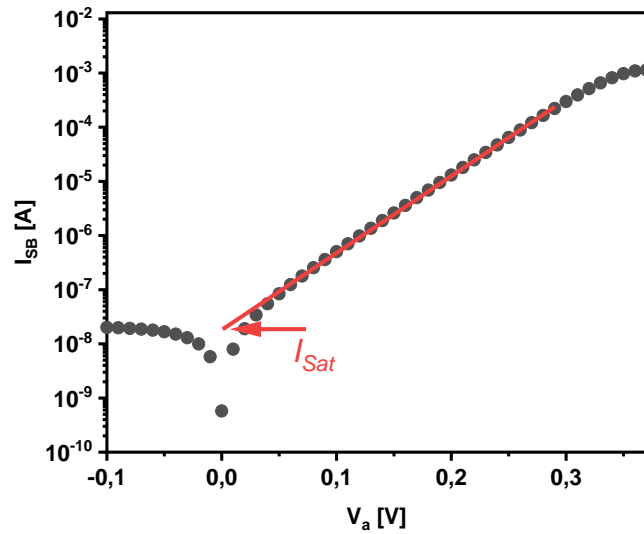


Figura 14 – Exemplo de obtenção da SBH pelo método descrito em (SZE, 2007). Pelo ajuste da reta (linha vermelha) a partir dos dados de corrente da junção em polarização direta (e  $V_a > 0,08V$ ) é possível obter  $I_{Sat}$  (corrente de saturação) e consequentemente a SBH pela equação (28).

A ideia deste método é extrapolar uma reta (em vermelho na Figura 14) a partir do trecho linear da curva da corrente, que se localiza na região de polarização direta e com  $V_a > 0,08V$ , até o ponto onde  $V_a = 0$ , para se obter assim, a corrente de saturação  $I_{SAT} = AA^*T^2 \exp(-\Phi_{B,n}/k_B T)$ . A partir da corrente de saturação, pode-se calcular a SBH usando a equação (SZE, 2007):

$$\Phi_{B,n} = \frac{k_B T}{q} \ln \left( \frac{AA^* T^2}{I_{SAT}} \right), \quad (28)$$

e o fator de idealidade, pode ser obtido pela equação (24).

A SBH e o fator de idealidade também podem ser calculados por meio de uma curva  $\ln(I_{SB}) \times V_a$ , ou seja, através da “linearização” do modelo exponencial (equação (27)) que descreve a corrente da junção Schottky (BETHEA; DURAN; BOULLION, 1995). Dessa forma, o fator de idealidade e a SBH são obtidos pelos coeficientes da reta do modelo linear aplicado à essa curva.

O principal problema deste método é a dependência de uma análise gráfica, ou seja, a dependência da escolha de qual a melhor região para se ajustar uma reta. Além disso, quando o efeito da resistência série no dispositivo não pode ser desprezado, não é possível ajustar uma reta nessa região. Ou seja, este método só é válido quando a resistência série do diodo Schottky pode ser desconsiderada.

- **Método 2 (WERNER, 1988):**

O método proposto por (WERNER, 1988) é um dos métodos para extração da SBH em que se leva em consideração o efeito da resistência série. Nesse caso, supõe-se que a equação que descreve a corrente em um diodo Schottky é a equação (26). Por conta disso, não há um método gráfico simples para se obter a SBH a partir da curva experimental  $I_{SB} \times V_a$ .

A ideia deste método é usar a definição de condutância  $G = dI_{SB}/dV_a$  para a junção em polarização direta, desde que  $V_a - I_{SB}R_S > 3k_B T/q$ . Além disso, é preciso que a tensão,  $V_a$ , não seja muito elevada para se evitar o efeito de injeção de cargas minoritárias (seção 2.2). A partir da definição de condutância e da equação (26), chega-se em:

$$\frac{G}{I_{SB}} = \frac{q}{nk_B T} (1 - GR_S). \quad (29)$$

O primeiro passo deste método é obter os valores de  $R_S$  e  $n$  por meio de um gráfico de  $G/I_{SB} \times G$  e através do ajuste de uma reta no intervalo de  $V_a - I_{SB}R_S > 3k_B T/q$  e para  $V_a$  não muito elevado. A Figura 15 mostra um exemplo disso. Para realizar essa etapa, o valor de  $G$  precisa ser calculado previamente, o que pode ser feito numericamente através dos dados experimentais (curva  $I_{SB} \times V_a$ ) ou medido diretamente no laboratório. Em (WERNER, 1988) aconselha-se que para calcular  $G$  numericamente, deve-se medir  $I_{SB} \times V_a$  com passos de 1mV ou usar a seguinte definição  $G = I_{SB} d(\ln I_{SB})/dV_a$  ao medir os dados com passos de 10mV.

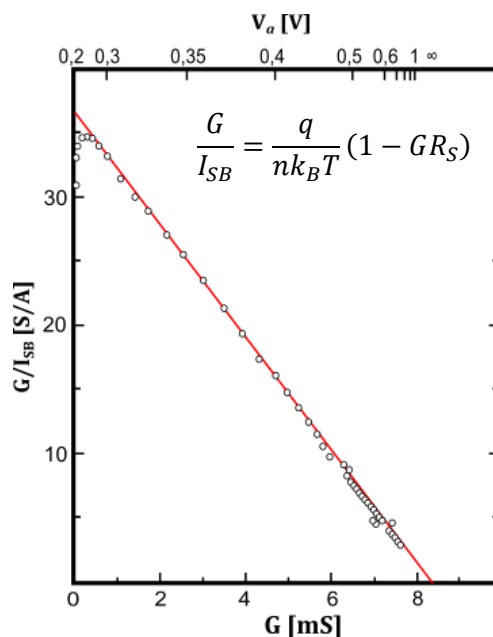


Figura 15 – Método de extração da altura da SBH através do método Werner. A partir do ajuste da reta no gráfico de  $G/I_{SB}$  em função de  $G$  é possível obter tanto o fator de idealidade,  $n$ , quanto a resistência série,  $R_S$ , do modelo.

Fonte: Adaptado de Werner (1988).

O segundo passo consiste em obter a SBH, o que pode ser feito pelo método 1 anterior (SZE) por exemplo, mas através da curva  $I_{SB} \times V_D$ , onde o valor obtido por  $V_D = V_a - I_{SB}R_S$  é a tensão de fato no diodo após descontar o efeito da resistência série na junção obtida pelo gráfico  $G/I_{SB} \times G$ . A Figura 16 mostra um exemplo de comparação entre as curvas  $I_{SB} \times V_a$  e a curva  $I_{SB} \times V_D$ .

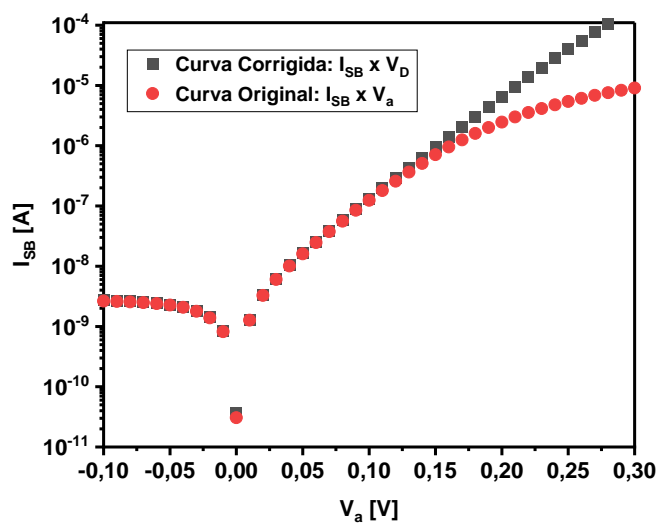


Figura 16 – Comparação entre duas curvas de corrente de uma junção Schottky. A curva chamada de Curva Original, é a medida experimentalmente ( $I_{SB} \times V_a$ ). A curva chamada de Curva Corrigida é obtida após descontar o efeito da resistência ( $I_{SB} \times V_D$ ).



Note que após essa segunda etapa obtém-se a SBH e o fator de idealidade novamente (já que o método 1 (SZE), discutido anteriormente, fornece esses dois parâmetros). Os dois valores do fator de idealidade obtidos por esse método, podem ser usados para testar a acurácia e auto consistência do método (WERNER, 1988).

Contudo, este método também possui limitações que estão relacionadas com os passos de medida da tensão e a necessidade de uma análise gráfica para identificar uma região linear na curva  $G/I_{SB} \times G$ .

Além dessas limitações, em (AUBRY; MEYER, 1994) destacou-se que nem sempre é possível aplicar este método para se obter a SBH de uma junção Schottky. Mostrou-se, por meio de simulações, que no caso em que  $R_S = 250\Omega$ ,  $n = 1$  e  $\Phi_{B,n} = 0,5\text{eV}$  não seria possível extrair os parâmetros desejados da curva  $G/I_{SB} \times G$  pois não seria possível identificar uma região linear no gráfico (Figura 17). Entretanto, a mesma figura mostra que para os mesmos valores de  $R_S$  e  $n$ , mas com  $\Phi_{B,n} = 0,6\text{eV}$  ou  $\Phi_{B,n} = 0,7\text{eV}$  seria razoável identificar uma região linear no gráfico de  $G/I_{SB} \times G$  para se calcular esses parâmetros.

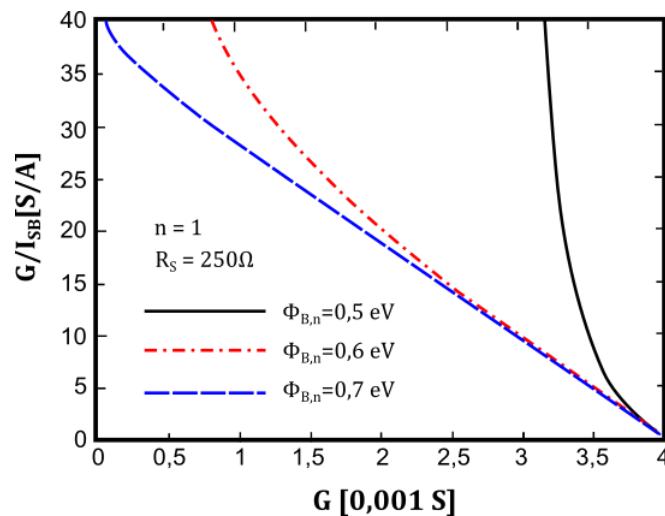


Figura 17 – Simulação de aplicação do método Werner para  $R_S = 250\Omega$ ,  $n = 1$  e diferentes valores de SBH. Pode-se notar que para a  $\Phi_{B,n} = 0,5\text{eV}$  (linha contínua) não há como identificar uma região linear no gráfico o que impossibilitaria aplicar o método.

Fonte: Adaptado de Aubry e Meyer (1994).

- **Método 3 (GROMOV; PUGACHEVICH, 1994):**

Em (OLIK, 2015) comparou-se 16 métodos diferentes que se propõe obter a SBH a partir da equação da corrente (26), ou seja, considerando o efeito da resistência série  $R_S$ , sugerindo três desses métodos como os melhores. Comparou-se a precisão,

facilidade de extração e a dependência do método em relação a outros parâmetros. Os métodos sugeridos neste trabalho como os melhores, foram propostos em (KARABOGA; KOCKANAT; DOGAN, 2013), em (LEE et. al., 1992) e em (GROMOV; PUGACHEVICH, 1994).

O ponto de partida do método (GROMOV; PUGACHEVICH, 1994) é o mesmo que o caso anterior. Assume-se que a equação (26) descreve os dados experimentais da curva  $I_{SB} \times V_a$  para  $V_a - I_{SB}R_S > 3k_B T/q$ , mas para  $V_a$  não muito elevado.

Em seguida, reescreve-se a equação (26) para  $V_a$  em função de  $I_{SB}$ :

$$V_a = \frac{nk_B T}{q} \ln I_{SB} - \frac{nk_B T}{q} \ln AA^* T^2 + n\Phi_{B,n} + I_{SB}R_S. \quad (30)$$

Esta equação pode então ser representada de maneira resumida pela função:

$$f(I_{SB}) = C_1 + C_2 I_{SB} + C_3 \ln(I_{SB}), \quad (31)$$

onde:

$$C_1 = n\Phi_{B,n} - \frac{nk_B T}{q} \ln AA^* T^2 \quad (32)$$

$$C_2 = R_S \quad (33)$$

$$C_3 = \frac{nk_B T}{q} \quad (34)$$

Por fim, calcula-se as constantes  $C_1$ ,  $C_2$  e  $C_3$  da equação (31) utilizando o método dos mínimos quadrados e os dados experimentais de  $I_{SB} \times V_a$ . Uma vez calculadas essas constantes, pode-se obter  $\Phi_{B,n}$ ,  $R_S$  e  $n$  por meio das equações (32), (33) e (34) respectivamente.

## 2.4 Métodos experimentais baseados em medidas de capacitância

Além dos métodos de caracterização anteriores que utilizam os dados experimentais da curva  $I_{SB} \times V_a$ , é comum medir a SBH a partir das medidas

experimentais de capacitância (TUNG, 2001). Este é um método simples, no qual a SBH é calculada utilizando apenas um gráfico  $C^{-2} \times V_a$ .

Matematicamente, este método é obtido a partir da equação (19) que descreve a carga por unidade de área da região de depleção. Com essa equação, calcula-se a capacitância de uma junção Schottky a partir da definição de capacitância. Ou seja, a partir de:

$$Q_{SC} = qN_D W_0 = \sqrt{2\varepsilon_S N_D (qV_{Bi} - qV_a - k_B T)}, \quad (35)$$

pode-se calcular a capacitância da junção por:

$$C = \frac{\partial Q_{SC}}{\partial V_a} = \sqrt{\frac{q^2 \varepsilon_S N_D}{2(qV_{Bi} - qV_a - k_B T)}}, \quad (36)$$

note que a partir deste último resultado, é possível obter a seguinte equação:

$$C^{-2} = \frac{-2}{q\varepsilon_S N_D} V_a + \frac{2}{q^2 \varepsilon_S N_D} (qV_{Bi} - k_B T). \quad (37)$$

E dessa equação, pode-se notar que a partir de uma curva  $C^{-2} \times V_a$  (para a junção em polarização reversa) espera-se um perfil como da Figura 18.

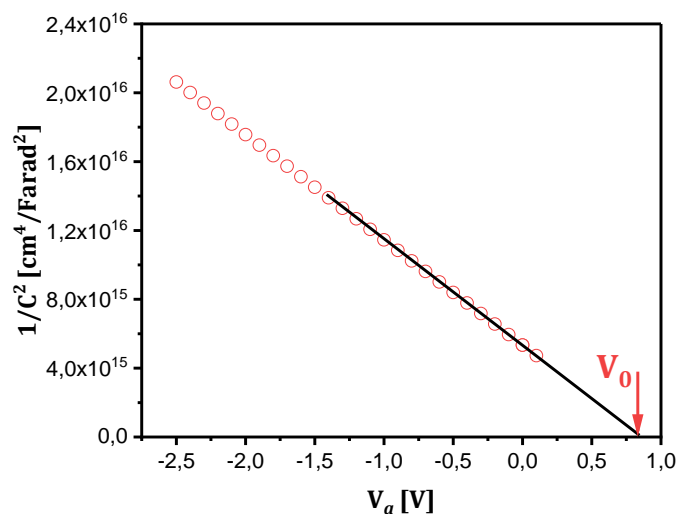


Figura 18 – Exemplo de aplicação do método de capacitância para calcular a SBH. A partir de  $V_0$  obtido pelo gráfico de  $C^{-2} \times V_a$ , é possível calcular a SBH da junção Schottky.

Do coeficiente angular é possível obter a concentração de dopantes  $N_D$  e a partir de  $V_0$ , ou seja, da interseção da reta com o eixo de tensão, temos que  $V_0 = V_{Bi} - k_B T/q$ . A partir disso, sabendo que  $qV_{Bi} = \Phi_{B,n}^0 - qV_N$  pode-se obter a SBH do diodo a partir da equação (TYAGI, 1984):

$$\Phi_{B,n}^0 = qV_0 + qV_N + k_B T. \quad (38)$$

## 2.5 Banda Inomogênea

Em determinadas situações não se consegue explicar, através da teoria termiônica, alguns valores obtidos experimentalmente usando as técnicas anteriores para a SBH e o fator de idealidade. Como discutido na seção 2.2, resultados experimentais de  $n > 1,03$  não possuem explicação na teoria termiônica convencional (TUNG, 2001).

Outro exemplo interessante pode ser observado na Figura 19. Nesse gráfico tem-se tanto a SBH quanto o fator de idealidade,  $n$ , plotados como função da temperatura. Nesse caso em específico, a SBH e o  $n$  dependem fortemente de  $T$ , sendo que a SBH aumenta com a temperatura, enquanto  $n$  diminui com  $T$ . Outra observação interessante é que nesse caso, a SBH obtida pelo método da capacitância (indicado por  $\Phi^C$ ) é superior a SBH obtida por algum método que utiliza medidas de corrente (indicado por  $\Phi^{ISB}$ ) para qualquer valor de  $T$ .

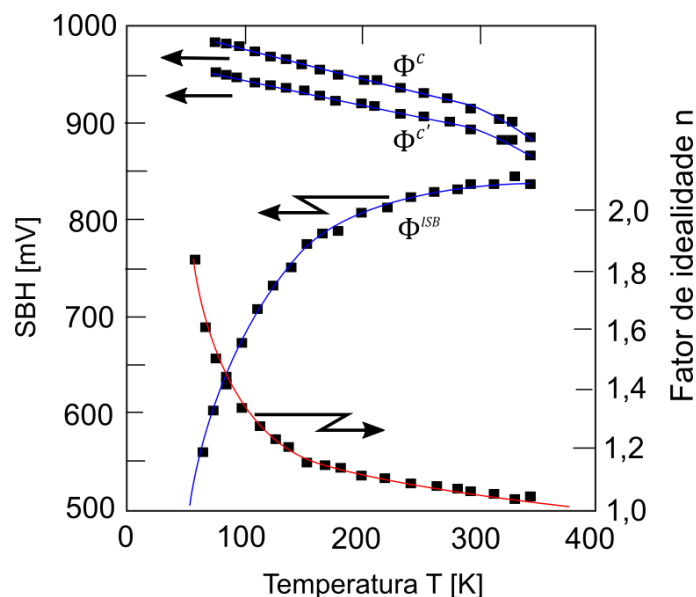


Figura 19 – Medidas de SBH e fator de idealidade,  $n$ , com a temperatura. Note que os valores de SBH medidos utilizando curvas  $C \times V_a$  é maior do que os valores obtidos por curvas  $I_{SB} \times V_a$ .  
Fonte: Adaptado de Werner (1991).

Esses fenômenos geralmente observados experimentalmente não possuem explicação na teoria apresentada nas seções 2.1 até 2.2. Em (WERNER; GUTTER, 1991), mostrou-se que as teorias geralmente associadas a não idealidades da junção Schottky como, por exemplo a teoria dos estados de interface, tunelamento, *Image Force Lowering* e efeitos de Geração e Recombinação, não conseguem prever esses resultados.

A proposta que consegue prever esses resultados é a teoria da Banda Inhomogênea (TUNG, 1992). A ideia principal dessa proposta é considerar que existe a possibilidade de a SBH variar lateralmente também, ou seja, em um modelo tridimensional. Partindo dessa ideia, alguns modelos foram propostos com intuito de fornecer uma equação para a corrente de uma junção Schottky considerando este efeito. Em (OHDOMARI; TU, 1980) foi proposto um modelo (tridimensional) de bandas paralelas não interagentes, como na Figura 20.

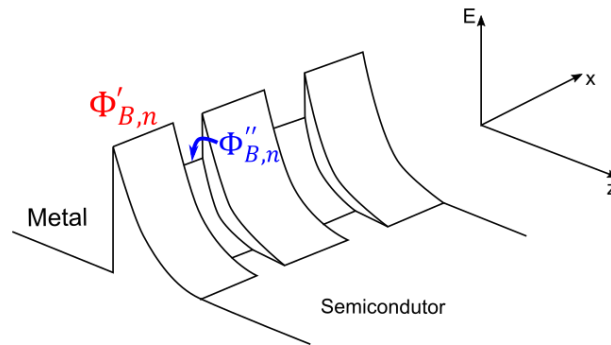


Figura 20 – Exemplo de representação do diagrama de bandas de energia na teoria de banda inhomogênea no modelo de bandas paralelas.  $\Phi'_{B,n}$  representa as regiões com SBH mais altas e  $\Phi''_{B,n}$  representa as regiões com SBH mais baixas.

Fonte: Adaptado de Ohdomari e Tu (1980).

Nesse modelo, há dois perfis de bandas de energia que não interagem entre si, uma SBH “alta”, denotada por  $\Phi'_{B,n}$  e uma “baixa”, denotada por  $\Phi''_{B,n}$ . A corrente total do diodo é a soma das correntes em cada uma dessas bandas.

Em (WERNER; GUTTER, 1991), por outro lado, modelou-se a variação lateral da SBH através de uma distribuição de probabilidade Gaussiana. Nesse caso, o modelo considera a existência de uma SBH “efetiva” que controla a corrente através da junção inhomogênea. Essa SBH efetiva é dada pela equação (39).

$$\Phi_{B,n}^{I_{SB,W}} = \overline{\Phi_{B,n}^W} - \frac{q\sigma^2}{2k_B T}, \quad (39)$$

onde,  $\sigma$ , é o desvio padrão,  $\overline{\Phi_{B,n}^W}$  o valor médio da distribuição Gaussiana, sendo que essa última quantidade é a medida de SBH obtida pelo método  $C \times V_a$ . A partir desse modelo, é possível notar que a SBH obtida em uma junção Schottky inhomogênea por medidas experimentais de corrente e tensão ( $\Phi_{B,n}^{I_{SB,W}}$ ) é menor do que a altura média  $\overline{\Phi_{B,n}^W}$ , e conseqüentemente do que as SBH obtidas por medidas de capacitância.

Em (TUNG, 1992), foi proposto um modelo mais completo em que se considera a interação entre as diferentes bandas. O problema dos modelos baseados em bandas paralelas é que eles falham quando a SBH varia em uma escala menor ou comparável ao tamanho da região de depleção (TUNG, 2001). Nessa condição, pode ocorrer um efeito batizado de *pinch-off* como indicado na Figura 21.

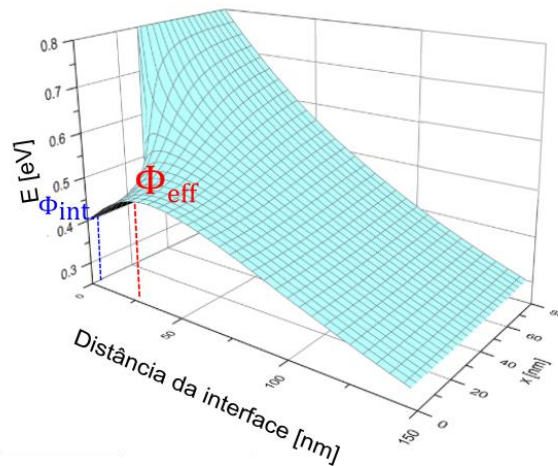


Figura 21 – Exemplo de ocorrência do efeito de *Pinch-off* em uma banda inhomogênea. Adaptado de Gammon et. al (2013)

O *pinch-off* ocorre quando um elétron na região de depleção passa por um potencial maior ( $\Phi_{\text{eff}}$ ) do que o potencial da interface ( $\Phi_{\text{int}}$ ).

Sendo assim em (TUNG, 1992) considerou-se a junção Schottky como uma região uniforme chamada de região de barreira alta  $\overline{\Phi_{B,n}}$  com *patches* (pequenos contatos, ou irregularidades) circulares de raio  $R_0$  com altura de barreira menor ( $\overline{\Phi_{B,n}} - \Delta$ ) embutidos nessa região. A Figura 22 – ilustra um *patch* circular isolado com uma SBH local menor (por uma quantidade  $\Delta$  [eV]) do que a região externa.

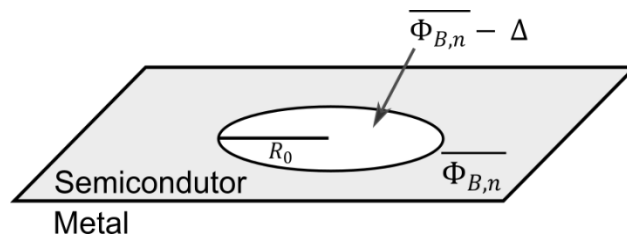


Figura 22 – Exemplo de um *patch* circular (pequeno contato) com SBH menor ( $\overline{\Phi_{B,n}} - \Delta$ ) embutido em uma região com SBH maior ( $\overline{\Phi_{B,n}}$ ).

Fonte: Adaptado de Tung (1992).

Nesse caso, modelou-se a corrente em cada *patch* isolado pela equação (40).

$$I_{\text{patch}}(\gamma) = A^* A_{\text{eff}} \exp\left(-\frac{\Phi_{\text{eff}}}{k_B T}\right) \exp\left(\frac{V_a}{k_B T} - 1\right), \quad (40)$$

onde  $A_{\text{eff}}$  é a área efetiva de cada *patch* e  $\Phi_{\text{eff}}$  é o potencial no ponto sela (como indicado na Figura 21) de cada *patch*. No caso, a área efetiva pode ser calculada por:

$$A_{\text{eff}} = \frac{4\pi\gamma k_B T}{3q} \left( \frac{\eta}{V_{\text{bb}}} \right)^{2/3}, \quad (41)$$

onde  $\eta = \varepsilon_S / (qN_D)$ . E a  $\Phi_{\text{eff}}$  é dada pela equação (42).

$$\Phi_{\text{eff}} = \overline{\Phi_{B,n}} - \gamma \left( \frac{V_{\text{bb}}}{\eta} \right)^{2/3}, \quad (42)$$

e o termo  $\gamma$  que aparece em ambas as equações é um parâmetro intrínseco da interface e é dado pela equação (43).

$$\gamma = 3 \left( \frac{\Delta R_0^2}{4} \right)^{1/3}. \quad (43)$$

O fator de idealidade também pode ser obtido para cada “*patch*”, pela equação (44).

$$n_{\text{patch}} = \frac{1}{k_B T} \left( \frac{\partial \ln(I_{\text{patch}})}{\partial V_a} \right)^{-1} = 1 + \frac{\gamma}{3\eta^{1/3} V_{\text{bb}}^{2/3}}. \quad (44)$$

Note que tanto a área efetiva quanto a altura da barreira do *patch* dependem da tensão aplicada na junção. Essa dependência com a tensão é crucial para o comportamento de junções Schottky inhomogêneas (TUNG, 1992).

A corrente total em uma Junção Schottky inhomogênea é dada pela soma entre as correntes de cada *patch* e da região com a SBH maior ( $\overline{\Phi_{B,n}}$ ).

Para descrever uma junção real, as diferentes possibilidades de tamanhos e SBH dos *patches* são modeladas por meio de uma distribuição gaussiana:

$$P(\gamma) = \frac{c_1}{\sigma} \exp \left[ -\frac{\gamma^2}{2\sigma^2} \right], \quad (45)$$

sendo  $c_1$  a densidade de *patches* embutidos na junção. A partir disso, a corrente total no diodo é dada por:



$$I_{SB}^{inom.} = AA^*T^2 \exp\left(-\frac{\overline{\Phi_{B,n}}}{k_B T}\right) \left[ \exp\left(\frac{V_a}{k_B T}\right) - 1 \right] \left[ 1 + \frac{8c_1 \sigma^2 \pi \eta^{1/3}}{9V_{bb}^{1/3}} \right]. \quad (46)$$

Essa equação é formada pelo componente da região uniforme (barreira maior) e por todos os *patches* (barreira menor). Essa equação pode ser utilizada experimentalmente para se obter o  $\overline{\Phi_{B,n}}$ . Para isso, deve-se ajustar  $\overline{\Phi_{B,n}}$ ,  $c_1$  e  $\sigma$  aos dados experimentais medidos para uma junção Schottky. O efeito de todos esses *patches* podem ser combinados como se tivesse uma única região de barreira mais baixa com uma barreira efetiva e um fator de idealidade efetivo. Isso está representado pelas equações (47) e (48).

$$\Phi_{EFF} = \overline{\Phi_{B,n}} - \frac{q\sigma^2 V_{bb}}{2\eta^{2/3} k_B T}, \quad (47)$$

$$n_{EFF} = 1 + \frac{q\sigma^2}{3\eta^{2/3} V_{bb}^{1/3} k_B T}. \quad (48)$$

A partir desses resultados, é possível explicar as “anomalias” que podem ser observadas nos parâmetros obtidos experimentalmente quando se considera a teoria termiônica convencional. Por exemplo:

1. Diferença entre as medidas  $C \times V_a$  e  $I_{SB} \times V_a$ : No caso de um semiconductor uniformemente dopado, as medidas  $C \times V_a$  geralmente resultam em um valor médio da distribuição de todas as barreiras da junção, enquanto as  $I_{SB} \times V_a$  são dominadas pelos patches com SBH menores, sendo assim, o valor obtido para a SBH pelos métodos convencionais resulta em uma SBH “aparente” (TUNG, 2014). A Equação (39) (WERNER; GÜTTER, 1991) mostra essa diferença explicitamente.
2. Fator de idealidade maior do que 1: O termo  $\Phi_{eff}$  diminui com o aumento da tensão aplicada  $V_a$  (equação (42)) e quanto menor o valor de  $\Phi_{eff}$  maior o valor do fator de idealidade do *patch*. Sendo assim, como a corrente em uma junção inomogênea é dominada pelos *patches*, sempre será observado um fator de

idealidade maior que 1 em junções inomogêneas (TUNG, 1992). Ainda, o aumento do fator de idealidade com o aumento da dopagem é previsto pela equação (43).

## 2.6 Transistores Reconfiguráveis e <sup>BE</sup>SOI

Um Transistor Reconfigurável de Efeito de Campo, ou do inglês *Reconfigurable Field Effect Transistor* (RFET), é um dispositivo que pode funcionar tanto como um pMOS quanto como um nMOS, sendo que o seu modo de funcionamento (nMOS ou pMOS) é definido a partir da polarização aplicada a uma de suas portas ao invés de ser definido no processo de fabricação.

Existem diversas propostas de arquitetura de RFETs. Entretanto o princípio básico de todas elas é utilizar transistores com baixa dopagem, induzir barreiras de potencial para cada um dos tipos de portadores de cargas (elétron ou lacunas) por meio de junções Schottky e utilizar ao menos duas portas independentes que funcionam como uma espécie de controle, tanto da injeção quanto da condução de portadores, bloqueando um portador e permitindo a condução do outro portador (um de cada vez) por meio de um campo elétrico externo (MIKOLAJICK et al., 2017).

A Figura 23 mostra duas categorias de transistores reconfiguráveis. Na Figura (a), a formação das barreiras Schottky dos contatos é controlada simultaneamente por uma ou mais portas de programação e a injeção de cargas através barreira é realizada por uma porta de controle independente. Na outra categoria (b), a formação das barreiras Schottky e a injeção de cargas através dessas barreiras são controladas independentemente.

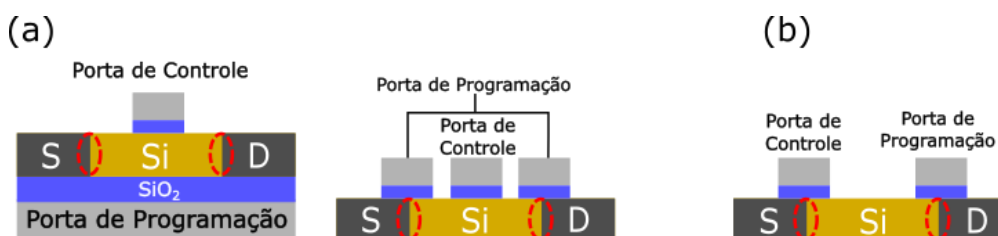


Figura 23 – Duas categorias principais de transistores reconfiguráveis. (a) Controle simultâneo das junções Schottky das regiões de fonte (S) e dreno (D) através da porta de programação. (b) Controle independente das junções Schottky pela porta de programação e porta de controle.

Fonte: Adaptado de Mikolajick et al. (2017).

Pode-se dizer que o estudo de transistores reconfiguráveis se originou por volta do início dos anos 2000. A princípio, os RFETs serviriam como uma possível

alternativa aos transistores com características ambipolares. O dispositivo proposto em (LIN et al., 2000) pode ser considerado como o primeiro RFET (MIKOLAJICK et al., 2021). Desde então novos dispositivos foram apresentados, como em (HEINZIG et al., 2012) que propôs a construção de um RFET utilizando um dispositivo nanofio, ou *nanowire*, e em (HEINZIG et al., 2013) o mesmo dispositivo foi utilizado para a construção de portas lógicas. Recentemente, foram realizados trabalhos com RFETs por meio de dispositivos que são comuns na atual indústria de semicondutores, como por exemplo em (ZHANG et al., 2014) através de um FinFET e em (KRAUSS et al., 2015) utilizando um SOIFET. Além disso, é possível encontrar na literatura propostas de novas arquiteturas de RFETs, utilizando, por exemplo, mais portas independentes (SIMON et al., 2018).

O dispositivo *Back-Enhanced Silicon On Insulator* (<sup>BE</sup>SOI) foi proposto pela primeira vez em 2015 pelo Laboratório de Sistemas Integráveis da Universidade de São Paulo (LSI – USP), como um dispositivo da categoria da Figura 23(a). Este dispositivo foi fabricado sem dopagem de fonte e dreno e usando apenas três etapas de fotolitografia. A primeira versão proposta desse dispositivo foi apresentada na (Figura 1). Uma versão deste dispositivo mais recente em relação a primeira, é apresentada na Figura 24. Essa versão foi proposta com o objetivo de se alcançar um melhor desempenho para o dispositivo funcionando em seus dois modos de operação (nMOS e pMOS). Para essa versão, foi proposto trocar os contatos de Al/Si-p das regiões de fonte e dreno pelas junções de NiSi/Si-p. A escolha dessa junção de NiSi/Si-p, como será discutido neste capítulo, foi feita com base na prática comum (NAVARRO et al., 2017) de se utilizar um material em contato com o semicondutor com função trabalho que fosse o mais próximo possível do meio da banda proibida do semicondutor, também chamado de *mid-gap*, para que a altura da barreira Schottky ficasse mais equilibrada em relação a cada um dos portadores. Geralmente a função trabalho do NiSi é próxima de 4,7eV, o que justifica a escolha dessa junção.

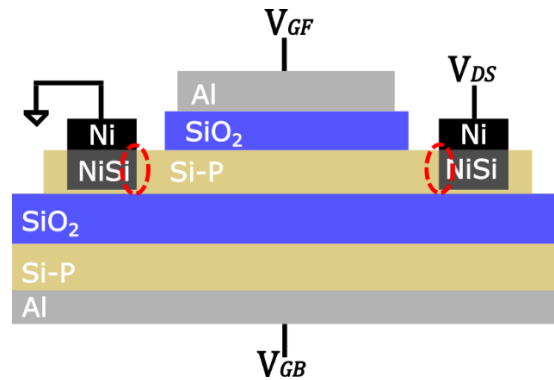


Figura 24 – Perfil esquemático da segunda versão do <sup>BE</sup>SOI fabricado no LSI-USP.  $V_{GB}$  é a porta de programação,  $V_{GF}$  a porta de controle e  $V_{DS}$  os contatos de fonte e dreno.  
Fonte: Adaptado de Yojo et al. (2017).

O <sup>BE</sup>SOI MOSFET possui uma porta de programação ( $V_{GB}$ ), uma porta de controle ( $V_{GF}$ ) e os contatos de fonte ( $V_S$ ) e dreno ( $V_D$ ). A porta  $V_{GB}$  define o modo de operação do dispositivo (nMOS ou pMOS) dependendo do tipo de carga induzida na segunda interface. Este processo funciona como se fosse uma dopagem induzida por campo elétrico ao invés da dopagem química. A porta  $V_{GF}$  controla a formação da camada de portadores, modulando a corrente  $I_{DS}$ , que passa através desta quando se aplica uma tensão entre os terminais  $V_{DS}$ . A Figura 25 mostra um exemplo da sequência de operação deste dispositivo.

Quando  $V_{GB} \gg 0V$ , induz-se elétrons na segunda interface (Figura 25(a)). Em seguida,  $V_{GF} > V_{THn}$  (tensão de limiar para o nMOS), permite a formação da camada de elétrons, ou seja, acúmulo de elétrons nessa interface. Nesse caso o transistor encontra-se no estado ligado. Portanto, aplicando-se uma tensão entre os terminais  $V_{DS}$ , permitirá a passagem de uma corrente  $I_{DS}$ . Por outro lado, quando  $V_{GB} \gg 0V$ , mas  $V_{GF} < V_{THn}$  (Figura 25 (b)), o canal ficará totalmente depletado (sem a camada de elétrons livres). Nesse caso, o transistor encontra-se no estado desligado.

Quando  $V_{GB} \ll 0V$ , induz-se lacunas na segunda interface. Nesse caso, quando  $V_{GF} < V_{THp}$  (tensão de limiar para o pMOS), permite-se o acúmulo de lacunas nessa região. Novamente, temos o transistor no estado ligado, mas funcionando no estado pMOS (Figura 25 (c)). Aplicando-se uma tensão entre os terminais  $V_{DS}$  permite-se a passagem de uma corrente  $I_{DS}$ .

Agora, quando  $V_{GB} \ll 0V$  e  $V_{GF} > V_{THp}$ , teremos o caso em que o canal estará totalmente depletado (sem a camada de lacunas livres) e o dispositivo estará desligado.

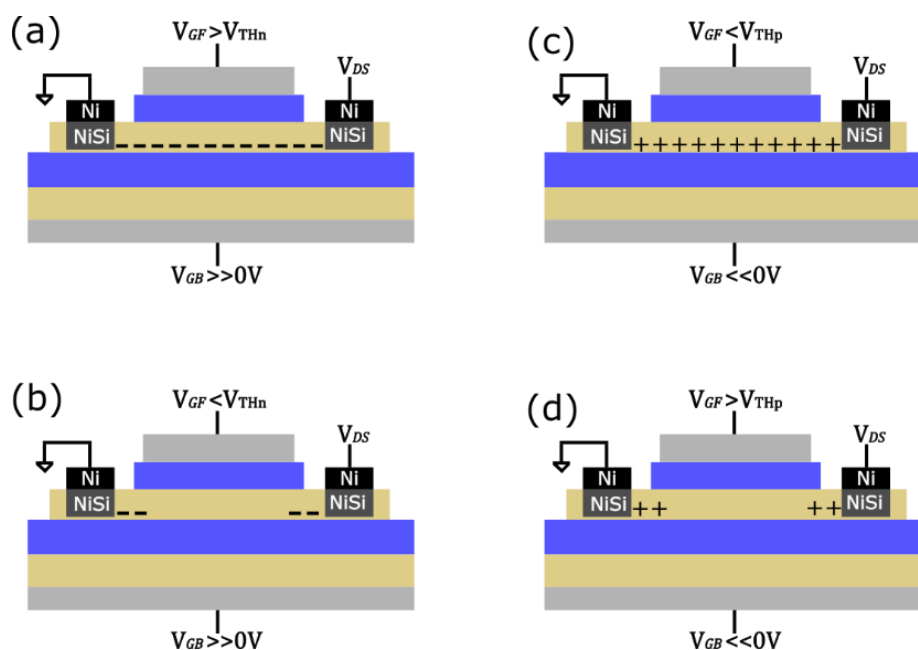


Figura 25 – Funcionamento do <sup>BE</sup>SOI MOSFET nos dois modos de operação. As figuras (a) e (b) mostram o funcionamento do dispositivo como nMOS ligado e desligado respectivamente e as figuras (c) e (d) o funcionamento do dispositivo como pMOS ligado e desligado respectivamente.

Fonte: Adaptado de Yojo et al. (2018).

As junções Schottky são utilizadas no <sup>BE</sup>SOI MOSFET (e nos demais RFETs) para justamente garantir que possamos ter correntes de cada um dos tipos de portadores. Além disso, como mostrado na seção 2.1 (Figura 2), a corrente em polarização reversa de uma junção Schottky é maior do que de uma junção PN, sendo assim, como uma das junções sempre estará em polarização reversa, é importante que a corrente dessa junção não seja um fator limitante.

O diagrama de bandas de energia simplificado da Figura 26 destaca o papel das junções Schottky no funcionamento do <sup>BE</sup>SOI MOSFET. Note as junções de NiSi/Si formadas e como ocorre o processo de condução dos portadores em cada caso. No caso do dispositivo funcionando como tipo N ligado, ocorre a injeção de elétrons da fonte para o Si e no caso N desligado existe uma barreira de potencial que impede que o transporte de elétrons da fonte para o dreno se complete. O caso P ligado e desligado é análogo ao caso N mas levando em conta que os portadores de cargas são lacunas.

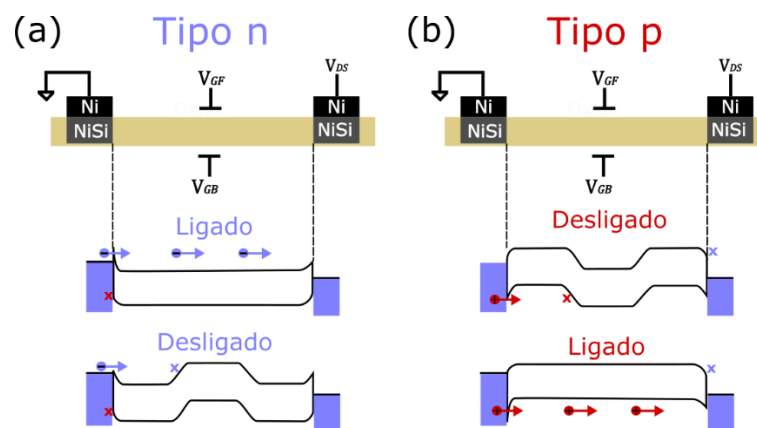


Figura 26 – Diagrama de bandas de energia para os dois modos de operação do <sup>BE</sup>SOI. Em (a) o dispositivo funciona como nMOS e os portadores majoritários responsáveis pela condução são os elétrons. Em (b) o dispositivo funciona como pMOS e os portadores majoritários responsáveis pela condução são as lacunas.

A corrente através dessas junções é realizada tanto pelo efeito termiônico quanto por tunelamento quântico. Geralmente é desejável inclusive modular a espessura da barreira Schottky formada na fonte para melhorar o transporte por esse lado do dispositivo (NAVARRO et al., 2017).

Outro ponto importante que merece destaque é que as SBH dos RFETs funcionando como P ou N não possuem necessariamente o mesmo valor, e, portanto, é comum encontrar uma assimetria entre as correntes dos dois modos de operação desses dispositivos. Por exemplo, em (HEINZIG et al., 2012) observou-se essa assimetria para um RFET que utiliza uma estrutura do tipo nanofio e fabricado a partir da arquitetura apresentada na Figura 23 (b). Nesse caso, observou-se que a junção Schottky formada (NiSi<sub>2</sub>/Si) possui SBH em torno de 0,66eV para elétrons e SBH em torno de 0,46eV para lacunas, o que justifica a corrente ser maior no caso P do que no caso N, já que uma barreira maior passa a ser um fator limitante para a injeção de portadores.

Entretanto, para a maioria das aplicações da eletrônica atual, os transistores do tipo N e tipo P precisam ser integrados em circuitos complementares com o intuito de fornecerem maior eficiência energética. Para que estes circuitos tenham um bom desempenho, é necessário que as características entre os dois tipos de transistores sejam simétricas. Em uma tecnologia CMOS convencional, por exemplo, há várias formas de se atingir esse equilíbrio (MIKOLAJICK et al., 2017). Em um RFET, a única diferença é que se deseja obter a característica complementar em um mesmo dispositivo. Sendo assim, é imprescindível que os comportamentos dos dois modos de operação sejam simétricos.

A diferença entre os valores de SBH observados para cada modo de operação é devido à função trabalho do material que forma essas junções Schottky. Em uma análise de primeira ordem (usando a equação de Schottky-Mott), nota-se que dependendo do valor da função trabalho do material de contato, a SBH pode ser maior ou menor. Sendo assim, uma alternativa para se obter junções Schottky mais equilibradas é utilizar um material com função trabalho mais próximo ao *mid-gap*. Entretanto, essa prática costuma resultar em baixos níveis de corrente e, portanto, um desempenho mais limitado do dispositivo (NAVARRO et al., 2017).

Uma outra tentativa de correção dessa assimetria para o RFET mencionado anteriormente e utilizado por (HEINZIG et al., 2011) foi proposta em (BALDAUF et al., 2017) através do tensionamento mecânico do canal do dispositivo. Como a corrente dos RFET em um dos contatos é essencialmente devida ao tunelamento de portadores através das barreiras Schottky, tentou-se explorar uma forma de impulsionar o tunelamento de elétrons e limitar o tunelamento de lacunas, aumentando (através do tensionamento) a SBH para lacunas e reduzindo a SBH para elétrons. A Figura 27 ilustra tal procedimento. Pode-se notar que após o tensionamento mecânico as correntes para elétrons e lacunas ficaram mais equilibradas.

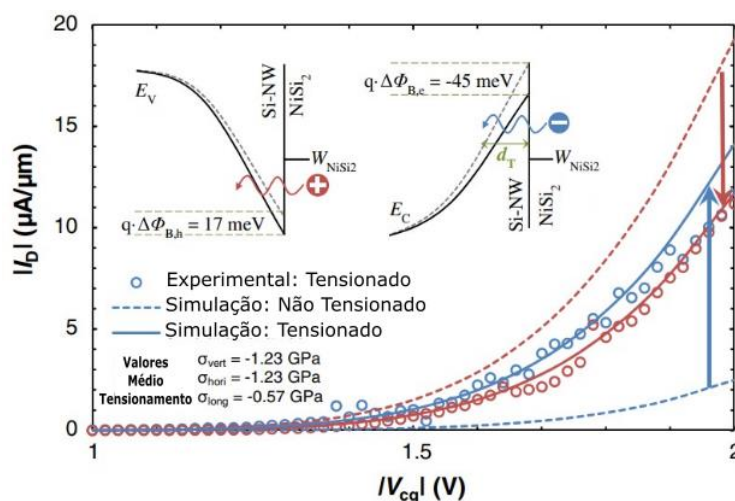


Figura 27 – Comparação entre a corrente de elétrons e lacunas antes (linha tracejada) e após o tensionamento aplicado no RFET (linha contínua), resultando em um maior equilíbrio entre as duas correntes.

Fonte: Adaptado de Baldauf et al. (2016).

Para o caso do <sup>BE</sup>SOI essa assimetria também foi observada em estudos anteriores (YOJO et al., 2017). Observou-se que a corrente para o caso N é ordens de grandeza menor do que para o caso P. A Figura 28 mostra o perfil de corrente

obtido para a versão do <sup>BE</sup>SOI apresentado na Figura 24, funcionamento nos dois modos de operação. Como pode-se notar, para o dispositivo funcionando como um pMOS, obteve-se uma corrente  $I_{DS}$  em ordens de  $\mu\text{A}$  e no caso do dispositivo funcionando como um nMOS, obteve-se a corrente em ordens de nA. .

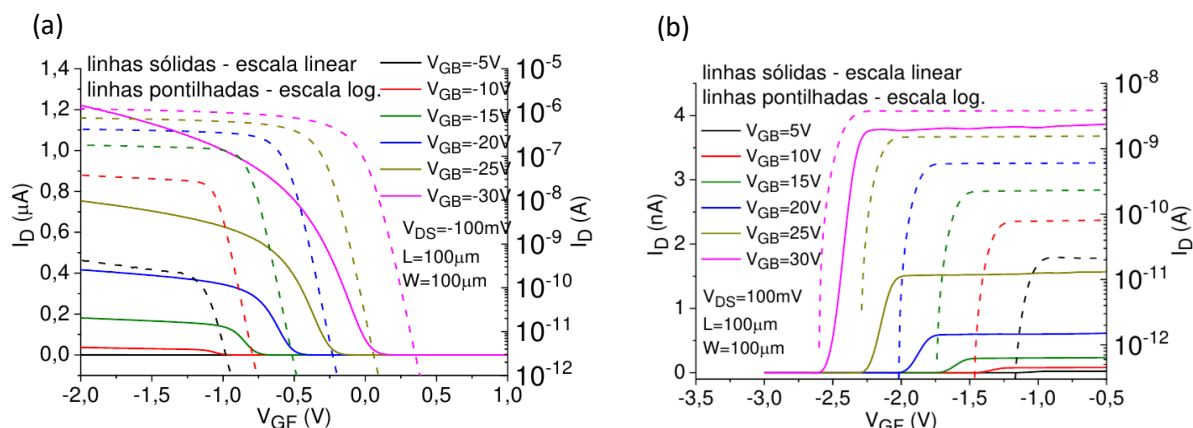


Figura 28 – Correntes dos dois modos de operação do <sup>BE</sup>SOI. A figura a mostra o dispositivo funcionando como um pMOS e a figura b mostra o dispositivo funcionando como um nMOS. Note a diferença entre os níveis de corrente ( $I_D$  em função de  $V_{GF}$  (porta de programação)) para os dois modos de operação.

Fonte: Adaptado de Yojo et al. (2017).

Ou seja, a falta de equilíbrio entre as correntes dos dois modos de operação foi observada mesmo após a substituição dos contatos de Al/Si-p das regiões de fonte e dreno utilizados na primeira versão do <sup>BE</sup>SOI (Figura 1) pelas junções de NiSi/Si-p.

O estudo das junções Metal-Semicondutor simuladas e a fabricação das junções Schottky de NiSi, como será discutido nas próximas seções, tem como objetivo entender o motivo dessa falta de equilíbrio observada e nortear os próximos estudos que visam alcançar o equilíbrio dos dois modos de operação do <sup>BE</sup>SOI.



### 3 SIMULAÇÕES DE JUNÇÕES METAL-SEMICONDUTOR

Para compreender e visualizar melhor o comportamento de uma junção Metal-Semicondutor ao variar determinados parâmetros, foram realizadas algumas simulações utilizando o programa TCAD Sentaurus (Synopsys TCAD, 2019).

A Figura 29 mostra um perfil esquemático do dispositivo simulado no Sentaurus. O código para gerar esse dispositivo encontra-se no APÊNDICE A.

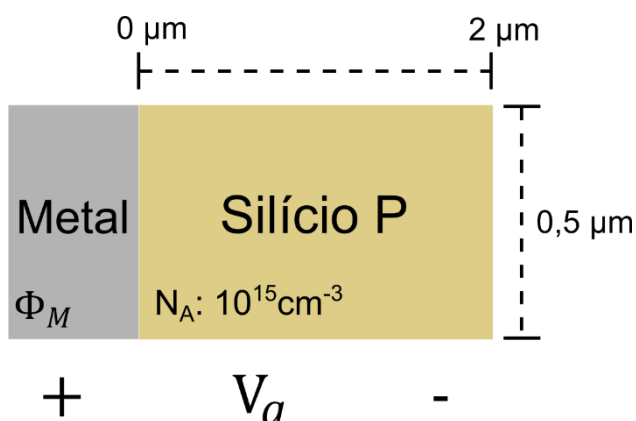


Figura 29 – Perfil esquemático de uma junção Metal-Semicondutor simulado no TCAD Sentaurus.

#### 3.1 Dependência da função trabalho do metal

Como visto na seção 2.6, uma possibilidade de se encontrar um maior equilíbrio entre as correntes de um RFET é por meio do ajuste da função trabalho do metal utilizado nas junções Schottky. Sendo assim, para compreender melhor o efeito da função trabalho no dispositivo simulado, primeiramente obteve-se a corrente deste dispositivo,  $I_{SB}$ , em função da tensão aplicada,  $V_a$ , variando-se a função trabalho,  $\Phi_M$ , do metal. A Figura 30 ilustra o resultado obtido para três valores de função trabalho.

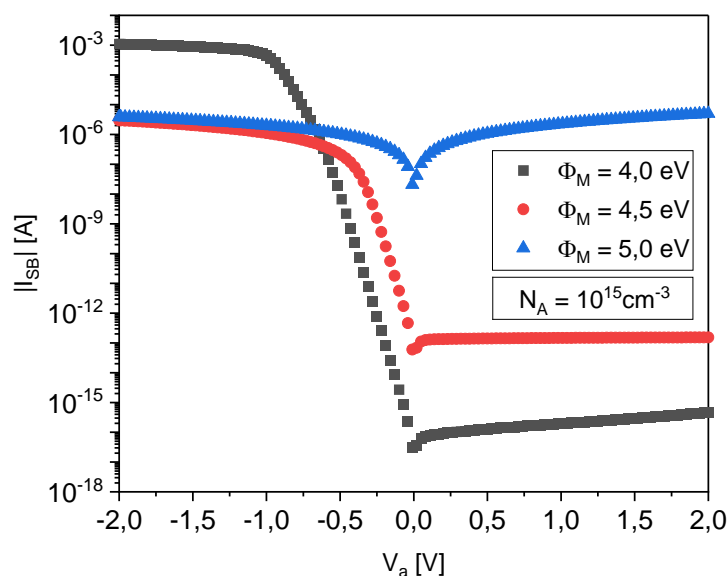


Figura 30 – Correntes simuladas ( $I_{SB}$  em função de  $V_a$  (tensão aplicada)) de uma junção Metal-Semicondutor no TCAD Sentaurus para três valores de função trabalho do metal ( $\Phi_M$ ).

O diagrama de bandas de energia para esse dispositivo pode ser encontrado na Figura 31, Figura 32 e Figura 33, para três valores de  $V_a$  e três valores de função trabalho do metal  $\Phi_M$ . Na Figura 31 temos o diagrama de bandas de energia para o dispositivo desligado ( $V_a = 0$ ) para servir de base de comparação com as outras duas polarizações.

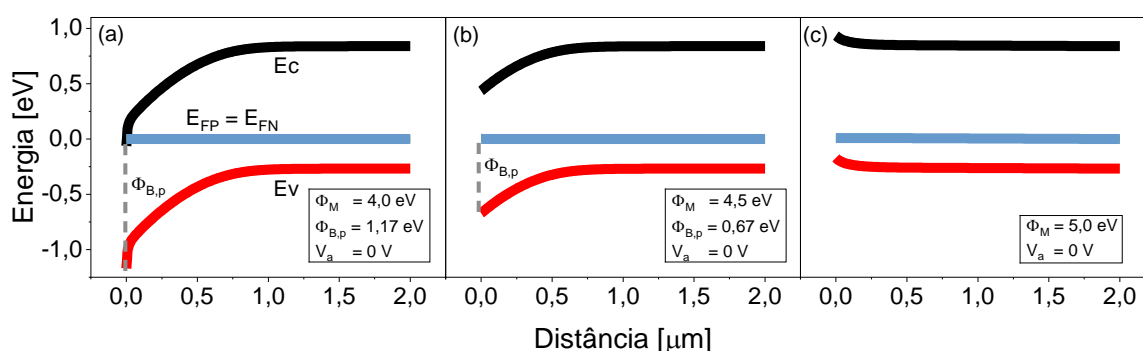


Figura 31 – Diagrama de bandas de energia da junção Metal-Semicondutor em equilíbrio térmico para  $V_a = 0V$ . Em (a),  $\Phi_M = 4,0eV$ , em (b)  $\Phi_M = 4,5eV$  e em (c)  $\Phi_M = 5,0 eV$ .

Observa-se que apenas foi possível formar uma junção Schottky nos contatos com função trabalho  $\Phi_M = 4,0eV$  e  $\Phi_M = 4,5eV$ . Para  $\Phi_M = 5,0eV$  a banda fica encurvada no sentido contrário e não forma uma junção Schottky entre o metal e Si-p. Isso já era esperado, uma vez que a função trabalho do silício para esse nível de dopagem é  $\Phi_S \approx 4,9 eV$  e, portanto,  $\Phi_S < \Phi_M$ , que é a condição para formar uma junção ôhmica ao invés da junção Schottky (seção 2.1). Nessa figura, também estão

indicados os valores da altura da barreira Schottky (SBH) para cada um dos casos. Além disso, o diagrama de bandas de energia para  $\Phi_M = 4,0\text{eV}$  (Figura 31 (a)) possui o mesmo perfil do exemplo apresentado na Figura 12 da seção 2.2, com o crescimento acentuado nas proximidades da interface, indicando assim um acúmulo de cargas minoritárias nessa interface. Isso ocorre, uma vez que nesse caso temos a SBH com valor de  $1,17\text{eV}$  que é muito maior do que a metade da banda proibida (em torno de  $0,55\text{eV}$ ).

Na Figura 32, o diagrama de bandas foi obtido para o dispositivo polarizado diretamente ( $V_a = -0,25\text{V}$ ). Para esse valor de tensão aplicada, observa-se pela Figura 30 que as curvas da corrente para  $\Phi_M = 4,0\text{eV}$  e  $\Phi_M = 4,5\text{eV}$  possuem o comportamento exponencial e que para esse valor de tensão a corrente do dispositivo com  $\Phi_M = 4,5\text{eV}$  é maior do que o dispositivo com  $\Phi_M = 4,0\text{eV}$ . Isso pode ser explicado pelo diagrama de bandas da Figura 32. Como o potencial de junção é visivelmente menor em (b) do que em (a), então a corrente dos portadores em polarização direta é maior em (b) do que em (a), causando a diferença entre as correntes observada na Figura 30, o que está de acordo com o que foi discutido na Seção 2.2. No caso da Figura 32 (c), temos uma junção ôhmica e, portanto, a tensão aplicada é refletida em todo o dispositivo, já que não há uma região de depleção.

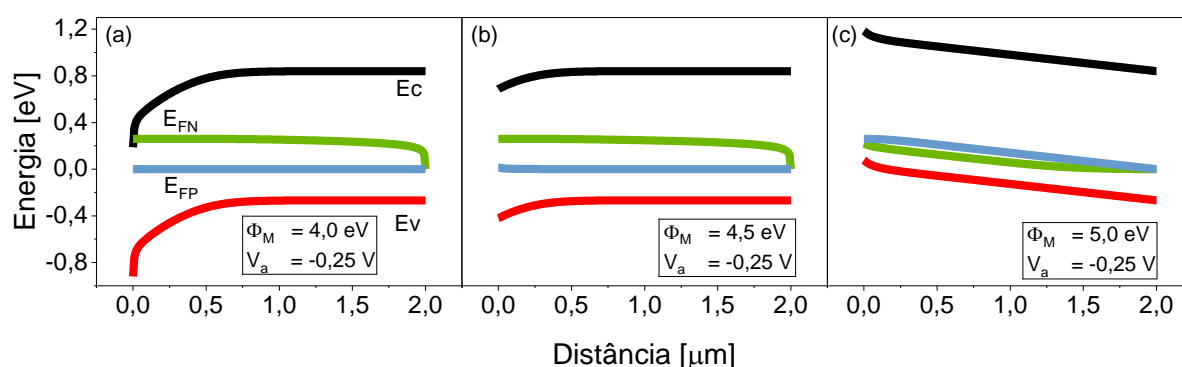


Figura 32 – Diagrama de bandas de energia da junção Metal-Semicondutor para  $V_a = -0,25\text{V}$ . Em (a),  $\Phi_M = 4,0\text{ eV}$ , em (b)  $\Phi_M = 4,5\text{ eV}$  e em (c)  $\Phi_M = 5,0\text{ eV}$ .

A Figura 33, por outro lado, mostra o diagrama de bandas para o dispositivo polarizado reversamente (para  $V_a = 1,5\text{V}$ ). Como o dispositivo está polarizado reversamente, o potencial de junção para as junções Schottky aumentam consideravelmente em relação ao dispositivo desligado e ao dispositivo polarizado diretamente, enquanto a SBH se manteve praticamente constante. No caso da Figura

33 (c), é formada uma junção ôhmica e, portanto, a tensão aplicada é novamente refletida na ao longo do dispositivo já que não há uma região de depleção.

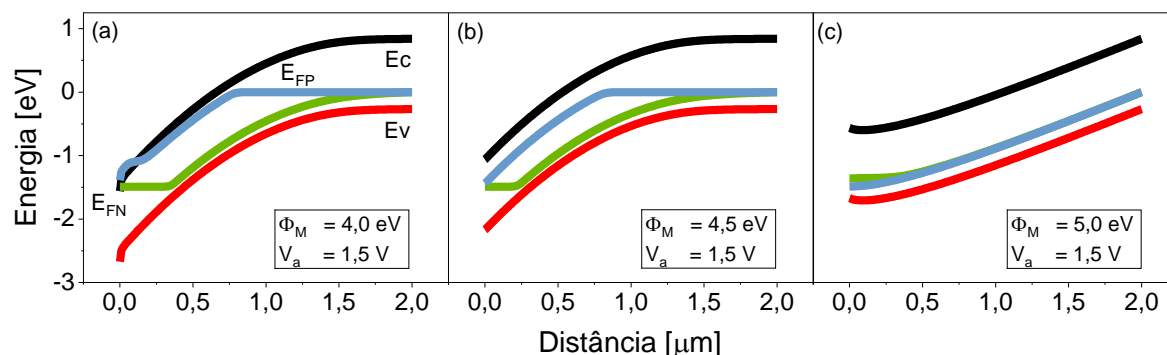


Figura 33 – Diagrama de bandas de energia da junção Metal-Semicondutor para  $V_a = 1,5V$ . Em (a),  $\Phi_M = 4,0eV$ , em (b)  $\Phi_M = 4,5eV$  e em (c)  $\Phi_M = 5,0eV$ .

A Figura 34 apresenta uma comparação entre as correntes dos portadores para cada valor de função trabalho simulada. Para  $\Phi_M = 4,5eV$ , é possível notar como as correntes dos dois tipos de portadores (elétrons e lacunas) são mais próximas entre si, mas ainda assim, a corrente de portadores majoritários (lacunas) é maior do que a corrente de elétrons. Na Figura 34(a), por outro lado, a corrente de elétrons é maior do que a corrente de lacunas. Isso está relacionado com o efeito de injeção de cargas minoritárias devido ao acúmulo desses portadores, como foi observado anteriormente através do diagrama de bandas de energia para  $\Phi_M = 4,0 eV$  (Figura 31).

Em (GUPTA, 2018) observou-se resultados semelhantes para simulações de junções Schottky em condições também semelhantes às utilizadas aqui.

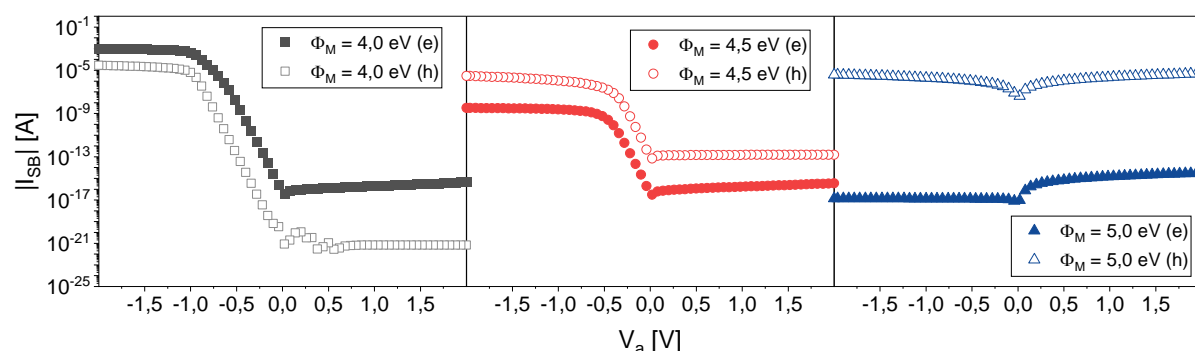


Figura 34– Corrente ( $I_{SB}$  em função da tensão aplicada  $V_a$ ) por tipo de portador ((e) indica a corrente de elétrons e (h) a corrente de lacunas) para os três valores de função trabalho ( $\Phi_M$ ) simuladas.

Por fim, os métodos de caracterização de junções Schottky apresentados na seção 2.3 foram aplicados ao dispositivo simulado para cada valor de função trabalho, para auxiliar no entendimento do efeito da função trabalho nesses métodos. A Tabela 1 resume os resultados obtidos.

Tabela 1 – Resultados obtidos ao aplicar os métodos de caracterização nos dados simulados.

<b>Método</b>	<b><math>\Phi_M</math> [eV]</b>	<b><math>n_1</math></b>	<b><math>R_s</math> [k<math>\Omega</math>]</b>	<b><math>n_2</math></b>	<b>SBH [eV]</b>
<b>SZE</b>	4,0	1,03	-	-	0,85
<b>SZE</b>	4,5	1,04	-	-	0,65
<b>Werner</b>	4,0	-	-	-	-
<b>Werner</b>	4,5	1,09	514,12	1,04	0,65
<b>Gromov</b>	4,0	1,04	18,68	-	0,85
<b>Gromov</b>	4,5	1,06	512,05	-	0,65

Para o dispositivo com  $\Phi_M = 5,0\text{eV}$  não foi possível aplicar os métodos já que a junção não é Schottky. Para o dispositivo com  $\Phi_M = 4,0\text{eV}$ , tentou-se aplicar os métodos 1 (SZE) e 3 (Gromov) e obteve-se uma SBH com valor de 0,85eV. Entretanto, de acordo com a Figura 31, observa-se uma SBH com valor de 1,17eV. Essa discrepância entre os resultados ocorre pois o dispositivo está sujeito ao efeito de injeção de cargas minoritárias como mostrado anteriormente, e este efeito não é considerado pelos métodos utilizados na caracterização. Além disso, não foi possível aplicar o método 2 (Werner) para essa amostra, já que não foi possível obter uma dependência linear no gráfico da condutância, de acordo com o que é esperado pelo método (seção 2.3).

Apenas o resultado obtido de SBH = 0,65eV para  $\Phi_M = 4,5\text{eV}$  é compatível com o valor previamente definido de função trabalho, basta notar que pela Figura 31 o valor da SBH é 0,67eV.

Outro ponto a se considerar é que o fator de idealidade se mostrou elevado para todos os métodos. De acordo com (TUNG, 2001) não é possível explicar os resultados obtidos para o fator de idealidade maior do que 1,03 utilizando a teoria termiônica (seção 2.2). Entretanto nessas simulações não foi considerado o tunelamento, ou outras não idealidades, como a presença de estados de interface ou o efeito de redução da SBH.

### 3.2 Dependência do nível de dopagem do semiconductor

Além dessas simulações, também se estudou o comportamento da junção variando-se o nível de dopagem do silício para  $\Phi_M = 4,5\text{eV}$ . A Figura 35 ilustra o perfil de corrente obtido para três níveis de dopagem.

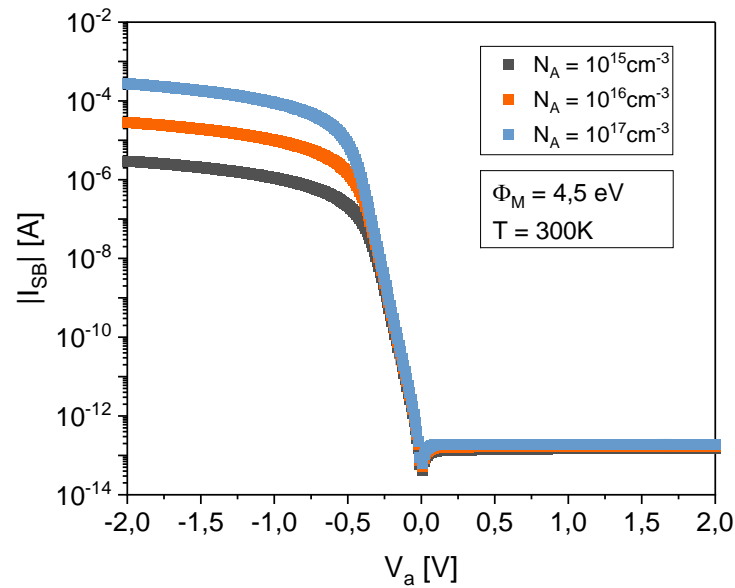


Figura 35 – Simulação da corrente ( $I_{SB}$  em função de  $V_a$ ) de uma junção Schottky utilizando um material de contato com função trabalho  $\Phi_M = 4,5\text{eV}$  para diferentes níveis de dopagem ( $N_A$ ).

Os métodos da seção 2.3 também foram aplicados nessas simulações para estudar a relação deles com a dopagem do silício. Os resultados encontram-se na Tabela 2. Os valores obtidos para a SBH mantiveram-se o mesmo para os diferentes valores de dopagem. Já o fator de idealidade obtido por todos os métodos diminuiu com o aumento da dopagem e a resistência série diminuiu conforme aumentou-se o nível de dopagem. Os valores do fator de idealidade ficaram mais próximos do valor previsto pela teoria termiônica, ou seja, no máximo igual à 1,03 para os níveis de dopagem de  $10^{16}\text{cm}^{-3}$  e  $10^{17}\text{cm}^{-3}$ .

Tabela 2 – Aplicação dos métodos da seção 2.3 no dispositivo simulado para diferentes níveis de dopagem.

<b>Método</b>	<b>Dopagem [cm<sup>-3</sup>]</b>	<b>n<sub>1</sub></b>	<b>R<sub>s</sub> [kΩ]</b>	<b>n<sub>2</sub></b>	<b>SBH [eV]</b>
<b>SZE</b>	10 <sup>15</sup>	1,04	-	-	0,65
<b>SZE</b>	10 <sup>16</sup>	1,02	-	-	0,65
<b>SZE</b>	10 <sup>17</sup>	1,00	-	-	0,65
<b>Werner</b>	10 <sup>15</sup>	1,09	514,12	1,04	0,65
<b>Werner</b>	10 <sup>16</sup>	1,03	53,00	1,01	0,65
<b>Werner</b>	10 <sup>17</sup>	1,01	5,29	1,00	0,65
<b>Gromov</b>	10 <sup>15</sup>	1,06	512,05	-	0,65
<b>Gromov</b>	10 <sup>16</sup>	1,01	53,18	-	0,65
<b>Gromov</b>	10 <sup>17</sup>	1,00	5,33	-	0,65

## 4 PROCEDIMENTO EXPERIMENTAL

Como visto nas seções anteriores, as junções Schottky formadas em transistores reconfiguráveis definem o comportamento do transistor, e sua otimização pode levar a um melhor equilíbrio entre os dois modos de operação.

Com o intuito de caracterizar melhor as junções Schottky do <sup>BE</sup>SOI, foram propostas duas rodadas de fabricação de diodos Schottky. Na primeira, fabricaram-se os diodos utilizando as mesmas etapas de fabricação do <sup>BE</sup>SOI MOSFET, como proposto em (YOJO et al., 2017). Na segunda, fabricaram-se os diodos baseando-se neste processo mas com algumas mudanças nessas etapas de fabricação.

### 4.1 Fabricação diodos Schottky

Para a fabricação das duas amostras utilizou-se uma lâmina de silício (bulk) do tipo p, com concentração de boro de  $10^{15} \text{cm}^{-3}$  e orientação cristalográfica  $\langle 100 \rangle$ . Tanto a etapa de limpeza química como a etapa de fotogração foram realizadas da mesma maneira para as duas amostras.

O primeiro passo para a fabricação das amostras consiste na limpeza química, cuja descrição encontra-se na Tabela 3:

Tabela 3 – Condições para a realização da limpeza química nas duas amostras.

Solução	Temperatura	Tempo
Água DI	Temp. Ambiente	5 min
$8 \text{ H}_2\text{O} + 2 \text{ H}_2\text{O}_2 + 1 \text{ NH}_4\text{OH}$	80 °C	10 min
Água DI	Temp. Ambiente	5 min
$4 \text{ H}_2\text{O} + 1 \text{ HCl}$	80 °C	10 min
Água DI	Temp. Ambiente	5 min
$100 \text{ H}_2\text{O} + 1 \text{ HF}$	Temp. Ambiente	80 s.
Água DI	Temp. Ambiente	5 min

O segundo passo foi a etapa de fotogração. Para essa etapa, utilizou-se a deposição do fotorresiste AZ5214E (CLARIANT, 2010) que permite realizar inversão de imagem através de um processo de dupla exposição e uma etapa térmica intermediária (RANGEL; MARTINO, 2015). Os passos são descritos logo abaixo:

- Deposição: 3500 rpm por 40 segundos;



- Pré-cura (hot plate): 110°C por 50 segundos;
- 1ª Exposição (com máscara): 3 segundos;
- Reversal Bake: 110°C por 2 minutos;
- 2ª Exposição (sem máscara): 15 segundos;
- Revelação (MIF300 diluído 4:1): 50 segundos;
- Pós-cura (hot plate): 110°C por 45 segundos.

A próxima etapa consiste na deposição dos metais seguida de tratamento térmico para a formação das junções Schottky. É neste ponto que o processo se torna diferente para as duas amostras, denotadas por A1 e A2.

- **Amostra A1:**

Para esta lâmina seguiu-se a mesma sequência realizada no <sup>BE</sup>SOI (YOJO et. al., 2017). Portanto, trata-se de um processo mais simples, com o uso de uma foto máscara a menos do que na amostra A2. A Figura 36 ilustra as etapas que serão descritas a seguir.

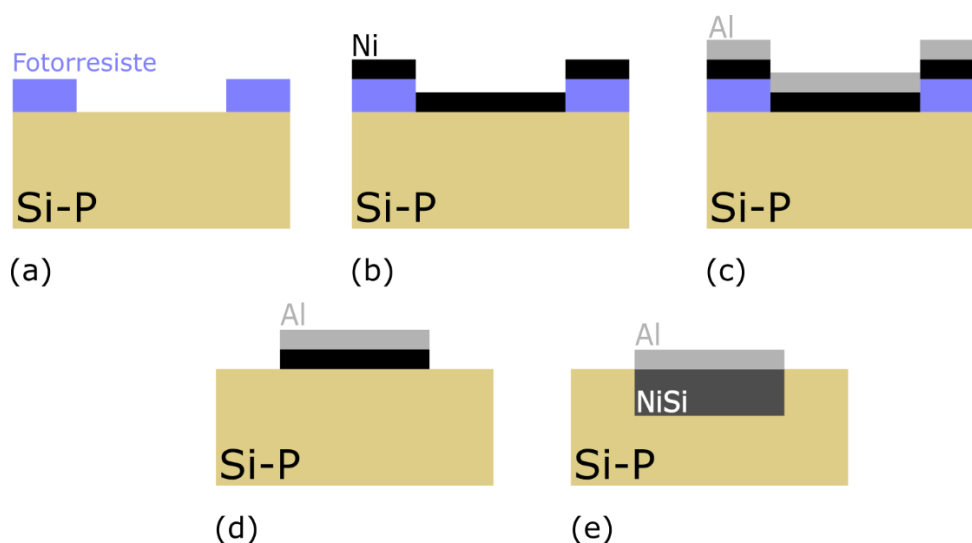


Figura 36 – Etapas de fabricação do diodo Schottky A1. (a) Lâmina após a fotogravação; (b) deposição do filme de Ni; (c) Deposição de Al acima do filme de Ni; (d) Resultado após o *lift-off*; (e) lâmina após o tratamento térmico. No tratamento térmico, o Ni reage com o Si para formar NiSi.

Primeiro, depositou-se o níquel por meio da técnica de evaporação por feixe de elétrons. No equipamento utilizado, é possível controlar o tempo de evaporação, através de um anteparo localizado entre a fonte de evaporação e a lâmina de silício, controlando, assim, o quanto a lâmina fica exposta. Isso também protege a lâmina de

ficar exposta à radiação no processo de aquecimento, o que comprometeria o fotorresiste. As condições dessa etapa estão indicadas na Tabela 4.

Tabela 4 – Condições para a formação do filme fino de Ni.

Cadinho	Pressão	Corrente	Tensão	Tempo de exposição
Grafite	$5 \cdot 10^{-5}$ mbar	110 mA	4,5 kV	10 segundos

Em seguida depositou-se o filme de Alumínio sobre o filme de níquel através da evaporação térmica, nas condições da Tabela 5:

Tabela 5 – Condições para a formação do filme fino de Al sobre o filme de Ni.

Material do Filamento	Pressão	Massa de Al
W (Tungstênio)	$10^{-5}$ mbar	90 mg

Dessa deposição, estima-se que a espessura da camada de Al seja de aproximadamente 200nm.

O próximo passo é a remoção do fotorresiste, através do *lift-off* da camada de Alumínio/Níquel/Fotorresiste (Tabela 6).

Tabela 6 – Condições utilizadas para a remoção do fotorresiste usando o *lift-off*.

Solução	Temperatura	Tempo
Acetona	80°C	10 min
Isopropanol	80°C	10 min
Água DI	Temperatura Ambiente	5min

Em seguida, a lâmina é submetida a um tratamento térmico para a formação do NiSi (Tabela 7).

Tabela 7 – Condições utilizadas no tratamento térmico para a formação de NiSi.

Ambiente	Temperatura	Tempo
90%N <sub>2</sub> + 10%H <sub>2</sub>	450°C	1 min

E, por fim, realizou-se a deposição do alumínio no verso da lâmina por meio da evaporação térmica (Tabela 8).

Tabela 8 – Condições utilizadas na formação do filme de Al no verso da amostra A1.

Material do Filamento	Pressão	Massa Al
W	$5 \times 10^{-5}$ mbar	200 mg

Após a formação da camada de Al no verso da lâmina, tentou-se caracterizá-la utilizando os métodos descritos na seção 2.3. Os resultados serão reportados na seção 4.2.

Após a tentativa de caracterização, foi feita a sinterização do alumínio depositado no verso da lâmina, sob condições descritas na Tabela 9.

Tabela 9 – Condições utilizadas na sinterização do Al.

Ambiente	Temperatura	Tempo
90%N <sub>2</sub> + 10%H <sub>2</sub>	450°C	5 min

- **Amostra A2:**

Durante o tratamento térmico para a formação do siliceto de níquel, é possível que o alumínio acima do níquel possa interferir nessa reação, então a ideia nesta proposta alternativa à amostra A1, é trocar a ordem de deposição do filme de alumínio com o tratamento térmico realizado para a formação do siliceto. Os passos são descritos pela Figura 37.

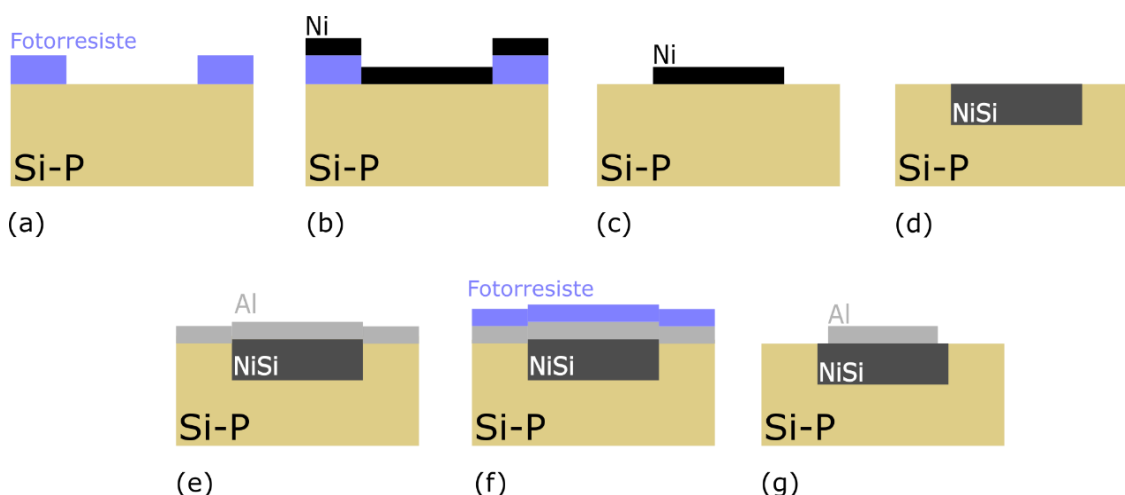


Figura 37 – Etapas de fabricação da amostra A2. (a) fotogravação; (b) formação do filme de níquel; (c) *lift-off* para a remoção do níquel; (d) tratamento térmico e formação do NiSi; (e) formação do filme de Al; (f) segunda etapa de fotogravação; (g) corrosão de parte do alumínio para a formação do contato sobre a junção Schottky NiSi/Si.

Primeiro realizou-se a deposição de Ni por meio da evaporação por feixe de elétrons nas mesmas condições descritas na Tabela 4. Em seguida, ao invés de depositar o filme de Al sobre o do Ni, o fotorresiste foi removido usando a técnica de *lift-off* nas mesmas condições apresentadas na Tabela 6. Uma vez que há apenas o filme de níquel sobre o silício, realizou-se o tratamento térmico para formar o NiSi, sob as condições descritas na Tabela 7. O passo seguinte foi a deposição do filme de Al, usando as mesmas condições da Tabela 5.

Na sequência, mais uma etapa de fotogração foi realizada para definir as áreas dos contatos Schottky no filme de Al acima do Ni. Nesse caso, utilizou-se o fotorresiste AZ1518 (CLARIANT, 2008) e as seguintes condições:

- Deposição: 3500 rpm por 40 segundos;
- Pré-cura (hot plate): 100°C por 50 segundos;
- 1ª Exposição (com máscara): 10 segundos;
- Revelação (MIF300 diluído 4:1): 40 segundos;
- Pós-cura (hot plate): 110°C por 2 minutos.

Ainda, foi feita a corrosão de parte do Al através de uma solução de H<sub>3</sub>PO<sub>4</sub> de acordo com a Tabela 10.

Tabela 10 – Condições para a corrosão de parte do Alumínio sobre o contato de NiSi/Si.

Solução	Temperatura	Tempo de corrosão
175 H <sub>3</sub> PO <sub>4</sub> + 70 H <sub>2</sub> O + 15 HNO <sub>3</sub>	40 °C	3 min.

Depois, realizou-se a deposição do Al no verso da lâmina (Tabela 8) e de maneira semelhante à amostra A1, tentou-se caracterizá-la utilizando os métodos descritos na seção 2.3. Os resultados encontram-se na seção 4.2.

O último passo foi a sinterização dessa amostra, nas mesmas condições indicadas na Tabela 9.

A altura do degrau de NiSi foi medido por meio de um perfilômetro. Para isso, 10 diodos diferentes foram medidos, de modo que se obteve um valor médio de 33,28 nm.

A Figura 38 mostra a diferença entre as duas amostras após o processo de fabricação. Na amostra A2 o contorno de coloração escura (indicado pela seta vermelha) mostra que o filme de alumínio fica mais interno a amostra do que na amostra A1, expondo parte do NiSi. Também é possível notar que a amostra A1 ficou

com a superfície mais rugosa em comparação à amostra A2, o que está relacionado a uma má formação da SBH como será discutido na próxima seção.

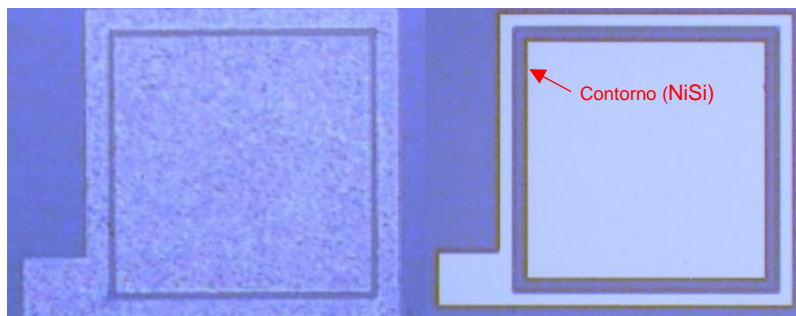


Figura 38 – Diodos Schottky obtidos pelos dois processos de fabricação descritos anteriormente. Amostra A1 (esquerda) e amostra A2 (direita).

## 4.2 Caracterização elétrica e análises

As amostras obtidas na seção anterior foram caracterizadas em duas etapas, antes e após a sinterização dessas amostras. Para isso, foram utilizados os métodos apresentados nas seções 2.3 e 2.4.

Antes, porém, como validação destes métodos, optou-se por aplicá-los em três diodos Schottky comerciais de tamanhos diferentes. Esses diodos foram retirados do encapsulamento no laboratório para que fosse possível medir suas respectivas áreas (Figura 39).

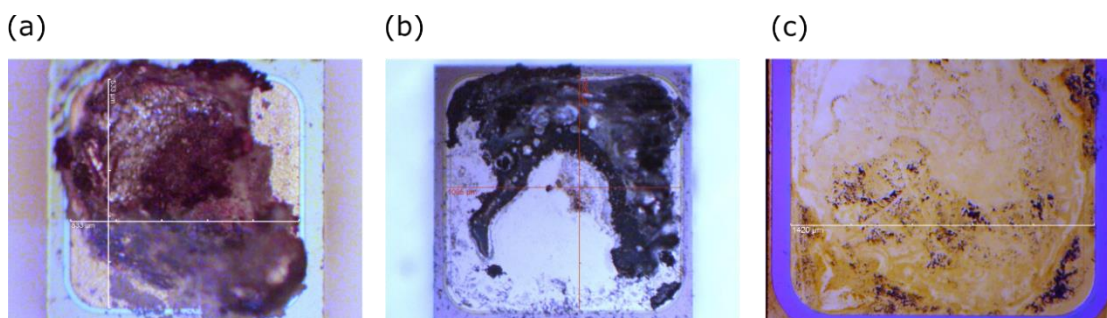


Figura 39 – Diodos comerciais utilizados na validação dos métodos. (a) Diodo 1, com área de  $530 \mu\text{m} \times 530 \mu\text{m}$  (Código do Diodo: IN5819). (b) Diodo 2, com área de  $1095 \mu\text{m} \times 1095 \mu\text{m}$  (Código do Diodo: R3200). (c) Diodo 3, com área de  $1420 \mu\text{m} \times 1420 \mu\text{m}$  (Código do Diodo: SB360).

A curva  $I_{SB} \times V_a$  desses diodos é apresentada na Figura 40. Note que além da medida da corrente para esses três diodos, o gráfico mostra a corrente do Diodo 1 acrescentando-se um resistor de  $100\Omega$ , em série, para validar os métodos nos casos em que a resistência série do diodo Schottky é elevada.

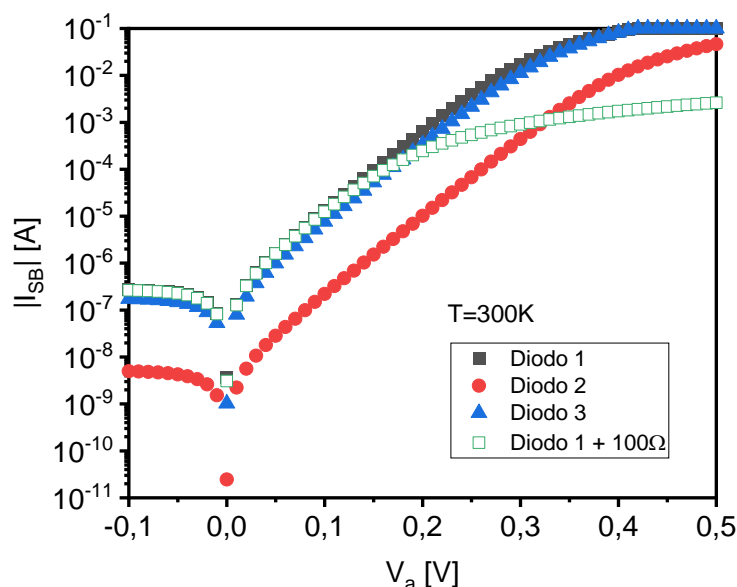


Figura 40 – Dados experimentais das correntes ( $I_{SB} \times V_a$ ) para os três diodos comerciais apresentados na Figura 39.

Como apresentado na seção 2.3, os métodos utilizados na obtenção da SBH baseados em medidas  $I_{SB} \times V_a$  são válidos para  $V_D = V_a - I_{SB}R_S \geq 3k_B T/q \approx 0,08V$ , pois utilizam a equação da corrente termiônica (Equação (26)). Sendo assim, para que o método seja aplicado de maneira consistente com o valor mínimo de  $V_D$ , é necessário saber estimar os valores mínimos de  $V_a$  e  $I_{SB}$ , para que o método seja válido.

O problema é que a desigualdade anterior também depende da resistência série do modelo,  $R_S$ , e este é um parâmetro desconhecido antes da aplicação dos métodos. Para contornar este problema, optou-se por estimar um valor prévio de  $R_S$  a partir da própria curva  $I_{SB} \times V_a$ , escolhendo-se dois pontos da curva ( $V_{a1}, I_{SB1}$ ) e ( $V_{a2}, I_{SB2}$ ) e calculando a resistência por  $R_S = (V_{a2} - V_{a1}) / (I_{SB2} - I_{SB1})$ .

Para o caso dos diodos comerciais, espera-se que eles tenham uma resistência série muito baixa uma vez que esses tipos de diodos já são construídos de maneira otimizada, de modo que para esse caso, ainda seria possível fazer a aproximação  $V_D \approx V_a$ .

A Figura 41 mostra um exemplo de estimativa do  $R_S$  para o Diodo 1. Deste gráfico, obteve-se  $R_S = 1,48\Omega$ , e, portanto, ao utilizar este valor de resistência, constata-se que de fato que  $V_D \approx V_a$ .

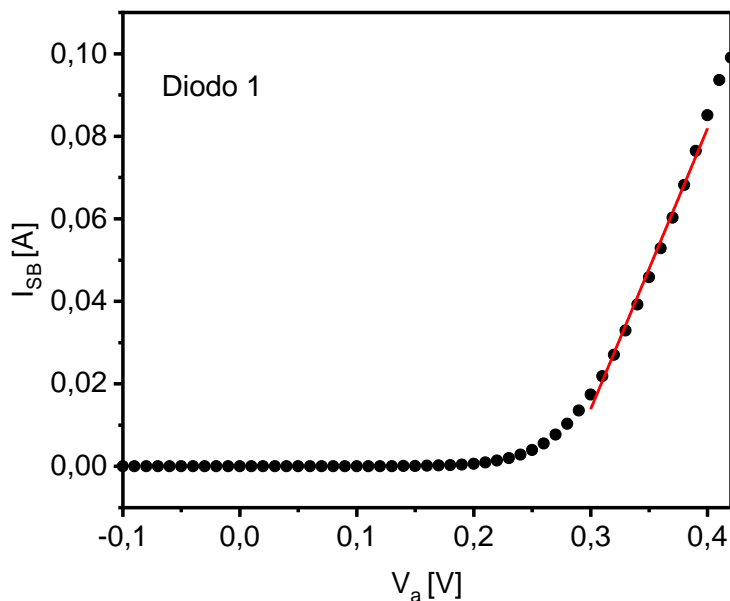


Figura 41 – Exemplo de estimativa da resistência série  $R_s$  do Diodo 1 a partir da curva experimental de corrente ( $I_{SB}$ ) em função da tensão aplicada ao diodo ( $V_a$ ) para aplicar os métodos de caracterização.

Já a Figura 42 mostra um exemplo dos gráficos usados no método 2 (Werner), também para o Diodo 1. A Figura 42 (a) contém o gráfico da condutância de onde se obtém a resistência série e o fator de idealidade, e a Figura 42 (b) mostra a comparação entre a corrente medida experimentalmente, ou seja, em função da tensão aplicada  $V_a$  e a corrente em função da tensão no diodo  $V_D = V_a - I_{SB}R_s$ . É a partir deste último que se obtém a SBH.

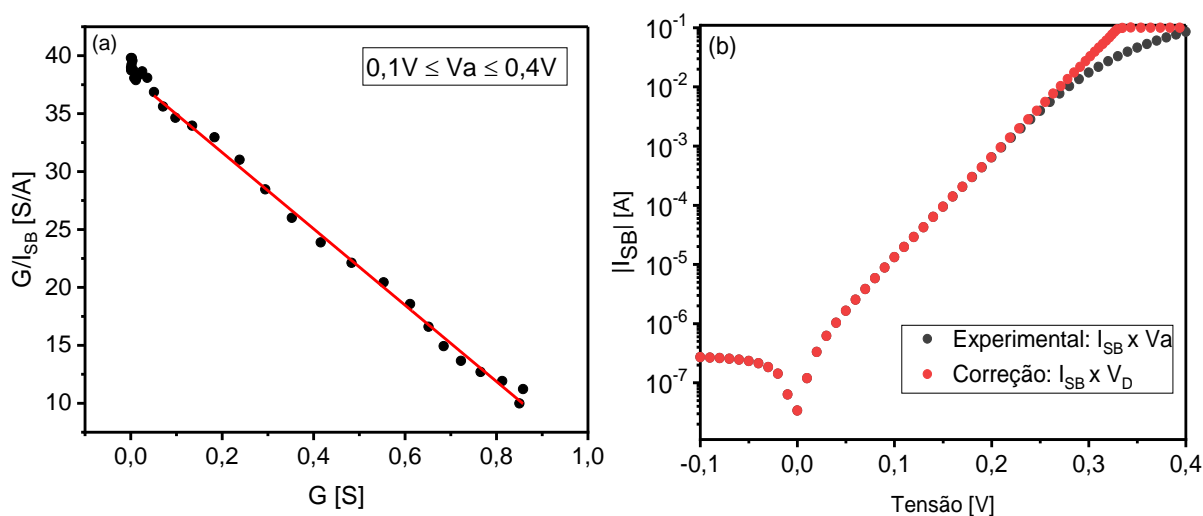


Figura 42 – Gráficos utilizados no método Werner para o Diodo 1 comercial. Em (a), o gráfico da condutância ( $G/I_{SB} \times G$ ) para a obtenção da resistência série  $R_s$  e fator de idealidade  $n$ . Em (b), a comparação entre a curva de corrente medida experimentalmente ( $I_{SB} \times V_a$ ) e a curva obtida após descontar o efeito da resistência série ( $I_{SB} \times V_D$ ).

O método 3 (Gromov) dispensa uso de análise gráfica e foi aplicado nesses mesmos diodos. Além desses dois métodos, aplicou-se o método que utiliza medidas de capacitância, discutido na seção 2.4. Na Figura 43 estão os resultados dessas medidas para todos os diodos.

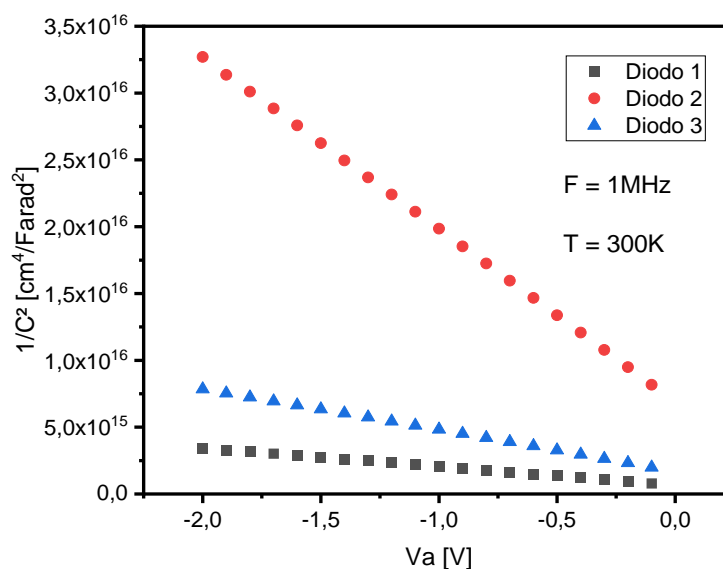


Figura 43 – Capacitância por unidade de área em função da tensão aplicada,  $V_a$ , em polarização reversa aplicada nos três diodos comerciais.

Os resultados obtidos por ambos os métodos para todos os diodos comerciais são apresentados na Tabela 11.

Tabela 11 – Aplicação dos métodos 2 (Werner), 3 (Gromov) e método da capacitância para os três diodos comerciais.

Método	Diodos	$n_1$	$R_s$ [ $\Omega$ ]	$n_2$	SBH [eV]
Werner	Diodo 1	1,02	0,78	1,00	0,65
Werner	Diodo 2	1,03	1,60	1,02	0,80
Werner	Diodo 3	1,04	0,66	1,02	0,72
Werner	Diodo 1 + 100 $\Omega$	0,99	100,68	1,01	0,66
Gromov	Diodo 1	1,01	0,80	-	0,65
Gromov	Diodo 2	1,01	1,84	-	0,80
Gromov	Diodo 3	1,02	0,68	-	0,72
Gromov	Diodo 1 + 100 $\Omega$	1,00	100,83	-	0,66
Capacitância	Diodo 1	-	-	-	0,72
Capacitância	Diodo 2	-	-	-	0,84
Capacitância	Diodo 3	-	-	-	0,83



Nesta tabela estão indicados os dois valores do fator de idealidade,  $n$ , obtidos pelo método 2 (Werner),  $n_1$  sendo obtido pela curva  $G/I_{SB} \times G$  e  $n_2$  pela curva  $I_{SB} \times V_D$ . Para o método 3 (Gromov) o fator de idealidade é calculado apenas uma vez, e, portanto, é mostrado apenas na coluna  $n_1$ . O método utilizado por meio de curvas  $C \times V_a$  apenas fornece o valor de SBH, portanto aparece apenas na última coluna.

Para comparar os resultados obtidos pelos dois primeiros métodos, foi usado o valor de  $n_2$  obtido pelo método 2 (Werner) e o  $n_1$  do método 3 (Gromov). Em ambos os casos, obteve-se fator de idealidade próximo de 1 (valores menores do que 1,03), o que indica que o efeito termiônico é dominante em relação ao tunelamento. Além disso, os diferentes valores obtidos para a SBH indicam que os diodos são feitos de materiais com características diferentes tais como a dopagem do semiconductor.

Esses métodos funcionaram muito bem, mesmo acrescentando uma resistência série de  $100\Omega$  ao Diodo 1, já que o fator de idealidade continuou próximo a 1 e o valor da resistência série obtida foi bem próxima de  $100\Omega$  somado a resistência obtida anteriormente. Outro ponto interessante é que os métodos apresentaram resultados bastante semelhantes em relação a cada um dos parâmetros obtidos pelos métodos.

Em relação as medidas de capacitância, pode-se notar que os valores obtidos para a SBH foram maiores do que os valores obtidos pelos dois métodos anteriores. Isso pode ser um indício de que as junções Schottky dos diodos comerciais são inomogêneas como explicado na seção 2.5.

Uma vez que os métodos foram validados através dos diodos comerciais, foi possível aplicá-los às amostras fabricadas. Para isso, tentou-se caracterizar as duas amostras, antes e após a etapa de sinterização durante o processo de fabricação. A Figura 44 mostra um exemplo da curva de corrente característica das amostras para o primeiro caso.

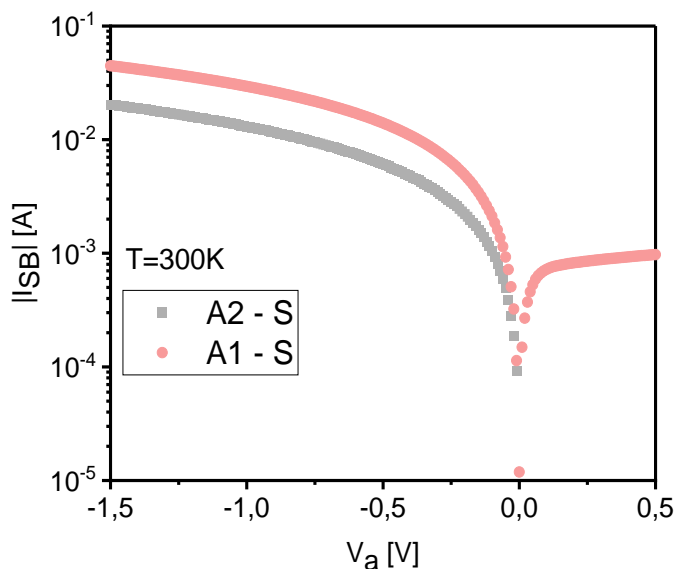


Figura 44 – Corrente  $I_{SB}$  em função da tensão aplicada,  $V_a$  obtida experimentalmente para as amostras A1 e A2 antes de realizar a sinterização das duas amostras. O sufixo "S" se refere as amostras antes da sinterização.

Já a Figura 45 mostra um exemplo de curvas de corrente das duas amostras após a sinterização. Como pode-se observar, esta figura revela que a amostra A1 se tornou um curto-circuito enquanto a amostra A2 manteve o comportamento esperado de um diodo Schottky. A Figura 46 mostra uma comparação entre as duas amostras para essas duas etapas de fabricação.

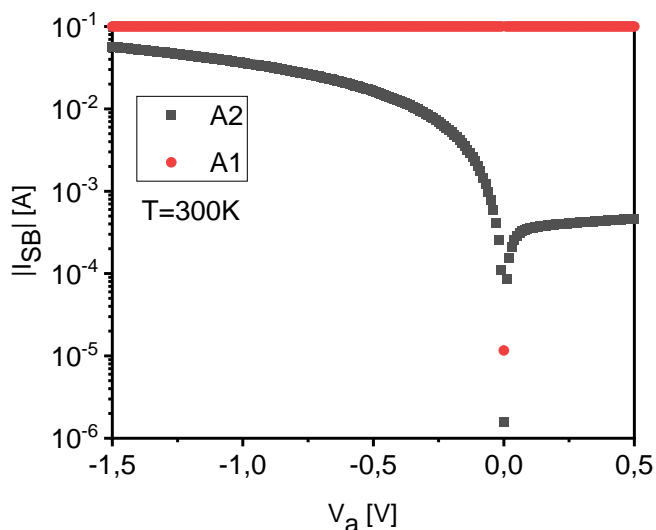


Figura 45 – Corrente  $I_{SB}$  em função da tensão aplicada,  $V_a$  obtida experimentalmente para as amostras A1 e A2 após realizar a etapa de sinterização das duas amostras.

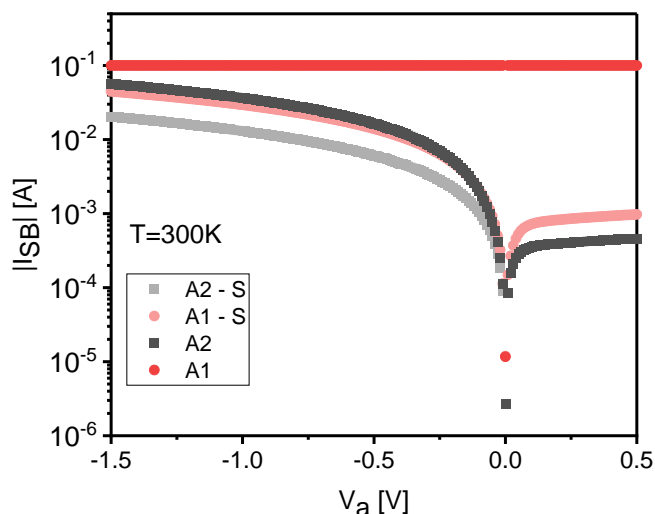


Figura 46 – Comparação entre as correntes das duas amostras A1 e A2 antes e após a sinterização. O sufixo "S" se refere a amostras antes da etapa de sinterização.

Este curto-circuito observado na amostra A1 pode ser atribuído a uma má formação da barreira Schottky durante o primeiro tratamento térmico (Tabela 7). É possível que durante esta etapa, parte do alumínio possa ter se difundido para o níquel e que parte do níquel possa ter se difundido para o alumínio. Isso resulta na diminuição da quantidade de níquel disponível na interface Metal/Semicondutor e prejudica a formação do NiSi. Além disso, a falta de níquel na interface favorece a formação de NiSi<sub>2</sub> (LIU; YU; WANG, 2001). Dessa forma, durante a fase de sinterização (Tabela 9), provavelmente, parte do alumínio presente no níquel se difunde para a região do silício, causando o curto-circuito observado. A Figura 47 esquematiza esse processo durante a fase de fabricação da amostra A1.

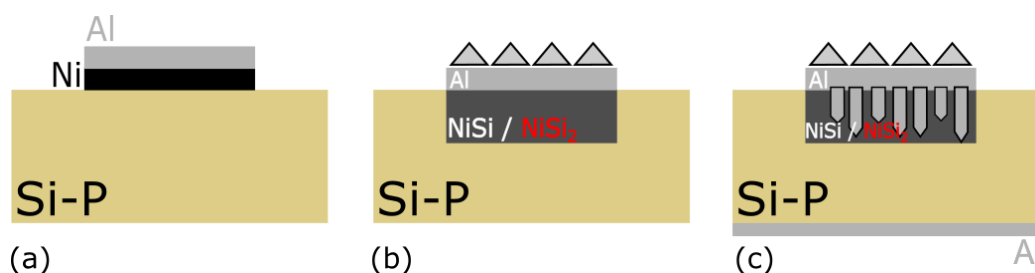


Figura 47 – Esquematização da fabricação da amostra A1 e do processo de "má" formação da Junção Schottky de NiSi. Em (a) temos a amostra após a deposição do Al sobre o Ni. Em (b) a amostra após o tratamento térmico e a possível formação de NiSi<sub>2</sub> na interface. Em (c) a junção após a etapa de sinterização e a possibilidade de parte do alumínio invadir o silício, causando o curto-circuito observado anteriormente.

Por outro lado, na amostra A2, a formação do NiSi através do tratamento térmico previamente à deposição do alumínio previne que a barreira Schottky seja danificada durante a etapa de sinterização.

Os resultados obtidos da tentativa de caracterização de cada amostra são descritos a seguir:

- **Amostra A1 – S e Amostra A2 – S**

Para essas amostras não foi possível aplicar o método 2 (Werner) adequadamente e comportaram-se de forma semelhante. A Figura 48 mostra um exemplo de tentativa de aplicação desse método para a Amostra A2-S. Como pode-se observar, o gráfico da condutância (Figura 48 (a)) não é linear para o intervalo de tentativa de aplicação e, por isso, não é possível obter valores comparáveis aos experimentais. Para mostrar isso explicitamente, tentou-se ajustar uma reta neste intervalo (Figura 48 (a)), de onde obteve-se  $R_S = 66,43\Omega$  e  $n = 1,90$ . Com esse valor de resistência, tentou-se obter a curva da corrente em função de  $V_D$  para calcular a SBH. A Figura 48 (b) mostra uma comparação entre a  $I_{SB} \times V_a$  medida experimentalmente e a curva  $I_{SB} \times V_D$  a partir dos resultados de  $n$  e  $R_S$  obtidos desse ajuste. Note que neste caso a subtração da resistência série corrigiu muito além do que seria necessário para que a corrente tivesse um perfil exponencial para o intervalo analisado (curva vermelha), e, portanto, como não é possível identificar uma região linear no gráfico de  $I_{SB} \times V_D$ , não é possível obter a SBH dessa curva de acordo com o método 1 (SZE) descrito na seção 2.3.

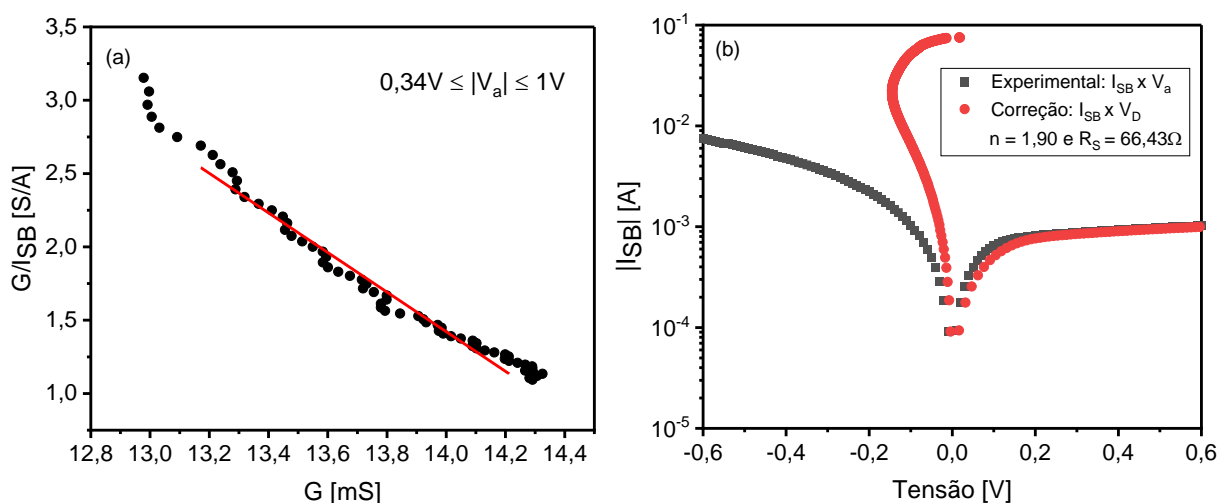


Figura 48 – Tentativa de aplicação do método Werner na amostra A2-S. Em (a), o gráfico da condutância ( $G/I_{SB} \times G$ ) para a obtenção da resistência série  $R_S$  e fator de idealidade  $n$ . Em (b), a comparação entre a curva de corrente medida experimentalmente ( $I_{SB} \times V_a$ ) e a curva obtida após descontar o efeito da resistência série ( $I_{SB} \times V_D$ ).

Como comparação, também tentou-se calcular os parâmetros característicos da junção Schottky através do método 3 (Gromov). A Tabela 12 resume os resultados obtidos para essa amostra.

Tabela 12 – Resultados obtidos pelos métodos 2 (Werner) e 3 (Gromov) anteriores aplicados à amostra A2 antes da sinterização (A2 – S).

	$n_1$	$R_s$ [ $\Omega$ ]	$n_2$	SBH [eV]
<b>Werner</b>	1,90	66,43	-	-
<b>Gromov</b>	2,05	66,00	-	0,38

- **Amostras A1 e A2**

Como a amostra A1 tornou-se um curto-circuito, aplicou-se os métodos de caracterização somente na amostra A2. A Figura 49 mostra um exemplo de aplicação do método 2 (Werner) para um dos diodos dessa amostra. Note pela Figura 49 (b), que agora a curva corrigida permite calcular a SBH já que possui um perfil linear.

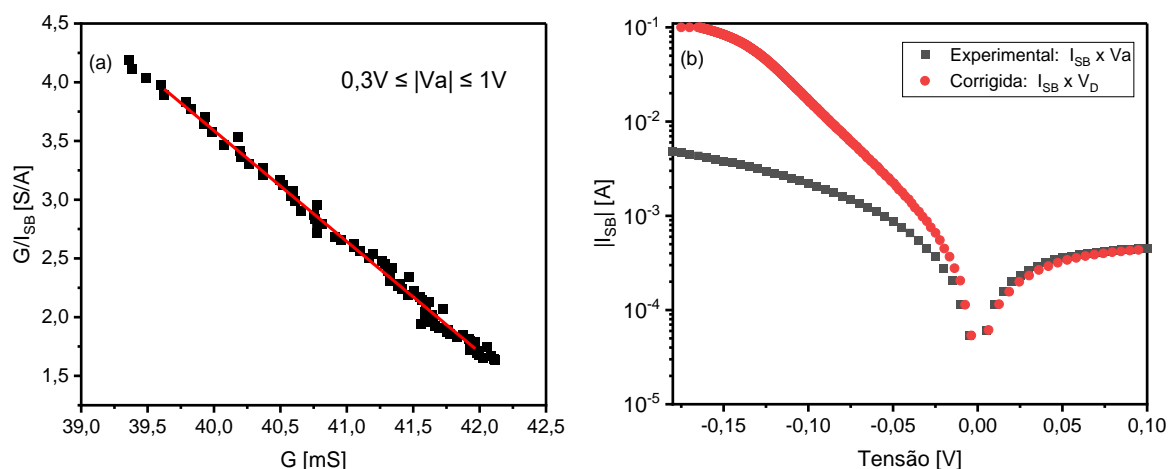


Figura 49 – Exemplo de aplicação do método 2 (Werner) na amostra A2 após a sinterização. Note que neste caso, o gráfico  $G/I_{SB} \times G$  permite extrair o fator de idealidade,  $n$ , e  $R_s$  dessa curva (Figura a) e obter a curva corrigida  $I_{SB} \times V_D$  (Figura b)

A média dos resultados obtidos para 12 diodos dessa amostra, pelo método 2 (Werner), método 3 (Gromov) e método da capacitância encontram-se na Tabela 13.

Tabela 13 – Resultado da aplicação dos métodos 2 (Werner), 3 (Gromov) e de Capacitância na amostra A2.

Método	$n_1$	$R_s$ [ $\Omega$ ]	$n_2$	SBH [eV]
<b>Werner</b>	$0,95 \pm 0,03$	$23,58 \pm 1,97$	$1,00 \pm 0,02$	$0,40 \pm 0,01$
<b>Gromov</b>	$0,97 \pm 0,04$	$23,54 \pm 1,98$	-	$0,40 \pm 0,01$
<b>Capacitância</b>	-	-	-	$0,44 \pm 0,01$

Novamente os dois métodos  $I_{SB} \times V_a$  apresentaram resultados semelhantes para a SBH (0,40eV). Assim como nos diodos comerciais, a SBH obtida pelo método  $C \times V_a$  ficou maior do que a SBH obtida pelos métodos anteriores, o que pode ser explicado pelo modelo da banda inhomogênea da seção 2.5, apesar de ter sido obtido  $n < 1,03$ . Em todo caso, os resultados obtidos estão de acordo com a literatura. Em (ZHAO et al., 2005) obteve-se SBH em torno de 0,45eV para um contato NiSi/Si-p (100) e em (SINHA; CHOR; YEO, 2008) obteve-se SBH em torno de 0,40eV.

Além disso, a diferença observada entre as amostras A2-S e A2 está relacionada ao contato Al/Si-p formado no verso da lâmina. Antes da sinterização, o contato no verso da lâmina A2-S também pode formar uma outra junção Schottky (Figura 50), de modo que a resistência do dispositivo provavelmente não pode ser modelada como uma resistência série constante como os modelos utilizados aqui supõe, o que acaba impedindo a aplicação destes métodos adequadamente. Os valores elevados do fator de idealidade para a amostra A2-S (em torno de 2) também indicam que os métodos não são adequados para caracterizar essa amostra (TUNG, 2001). Após a sinterização, por outro lado, essa resistência diminui e o contato no verso da amostra torna-se um contato ôhmico como previsto em (STREETMAN; BANERJEE, 2016), porque o filme de Al sobre o Si-p nessas condições induz dopantes aceitadores em direção a interface da junção, resultando em uma superfície altamente dopada (seção 2.1). Sendo assim, foi possível modelar o dispositivo como um diodo em série a uma resistência constante.

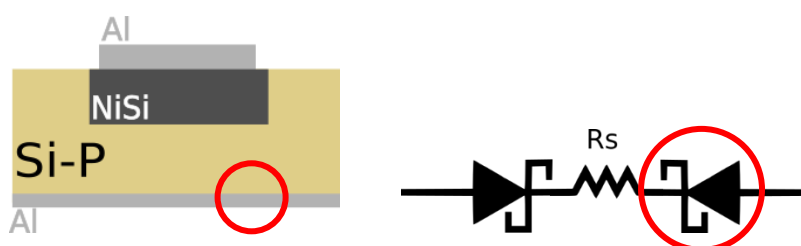


Figura 50 – Esquema da amostra A2 antes da sinterização (A2-S). O contato do verso da lâmina pode formar uma junção Schottky impossibilitando a aplicação dos métodos nessa amostra.

### 4.3 Comparação com trabalhos anteriores

Em (YOJO et. al., 2018) estudou-se a dependência da corrente dos dois modos de operação do <sup>BE</sup>SOI com relação aos materiais utilizados nas junções Schottky de fonte e dreno do dispositivo. Por meio de simulações, encontrou-se que as correntes dos dois modos de operação do dispositivo atingiriam o equilíbrio desejado para um material de fonte e dreno com função trabalho  $\Phi_M = 4,57\text{eV}$ . A Figura 51 ilustra um exemplo de simulação realizada neste artigo. No detalhe da figura é possível observar o ponto de equilíbrio das correntes nos dois modos de operação.

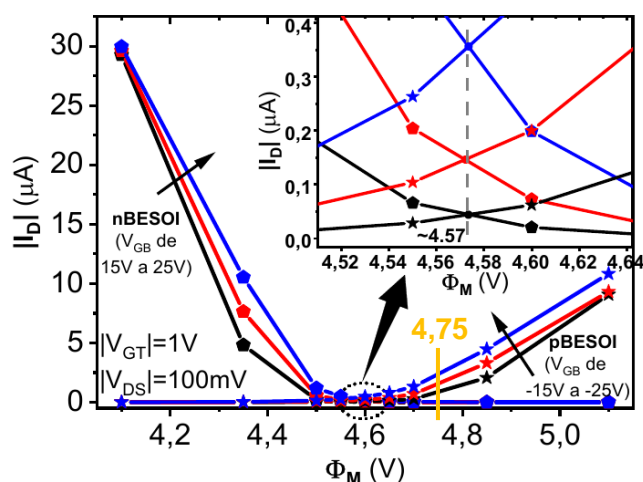


Figura 51 – Corrente no <sup>BE</sup>SOI simulada em função de  $\Phi_M$  do material utilizado nos contatos de fonte e dreno do dispositivo para diferentes valores de  $V_{GB}$  (Porta de controle). Também está indicado a  $\Phi_M = 4,75\text{ eV}$  estimada para o contato de NiSi da amostra A2 obtido a partir do valor de SBH = 0,40eV. Fonte: Adaptado de Yojo et. al. (2018)

A partir dos resultados obtidos para a SBH da amostra A2 (0,40eV) é possível fazer uma estimativa da função trabalho do NiSi formado na junção Schottky fabricada. Utilizando a equação de Schottky-Mott para uma junção com silício do tipo P, ou seja  $\Phi_{B,p}^0 = \chi_S + E_G - \Phi_M$  (Equação (10)), estima-se que  $\Phi_M = 4,75\text{eV}$ , uma vez que  $\Phi_{B,p}^0 = 0,40\text{eV}$  (usando  $\chi_S = 4,05\text{eV}$  e  $E_G = 1,1\text{eV}$  (SZE, 2007)). A partir desse resultado estimado, observa-se da Figura 51 que, ao menos como foi previsto pela simulação do <sup>BE</sup>SOI, se fosse utilizado um material com essa função trabalho ( $\Phi_M = 4,75\text{eV}$ ) nos contatos de fonte e dreno do dispositivo, ainda não seria possível obter o equilíbrio desejado entre as correntes dos dois modos de operação do <sup>BE</sup>SOI. Como destacado na mesma figura, um material com essa função trabalho ainda mantém a corrente do modo P maior do que a corrente do modo N.

## 5 CONCLUSÕES

Este trabalho teve como propósito estudar as junções Schottky (NiSi/Si-p) formadas nos contatos de fonte e dreno do “Back Enhanced” <sup>BE</sup>SOI MOSFET, um dispositivo fabricado previamente no LSI – USP.

Para isso, estudou-se essas junções separadamente do dispositivo. Nesse sentido foram fabricadas duas amostras de diodos Schottky formados por uma junção NiSi/Si-p.

A primeira amostra, denotada por A1, foi fabricada usando-se a mesma sequência de fabricação do <sup>BE</sup>SOI. Esta sequência possui a vantagem de usar uma etapa a menos de fotolitografia, sendo, portanto, mais simples de se fabricar. Já a segunda amostra, denotada por A2, foi fabricada propondo-se um método alternativo.

A diferença principal entre as duas amostras ocorre justamente no processo de formação da junção Schottky. Na amostra A1 é feita a deposição do filme de Al logo em seguida da deposição do filme de Ni sobre a lâmina de Si-p, seguido do tratamento térmico com objetivo de formar a junção NiSi/Si-p já com o contato de Al sobre a junção. Na amostra A2, por outro lado, optou-se por formar a junção NiSi/Si-p antes de se depositar o filme fino de Al do contato.

As consequências de usar uma ou outra abordagem ficaram nítidas ao comparar as curvas de corrente das duas amostras: antes e após a sinterização dessas amostras. Como se pôde notar, a amostra A1 tornou-se um curto-circuito após a sinterização enquanto a amostra A2 manteve o comportamento de um diodo Schottky. O motivo disso é que durante o tratamento térmico da amostra A1, provavelmente o alumínio se difundiu para a interface Ni/Si-p, diminuindo a quantidade de níquel disponível nessa interface, o que pode ter favorecido a formação de NiSi<sub>2</sub> ao invés de NiSi como era esperado. Ainda, a presença do alumínio pode induzir a formação do curto-circuito na etapa de sinterização por invadir parte da região do silício. Esses resultados indicam que provavelmente a má formação da barreira Schottky na interface NiSi/Si-p causada pela presença do alumínio também ocorre nas junções dos contatos de fonte e dreno do <sup>BE</sup>SOI, de modo que seria preferível utilizar a mesma sequência de fabricação realizada para a amostra A2, já que nesse caso, a formação anterior de NiSi na interface com o Si protege a junção da deposição do alumínio para formar os contatos. Portanto, a sequência de fabricação da amostra A2 deverá melhorar o desempenho do <sup>BE</sup>SOI.



Por fim, as amostras foram caracterizadas usando alguns métodos que possibilitam a obtenção da altura da barreira Schottky (SBH). Dois desses métodos (Werner e Gromov) são baseados no modelo de corrente termiônica que considera o diodo Schottky em série com uma resistência. Portanto, obteve-se a SBH, a resistência série e o fator de idealidade dessas junções. O outro método utilizado para caracterizar a Junção Schottky é um método baseado em medidas experimentais de capacitância. Nesse caso, apenas obtêm-se o valor da SBH. Para a amostra que foi possível caracterizar (A2), foram calculados os valores desses parâmetros para 12 diodos Schottky. O valor médio obtido para os dois primeiros métodos foi SBH em torno de 0,40eV, resistência série em torno de 23,6 $\Omega$  e fator de idealidade em torno de 1. E para o último método, obteve-se SBH em torno de 0,44eV. Essa diferença pode ser explicada se considerar que a junção Schottky não é necessariamente homogênea como esses métodos pressupõem.

Os resultados obtidos para a SBH das amostras fabricadas também foram comparados com os resultados de simulações de trabalhos anteriores. Constatou-se que essa junção de NiSi/Si-p fabricada com de SBH de 0,40eV não seria suficiente para que as correntes dos dois modos de operação do <sup>BE</sup>SOI ficassem equilibradas entre si, como é desejado em transistores reconfiguráveis.

Os métodos que foram utilizados para caracterizar as amostras de Junção Schottky podem ainda ser utilizados em trabalhos posteriores em que seja necessário caracterizar as junções Schottky do <sup>BE</sup>SOI ou ainda de outros dispositivos que possuam junções Schottky como parte de sua estrutura.

Como proposta de sequência do trabalho, seria interessante fabricar outras junções Metal-Semicondutor e avaliar a altura de barreira ideal para que as correntes, tanto de elétrons como de lacunas, fiquem mais próximas o que seria a condição ideal para aplicação em transistores <sup>BE</sup>SOI MOSFET.

## REFERÊNCIAS

- AUBRY, V.; MEYER F. Schottky diodes with high series resistance: Limitations of forward IV methods. **Journal of Applied Physics**, v. 76, n. 12, p. 7973-7984, 1994.
- BALDAUF, T.; HEINZIG, A.; TROMMER, J.; MIKOLAJICK, T.; WEBER, W. M. Tuning the tunnelling probability by mechanical stress in Schottky barrier based reconfigurable nanowire transistors. **Solid-State Electronics**, v. 128, p. 148-154, 2017.
- BETHEA, R. M.; DURAN, B. S.; BOULLION, T. L. **Statistical Methods for Engineers and Scientists**. Marcel Dekker, Inc., 1995.
- BRENNAN, K. F. **The physics of semiconductors: with applications to optoelectronic devices**. Cambridge University Press, 1999.
- CHEN, J. Y.; LEWIS, A. G. Parasitic transistor effects in CMOS VLSI. **IEEE Circuits and Devices Magazine**, v. 4, n. 3, p. 8-13, 1988.
- CLARIANT AZ5214E Product Data Sheet. CLARIANT Eletronic Materials, 2010.
- CLARIANTAZ1500 Product data sheet. CLARIANTseries standard photoresists, 2008.
- COLINGE J. P.; COLINGE C. A. **Physics of Semiconductor Devices**. Kluwer Academic Publishers. 2ª edição. 2002.
- COLINGE J. P. **FinFETs and Other Multi-Gate Transistors**. Springer. Series on Integrated Circuits and Systems. 1ª edição. 2008.
- CROWELL C. R. Richardson constant and tunnelling effective mass for thermionic and thermionic-field emission in Schottky barriers diodes. **Solid-State Electronics**, v. 12, p 55-59, 1969.
- DENNARD, R. H.; GAENSSLEN, F. H.; KUHN, L.; YU, H. N. Design of micron MOS switching devices. **IEEE Solid-State Circuits Society Newsletter**, v. 12, n. 1, p. 35-35, 2007.
- GAMMON, P. M; PÉREZ-TOMÁS, A.; SHAH, V. A.; VAVASOUR, O.; DONCHEV, E.; PANG, J. S.; MYRONOV, M.; FISCHER, C. A.; JENNINGS, M. R.; LEADLEY, D. R.; MAWBY, P. A. Modelling the inhomogeneous Sic Schottky interface. **Journal of Applied Physics**, v. 114, n. 22, December 2013.
- GROMOV, D.; PUGACHEVICH, V. Modified methods for the calculation of real Schottky-diode parameters. **Applied Physics A**, v. 59, n. 3, p. 331-333, 1994.
- GROSSO, G.; PARRAVICIN G. P. **Solid State Physics. 2ª edição**, Academic Press, UK, 2013.

GUPTA, G.; DUTTA, S.; BANERJEE, S.; HUETING, R. J. Minority carrier injection in high-barrier Si-Schottky diodes. **IEEE Transactions on Electron Devices**, v. 65, n. 4, p. 1276-1282, 2018.

HARON, N. Z.; HAMDIOUI, S. Why is CMOS scaling coming to an END?, **3rd International Design and Test Workshop**, Monastir, 2008, p. 98-103.

HEINZIG, A.; SLESAZECK, S.; KREUPL, F.; MIKOLAJICK, T.; WEBER, W. M. Reconfigurable silicon nanowire transistors. **Nano letters**, v. 12, n. 1, p. 119-124, 2012.

HEINZIG, A.; MIKOLAJICK, T.; TROMMER, J.; GRIMM, D.; WEBER, W. M. Dually active silicon nanowire transistors and circuits with equal electron and hole transport. **Nano letters**, v. 13, n. 9, p. 4176-4181, 2013.

JÜNGEL, A. **Transport Equations for Semiconductors**. Wien: Springer, 2009.

KARABOGA, N.; KOCKANAT, S; DOGAN, H. The parameter extraction of the thermally annealed Schottky barrier diode using modified artificial bee colony. **Applied Intelligence**, v. 38, n. 3, p. 279-288, 2013.

KRAUSS, T.; WESSELY, F.; SCHWALKE, U. Electrostatically doped planar field-effect transistor for high temperature applications. **ECS Journal of Solid State Science and Technology**, v. 4, n. 5, p. Q46, 2015.

LEE, T. C.; FUNG, S.; BELING, C. D; AU, H. L. A systematic approach to the measurement of ideality factor, series resistance and barrier height for Schottky diodes, v. 72, n. 10, p. 4739-4742, 1992.

LIANG, S. D. **Quantum tunneling and field electron emission theories**. Singapore: World Scientific, 2013.

LIN, H. C.; LIN, C. Y.; YEH, K. L.; HUANG, R. G.; WANG, M. F.; YU, C. M.; SZE, S. M. A novel implantless MOS thin-film transistor with simple processing, excellent performance and ambipolar operation capability. **International Electron Devices Meeting 2000. Technical Digest**, p. 857-859, Dezembro 2000.

LIU, X. B.; YU, L. G.; WANG, H. M. Synthesis of a nickel silicide-base composite coating on austenitic steel by laser cladding. **Journal of materials science letters**, vol. 20, n. 16, p. 1489-1492, Agosto 2001.

MIKOLAJICK, T.; HEINZIG, A.; TROMMER, J.; BALDAUF, T.; WEBER, W. M. The RFET – a reconfigurable nanowire transistor and its application to novel electronic circuits and systems. **Semiconductor Science and Technology**, v. 32, n. 4, 2017.

MIKOLAJICK, T.; GALDERISI, G.; SIMON, M.; RAI, S.; KUMAR, A.; HEINZIG, A., WEBER, W. M.; TROMMER, J. 20 Years of reconfigurable field-effect transistors: From concepts to future applications. **Solid-State Electronics**, v. 186, p. 108036, 2021.

MOORE, G. E. Cramming more components onto integrated circuits. Reprinted from Electronics. **IEEE Solid-State Circuits Society Newsletter**, v. 38, n. 8, p.114, 19 de Abril de 1965.

NAVARRO, C.; BARRAUD, S.; MARTINIE, S.; LACORD, J.; JAUD, M.-A.; VINET, M. Reconfigurable field effect transistor for advanced CMOS: Advantages and limitations. **Solid-State Electronics**, v. 128, p. 155-162, 2017.

OHDOMARI, I.; TU, K.-N. Parallel silicide contacts. **Journal of Applied Physics**, v. 51, n. 7, p. 3735-3739, 1980.

OLIKH, O. YA. Review and test of methods for determination of the Schottky diode parameters. **Journal of Applied Physics**, v. 118, n. 2, p. 024502, 2015.

PADOVANI, F. A; STRATON R. Field and thermionic-field emission in Schottky barriers. **Solid-State Electronics**, vol. 9, p. 695-707, 1966.

PADOVESE, J. A.; YOJO, L. S.; RANGEL, R. C.; SASAKI, K. R. A; MARTINO, J. A. Channel Doping Concentration Influence on BESOI MOSFET Light Sensor. **34th Symposium on Microelectronics Technology and Devices (SBMicro)**, São Paulo, Brasil, p. 1-4, 2019.

RADAMSON, H.; SIMOEN, E.; ZHAO, J. L. C. **CMOS, Past, Present and Future**. Woodhead Publishing, 2008.

RANGEL, R. C; MARTINO, J. A. Back Enhanced (BE) SOI pMOSFET. **2015 30th Symposium on Microelectronics Technology and Devices (SBMicro)**, Salvador, Brasil, p. 1-4, 2015.

RHODERICK, E. H.; WILLIAMS R. H. **Metal-Semiconductor Contacts**. 2ª edição, Oxford University Press, 1988.

SASAKI, K. R. A.; RANGEL, R. C.; YOJO, L. S.; MARTINO, J. A. Third Generation BESOI (Back-Enhanced SOI) pMOSFET fabricated on UTBB Wafer. **34th Symposium on Microelectronics Technology and Devices (SBMicro)**, São Paulo, Brasil, p. 1-4, 2019.

SCHROEDER D. **Modelling of interface Carrier Transport for Device Simulation**. Wien, 1994.

SIMON, M.; TROMMER, J.; LIANG, B.; FISCHER, D.; , BALDAUF, T.; KHAN, M. B.; HEINZIG, A.; KNAUT, M.; GEORGIEV, Y. M.; ERBE, A.; BARTHA, J. W.; MIKOLAJICK, T. ; WEBER, W. M. A wired-AND transistor: Polarity controllable FET with multiple inputs. 76th Device Research Conference (DRC), p. 1-2, 2018,

SINHA, M.; CHOR, E. F.; YEO, Y. C. Tuning the Schottky barrier height of nickel silicide on p-silicon by aluminum segregation. **Applied Physics Letters**, v. 92, n. 22, 2008.

STREETMAN, B. G.; BANERJEE S. K. **Solid State Electronic Devices**. 7ª edição. Pearson, 2016.

SYNOPSYS, INC. **Sentaurus™ Device User Guide**. Version P-2019.03. Mountain View, CA: Synopsys, Inc., 2019.

SZE, S. M.; KWOK, K. NG. **Physics of Semiconductor Devices**. 3ª edição, John Wiley & Sons, 2007.

THOMPSON, S. E.; PARTHASARATHY, S. Moore's law: the future of Si microelectronics. **Materials Today**, v. 9, no. 6, p. 20-25, 2006.

TUOMI, I. The Lives and Death of Moore's Law. **First Monday**, v. 7, n. 11, 4 Nov. 2002.

TUNG, R. T. Electron transport at metal-semiconductor interfaces: General theory. **Physical Review B**, v. 45, n. 23, Junho 1992.

TUNG, R. T. Recent advances in Schottky barrier concepts. **Materials Science and Engineering. R: Reports**, v. 35, n. 1-3, p. 1-138, 2001.

TUNG, R. T. The physics and chemistry of the Schottky barrier height. **Applied Physics Reviews**, v.1, n. 1, 2014.

TYAGI, M. S. Physics of Schottky Barrier Junctions. *In*: SHARMA, B. L. (org.). **Metal-Semiconductor Schottky Barrier Junctions and Their Applications**. New York: Plenum Press, 1984.

WERNER, J. H. Schottky barrier and pn-Junction I/V Plots – Small Signal Evaluation. **Applied Physics A**, v. 47, n. 3, p. 291-300, 1988.

WERNER, J. H; GÜTTER, H. H. Barrier inhomogeneities at Schottky contacts. **Journal of Applied Physics**, v. 69, n. 3, p. 1522, 1991.

YOJO, L.; RANGEL, R. C.; SASAKI, K. R. A.; MARTINO, J. A. Reconfigurable back enhanced (BE) SOI MOSFET used to build a logic inverter. **2017 32nd Symposium on Microelectronics Technology and Devices (SBMicro)**, Fortaleza, Brasil, p. 1-4, 2017.

YOJO, L.; RANGEL, R. C.; SASAKI, K. R. A; MARTINO, J. A. Influence of biological element permittivity on BE (Back Enhanced) SOI MOSFETs. **32nd Symposium on Microelectronics Technology and Devices (SBMicro)**, Bento Gonçalves, Brasil, p. 1-4, 2018. P. 1-56.

YOJO, L. S. **Estudo, Caracterização Elétrica e Modelagem de Transistores BE (Back Enhanced) SOI MOSFET**. 2018. Dissertação (Mestrado em Microeletrônica). – Escola Politécnica, Universidade de São Paulo, São Paulo, 2018.

ZHANG, J.; DE MARCHI, M.; GAILLARDON, P. E; DE MICHELI, G. A Schottky-barrier silicon FinFET with 6.0 mV/dec subthreshold slope over 5 decades of current. **2014 IEEE International Electron Devices Meeting**. p. 13.4, 2014.

ZHAO, Q. T.; BREUER, U.; RIJE, E.; LENK, S.; MANTL, S. Tuning of NiSi/Si-p Schottky barrier heights by sulfur segregation during Ni silicidation. **Applied physics letters**, v. 86, n. 6, 2005.

## APÊNDICE A – CÓDIGOS DE SIMULAÇÃO SENTAURUS

Exemplo de código de geração do dispositivo com dopagem de  $10^{15}\text{cm}^{-3}$ .

```

;; *****
;;
;;ESTRUTURA
;; *****

(sdegeo:create-rectangle (position 0 0 0) (position 2 0.5 0) "Silicon" "silicio")

;; *****
;;
;; CONTATOS
;; *****

;; Definindo os contatos

(sdegeo:define-contact-set "contato_frente" 4 (color:rgb 1 0 0) "##")
(sdegeo:define-contact-set "contato_verso" 4 (color:rgb 0 1 0) "##")

;; Atribuindo os contatos

(sdegeo:set-current-contact-set "contato_frente")
(sdegeo:define-2d-contact (list (car (find-edge-id (position 0 0.25 0)))) "contato_frente")
(sdegeo:set-current-contact-set "contato_verso")
(sdegeo:define-2d-contact (list (car (find-edge-id (position 2 0.25 0)))) "contato_verso")

;; *****
;;
;; DOPAGEM
;; *****

(sdedr:define-constant-profile "Dopagem" "BoronActiveConcentration" 1e+15)
(sdedr:define-constant-profile-region "Dopagem_Silicio" "Dopagem" "silicio")

;; *****
;;
;; GRADE
;; *****

(sdedr:define-refinement-size "Perfil_Refinamento" 0.01 0.01 0.001 0.001)
(sdedr:define-refinement-region "Perfil_Refinamento_Silicio" "Perfil_Refinamento" "silicio")

(sde:build-mesh "-a -c boxmethod" "estrutura")

```

Exemplo de simulação do dispositivo para um valor de função trabalho utilizado.

```

File {
  Grid= "estrutura_msh.tdr"
  Doping= " estrutura_msh.tdr"
  Plot="Plot_estrutura"
  Current="Current_estrutura"
}

Electrode {
  { Name="contato_frente" Voltage=4.000 Schottky workfunction=4.5 }
  { Name="contato_verso" Voltage=0.000 EqOhmic }
}

Physics {
  Mobility(ConstantMobility)
  Recombination(SRH(DopingDep))
  EffectiveIntrinsicDensity(BandGapNarrowing (OldSlotboom))
  Temperature = 300
}

Plot {
  hMobility eMobility SRHRecombination EffectiveBandGap
  eDensity hDensity eCurrent/vector hCurrent/vector
  Potential SpaceCharge ElectricField/vector ElectrostaticPotential
  eVelocity hVelocity
  Doping DonorConcentration AcceptorConcentration
  ConductionBandEnergy ValenceBandEnergy eQuasiFermiEnergy
  hQuasiFermiEnergy
}

Math {
  Extrapolate
  RelErrControl
  Iterations=100
  Number_Of_Threads = maximum
}

Solve {
  Coupled {Poisson Electron hole}
  Quasistationary (InitialStep= 0.00125 Maxstep= 0.00125 Minstep= 0.00125
  Goal{Name="contato_frente" Voltage=-4.000 } )
  {Coupled {Poisson Electron hole }
    Plot (FilePrefix = "plot_#025" when (Contact="contato_frente" Voltage= -0.25))
    Plot (FilePrefix = "plot_0" when (Contact="contato_frente" Voltage= 0))
    Plot (FilePrefix = "plot_15" when (Contact="contato_frente" Voltage=1.5))
  }
}

```



## APÊNDICE B – LISTA DE PUBLICAÇÕES

ZANGARO, H. A.; RANGEL, R. C.; SASAKI, K. R. A.; YOJO, L. S.; MARTINO, J. A. Improvement of Schottky Junctions for application in <sup>BE</sup>SOI MOSFET. In: SYMPOSIUM ON MICROELECTRONICS TECHNOLOGY AND DEVICES (SBMICRO), São Paulo, 2021.