

UNIVERSIDADE DE SÃO PAULO
ESCOLA POLITÉCNICA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

FELLIPE SOLA

**Projeto de osciladores controlados por tensão para Bluetooth Low Energy
5.0 utilizando técnicas de redução de potência em tecnologia CMOS**

São Paulo

2023

FELLIPE SOLA

**Projeto de osciladores controlados por tensão para Bluetooth Low Energy
5.0 utilizando técnicas de redução de potência em tecnologia CMOS**

Versão original

Dissertação apresentada à Escola Politécnica da Universidade de São Paulo como requisito para obtenção do título de Mestre em Ciências pelo Programa de Pós-graduação de engenharia elétrica.

Área de concentração: Microeletrônica

Orientador: Prof. Dr. Wilhelmus A. M. Van Noije

São Paulo

2023

Autorizo a reprodução e divulgação total ou parcial deste trabalho, por qualquer meio convencional ou eletrônico, para fins de estudo e pesquisa, desde que citada a fonte.

Este exemplar foi revisado e corrigido em relação à versão original, sob responsabilidade única do autor e com a anuência de seu orientador.

São Paulo, 26 de Março de 2024

Assinatura do autor:



Assinatura do orientador:



Catálogo-na-publicação

Sola, Felipe

Projeto de osciladores controlados por tensão para Bluetooth Low Energy 5.0 utilizando técnicas de redução de potência em tecnologia CMOS / F. Sola - versão corr. -- São Paulo, 2023.

114 p.

Dissertação (Mestrado) - Escola Politécnica da Universidade de São Paulo. Departamento de Engenharia de Sistemas Eletrônicos.

1.Oscilador controlado por tensão 2.Técnicas de redução de potência 3.Circuito oscilador CMOS 4.Aplicação Bluetooth Low Energy I.Universidade de São Paulo. Escola Politécnica. Departamento de Engenharia de Sistemas Eletrônicos II.t.

Agradecimentos

É com imensa gratidão que expresso meus sinceros agradecimentos neste momento tão especial de minha jornada acadêmica. Sem o apoio e o incentivo de várias pessoas, esta conquista não teria sido possível.

Primeiramente, gostaria de agradecer minha família e à Juliana Laguardia Frisene por todo o amor, apoio e compreensão ao longo desses anos. Vocês foram minha força motriz, sempre me incentivando a seguir meus sonhos e acreditando em meu potencial. Seu amor incondicional foi o pilar fundamental que me impulsionou em momentos de desafios e incertezas.

Ao meu orientador, Prof. Dr. Wilhelmus A. M. Van Noije, expresso minha profunda gratidão pela dedicação, orientação e paciência ao longo deste projeto. Seus conhecimentos e conselhos foram fundamentais para o sucesso desta pesquisa.

Também não posso deixar de mencionar os amigos que fiz durante o CI-Brasil. O apoio mútuo e a camaradagem compartilhada ao longo desse período tornaram essa experiência ainda mais memorável. Cada momento vivido ao lado de vocês contribuiu para o meu crescimento pessoal e profissional.

Por fim, agradeço a todos os envolvidos que, de alguma maneira, participaram dessa trajetória. Seja com uma palavra de encorajamento, uma colaboração acadêmica ou um simples gesto de apoio, cada contribuição foi essencial para alcançar este momento.

O sentimento de gratidão que carrego é imenso, e cada um de vocês fez parte dessa conquista. A tese de mestrado representa não apenas um trabalho acadêmico, mas também uma jornada de crescimento pessoal e profissional. Por isso, o meu sincero agradecimento a todos que fizeram parte dessa história.

Resumo

A utilização de dispositivos sem fio vem crescendo ao longo dos anos, especialmente devido ao aumento da Internet das Coisas (*Internet of Things* - IoT). Outra tendência é o desenvolvimento de circuitos que consomem baixa potência, uma vez que esses dispositivos são alimentados por baterias e precisam funcionar por muitas horas, ou até mesmo dias, antes de serem recarregados. Um dos blocos mais desafiadores, quando se trata de redução de potência, é o oscilador controlado por tensão (VCO), pois geralmente opera em altas frequências e sua performance tem forte relação com o consumo de potência. Dessa forma, o objetivo deste trabalho será discutir conceitos básicos para o desenvolvimento de circuitos osciladores, fazer uma comparação entre o oscilador em anel e o oscilador com carga LC, identificar a melhor topologia para aplicação em sistemas de *Bluetooth Low Energy* (BLE) 5.0 e, por fim, apresentar o desenvolvimento de diferentes topologias de VCOs baseados em amplificadores com carga LC, utilizando técnicas de redução da tensão de alimentação e polarização do substrato com o objetivo de reduzir a potência. Os circuitos apresentados neste trabalho foram projetados e fabricados nos processos CMOS 180 nm da *Taiwan Semiconductor Manufacturing Company* (TSMC) ou 130 nm da *International Business Corporation* (IBM). O primeiro VCO desenvolvido opera em 2,4 GHz e utiliza a redução da tensão de alimentação junto com a polarização do substrato. Esse circuito apresentou alguns resultados satisfatórios nas simulações pós-layout, onde foi possível obter um consumo de potência de 2,8 mW, área de 0,298 mm² e ruído de fase de -112,98 dBc/Hz. No entanto, a frequência de oscilação ficou muito abaixo do esperado. Além disso, o circuito fabricado não funcionou, impossibilitando realizar sua caracterização experimental. O segundo VCO desenvolvido também opera em 2,4 GHz e utiliza a redução da tensão de alimentação, a técnica de reuso de corrente e uma polarização adaptativa do substrato para redução do consumo de potência. Esse circuito apresentou resultados satisfatórios em simulações pós-layout, exceto para corners ss (*slow-slow*), e também durante sua caracterização experimental. Com área de 0,192 mm², os valores medidos experimentalmente são: consumo de potência de 476,25 uW, ganho de 204 MHz/V e ruído de fase de -98,61 dBc/Hz à 1 MHz da portadora. Por fim, o terceiro VCO desenvolvido neste trabalho opera em 5 GHz e também utiliza a redução da tensão de alimentação, a técnica de reuso de corrente e apresenta uma nova técnica de controle da transcondutância (gm) através do substrato para alcançar um baixo consumo de potência e tornar o circuito mais estável com variação de processo e temperatura. A área do circuito é de 0,207 mm², e os valores medidos experimentalmente são: consumo de potência de 2,2 mW, ganho de 280 MHz/V e ruído de fase de 92,45 dBc/Hz à 1 MHz da portadora.

Palavras-chaves: Oscilador controlado por tensão. Circuitos integrados CMOS. Baixa potência. *Bluetooth low energy*.

Abstract

The use of wireless devices has been increasing over the years, especially due to the rise of the Internet of Things (IoT). Another trend is the development of low-power circuits, as these devices are powered by batteries and need to operate for many hours, or even days, before being recharged. One of the most challenging blocks, when it comes to power reduction, is the voltage-controlled oscillator (VCO), as it typically operates at high frequencies and its performance is strongly related to power consumption. Therefore, the objective of this work is to discuss basic concepts for oscillator circuit development, compare the ring oscillator and LC-tank oscillator, identify the best topology for application in Bluetooth Low Energy (BLE) 5.0 systems, and finally, present the development of different VCO topologies based on LC-tank amplifiers, using techniques for reducing supply voltage and substrate biasing to minimize power consumption. The circuits presented in this work were designed and fabricated using the 180 nm CMOS process from Taiwan Semiconductor Manufacturing Company (TSMC) or the 130 nm process from the International Business Corporation (IBM). The first developed VCO operates at 2,4 GHz and utilizes supply voltage reduction along with substrate biasing. This circuit showed some satisfactory results in post-layout simulations, achieving a power consumption of 2.8 mW, an area of 0.298 mm^2 , and phase noise of -112.98 dBc/Hz. However, the oscillation frequency was much lower than expected, and the fabricated circuit did not function, preventing its experimental characterization. The second developed VCO also operates at 2,4 GHz and employs supply voltage reduction, current reuse technique, and adaptive substrate biasing to reduce power consumption. This circuit showed satisfactory results in post-layout simulations, except for slow-slow (ss) corners, and also during its experimental characterization. With an area of 0.192 mm^2 , the measured experimental values include a power consumption of 476.25 μ W, VCO gain of 204 MHz/V and phase noise of -98,61 dBc/Hz at 1 MHz from the carrier. Lastly, the third VCO developed in this work operates at 5 GHz and also utilizes supply voltage reduction, current reuse technique, and employs a new substrate-bias control technique to achieve low power consumption and make the circuit more stable with process and temperature variations. The circuit area is 0.207 mm^2 , and the measured experimental values include a power consumption of 2.2 mW, VCO gain of 280 MHz/V and phase noise of -92.45 dBc/Hz at 1 MHz from the carrier. Keywords: Voltage controlled oscillator. CMOS integrated circuits. Low power. Bluetooth low energy.

Lista de figuras

Figura 1 – Arquitetura genérica de um transceptor.	19
Figura 2 – Espectro de frequências dos canais do BLE.	21
Figura 3 – PSD do sinal transmitido.	21
Figura 4 – Canais adjacentes dentro da banda ISM.	22
Figura 5 – Espectro do sinal recebido.	23
Figura 6 – Modelo de pequenos sinais com todas as capacitâncias e efeito de modulação de canal.	26
Figura 7 – Modelo do capacitor integrado.	27
Figura 8 – Modelo do indutor integrado.	28
Figura 9 – Circuito tanque - equivalente paralelo.	29
Figura 10 – Sistema com realimentação negativa.	30
Figura 11 – Estrutura do oscilador em anel diferencial.	31
Figura 12 – Circuito amplificador diferencial para oscilador em anel.	32
Figura 13 – Amplificador fonte comum com carga tanque LC.	33
Figura 14 – ϕ_p do tanque em função da frequência de trabalho.	34
Figura 15 – Oscilador <i>Cross-coupled pair</i>	35
Figura 16 – Oscilação em circuitos tanque LC ideal e real.	35
Figura 17 – Circuito tanque LC real com dispositivo de compensação.	36
Figura 18 – Vista alternativa do <i>cross-coupled pair</i> para análise.	36
Figura 19 – Modelo simplificado de pequenos sinais do <i>cross-coupled pair</i> para calcular a impedância do circuito.	37
Figura 20 – Exemplo de implementação de células de delay para osciladores em anel.	38
Figura 21 – Oscilador <i>Cross-coupled pair</i> controlado por tensão.	39
Figura 22 – Variação da capacitância e resistência do varactor em função de $V_{control}$	39
Figura 23 – Amplificador fonte comum com varactor na saída.	40
Figura 24 – Frequência de oscilação em função de $V_{control}$	40
Figura 25 – Fontes de ruído em um amplificador fonte comum.	43
Figura 26 – Modelo de pequenos sinais do amplificador fonte comum com as fontes de ruído.	43

Figura 27 – Curva da impedância e ruído em uma célula de delay em função da frequência.	44
Figura 28 – Fontes de ruído em um amplificador fonte comum com carga LC. . . .	45
Figura 29 – Modelo de pequenos sinais do amplificador fonte comum com as fontes de ruído.	45
Figura 30 – Curva da impedância e ruído em um oscilador com tanque LC em função da frequência.	46
Figura 31 – Efeito do PN no sinal.	47
Figura 32 – PN de um VCO.	48
Figura 33 – Conversão do sinal RF para baixa frequência.	49
Figura 34 – Efeito do PN na constelação 16-QAM.	50
Figura 35 – Curva PN do modelo de Leeson.	51
Figura 36 – Fator de qualidade em um oscilador em anel.	52
Figura 37 – Elementos passivos e seus parasitas de um circuito tanque.	53
Figura 38 – Constelação FSK binário.	54
Figura 39 – Função densidade de probabilidade da magnitude do ruído em um canal com AWGN.	54
Figura 40 – BER em função do SNR para modulação FSK binária.	55
Figura 41 – Curva PN calculado à partir das especificações do BLE 5.0.	56
Figura 42 – Curva PN máximo para BLE 5.0.	56
Figura 43 – Estrutura NMOS com Deep N-Well.	59
Figura 44 – Símbolo do NMOS Deep N-Well.	59
Figura 45 – <i>Cross-coupled</i> VCO proposto.	60
Figura 46 – Parâmetros do indutor usado no oscilador <i>cross-coupled pair</i>	61
Figura 47 – Extração dos parâmetro do varactor utilizado no oscilador <i>cross-coupled pair</i>	63
Figura 48 – Circuito para extrair parâmetros do transistor utilizado no oscilador <i>cross-coupled pair</i>	63
Figura 49 – Extração dos parâmetro do transistor utilizado oscilador <i>cross-coupled pair</i>	64
Figura 50 – Espelho de corrente com três bits de <i>trimming</i>	66
Figura 51 – Banco de capacitores de quatro bits.	66
Figura 52 – Design final do VCO <i>cross-coupled pair</i>	67

Figura 53 – <i>Test bench</i> para o VCO <i>cross-coupled pair</i>	69
Figura 54 – Sinal na saída do VCO <i>cross-coupled pair</i>	69
Figura 55 – Resultados PSS <i>cross-coupled pair</i>	70
Figura 56 – Simulação de <i>corners</i> do VCO <i>cross-coupled pair</i> com ajuste de corrente e capacitância.	70
Figura 57 – Floorplan e layout do VCO <i>cross-coupled pair</i>	72
Figura 58 – Range de frequências do VCO <i>cross-coupled pair</i>	73
Figura 59 – Ruído de fase do VCO <i>cross-coupled pair</i>	73
Figura 60 – <i>Cross-coupled</i> VCO utilizando reuso de corrente proposto.	74
Figura 61 – Parâmetros S do indutor usado no oscilador <i>cross-coupled pair</i> com reuso de corrente.	76
Figura 62 – Extração dos parâmetro dos transistores utilizados no oscilador <i>cross-coupled pair</i> com reuso de corrente.	77
Figura 63 – VCO <i>cross-coupled pair</i> com reuso de corrente e polarização adaptativa de substrato.	78
Figura 64 – Variação de C_{par} do VCO <i>cross-coupled pair</i> com reuso de corrente e polarização adaptativa de substrato em função dos <i>corners</i>	79
Figura 65 – Extração dos parâmetro do varactor utilizado oscilador <i>cross-coupled pair</i> com reuso de corrente e polarização adaptativa do substrato.	80
Figura 66 – Topologia final do VCO <i>cross-coupled pair</i> com reuso de corrente e polarização adaptativa de substrato.	81
Figura 67 – <i>Test bench</i> do VCO <i>cross-coupled pair</i> com reuso de corrente e polarização adaptativa de substrato.	82
Figura 68 – Análise transiente do oscilador <i>cross-coupled pair</i> com reuso de corrente e polarização adaptativa do substrato.	83
Figura 69 – Simulação dos <i>corners</i> do range de frequências do VCO <i>cross-coupled pair</i> com polarização adptativa de substrato.	83
Figura 70 – Simulação dos <i>corners</i> da potência dissipada pelo VCO <i>cross-coupled pair</i> com polarização adptativa de substrato.	84
Figura 71 – Ruído de fase do VCO <i>cross-coupled pair</i> com polarização adaptativa de substrato.	84
Figura 72 – Floorplan do oscilador <i>cross-coupled pair</i> com reuso de corrente e polarização adaptativa do substrato.	85

Figura 73 – Floorplan do <i>core</i> do oscilador <i>cross-coupled pair</i> com reuso de corrente e polarização adaptativa do substrato.	86
Figura 74 – Ruído de fase pós layout do VCO <i>cross-coupled pair</i> com polarização adaptativa de substrato.	86
Figura 75 – Potência pós layout do VCO <i>cross-coupled pair</i> com polarização adaptativa de substrato.	87
Figura 76 – <i>Range</i> de frequências pós layout do VCO <i>cross-coupled pair</i> com polarização adaptativa de substrato.	87
Figura 77 – Placa de circuito impresso para testar VCO <i>cross-coupled pair</i> com polarização adaptativa de substrato.	88
Figura 78 – Medida de tensão de alimentação e consumo de corrente do VCO <i>cross-coupled pair</i> com polarização adaptativa de substrato.	88
Figura 79 – Espectro do VCO <i>cross-coupled pair</i> com polarização adaptativa de substrato.	89
Figura 80 – Ruído de fase medido do VCO <i>cross-coupled pair</i> com polarização adaptativa de substrato.	90
Figura 81 – Parâmetros S do indutor usado no oscilador <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	92
Figura 82 – Extração dos parâmetro dos transistores utilizados no oscilador <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	93
Figura 83 – Variação de C_{par} do VCO <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	93
Figura 84 – Extração dos parâmetro do varactor utilizado oscilador <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	95
Figura 85 – Circuito de polarização de substrato do VCO <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	95
Figura 86 – Circuito final do VCO <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	97
Figura 87 – <i>Test bench</i> do VCO <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	98
Figura 88 – Impacto do circuito de polarização proposto no oscilador <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	99

Figura 89 – Sinal de saída do <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	100
Figura 90 – Simulação dos <i>corners</i> do consumo de corrente do VCO <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	100
Figura 91 – Simulação dos <i>corners</i> do range de frequências do VCO <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	101
Figura 92 – Ruído de fase do VCO <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	101
Figura 93 – Floorplan do oscilador <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	102
Figura 94 – Floorplan do <i>core</i> do oscilador <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	103
Figura 95 – Sinal de saída pós layout do <i>core</i> do oscilador <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	103
Figura 96 – Consumo de corrente pós layout do VCO <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	104
Figura 97 – Range de frequências pós layout do VCO <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	104
Figura 98 – Ruído de fase pós layout do VCO <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	105
Figura 99 – Placa de circuito impresso para testar VCO <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	106
Figura 100 – Medida de tensão de alimentação e consumo de corrente do VCO <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	106
Figura 101 – Espectro da saída medido do VCO <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	107
Figura 102 – Ruído de fase medido do VCO <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato.	108

Lista de tabelas

Tabela 1 – Relação da potência entre o sinal desejado e as interferências	22
Tabela 2 – Capacitores parasitas do transistor para diferentes regiões de operação	26
Tabela 3 – Conversão de série para paralelo de indutores e capacitores	29
Tabela 4 – Valores dos elementos passivos para cálculo da frequência de oscilação .	39
Tabela 5 – Valores dos parâmetros para cálculo do ruído em uma célula de delay .	44
Tabela 6 – Valores dos parâmetros para cálculo do ruído em um amplificador fonte comum com carga LC	46
Tabela 7 – Comparação entre PN calculado e obtido baseado no modelo de Leeson	56
Tabela 8 – Comparação entre osciladores em anel e com tanque LC	57
Tabela 9 – Parâmetros do indutor utilizado no oscilador <i>cross-coupled pair</i>	61
Tabela 10 – Parâmetros do varactor utilizado no oscilador <i>cross-coupled pair</i>	62
Tabela 11 – Dimensões dos transistores do VCO <i>cross-coupled pair</i>	68
Tabela 12 – Dimensionamento do capacitor de carga do VCO <i>cross-coupled pair</i> . .	68
Tabela 13 – Controle de bits do banco de capacitores e do controle de corrente . . .	71
Tabela 14 – Modificações realizadas para circuito pós layout para VCO <i>cross-coupled pair</i>	71
Tabela 15 – Parâmetros do indutor utilizado no oscilador <i>cross-coupled pair</i> com reuso de corrente	76
Tabela 16 – Parâmetros do varactor utilizado no oscilador <i>cross-coupled pair</i> com reuso de corrente e polarização adaptativa de substrato	80
Tabela 17 – Dimensões dos transistores do VCO <i>cross-coupled pair</i> com reuso de corrente e polarização adaptativa de substrato	81
Tabela 18 – Dimensionamento do capacitor de carga do VCO <i>cross-coupled pair</i> com reuso de corrente e polarização adaptativa de substrato	82
Tabela 19 – Comparação entre pós layout e fabricado do VCO <i>cross-coupled pair</i> com reuso de corrente e polarização adaptativa de substrato	90
Tabela 20 – Parâmetros do indutor utilizado no oscilador <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato	91
Tabela 21 – Parâmetros do varactor utilizado no oscilador <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato	94

Tabela 22 – Dimensionamento dos transistores do oscilador <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato	97
Tabela 23 – Dimensionamento dos elementos passivos do oscilador <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato	98
Tabela 24 – Comparação entre pós layout e fabricado do VCO <i>cross-coupled pair</i> com reuso de corrente e controle do gm através do substrato	108
Tabela 25 – Comparação entre topologias de VCO	110

Lista de abreviaturas e siglas

A_{min}	Ganho mínimo de cada estágio de ganho
BR	<i>Basic Rate</i>
BLE	<i>Bluetooth Low Energy</i>
C_{bulk}	Capacitância do substrato
C_{esp}	Capacitância parasita entre as espiras do indutor
C_F	Capacitância de <i>Fringing</i>
C_{ox}	Capacitância por unidade de área do óxido de porta do transistor
C_{tank}	Capacitância do tanque
C_{var}	Capacitância do varactor
dB	Decibel
dBm	Decibéis em relação ao nível de referência de um milliwatt
F	Fator de correção para aumentar o ruído na região $1/(\Delta\omega)^2$
FHSS	<i>Frequency-Hopping Spread Spectrum</i>
GHz	Gigahertz
GFSK	<i>Gaussian Frequency Shift Keying</i>
I	Corrente
IBM	<i>Internal Business Corporation</i>
IC	Circuito Integrado
IoT	Internet das Coisas
ISM	<i>Industrial, Scientific and Medical</i>
k	Constante de Boltzmann
kHz	Quilohertz

L	Comprimento do canal do transistor
LC	Indutor-Capacitor
LNA	<i>Low Noise Amplifier</i>
MHz	Megahertz
mm	milímetros
MOS	Metal Óxido Semicondutor
MIM	Metal-Isolante-Metal
H	Henry
nm	nanômetros
PN	<i>Phase Noise</i>
PVT	Processo, Tensão e Temperatura
PSD	Densidade Espectral de Potência
Q	Fator de Qualidade
R	Resistor
R_{bulk}	Resistor parasita do substrato
R_{var}	Resistência do varactor
RF	Radiofrequência
SNR	Relação Sinal-Ruído
SR	Slew Rate
T	Temperatura em Kelvin
TSMC	<i>Taiwan Semiconductor Manufacturing Company</i>
V	Tensão
VCO	Oscilador Controlado por Tensão

VDD	Tensão de Alimentação
VLSI	<i>Very-Large-Scale Integration</i>
V_{DS}	Tensão entre Dreno e Fonte
$V_{n,out}$	Tensão de ruído na saída
V_{TH}	Tensão de <i>Threshold</i> do Transistor
W	Watts
Z_{imag}	Parte Imaginária da Impedância
Z_{real}	Parte Real da Impedância

Sumário

1	Introdução	18
1.1	Motivação	18
1.2	Importância do sistema <i>Bluetooth Low Energy</i>	20
1.2.1	Canais	20
1.2.2	Canais espúrios	21
1.3	Objetivos	23
1.4	Organização do documento	24
2	Oscilador controlado por tensão	25
2.1	Elementos parasitas na tecnologia CMOS	25
2.1.1	Elementos parasitas no transistor MOS	25
2.1.2	Elementos parasitas em dispositivos passivos integrados	27
2.1.2.1	Fator de qualidade dos elementos passivos	29
2.2	Conceitos básicos dos osciladores	30
2.2.1	Oscilador em anel	31
2.2.2	Osciladores com tanque LC	33
2.2.2.1	Conceito de resistência negativa	34
2.2.3	Ganho do oscilador	37
2.2.3.1	Influência do varactor nos osciladores	38
2.2.3.2	Ganho mínimo necessário do oscilador para BLE	42
2.2.4	Ruído	42
2.2.4.1	Ruído de Fase	47
2.2.4.2	Efeito do ruído de fase em sistemas de comunicação	48
2.2.4.3	Modelo analítico do ruído de fase	49
2.2.4.4	Fator de qualidade dos osciladores	51
2.2.4.5	Cálculo do ruído de fase para BLE 5.0	53
2.2.5	Comparação entre oscilador em anel e com carga LC	57
3	Circuitos propostos de osciladores controlados por tensão	59
3.1	Oscilador cross-coupled pair de 2,4 GHz, V_{DD} de 0,5 V e polarização do substrato	60

3.1.1	Simulação do esquemático	68
3.1.2	Layout e simulação pós-layout	69
3.2	Oscilador cross-coupled pair de 2,4 GHz utilizando reuso de corrente, V_{DD} de 0,5 V e polarização adaptativa do substrato	74
3.2.1	Simulação do esquemático	81
3.2.2	Layout e simulação pós-layout	84
3.2.3	Caracterização experimental do circuito fabricado	87
3.3	Oscilador cross-coupled pair de 5 GHz utilizando reuso de corrente, redução de V_{DD} e controle do gm através do substrato	90
3.3.1	Simulação do esquemático	96
3.3.2	Layout e simulação pós-layout	102
3.3.3	Caracterização experimental do circuito fabricado	104
4	Conclusão	109
	Referências ¹	112

¹ De acordo com a Associação Brasileira de Normas Técnicas. NBR 6023.

1 Introdução

1.1 Motivação

A microeletrônica é a área da engenharia eletrônica responsável pela fabricação e projeto de circuitos integrados. Atualmente esses circuitos estão presentes em quase todos os equipamentos eletrônicos, como telefones celulares, microcomputadores, satélites, entre outros.

Um dos desafios nos projetos atuais é realizar a integração de blocos de radio-frequência (RF), que trabalham com sinais em alta frequência, e blocos de processamento de sinais. Antigamente, circuitos de RF eram desenvolvidos com tecnologias que apresentassem melhor desempenho para esse tipo de aplicação (Bipolar, GaAs e BiCMOS), enquanto outros circuitos utilizavam transistores MOS (metal óxido semiconductor) (RIAÑO, 2010).

A revolução da microeletrônica foi impulsionada pelo desenvolvimento do transistor MOS, que é o principal dispositivo utilizado nos circuitos integrados. Devido ao avanço nos processos de fabricação de dispositivos e a necessidade de integrar sistemas cada vez mais completos e complexos, a tecnologia CMOS (Complementar MOS) tornou-se uma boa opção em aplicações de RF.

Um grande inconveniente na utilização da tecnologia CMOS para aplicações RF é que técnicas convencionais usadas para projetar circuitos de baixa frequência podem não ser satisfatórias em aplicações de alta frequência, onde a frequência de operação do circuito está próxima da frequência de corte do próprio dispositivo CMOS (DENG, 2011). Adicionalmente, para poder atingir altas frequências de operação, circuitos RF consomem correntes elevadas, levando a um alto consumo de potência.

Outra tendência no desenvolvimento de sistemas integrados CMOS é o baixo consumo de potência, que aumenta o tempo de utilização do mesmo quando alimentado por uma bateria. Para poder diminuir o consumo em circuitos RF podemos utilizar algumas técnicas de projeto como, por exemplo, a polarização do substrato dos transistores CMOS.

Em sistemas de comunicações sem fio são usados circuitos para recepção e transmissão de dados, e quando aparecem esses circuitos em um mesmo projeto temos um sistema conhecido como transceptor. Além desses circuitos também é necessário um sintetizador de frequências, que tem como função gerar um sinal estável e com frequência bem definida.

O sinal produzido pelo sintetizador de frequências é chamado de oscilador local, desempenhando papéis essenciais tanto no receptor quanto no transmissor. Na recepção, ele é empregado para transpor o sinal de RF para uma frequência mais baixa, enquanto na transmissão, realiza a transposição do sinal de baixa frequência para RF. Ambos os processos contam com a ajuda de *Mixers* para efetuar essas conversões de frequência. Podemos ver na figura 1 uma arquitetura genérica de um transceptor.

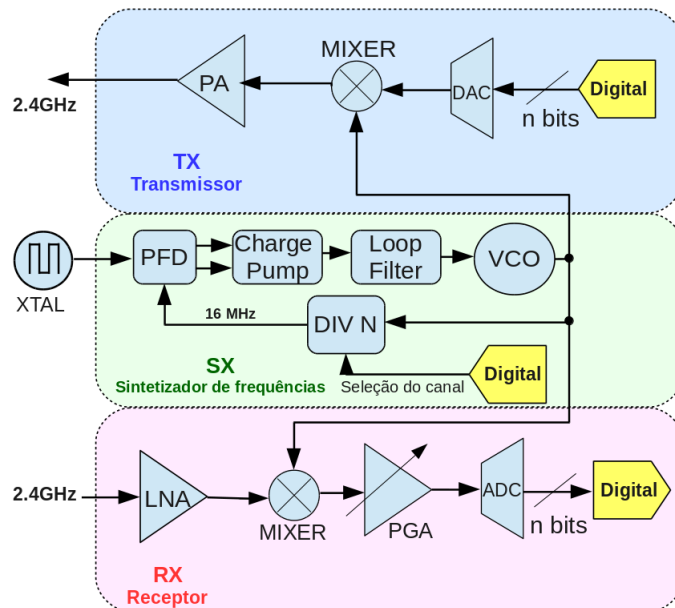


Figura 1 – Arquitetura genérica de um transceptor.

Fonte: Autor

Um dos blocos mais desafiadores quando se trata de redução de potência é o VCO (oscilador controlado por tensão), localizado no sintetizador de frequência. Por ser um circuito que trabalha em alta frequência, suas características podem ser comprometidas quando tentamos reduzir sua potência e assim afetar todo o funcionamento do sistema. O desenvolvimento de um VCO de baixa potência é especialmente importante nos dias atuais devido ao aumento do uso de dispositivos que utilizam sistemas RF e necessitam permanecer por um longo tempo funcionando alimentados por baterias, como por exemplo transceptores utilizados em sistemas BLE (*Bluetooth Low Energy*).

Assim, a pesquisa principal deste trabalho será o estudo, desenvolvimento e caracterização de circuitos VCOs de baixa potência para serem utilizados em sistemas BLE 5.0, abordando algumas técnicas e considerações que devem ser utilizadas durante o projeto.

1.2 Importância do sistema *Bluetooth Low Energy*

A tecnologia *Bluetooth* é um padrão de comunicação sem fio de curto alcance que opera na faixa de frequência não licenciada ISM (*Industrial, Scientific and Medical*) entre 2,4 GHz e 2,48 GHz. Desenvolvida para substituir conexões cabeadas, as principais características dessa tecnologia são robustez, baixo consumo de potência e baixo custo.

Os sistemas *Bluetooth* possuem os padrões *Basic Rate* (BR) e *Low Energy* (LE) e, ambos possuem recursos de encontrar dispositivos e estabelecer conexões e mecanismos de conexão. O sistema LE inclui recursos para produtos que necessitam baixo consumo de potência, menor complexidade e menor custo (CSWG, 2018).

Para esse sistema, a técnica de modulação utilizada é em frequência. Outra técnica utilizada na modulação é passar o bit que será transmitido por um filtro Gaussiano para diminuir a transmissão de espúrios. Tal técnica de modulação é conhecida como *Gaussian Frequency Shift Keying* (GFSK).

Além disso, o transceptor BLE utiliza o método *Frequency-hopping spread spectrum* (FHSS), que consiste na mudança da portadora cada vez que um pacote é transmitido. Esses saltos de frequência da portadora acontecem de forma pseudoaleatória, que é conhecida pelo transmissor e pelo receptor, e ajudam a combater interferências.

1.2.1 Canais

Como dito anteriormente, o BLE opera na banda ISM. Dentro dessa banda temos 40 canais com largura de banda de 1 MHz: 3 para encontrar dispositivos (conhecidos como *advertising channels*) e 37 para transferência de dados. A figura 2 mostra o plano de frequências do BLE. Como podemos ver os canais são espaçados de 2 MHz, e possuem frequência central em

$$f = (2402 + k * 2)MHz \quad (1)$$

com k variando entre 0 e 39.

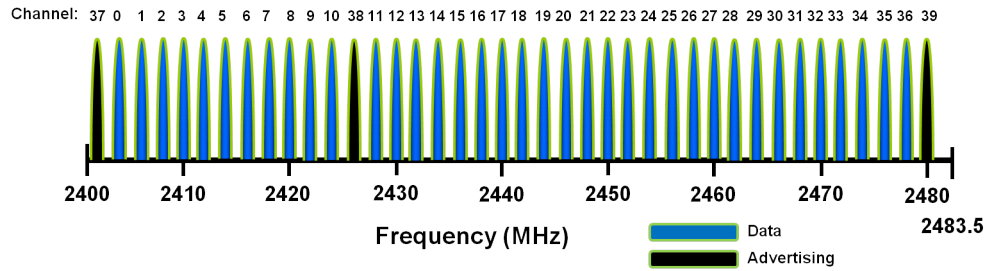


Figura 2 – Espectro de frequências dos canais do BLE.

Fonte: (MICROCHIP, 2019)

1.2.2 Canais espúrios

Sinais espúrios são sinais indesejados que podem ser enviados e recebidos junto do sinal de interesse. Esses espúrios podem aparecer devido à interferências eletromagnéticas, conversão de frequências e devido aos efeitos não lineares do próprio sistema, como por exemplo geração de harmônicas e produtos de intermodulação. Dentro da banda ISM a densidade espectral de potência (PSD) do transmissor deve atender a seguinte norma: Um canal adjacente a 2 MHz da portadora deve ter potência máxima de -20 dBm, e canais adjacentes a mais de 3 MHz da portadora deve ter potência máxima de -30 dBm (CSWG, 2018). Na figura 3 podemos ter uma ideia do espectro do sinal transmitido, conforme a norma para transmissão de espúrios dentro da banda ISM.

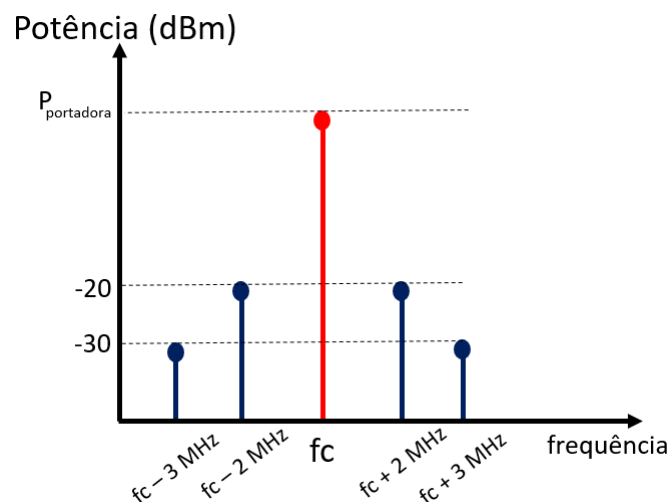


Figura 3 – PSD do sinal transmitido.

Fonte: Autor

Já no receptor, podemos receber sinais em todo espectro de frequência. Caso o sinal esteja fora da banda ISM, o mesmo deverá ser filtrado conforme especificações do

out-of-band blocking. Dentro da banda ISM podemos ter interferência de canais adjacentes e canais alternados, como pode ser visto na figura 4.

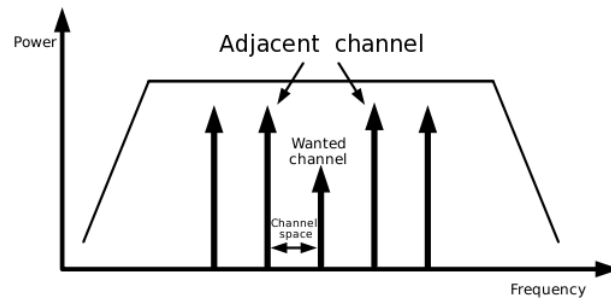


Figura 4 – Canais adjacentes dentro da banda ISM.

Fonte: (ZHANG, 2016)

Canais adjacentes são canais vizinhos do sinal desejado (no caso do BLE cada canal é espaçado de 2 MHz, portanto os canais adjacentes estarão distantes da frequência do sinal desejado em ± 2 MHz, ± 4 MHz, e etc) que podem acabar corrompendo o sinal. Esses sinais podem ser recebidos devido a dispositivos próximos se comunicando em canais diferentes. Os co-canais são interferências causadas devido ao *crosstalk* entre dois sinais usando a mesma frequência (ZHANG, 2016).

Mesmo com a presença desses sinais interferentes o sistema do BLE deve funcionar de modo adequado, caso contrário os usuários, em uma mesma região, poderão perder informações durante as transmissões dos pacotes. Dessa forma, é necessário que a relação da potência do sinal desejado e a potência do sinal interferente siga as especificações da tabela 1.

Tabela 1 – Relação da potência entre o sinal desejado e as interferências

Frequência de interferência	$\frac{P_{sinal\ desejado}}{P_{sinal\ interferencia}}$
Interferência co-canal	21 dB
Interferência adjacente (1 MHz)	15 dB
Interferência adjacente (2 MHz)	-17 dB
Interferência adjacente (≥ 3 MHz)	-27 dB

Fonte: (CSWG, 2018)

Na figura 5 podemos ver como ficaria o espectro na entrada do receptor com o sinal desejado e os canais adjacentes. Esses valores serão muito importante durante a fase de análise dos osciladores.

Com as informações apresentadas até aqui, é possível definir duas das principais especificações do VCO para satisfazer os requisitos do BLE: ganho (variação da frequência

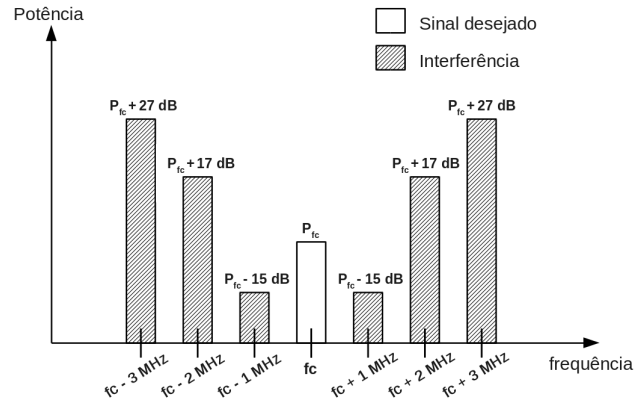


Figura 5 – Espectro do sinal recebido.

Fonte: Autor

de oscilação em função de uma tensão de controle) e o ruído de fase. Com isso poderemos, posteriormente, verificar diferentes osciladores, compará-los e selecionar os que melhor se aplicam para o sistema BLE e realizar o projeto do circuito.

1.3 Objetivos

Este trabalho tem como objetivo o estudo e desenvolvimento de osciladores controlados por tensão para serem utilizados em um transceptor BLE 5.0. Os osciladores foram projetados nas tecnologias 180 nm da TSMC e 130 nm da IBM (atualmente GlobalFoundries), e o fluxo do desenvolvimento é:

- Realizar uma introdução ao sistema Bluetooth Low Energy (BLE), com foco nos requisitos essenciais para o desenvolvimento de osciladores a serem utilizados nesse sistema.
- Estudar diferentes topologias e compará-las, justificando a escolha do oscilador com carga LC para uso no sistema BLE.
- Fazer uma introdução ao ruído de fase e estudar seus valores para atender os requisitos do sistema BLE.
- Estudar técnicas para redução de potência para circuitos analógicos.
- Projetar os osciladores e validar seus desempenhos através de simulações em nível de esquemático e extraído do layout.
- Fabricar os osciladores e realizar testes experimentais.
- Fazer uma comparação dos osciladores projetados.

1.4 Organização do documento

Esta dissertação está organizada do seguinte modo: inicialmente é feita uma introdução sobre o BLE, abordando aspectos do sistema importantes para o desenvolvimento do oscilador. No capítulo 2 é estudado a tecnologia CMOS, abordando seu funcionamento e os dispositivos parasitas que terão grande importância no design do circuito oscilador, e em seguida é feito um estudo sobre osciladores em anel e com carga LC. O capítulo 3 traz um estudo sobre técnicas de redução de potência em circuitos analógicos. O capítulo 4 traz o desenvolvimento de três VCOs, aplicando conceitos abordados ao longo do trabalho, mostrando a metodologia usada durante o projeto e as dificuldades encontradas ao longo do desenvolvimento de cada VCO. Além disso, para cada um dos VCOs, há resultados obtidos através de simulação e resultados experimentais. O capítulo 5 trará as considerações finais do trabalho, fazendo uma comparação com outros trabalhos e dando sugestões para trabalhos futuros.

2 Oscilador controlado por tensão

Osciladores controlados por tensão são osciladores onde a frequência do sinal na saída é controlado por uma tensão. Esse tipo de oscilador é muito utilizado em comunicações sem fio, como por exemplo sistemas que utilizam modulação em frequência (FM), sendo possível, através da frequência, selecionar um canal específico.

Antes de iniciar os estudos sobre osciladores é necessário conhecer os elementos parasitas presentes nos dispositivos CMOS. Esses elementos intrínsecos podem afetar a frequência de oscilação, a potência dissipada e ruído do circuito. Após analisar esses dispositivos parasitas será estudado o circuito oscilador, abordando toda a teoria para projetar tal circuito e, em paralelo, comparando dois tipos diferentes de oscilador: o oscilador em anel e o oscilador com tanque LC.

2.1 Elementos parasitas na tecnologia CMOS

Como mencionado anteriormente, o funcionamento de um oscilador é fortemente dependente dos elementos parasitas presentes nos dispositivos CMOS. Sendo assim, inicialmente será estudado os elementos parasitas presentes no transistor MOS e, em seguida, nos elementos passivos integrados.

2.1.1 Elementos parasitas no transistor MOS

Durante o processo de fabricação do transistor alguns dispositivos parasitas também são construídos, como por exemplo capacitores e diodos. Esses elementos aparecem nas junções P-N, quando um material tipo-n é conectado a um material tipo-p. As capacitâncias parasitas são mais prejudiciais para os osciladores, já que elas afetam a frequência de operação e/ou a potência dissipada pelo circuito. A tabela 2 mostra um resumo das capacitâncias presentes no transistor e a equação para encontrar seus valores com relação à polarização aplicada no dispositivo MOS. Mais detalhes das definições destes parâmetros podem ser encontrados em (BAKER, 2010).

Além dessas capacitâncias, o transistor MOS apresenta um efeito conhecido por modulação de canal que pode ser modelado como um resistor parasita. Esse efeito aparece

Tabela 2 – Capacitores parasitas do transistor para diferentes regiões de operação

Capacitor	Corte	Triodo	Saturado
C_{GS}	$C_{ox} \cdot L_{diff} \cdot W$	$\frac{1}{2} \cdot C_{ox} \cdot W \cdot L$	$\frac{2}{3} \cdot C_{ox} \cdot W \cdot L_{ef} + C_{ov}$
C_{GD}	$C_{ox} \cdot L_{diff} \cdot W$	$\frac{1}{2} \cdot C_{ox} \cdot W \cdot L$	C_{ov}
C_{GB}	$C_{ox} \cdot L_{ef} \cdot W$	≈ 0	≈ 0
C_{SB} e C_{DB}	$\frac{C_j \cdot A_{S,D}}{\left(1 + \frac{V_{S,DB}}{p_b}\right)^{m_j}} + \frac{C_{jsw} \cdot P_{S,D}}{\left(1 + \frac{V_{S,DB}}{p_{bsw}}\right)^{m_{jsw}}}$		

Fonte: Autor

quando o transistor opera em saturação, onde esperamos que a o valor da corrente permaneça constante, independente de V_{DS} . Porém, quando aumentamos a tensão no dreno a região de depleção ao redor dessa região também aumenta, diminuindo o comprimento do canal.

Com esse efeito presente, a corrente I_{DS} em saturação pode ser escrita

$$i_{DS} = \frac{\mu_N \cdot C_{ox}}{2} \cdot \left(\frac{W}{L}\right) \cdot (v_{GS} - V_{TH})^2 \cdot (1 + \lambda v_{DS}) \quad (2)$$

onde V_{GS} é a tensão entre porta e fonte do transistor, μ_N é a mobilidade dos elétrons, C_{ox} é a capacitância por unidade de área do óxido de porta do transistor, V_{TH} é a tensão de *threshold* do transistor e λ é o coeficiente de modulação do canal, associado à resistência de saída representado por um resistor r_{ds} entre dreno e fonte no modelo do transistor.

A figura 6 mostra o modelo de pequenos sinais do transistor em saturação com todos os elementos discutidos até o momento. Podemos observar a presença de g_m , que é a transcondutância do transistor em função de V_{GS} .

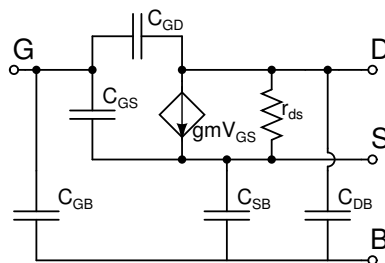


Figura 6 – Modelo de pequenos sinais com todas as capacitâncias e efeito de modulação de canal.

Fonte: Autor

2.1.2 Elementos parasitas em dispositivos passivos integrados

Os capacitores utilizados na implementação de circuitos integrados de RF são, na maioria das vezes, os capacitores Metal-Isolante-Metal (MIM). A estrutura desse capacitor é formada por dois metais, em camadas diferentes, separados por um isolante.

O valor da capacitância pode ser calculado inicialmente através de

$$C_{MIM} = \frac{\epsilon_r \epsilon_0}{t_d} \cdot (\text{area do capacitor}) \quad (3)$$

onde ϵ_r e ϵ_0 são as constantes de permissividade do isolante e do vácuo respectivamente, e t_d é a espessura do dielétrico entre os metais do MIM. A razão $\epsilon_r \epsilon_0 / t_d$ também é conhecido como capacitância por quadrado, possui unidade $F/\mu m^2$ e geralmente é fornecido pela fabricante (CAVERLY, 2007).

Esse valor é uma aproximação e pode ser utilizado em alguns casos, porém para os osciladores é necessário considerar os elementos parasitas presentes nesse capacitor. A figura 7a mostra a estrutura do capacitor MIM com seus elementos parasitas onde podemos notar a presença de resistores e capacitores parasitas.

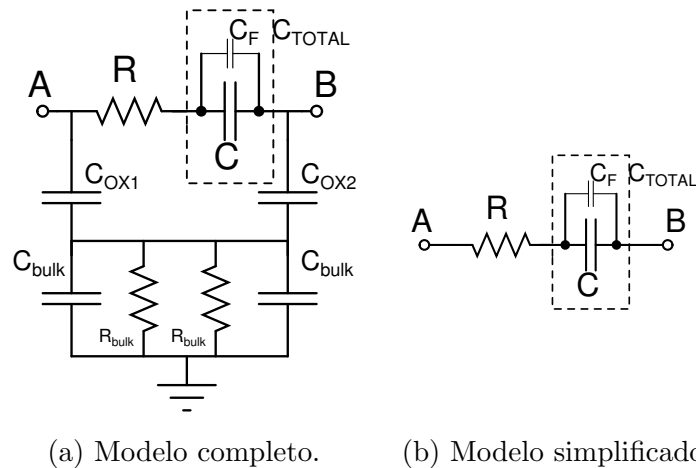


Figura 7 – Modelo do capacitor integrado.

Fonte: (CAVERLY, 2007)

Como esses capacitores são construídos nos níveis de metais mais altos, os capacitores parasitas C_{OX1} , C_{OX2} e C_{bulk} e o resistor R_{bulk} podem ser desconsiderados. O capacitor de *fringing* (C_F), que é a capacitância parasita lateral entre as placas do capacitor, depende do perímetro do capacitor e, dessa forma, nem sempre pode ser ignorado. Outro elemento parasita presente é o resistor que, para os osciladores, podem influenciar no projeto. A

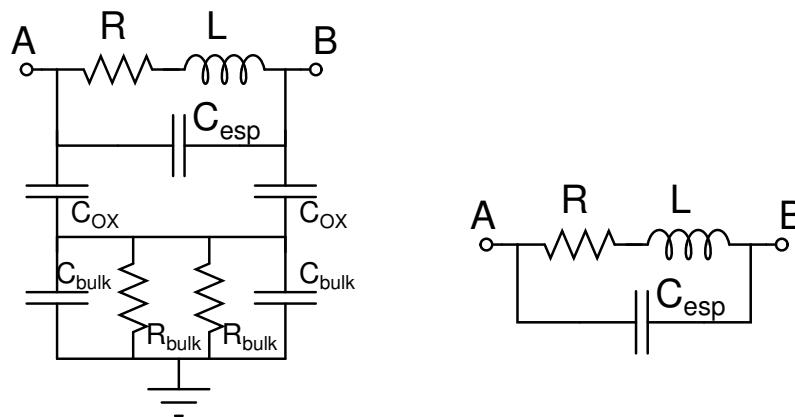
figura 7b mostra o modelo simplificado do capacitor geralmente utilizado. O valor do capacitor, incluindo C_F é dado por

$$C_{TOTAL} = \frac{\epsilon_r \epsilon_0}{t_d} (\text{area do capacitor}) + (\text{Perimetro do capacitor}) C_F. \quad (4)$$

Se o capacitor possui lados de tamanho W e L , teremos então

$$C_{TOTAL} = \frac{\epsilon_r \epsilon_0}{t_d} (W.L) + 2(W + L) C_F. \quad (5)$$

Outro elemento, muito utilizado em osciladores, é o indutor. Normalmente, em circuitos integrados, encontramos os indutores planares, onde as espiras estão em um único nível de metal, e o valor da indutância é uma função do número e largura das espiras (CAVERLY, 2007). A figura 8a mostra o modelo completo do indutor, onde é possível ver: um resistor parasita (R) da própria trilha de metal que forma as espiras, onde seu valor é proporcional ao comprimento da trilha e inversamente proporcional a largura da mesma; uma capacitância parasita entre as espiras do indutor (C_{esp}), e quanto mais próxima uma espira estiver da outra, maior o valor desse capacitor; uma capacitância do substrato (C_{bulk}) e um resistor parasita do substrato (R_{bulk}). Assim como para o capacitor, também podemos utilizar um modelo simplificado para o indutor, como o da figura 8a, para simplificar as equações.



(a) Modelo completo.

(b) Modelo simplificado.

Figura 8 – Modelo do indutor integrado.

Fonte: (CAVERLY, 2007)

2.1.2.1 Fator de qualidade dos elementos passivos

O fator de qualidade (Q) é a razão entre a energia armazenada e a energia dissipada pelo elemento, dado por (LEE, 2004)

$$Q \equiv \omega \frac{\text{energia armazenada}}{\text{energia dissipada}}. \quad (6)$$

Esse parâmetro mede a pureza do dispositivo, portanto quanto maior Q menos energia ele dissipa.

Para utilizar capacitores e indutores de maneira mais eficiente, extraímos seus valores a partir de simulações de parâmetros-S, onde obtemos a parte imaginária (Z_{imag}) e a parte real (Z_{real}) da impedância do dispositivo em função da frequência. Com esses valores podemos obter o fator de qualidade e realizar conversões série-paralelo dos elementos. Essa propriedade é muito utilizada pois facilita os cálculos, além de possibilitar uma análise mais intuitiva do circuito, como é possível ver no exemplo da figura 9. A tabela 3 mostra as fórmulas para conversão de série para paralelo para capacitores e indutores.

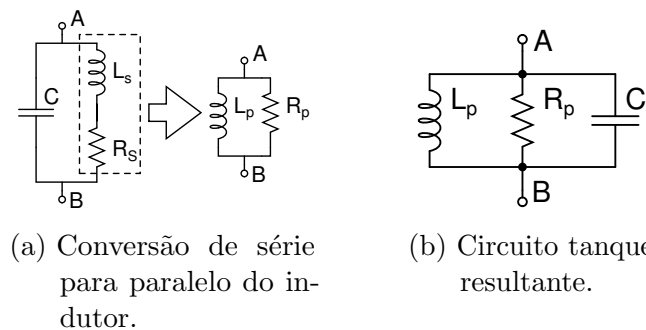


Figura 9 – Circuito tanque - equivalente paralelo.

Fonte: Autor

Tabela 3 – Conversão de série para paralelo de indutores e capacitores

Parâmetro	Indutor	Capacitor
Q série	$\omega L_s / R_s$	$1 / (\omega C_s R_s)$
Q paralelo	$R_p / (\omega L_p)$	$\omega C_p R_p$
R_p	$R_s (Q^2 + 1)$	
L_p ou C_p	$L_s \frac{Q^2 + 1}{Q^2}$	$C_s \frac{Q^2}{Q^2 + 1}$

Fonte: Autor

2.2 Conceitos básicos dos osciladores

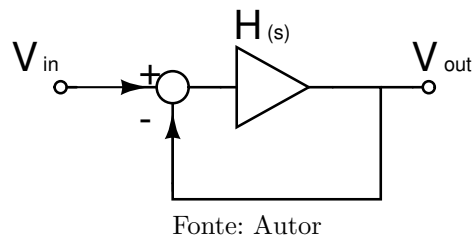
O oscilador é o circuito responsável por gerar, em sua saída, um sinal periódico. Tal circuito não possui um sinal de entrada, iniciando a oscilação de maneira autônoma e, além disso, deve ser capaz de manter sua oscilação por tempo indefinido.

Podemos pensar no circuito do oscilador como um amplificador em um sistema de realimentação negativa, como o da figura 10. Conforme aumentamos a frequência do sinal de entrada, aumentaremos o atraso de fase ϕ_p do sinal na saída. Se atingirmos $\phi_p = 180^\circ$ transformaremos a realimentação do sistema em positiva e, nessa condição, teremos a resposta do sistema dada por

$$\frac{V_{out}(s)}{V_{in}(s)} = \frac{H(s)}{1 - H(s)} \quad (7)$$

onde $H(s)$ é, nesse caso, a função de transferência (ou o ganho) do amplificador. Podemos notar que se tivermos $H(s) = 1$ o ganho de malha fechada tende a infinito. Essas condições são conhecidas como critério de Barkhausen (RAZAVI, 2001).

Figura 10 – Sistema com realimentação negativa.



No caso do oscilador o sinal de entrada é o próprio ruído gerado pelo sistema. Como o ruído térmico possui componentes em todas as frequências, a componente de ruído na frequência onde o critério de Barkhausen é satisfeito será amplificado infinitamente, dando origem à oscilação.

Uma alternativa para expressar o critério de Barkhausen é afirmar que o sistema deve possuir um deslocamento total de fase (ϕ_p) igual a 360° e $H(s) \geq 1$. Essa formulação visa evitar ambiguidades, pois o deslocamento de fase do amplificador pode variar com a presença de realimentação negativa ou positiva. Por exemplo, um sistema com realimentação negativa já insere ϕ de 180° e por isso o amplificador deve inserir mais 180° .

2.2.1 Oscilador em anel

Os osciladores em anel são usados em diversas aplicações, como por exemplo Microprocessadores. Essa configuração possui as seguintes características: fácil implementação, alta integração para aplicações VLSI devido à seu tamanho, facilidade em reduzir a tensão de alimentação, ampla faixa de sintonia de frequência (*tunning range*), entre outros (PINTO JR, 2017).

Esse tipo de oscilador é constituído de uma cascata de inversores ou amplificadores, onde o sinal de saída do último estágio é ligado à entrada do primeiro, como mostra a figura 11. Cada amplificador é responsável por dar um ganho ao sinal e um atraso de fase.

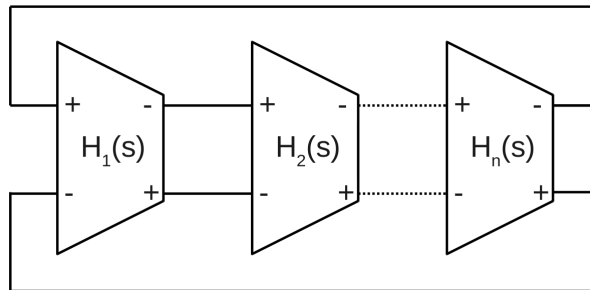


Figura 11 – Estrutura do oscilador em anel diferencial.

Fonte: Autor

Como visto anteriormente, para que haja oscilação, é necessário que o sistema atenda aos critérios de Barkhausen. Considerando então que cada amplificador na estrutura em anel tenha topologia igual à da figura 12a, e utilizando o modelo de pequenos sinais simplificado da figura 12b temos a função de transferência, de cada amplificador, dada por

$$H(s) = \frac{V_{out}}{V_{in}} = -\frac{gm \cdot R_L}{1 + s \cdot R_L \cdot C_L} \quad (8)$$

onde R_L é a resistência de carga do amplificador e C_L é a capacitância no nó de saída do amplificador dado por $C_{DB} + C_{GS}$ (do próximo estágio).

Com a equação (8) é possível calcular a contribuição de ganho DC e ϕ_p de cada estágio para oscilar em uma determinada frequência. Como a estrutura em anel possui N amplificadores em cascata, a função de transferência da malha é

$$H(s)_{malha} = \left(\frac{gm \cdot R_L}{1 + s \cdot R_L \cdot C_L} \right)^N \quad (9)$$

Para que o ϕ_p total seja 360° , e considerando que o sistema tenha realimentação positiva, cada estágio deve contribuir com $\phi_p = 360^\circ/N$ (se considerarmos realimentação negativa

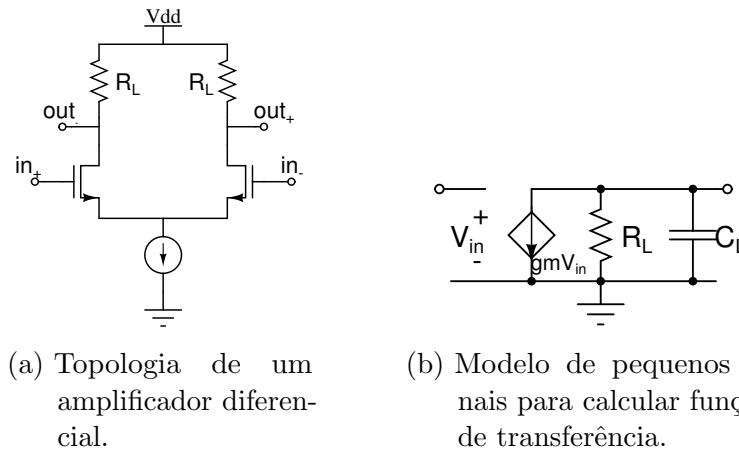


Figura 12 – Circuito amplificador diferencial para oscilador em anel.

Fonte: Autor

ϕ_p de cada estágio deve ser $180^\circ/N$ pois o próprio sistema introduz um ϕ_p de 180°). Com isso, podemos calcular a frequência de oscilação da estrutura em anel a partir de

$$\tan^{-1}(R_L \cdot C_L \cdot \omega_{osc}) = \frac{360^\circ}{N} \quad (10)$$

logo,

$$\omega_{osc} = \frac{\tan\left(\frac{360^\circ}{N}\right)}{R_L \cdot C_L} \quad (11)$$

Vale ressaltar também que, considerando um único polo na saída de cada célula do oscilador, para sistemas com realimentação negativa são necessários ao menos três células para conseguir um ϕ_p de 180° (duas células atingem $\phi_p = 180^\circ$ para ω tendendo ao infinito, onde o ganho será menor que um). Já para sistemas com realimentação positiva são necessários cinco células para um ϕ_p de 360° .

Podemos também escrever uma equação para frequência de oscilação considerando que cada estágio do oscilador em anel é uma célula que contribui com um delay τ_d . Dessa forma, o sinal deve passar duas vezes por cada estágio, proporcionando o atraso de fase em um período de $2 \cdot N \cdot \tau_d$. Podemos escrever a frequência de oscilação como

$$f_{osc} = \frac{1}{2 \cdot N \cdot \tau_d} \quad (12)$$

O delay por estágio também pode ser visto como a variação no sinal de saída na metade da transição ($V_{DD}/2$) dividido pelo Slew Rate (SR), I_{SS}/C_L (JOVANOVIC; STOJCEV; STAMENKOVIC, 2010). Substituindo isso na equação (12) teremos

$$f_{osc} = \frac{I_{SS}}{N \cdot V_{DD} \cdot C_L} \quad (13)$$

onde I_{SS} é a corrente de polarização do circuito.

O próximo passo é garantir que o ganho da malha, na frequência de oscilação, seja no mínimo 1. Para isso, podemos calcular o ganho de cada amplificador a partir de

$$|H(j\omega_{osc})_{malha}| = \left(\frac{gm \cdot R_L}{\sqrt{1 + (\omega_{osc} \cdot R_L \cdot C_L)^2}} \right)^N = 1 \quad (14)$$

logo, o ganho DC de cada estágio pode ser calculado por

$$gm \cdot R_L = \sqrt{1 + (\omega_{osc} \cdot R_L \cdot C_L)^2}. \quad (15)$$

Substituindo (11) em (15) teremos

$$gm \cdot R_L = \sqrt{1 + \left[\tan\left(\frac{360^\circ}{N}\right) \right]^2}. \quad (16)$$

2.2.2 Osciladores com tanque LC

Os osciladores com tanque LC são estruturas formadas por um ou mais amplificadores com carga composta por um indutor em paralelo com capacitor, como o da figura 13. Essa topologia possui uma área maior (devido ao indutor) e menor faixa de sintonia comparando com um oscilador em anel, porém seu ruído de fase é muito melhor e por isso é muito utilizado em sistemas de alta frequência para comunicação sem fio.

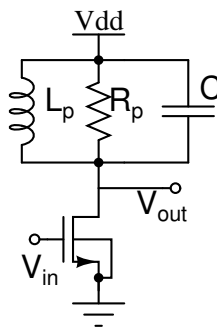


Figura 13 – Amplificador fonte comum com carga tanque LC.

Fonte: Autor

A impedância de um tanque LC na frequência de ressonância é R_p . Já o ϕ_p dessa carga começa em 90° devido à presença do indutor. Aumentando a frequência, devido ao efeito dos polos, ϕ_p começa a diminuir, atingindo o valor de zero, na frequência de ressonância, e depois tendendo à -90° . Esse comportamento pode ser visto na figura 14. O do amplificador com carga LC é dado por

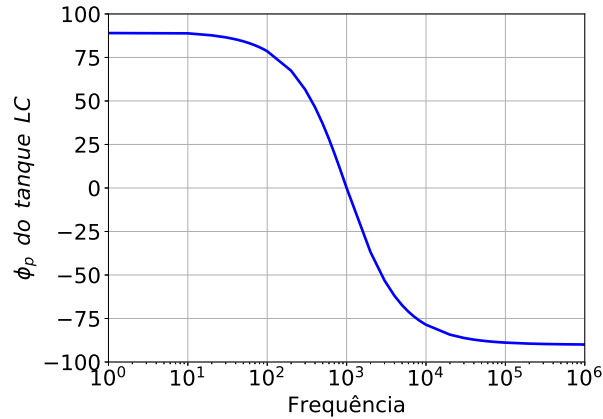


Figura 14 – ϕ_p do tanque em função da frequência de trabalho.

Fonte: Autor

$$|H(j\omega)|_{\omega \rightarrow \frac{1}{\sqrt{L_p C}}} = gmR_p. \quad (17)$$

Logo, para que haja oscilação, respeitando os critérios de Barkhausen, precisamos apenas de dois estágios para que o ϕ_p total da malha seja 360° . Esse critério é atendido na frequência de ressonância do tanque, ou seja

$$f_{osc} = \frac{\omega_0}{2\pi} = \frac{1}{2\pi\sqrt{LC}}. \quad (18)$$

Essa topologia é conhecida como *Cross-coupled pair*, e pode ser vista na figura 15. O ganho mínimo necessário de cada estágio deve ser

$$gmR_p \geq 1. \quad (19)$$

Como o R_p do tanque é, geralmente, o do próprio indutor, podemos extrair os parâmetros do dispositivo e, com base nesses valores, calcular o valor de gm necessário através de

$$gm \geq \frac{1}{R_p}. \quad (20)$$

2.2.2.1 Conceito de resistência negativa

Outra maneira de analisar esse tipo de circuito é imaginar que um circuito LC ideal, sem a presença de elementos parasitas, oscilará na frequência de ressonância por tempo indefinido. Como esse circuito ideal não existe, a presença do resistor parasita do próprio indutor irá dissipar potência a cada ciclo, fazendo com que a oscilação deixe de existir. Esse efeito pode ser visto na figura 16.

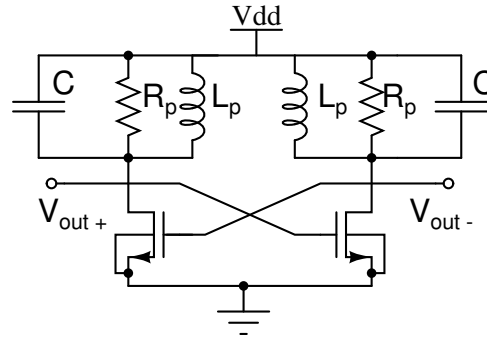


Figura 15 – Oscilador *Cross-coupled pair*.

Fonte: Autor

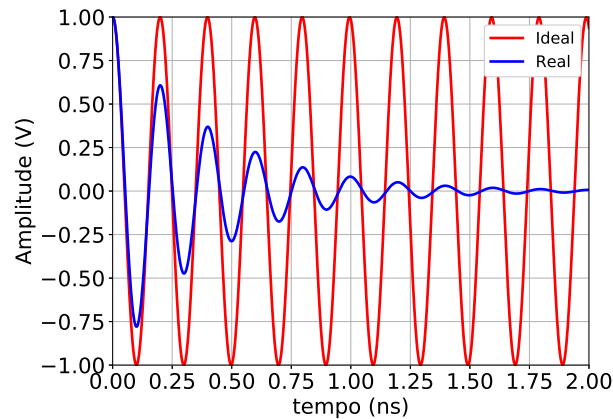


Figura 16 – Oscilação em circuitos tanque LC ideal e real.

Fonte: Autor

A ideia então é criar um circuito que possa compensar a potência dissipada pelo resistor do indutor. Na figura 17 esse dispositivo é representado por um resistor de compensação (R_{comp}). Na frequência de ressonância, a impedância dessa carga será

$$Z = R_p \parallel R_{comp} = \frac{R_p R_{comp}}{R_p + R_{comp}}. \quad (21)$$

Podemos extrair algumas informações da equação (21): (I) Se $R_{comp} > 0$ a impedância da carga será positiva, dissipando a energia do tanque LC; (II) Se $R_{comp} = -R_p$ o denominador será zero, logo a impedância tenderá a infinito e dessa forma não há dissipação de energia; (III) Se $R_{comp} < -R_p$ tanto o numerador quanto o denominador serão negativos, dessa forma a impedância resultante será positiva onde temos, novamente, dissipação de energia. Logo, para que não haja dissipação de energia e a oscilação se mantenha por tempo indefinido precisamos criar uma resistência negativa, e seu valor deve ser

$$-R_p \leq R_{comp} < 0 \quad (22)$$

Voltando para o circuito da figura 15, podemos redesenhá-lo como na figura 18 (RAZAVI, 2012). Utilizando o modelo de pequenos sinais do transistor da figura 19, onde é

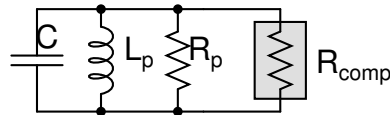


Figura 17 – Circuito tanque LC real com dispositivo de compensação.

Fonte: Autor

considerado apenas sua transcondutância, aplicando uma tensão V_x e medindo a corrente I_x podemos encontrar a impedância que vista pelo tanque LC devido aos transistores do par cruzado. Aplicando a lei de Kirchhoff para tensões (LKT), teremos

$$V_x = V_2 - V_1. \quad (23)$$

A próxima etapa é usar a lei de Kirchhoff das correntes (LKC), onde teremos

$$I_x = gmV_1 = -gmV_2. \quad (24)$$

Substituindo (24) em (23), teremos a impedância dada por

$$Z = \frac{V_x}{I_x} = \frac{-2}{gm}. \quad (25)$$

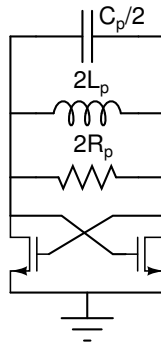


Figura 18 – Vista alternativa do *cross-coupled pair* para análise.

Fonte: RAZAVI, 2012

Com essa topologia conseguimos uma resistência negativa, como era desejado. Portanto, para atingir a condição mínima para oscilação, ou seja, o valor dessa impedância deve ser igual em módulo ao valor do resistor parasita do tanque. Dessa forma teremos

$$\left| \frac{-2}{gm} \right| = 2R_p. \quad (26)$$

Logo,

$$gm = \frac{1}{R_p}. \quad (27)$$

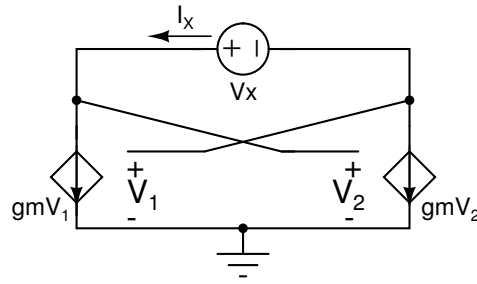


Figura 19 – Modelo simplificado de pequenos sinais do *cross-coupled pair* para calcular a impedância do circuito.

Fonte: Autor

Importante dizer que não existe resistência negativa, essa topologia apenas sintetiza o efeito reverso entre tensão e corrente de um resistor. Outro ponto importante de destacar é que o fator de qualidade do indutor influencia diretamente na potência dissipada pelo circuito, pois quanto maior Q maior será R_p e, conseqüentemente, menor será o gm necessário. Além disso, pela equação (43), aumentar o Q também proporciona um menor ruído de fase. Portanto um estudo bem feito sobre o indutor fornecido pela tecnologia pode levar à um consumo menor de potência bem como diminuir o ruído de fase do circuito.

2.2.3 Ganho do oscilador

O ganho de um oscilador é definido pela capacidade que o circuito tem em, através de uma tensão de controle ($V_{control}$), alterar sua frequência de oscilação. Esse valor é conhecido como K_{VCO} , sua unidade é Hz/V, e é calculado através de

$$K_{VCO} = \frac{f(V_{control,max}) - f(V_{control,min})}{V_{control,max} - V_{control,min}} \quad (28)$$

onde $f(V_{control,max})$ e $f(V_{control,min})$ são as frequências de oscilação do sinal ao aplicarmos o maior e o menor valor, respectivamente, de $V_{control}$. Dessa forma é possível escrever uma equação para a frequência de oscilação em função de K_{VCO} , dada por

$$f_{osc} = f_0 + K_{VCO} \cdot V_{control} \quad (29)$$

onde f_0 é a frequência do sinal quando temos o menor valor de $V_{control}$.

Para conseguir variar a frequência do sinal gerado pelo oscilador podemos utilizar algumas técnicas. Como visto anteriormente, um oscilador em anel tem sua frequência de oscilação em função da resistência e capacitância de carga, como descrito na equação (11). Além disso, cada estágio que compõe esse tipo de oscilador pode ser vista como uma célula

de delay, logo a frequência de oscilação estará em função da corrente de cada estágio, como mostra a equação (13). A figura 20 mostra dois exemplos de topologias utilizadas para células de delay de osciladores em anel.

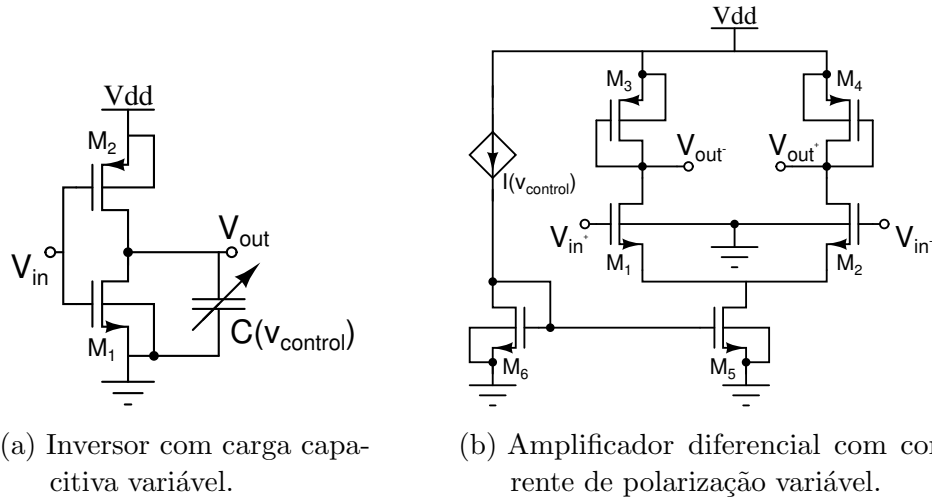


Figura 20 – Exemplo de implementação de células de delay para osciladores em anel.

Fonte: Autor

Já os osciladores com tanque LC possuem a frequência do sinal gerado apenas em função dos elementos passivos do tanque, como visto na equação (18). Sendo assim, a única forma de controlar sua frequência de oscilação é alterar o valor da capacitância de carga através de varactores ou indutância. A figura 21 mostra a topologia desse oscilador, e sua frequência de oscilação é dada por

$$f_{osc} = \frac{1}{2\pi\sqrt{L_p(C_{tank} + C_{var})}} \quad (30)$$

onde C_{tank} é a capacitância do tanque, incluindo capacitores parasitas, e C_{var} é a capacitância do varactor.

2.2.3.1 Influência do varactor nos osciladores

O varactor, assim como outros dispositivos, não é um elemento ideal, carregando uma resistência parasita (R_{var}) junto com sua capacitância (C_{var}). Dessa forma, além de variar (C_{var}) ao aplicarmos $V_{control}$, também teremos variação de (R_{var}), como mostra a figura 22. Essas variações afetam diretamente o funcionamento dos osciladores. Para esse estudo são utilizados valores hipotéticos baseados em experiências anteriores, visto na tabela 4, para os dispositivos passivos.

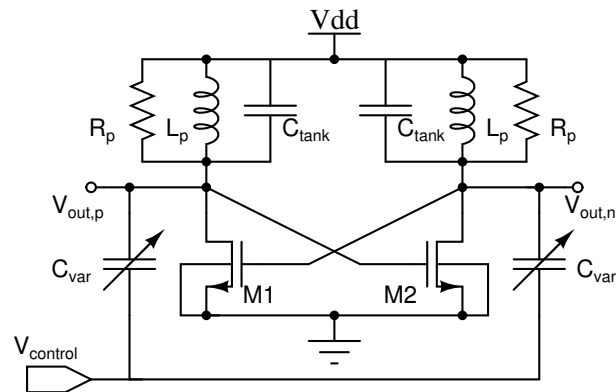


Figura 21 – Oscilador *Cross-coupled pair* controlado por tensão.

Fonte: Autor

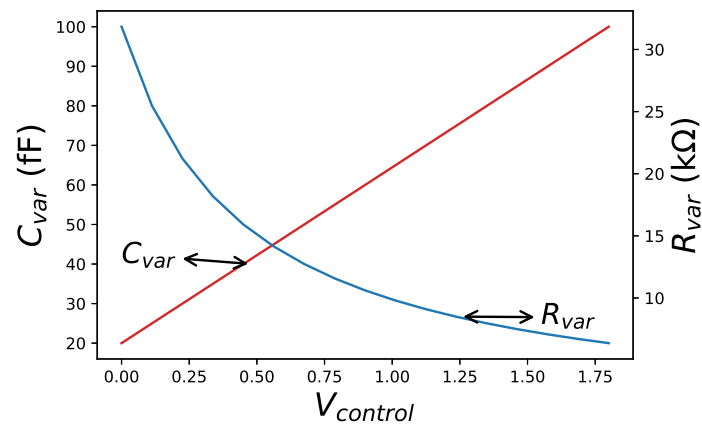


Figura 22 – Variação da capacitância e resistência do varactor em função de $V_{control}$.

Fonte: Autor

Tabela 4 – Valores dos elementos passivos para cálculo da frequência de oscilação

Dispositivo	Valor
R_L	800Ω
R_p	$1 k\Omega$
C_{tank}	$100 fF$
L_p	$24,5 nH$

Fonte: Autor

Considerando inicialmente um oscilador em anel com realimentação positiva composto por seis estágios de delay, onde cada estágio é formado por um amplificador fonte comum como o da figura 23. A frequência de oscilação é calculada a partir de

$$f_{osc} = \frac{\tan\left(\frac{360^\circ}{N}\right)}{2\pi(R_L \parallel R_{var})(C_L + C_{var})} \quad (31)$$

onde R_L e C_L são as cargas fixas do amplificador fonte comum. Se temos um varactor com variação igual à figura 22 e substituindo os valores da tabela 4 na equação (31), teremos a curva da frequência de oscilação em função de $V_{control}$ da figura 24.

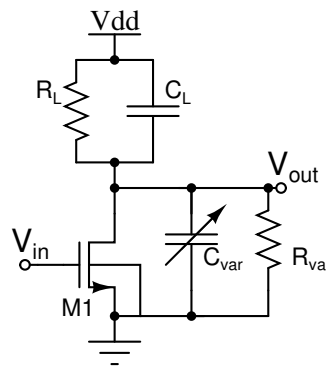


Figura 23 – Amplificador fonte comum com varactor na saída.

Fonte: Autor

Já a frequência de oscilação dos osciladores com tanque LC está em função apenas do valor do L_p , C_{tank} e C_{var} , como mostra a equação (30). Dessa forma, considerando a mesma variação do varactor do exemplo anterior, a variação da frequência de oscilação para ambos os osciladores pode ser vista na figura 24.

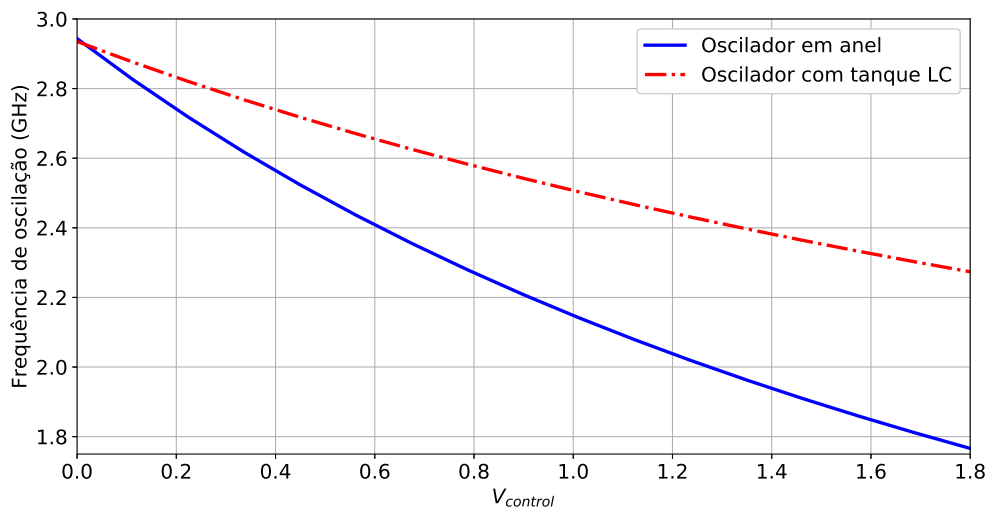


Figura 24 – Frequência de oscilação em função de $V_{control}$.

Fonte: Autor

É possível observar que o K_{VCO} do oscilador em anel é maior do que do oscilador com tanque LC. Enquanto, nos exemplos anteriores, temos um K_{VCO} do oscilador em anel de 654 MHz/V, o K_{VCO} do oscilador com tanque LC é de 368 MHz/V. Essa diferença ocorre pois no oscilador em anel a frequência de oscilação também depende da resistência parasita do varactor.

Outro fator que também influencia o ganho dos osciladores é o capacitor de carga. Quanto maior for seu valor, menor a influência da capacitância do varactor na frequência de oscilação. Para exemplificar melhor, se no oscilador com tanque LC anterior o indutor for de 3 nH, um valor muito mais realista em aplicações de circuitos integrados, e C_{tank} de 1 pF, o K_{VCO} será de aproximadamente 59 MHz/V. Esse efeito pode ser observado através de (RAZAVI, 2012)

$$\Delta\omega_{osc} \approx \frac{1}{\sqrt{L_p C_{tank}}} \frac{C_{var,max} - C_{var,min}}{2C_{tank}} \quad (32)$$

Dessa forma, para manter o K_{VCO} antigo, de 368 MHz/V, é necessário um varactor maior, com capacidade de variar entre 20 fF e 630 fF. Infelizmente, como visto anteriormente, ao aumentarmos o varactor perderemos em seu Q, aumentando a resistência parasita do mesmo.

Essa resistência parasita não irá afetar a frequência de oscilação de um oscilador com tanque LC, diferente do oscilador em anel, porém irá influenciar outro parâmetro crítico durante o desenvolvimento desse tipo de oscilador. O resistor do varactor, após conversão de série para paralelo, estará em paralelo com o resistor parasita do indutor, e dessa forma o gm necessário para que o circuito oscile será

$$gm = \frac{1}{R_p \parallel R_{var}} \quad (33)$$

Assim, para fornecer o gm mínimo necessário para garantir oscilação podemos usar a equação

$$gm = \mu_N C_{ox} \frac{W}{L} (V_{GS} - V_{TH}) \quad (34)$$

onde é possível ver que há apenas duas variáveis de projeto para trabalhar: (I) Ajustar o tamanho de W, impactando nas capacitâncias parasitas; (II) Alterar V_{GS} , que só é possível na topologia da figura 21 aumentando V_{DD} . Em ambos os casos haverá também um aumento da corrente do circuito, e conseqüentemente maior consumo de potência.

Dessa forma podemos ver que o varactor terá influência diferente dependendo do oscilador que utilizarmos. Enquanto o oscilador em anel tem sua frequência de oscilação em

função de C_{var} e R_{var} , a frequência do oscilador LC tanque depende fortemente de C_{var} e da condição de operação do MOS e suas capacitâncias parasitárias, e dessa forma o K_{VCO} do oscilador em anel será maior. Por outro lado o R_{var} irá afetar a potência dissipada pelo oscilador LC tanque. Sendo assim, os parâmetros do varactor devem ser extraído de maneira correta e considerados durante o projeto dos osciladores para evitar que o circuito não oscile em frequências erradas, dissipe potência desnecessária ou até mesmo deixe de oscilar.

2.2.3.2 Ganho mínimo necessário do oscilador para BLE

Como visto anteriormente, o ganho de um oscilador é dado pela capacidade do mesmo variar a frequência do sinal gerado através de uma tensão de controle que é, geralmente, fornecida por um filtro dentro do PLL. Para evitar problemas com tempo de sintonia da frequência devido à resposta do filtro, a tensão de controle usada está entre 10% e 90% de V_{DD} .

O oscilador, para trabalhar em um sistema BLE, deve ser capaz de gerar frequências em todos os canais do sistema. Dessa forma, como mostra a figura 2, o oscilador deverá gerar frequências entre 2,4 GHz e 2,48 GHz. Logo, através da equação (28), teremos

$$K_{VCO,min} = \frac{2.48 \text{ GHz} - 2.4 \text{ GHz}}{0.9 V_{DD} - 0.1 V_{DD}} = \frac{100 \text{ MHz}}{V_{DD}} . \quad (35)$$

Um problema em utilizar o $K_{VCO,min}$ é que devido à variações na fabricação e devido a variações nas condições de uso, principalmente temperatura e tensão de alimentação, as capacitâncias do circuito podem sofrer variações e assim podemos ter um oscilador fora da banda necessária para o sistema. Logo, como boa prática, utilizamos um K_{VCO} maior que o mínimo, compensando futuros problemas na frequência de oscilação.

2.2.4 Ruído

O ruído nos osciladores é um parâmetro importante de ser analisado e entendido. Em muitas aplicações, principalmente em comunicações sem fio, o ruído do oscilador pode definir todo o funcionamento do sistema. Dessa forma, esse estudo pode ajudar a escolher a topologia do oscilador que melhor se enquadra nas especificações do sistema.

Se adicionarmos as fontes de ruído em uma célula de delay baseada em um amplificador fonte comum com carga resistiva, como o da figura 23 (desconsiderando o varactor), para um oscilador em anel teremos o circuito equivalente visto na figura 25. Nessa figura é possível notar a presença de três fontes de corrente: o ruído térmico do resistor de carga ($\overline{I_R^2}$), o ruído flicker do transistor ($\overline{I_{flicker}^2}$) e o ruído térmico do transistor ($\overline{I_{termico}^2}$).

A densidade espectral de potência (PSD) das fontes de corrente $\overline{I_R^2}$, $\overline{I_{flicker}^2}$ e $\overline{I_{termico}^2}$ são $4kT/R_L$, $(k gm^2)/(C_{ox}WLf)$ e $(4kT\gamma gm)$ respectivamente, onde k é a constante de Boltzmann e T é a temperatura em Kelvin, γ é um fator com valor aproximado de 2/3 (RAZAVI, 2001).

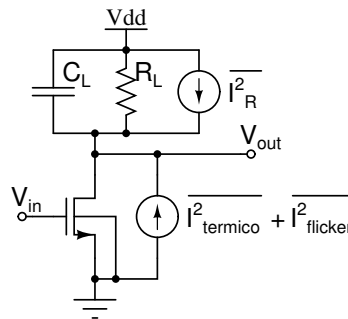


Figura 25 – Fontes de ruído em um amplificador fonte comum.

Fonte: Autor

Para encontrarmos o valor da tensão do ruído na saída ($\overline{V_{n,out}^2}$) usamos o modelo de pequenos sinais da figura 26. A impedância de saída do circuito é dado por

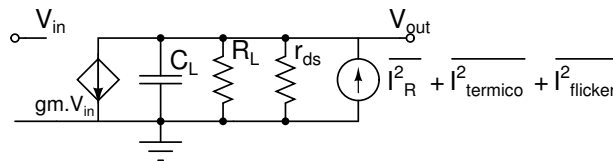


Figura 26 – Modelo de pequenos sinais do amplificador fonte comum com as fontes de ruído.

Fonte: Autor

$$R_{eq} = R_L \parallel r_{ds} \parallel \frac{1}{sC_L} = \frac{R_L r_{ds}}{sC_L R_L r_{ds} + R_L + r_{ds}} . \quad (36)$$

Logo, para encontrar $\overline{V_{n,out}^2}$ multiplicamos as fontes de corrente de ruído por R_{out}^2 , dessa forma teremos

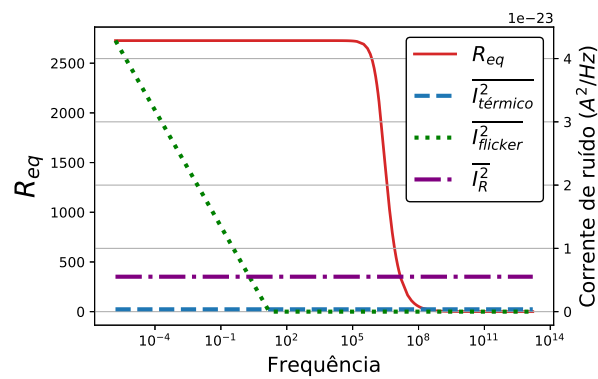
$$\overline{V_{n,out}^2} = R_{eq}^2 \left[kT \left(\frac{4}{R_L} + 4\gamma gm + \frac{gm^2}{T_{cox}WLf} \right) \right] . \quad (37)$$

Portanto, em um cenário hipotético baseado em experiências anteriores, empregando os valores da tabela 5 podemos observar o comportamento da impedância de saída, das fontes de corrente dos ruídos e de $\overline{V_{n,out}^2}$ em função da frequência na figura 27.

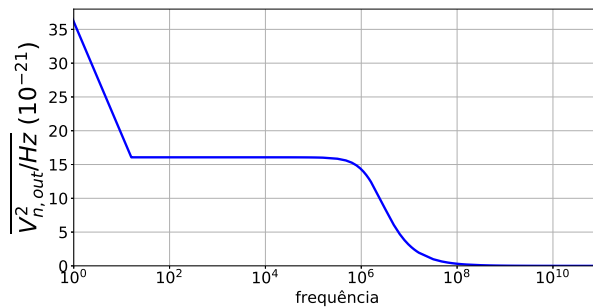
Tabela 5 – Valores dos parâmetros para cálculo do ruído em uma célula de delay

Parâmetro	Valor
R_L	$3k\Omega$
r_{ds}	$30k\Omega$
C_L	$30pF$
C_{ox}	$90 \mu \frac{A}{V^2}$
gm	$34 \mu S$
W	$5 \mu m$
L	$0.5 \mu m$
T	$300 K$

Fonte: Autor



(a) Fontes de ruído e Impedância de saída.



(b) Ruído resultante na saída.

Figura 27 – Curva da impedância e ruído em uma célula de delay em função da frequência.

Fonte: Autor

Da mesma forma, se adicionarmos as fontes de ruído em um amplificador fonte comum com carga LC, como o da figura 13, teremos o circuito equivalente da figura 28, onde é possível notar a presença das mesmas fontes de ruído da figura 25. Dessa forma,

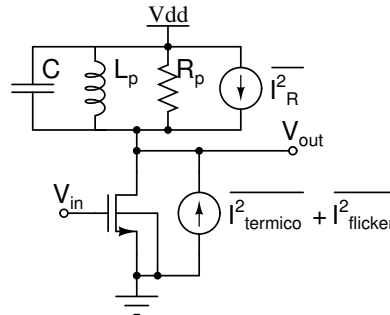


Figura 28 – Fontes de ruído em um amplificador fonte comum com carga LC.

Fonte: Autor

para encontrarmos o valor de $\overline{V_{n,out}^2}$ usamos o modelo de pequenos sinais da figura 29. A

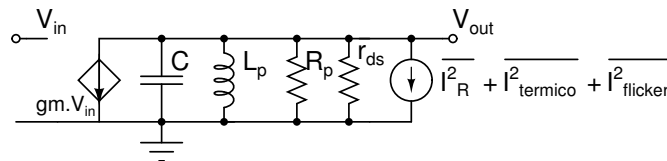


Figura 29 – Modelo de pequenos sinais do amplificador fonte comum com as fontes de ruído.

Fonte: Autor

impedância de saída do circuito é dado por

$$R_{eq} = R_p \parallel r_{ds} \parallel sL_p \parallel \frac{1}{sC} = \frac{s \frac{1}{C}}{s^2 + s \frac{1}{C} \left(\frac{1}{R_p} + \frac{1}{r_{ds}} \right) + \frac{1}{L_p C}} . \quad (38)$$

Logo, multiplicando as fontes de corrente dos ruídos por R_{eq}^2 teremos

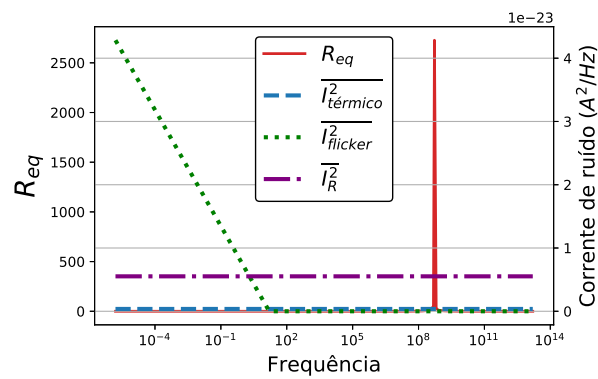
$$\overline{V_{n,out}^2} = R_{eq}^2 \left[kT \left(\frac{4}{R_L} + 4\gamma gm + \frac{gm^2}{TcoxWLf} \right) \right] . \quad (39)$$

De forma similar ao da topologia anterior, utilizando a tabela 6 para um estudo hipotético, baseado em experiências anteriores, podemos calcular a impedância de saída, as fontes de corrente dos ruídos e de $\overline{V_{n,out}^2}$ em função da frequência. A figura 30 mostra os valores obtidos nesse estudo.

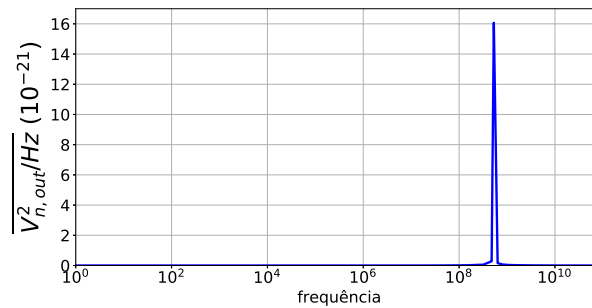
Tabela 6 – Valores dos parâmetros para cálculo do ruído em um amplificador fonte comum com carga LC

Parâmetro	Valor
R_p	3 k Ω
r_{ds}	30 k Ω
C	30 pF
L_p	3 nH
C_{ox}	90 $\mu\frac{A}{V^2}$
gm	34 μS
W	5 μm
L	0.5 μm
T	300 K

Fonte: Autor



(a) Fontes de ruído e Impedância de saída.



(b) Ruído resultante na saída.

Figura 30 – Curva da impedância e ruído em um oscilador com tanque LC em função da frequência.

Fonte: Autor

2.2.4.1 Ruído de Fase

Quando trabalhamos com osciladores desejamos que o mesmo gere um sinal com amplitude e frequência fixa. Infelizmente não é possível ter um sinal perfeito na saída do oscilador. Ao invés disso teremos um sinal que pode ser expresso como

$$V_{out}(t) = [Amp + a(t)].\cos(2.\pi.f_0.t + \phi(t)) \quad (40)$$

onde f_0 é a frequência de oscilação, $a(t)$ e $\phi(t)$ são os ruído de amplitude e ruído de fase (PN) respectivamente. Quando trabalhamos com amplitudes altas no oscilador, o ruído de amplitude pode ser negligenciado.

No domínio do tempo o PN pode ser visto como pequenas variações da frequência de oscilação. Já no domínio da frequência, o PSD do sinal do oscilador apresenta um alargamento no pulso, representando a variação na frequência do sinal gerado. A figura 31 mostra esse comportamento do PN no domínio do tempo e domínio da frequência.

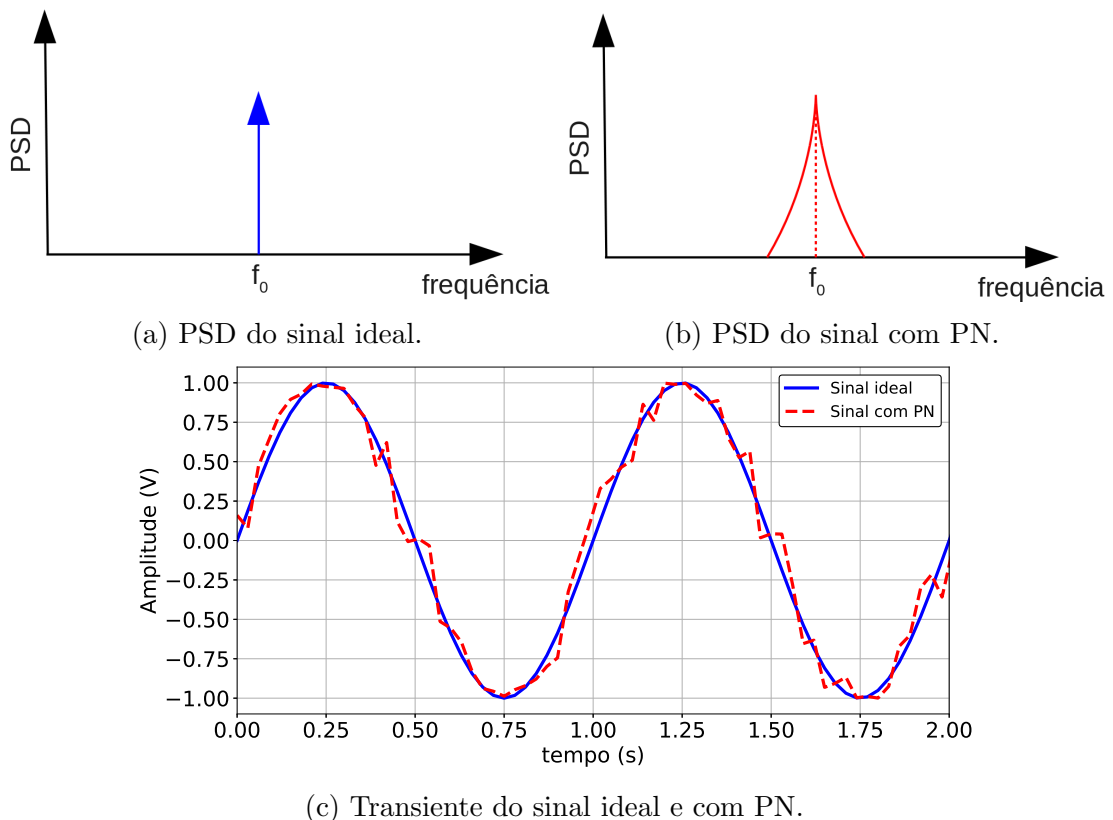


Figura 31 – Efeito do PN no sinal.

Fonte: Autor

Assim, o PN é uma das especificações mais importantes de um oscilador, medindo a pureza do sinal gerado. Sua medida *single-sideband* (SSB) pode ser feita através da razão

entre a potência do ruído, com largura de banda de 1 Hz, à uma determinada distância da portadora pela potência total da portadora (ou seja, do sinal na frequência central de oscilação). Dessa forma teremos

$$PN = \frac{P_{\text{ruído em } f_0 + \Delta f}}{P_{\text{portadora}}} \cdot \frac{dBc}{Hz} \quad (41)$$

A figura 32 mostra, conceitualmente, o comportamento comum do PN de um VCO. Nessa curva é possível perceber que o ruído pode ser dividido em três partes: a primeira o ruído cai -30dBc/dec, na segunda parte o ruído cai -20dBc/dec e na terceira parte temos apenas o ruído o térmico (SHU; SANCHEZ-SINENCIO, 2005).

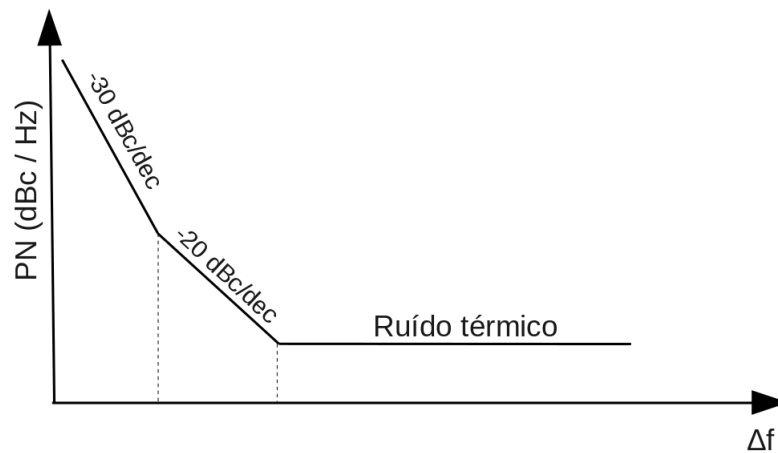


Figura 32 – PN de um VCO.

Fonte: Autor

2.2.4.2 Efeito do ruído de fase em sistemas de comunicação

Quando trabalhamos com sistemas de comunicação, o sinal que recebemos na antena, geralmente, vem acompanhado de outros sinais indesejados. Esses sinais podem ter amplitude maior que o sinal desejado e, além disso, estarem próximos a ponto de impossibilitar sua filtragem. Dentro do sistema, esses sinais passam pelo mesmo caminho do sinal desejado, e ao passar pelo mixer onde serão multiplicados pelo sinal do oscilador a fim de deslocá-los para uma frequência intermediária. Dependendo do PN do oscilador podemos jogar parte do sinal indesejado sobre a da banda do sinal desejado, o que poderá corromper as informações recebidas. A figura 33 ilustra essa conversão de frequência para um oscilador ideal e com PN, onde f_1 e f_2 são as frequências do sinal desejado e indesejado respectivamente, e f_0 é a frequência do oscilador local.

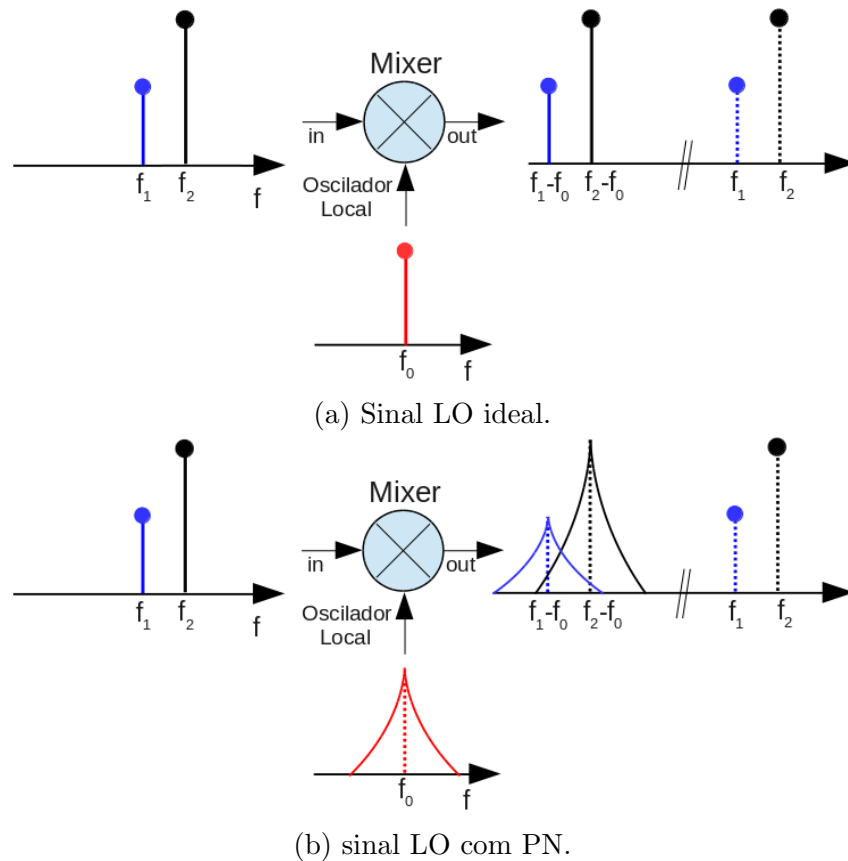


Figura 33 – Conversão do sinal RF para baixa frequência.

Fonte: Autor

Outro problema relacionado ao PN é que, em sistemas de comunicação que trabalham com constelação de símbolos, esse ruído pode causar variações aleatórias no sinal recebido, resultando em erros na identificação dos símbolos recebidos. Esse efeito é evidenciado de forma mais clara na figura 34, na qual é mostrado um sinal modulado em 16-QAM recebido com ruído branco gaussiano (AWGN) (34 (a)) e outro com a adição do PN (34 (b)). Observa-se que a probabilidade de erro aumenta na presença do PN.

2.2.4.3 Modelo analítico do ruído de fase

O ruído de fase é um tema que vem sendo estudado ao longo dos anos, gerando inúmeras técnicas de análise tanto no domínio do tempo como no domínio da frequência. Entretanto, calcular o ruído de fase não é algo simples de ser feito (coisa que simuladores resolvem tranquilamente), porém o entendimento dos parâmetros que afetam essa característica do oscilador é essencial.

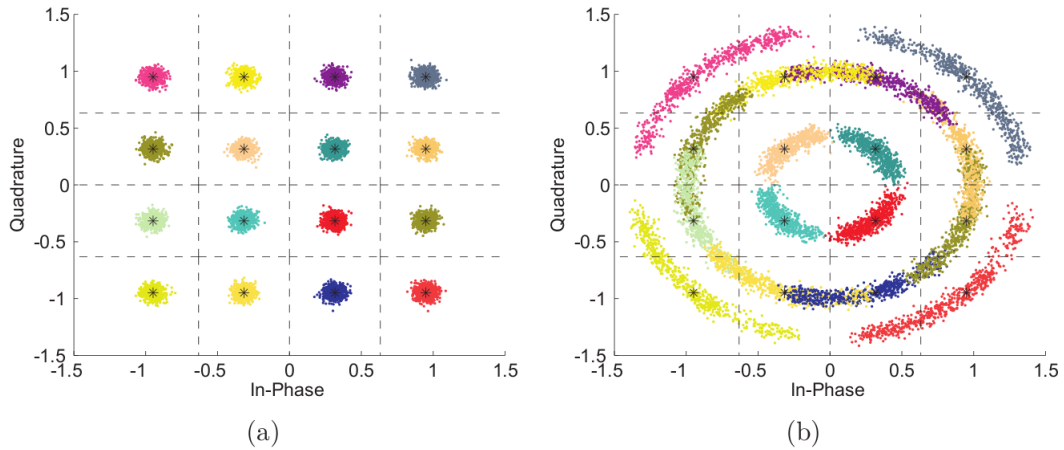


Figura 34 – Efeito do PN na constelação 16-QAM.

Fonte: (KHANZADI, 2013)

Uma relação muito utilizado para analisar o ruído de fase é dado pela equação

$$L\{\Delta\omega\} = 10\log \left[\frac{2kT}{P_{sig}} \left(\frac{\omega_0}{2Q\Delta\omega} \right)^2 \right] \quad (42)$$

onde k é a constante de Boltzmann, T é a temperatura em kelvin, P_{sig} é a potência do sinal portadora, ω é a frequência central da portadora, $\Delta\omega$ é a distância da frequência central onde esta sendo medido o ruído de fase e Q é o fator de qualidade. Apesar de ser uma relação simples podemos ver que reduzir a potência do circuito oscilador irá reduzir P_{sig} e, conseqüentemente, o ruído de fase aumentará. Outra importante conclusão é que o ruído de fase é inversamente proporcional ao quadrado de Q , sendo assim podemos compensar o aumento do ruído de fase devido à redução de P_{sig} simplesmente aumentando Q do circuito.

Apesar de mostrar intuitivamente os parâmetros que afetam o ruído de fase, a equação (42) possui diversas aproximações a ponto da curva simulada ser bem diferente da calculada. Podemos, por exemplo, observar uma diferença nas magnitudes uma vez que a equação não adiciona fontes de ruídos importantes, apenas a contribuição de Q . Para levar em consideração essas diferenças podemos utilizar o modelo de Leeson

$$L\{\Delta\omega\} = 10\log \left[\frac{2kFT}{P_{sig}} \left\{ 1 + \left(\frac{\omega_0}{2Q\Delta\omega} \right)^2 \right\} \left(1 + \frac{\Delta\omega_{1/f^3}}{|\Delta\omega|} \right) \right] \quad (43)$$

onde F é o fator de correção para aumentar o ruído na região $1/(\Delta\omega)^2$ e é extraído através de simulação, o fator unitário dentro das chaves é para contabilizar o ruído de chão e o fator multiplicativo dentro do segundo conjunto de parêntesis define o comportamento do ruído para pequenos valores de $\Delta\omega$ (LEE; HAJIMIRI, 2000). A figura 35 compara o modelo de Leeson com a equação (42).

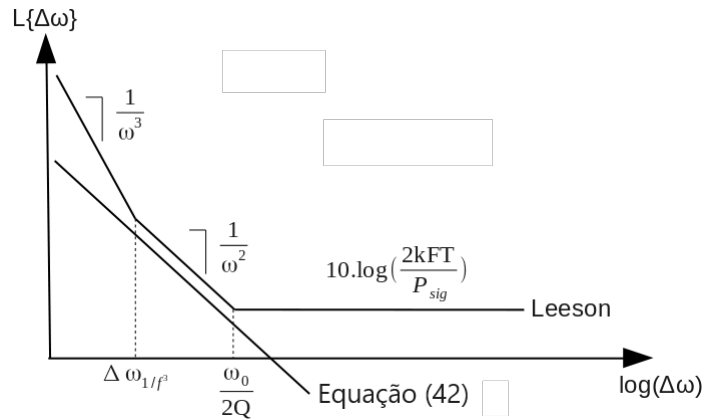


Figura 35 – Curva PN do modelo de Leeson.

Fonte: (LEE; HAJIMIRI, 2000)

2.2.4.4 Fator de qualidade dos osciladores

Como visto na equação (43) o PN é inversamente proporcional ao Q do oscilador. Dessa maneira, é possível concluir que uma forma simples de diminuir o PN é aumentar o Q. Infelizmente existem algumas limitações que nos impedem de trabalhar apenas com essa estratégia.

Nos osciladores em anel o Q está ligado à quantidade de células e o tipo de realimentação (positiva ou negativa). Para calcular Q usamos (RAZAVI, 1996)

$$Q = \frac{\omega_{osc}}{2} \sqrt{\left(\frac{dA}{d\omega}\right)^2 + \left(\frac{d\phi_p}{d\omega}\right)^2} \quad (44)$$

Utilizando a equação (9), baseada em um oscilador em anel com células de delay implementadas com amplificadores fonte comum com carga RC, teremos

$$\frac{dA}{d\omega} = \frac{-A_{min}^2 N 2 \omega R_L^2 C_L^2}{2 \left(\sqrt{1 + \omega^2 R_L^2 C_L^2}\right)^{N+2}} \quad (45)$$

e

$$\frac{d\phi_p}{d\omega} = \frac{N R_L C_L}{1 + \omega^2 R_L^2 C_L^2} \quad (46)$$

onde A_{min} é o ganho mínimo que cada célula deve ter e pode ser calculado pela equação (16).

Substituindo (11) nas equações (45) e (46), e fazendo $\omega = \omega_{osc}$, teremos

$$\frac{dA}{d\omega} = \frac{-A_{min}^2 N \left[\tan\left(\frac{360^\circ}{N}\right)\right]^2}{\omega_{osc} \left(\sqrt{1 + \left[\tan\left(\frac{360^\circ}{N}\right)\right]^2}\right)^{N+2}} \quad (47)$$

e

$$\frac{d\phi_p}{d\omega} = \frac{N \tan\left(\frac{360^\circ}{N}\right)}{\omega_{osc} \left(1 + \left[\tan\left(\frac{360^\circ}{N}\right)\right]^2\right)} \quad (48)$$

lembrando que o ângulo de 360° é usado em sistemas com realimentação positiva e que para realimentação negativa usamos 180° . A figura 36 mostra o comportamento do Q em função do número de células de delay e o tipo de realimentação.

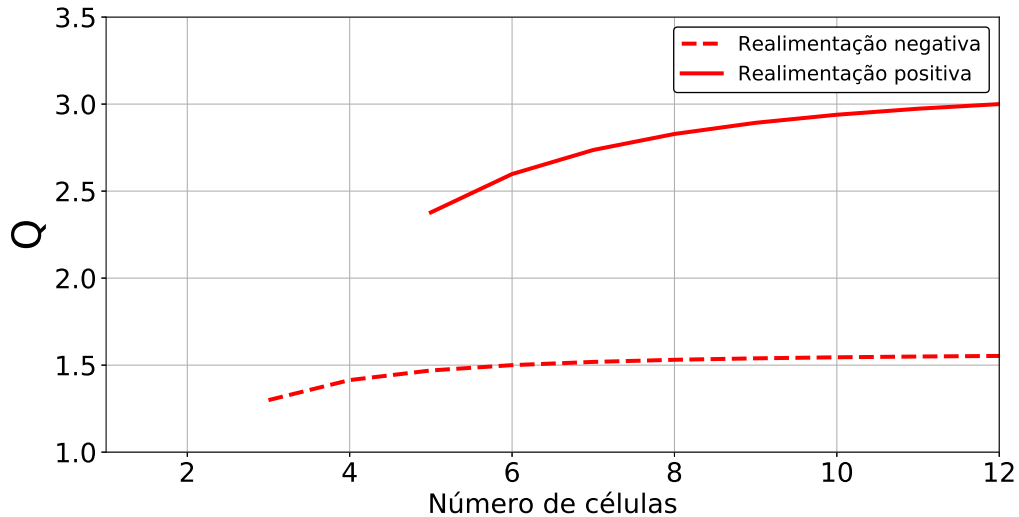


Figura 36 – Fator de qualidade em um oscilador em anel.

Fonte: Autor

É possível perceber que quanto mais células de delay no oscilador em anel, maior será o Q. Porém, a partir de uma certa quantidade de células o aumento de Q passa a ser irrelevante. Além disso, aumentar a quantidade de células implica em um aumento do consumo de potência e, para continuar oscilando na mesma frequência, será necessário reduzir a carga capacitiva na saída.

Já o oscilador *cross-coupled* possui um Q semelhante ao Q da carga tanque LC. Anteriormente mencionou-se que, para simplificar os estudos da topologia, considera-se o Q do tanque igual ao do indutor, desconsiderando a presença de outros elementos parasitas no sistema. No entanto, para cálculos mais precisos, é necessário levar em conta os outros elementos parasitas presentes tanque. A figura 37 mostra o circuito tanque equivalente com a presença dos outros elementos, desconsiderando os elementos parasitas dos transistores (assumindo que sua resistência e capacitância são desprezíveis). Dessa forma, podemos calcular Q através de

$$Q = \frac{R_{p,L_p} \parallel R_{p,C_p} \parallel R_{p,C_{var}}}{\omega_{osc} L_p} \quad (49)$$

Considerando todos esses elementos, e modelando suas características corretamente, é possível obter um Q de 8 ou mais para essa topologia.

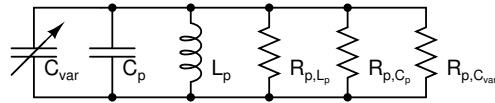


Figura 37 – Elementos passivos e seus parasitas de um circuito tanque.

Fonte: Autor

Com base nas informações apresentadas, pode-se concluir que o ruído de fase é um parâmetro crucial que pode afetar significativamente o desempenho de um sistema de comunicação. Portanto, é de suma importância selecionar uma topologia de oscilador com baixo nível de ruído. A partir dos estudos sobre o fator Q e a análise de ruído demonstrados nas figuras 27b e 30b, pode-se observar que o oscilador com carga LC exibe resultados superiores, tornando-se a escolha ideal para o projeto.

2.2.4.5 Cálculo do ruído de fase para BLE 5.0

Como visto anteriormente nas figuras 3 e 5, no transmissor temos especificações sobre a potência máxima permitida para transmitir em canais adjacentes e, no receptor, a potência máxima recebida em canais adjacentes de forma que não interfiram no sinal recebido. Como o sistema receptor é o mais crítico iremos focar o estudo de ruído de fase nas especificações do receptor.

Para calcular o máximo valor do ruído de fase, de modo que os sinais interferentes em canais adjacente recebidos não interfiram na leitura do sinal desejado, precisamos saber outras especificações do BLE (CSWG, 2018) como:

- A sensibilidade do receptor (mínimo nível de sinal que o receptor pode detectar com qualidade aceitável) deve ser $\leq -70\text{dBm}$.
- Para analisar a performance de interferências no receptor, o sinal desejado deve estar 3dB acima da sensibilidade mínima.
- A taxa de erro de bit (BER) deve ser $\leq 0,1\%$, ou seja, a cada mil bits recebidos apenas um estará errado.

Com essas informações podemos calcular o valor do ruído de fase através de

$$PN_{max} = -70\text{dBm} + 3\text{dB} - SNR_{dB} - P_{interferencia} - 10\log(BW) \quad (50)$$

onde $P_{interferencia}$ é a potência do sinal de interferência, SNR é a relação sinal-ruído em dB do sinal e BW é a largura de banda do canal, com valor de 1 MHz (LIANG *et al.*, 2017).

Para calcular o valor de SNR do sistema podemos utilizar a especificação de BER do sistema. Sabemos que o BLE utiliza um esquema de modulação GFSK, transmitindo um símbolo por vez. Quando desejamos enviar "1" utilizamos uma frequência e para enviar "0" utilizamos outra, como mostra a figura 38.

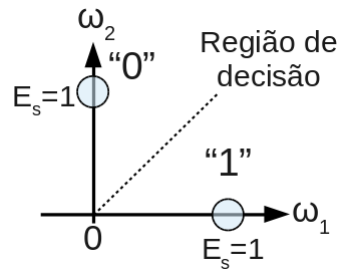


Figura 38 – Constelação FSK binário.

Fonte: Autor

Durante a transmissão dos símbolo temos a adição de ruído. Esse ruído pode ser modelado como *additive white Gaussian noise* (AWGN), e possui uma função densidade de probabilidade (PDF) como mostra a figura 39. Em alguns momentos, durante a transmissão, esse ruído pode ter valores capazes de fazer o sistema identificar o símbolo errado.

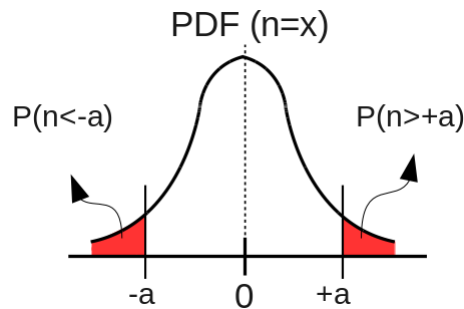


Figura 39 – Função densidade de probabilidade da magnitude do ruído em um canal com AWGN.

Fonte: Autor

Podemos calcular o BER a partir da equação

$$BER = Prob\{s = "0"\}.Prob\{n > +a\} + Prob\{s = "1"\}.Prob\{n < -a\} \quad (51)$$

onde $Prob\{s = "0"\}$ e $Prob\{s = "1"\}$ são as probabilidades de transmitir o símbolo "0" e "1" respectivamente, $Prob\{n > +a\}$ e $Prob\{n < -a\}$ são as probabilidades do ruído ter valores maior que +a e menores que -a respectivamente. Como o BLE só transmite dois

símbolos, e assumindo que ambos possuem a mesma probabilidade de serem transmitidos, $Prob\{s = "0"\} = Prob\{s = "1"\} = 0.5$

Para calcular $Prob\{n > +a\}$ e $Prob\{n < -a\}$ é necessário calcular a área da curva PDF do ruído da figura 39 para $n < -a$ ou, como são idênticas, $n > +a$. Para realizar esse cálculo podemos utilizar a equação (ATLANTARF, 2020)

$$Prob_{erro} = Prob\{n > +a\} = Prob\{n < -a\} = \frac{1}{2}erfc\left(\sqrt{\frac{E_s}{2N_0}}\right) \quad (52)$$

onde $erfc$ é a função erro e N_0 é a potência do ruído. Como

$$SNR = \frac{E_s}{N_0} \quad (53)$$

podemos reescrever (52) como

$$Prob_{erro} = \frac{1}{2}erfc\left(\sqrt{\frac{SNR}{2}}\right). \quad (54)$$

Substituindo (54) em (51) podemos calcular o valor de BER baseado no SNR do sistema. A figura 40 mostra a variação de BER para diferentes valores de SNR, onde podemos ver que, para termos um BER de 0,1%, precisamos de um SNR mínimo de aproximadamente 10. Para ter uma maior garantia do funcionamento do sistema vamos utilizar $SNR = 12$.

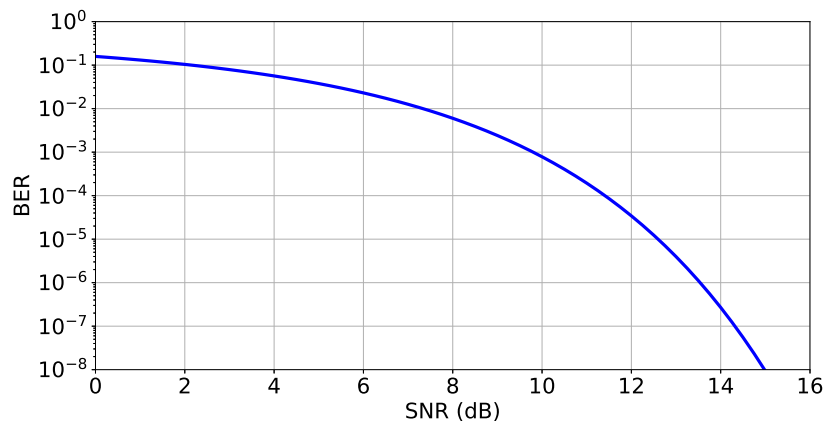


Figura 40 – BER em função do SNR para modulação FSK binária.

Fonte: Autor

Com o valor de SNR podemos agora voltar à equação (50) para, finalmente, calcular o ruído de fase máximo que o sinal do oscilador local pode ter. Utilizando a tabela 1, para obter os valores de $P_{interferencia}$ à determinadas distâncias do sinal desejado. É possível, através da figura 41, ver que o ruído de fase à 3 MHz é o valor mais crítico a ser atingido. Ainda nessa figura podemos observar que a característica do ruído de fase calculado através das especificações do BLE não segue o esperado pelo modelo de Leeson.

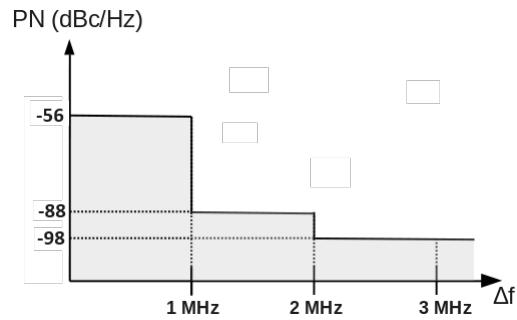


Figura 41 – Curva PN calculado à partir das especificações do BLE 5.0.

Fonte: Autor

Para termos valores mais realísticos podemos utilizar o valor do PN à 3 MHz e traçar uma curva baseado no modelo de Leeson, assim teremos os valores à 1 MHz e 2 MHz mais próximos do esperado. Arredondando o PN à 3 MHz para -100 dBc/Hz e considerando que a partir de uma distância de 100 kHz o PN cai 20 dBc/dec, teremos a curva da figura 42.

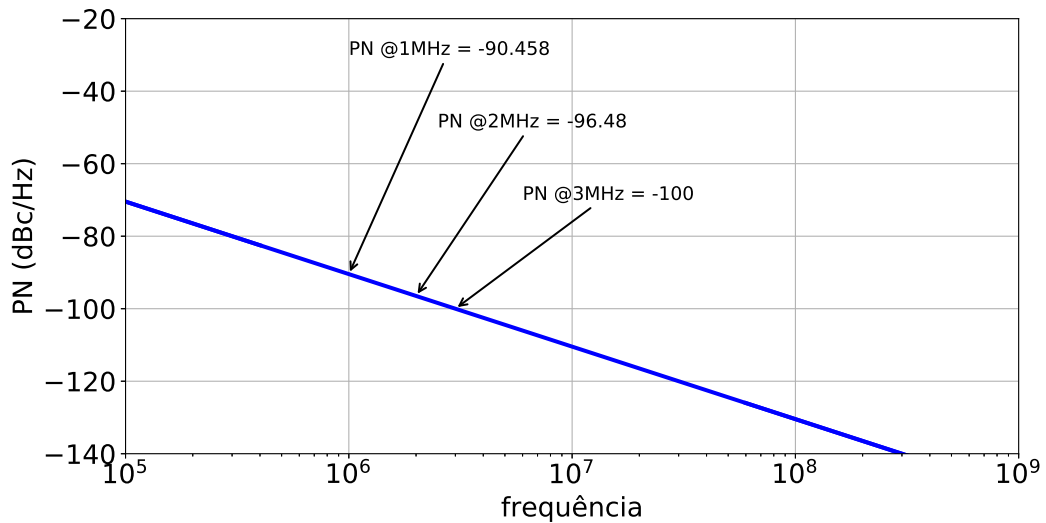


Figura 42 – Curva PN máximo para BLE 5.0.

Fonte: Autor

Tabela 7 – Comparação entre PN calculado e obtido baseado no modelo de Leeson

Δf	PN Calculado	PN curva
1 MHz	-56 $\frac{dBc}{Hz}$	-90,5 $\frac{dBc}{Hz}$
2 MHz	-88 $\frac{dBc}{Hz}$	-96,5 $\frac{dBc}{Hz}$
3 MHz	-98 $\frac{dBc}{Hz}$	-100 $\frac{dBc}{Hz}$

Fonte: Autor

A tabela 7 faz uma comparação do PN calculado e do obtido através da curva da figura 42. É possível concluir que utilizando o modelo de Leeson, para traçar a curva de

PN, não só garante que iremos respeitar as especificações impostas pelo sistema como também teremos uma boa margem entre o valor máximo permitido e o valor encontrado pela curva, principalmente à 1 MHz e 2 MHz da frequência central de oscilação.

2.2.5 Comparação entre oscilador em anel e com carga LC

Os estudos anteriores abordaram assuntos importantes sobre as especificações dos osciladores. O entendimento dessas especificações é importante pois ajuda a definir qual o melhor oscilador para o sistema que vamos trabalhar.

Enquanto o oscilador em anel é mais simples de ser projetado, possui um K_{VCO} maior e menor área, o oscilador com carga tanque LC possui um nível de ruído menor e maior robustez a variações de tensão e temperatura (PINTO JR, 2017). Para poder comparar esses osciladores, incluindo suas variações, utilizamos uma figura de mérito (FOM) que considera as principais características de um VCO. Para calcular o FOM utilizamos (RAZAVI, 2012)

$$FOM = \frac{\omega_0^2}{P_{DC} PN \Delta\omega^2} \left(\frac{f(V_{control,max}) - f(V_{control,min})}{f_{osc}} \right)^2 \quad (55)$$

Tabela 8 – Comparação entre osciladores em anel e com tanque LC

Especificação	Oscilador em anel				Oscilador LC			
	(ALAM <i>et al.</i> , 2023)	(NASHAAT <i>et al.</i> , 2023)	(LIU <i>et al.</i> , 2022)	(YOO; KIM; CHOI, 2013)	(LV <i>et al.</i> , 2022)	(YUJIE; XIANG-NING; BIN, 2012)	(FARD; CHAR-MIN; AZAD-BAKHT, 2019)	(TANG; HE; ZOU, 2021)
Tecnologia (nm)	90	65	28	65	40	180	180	180
V_{DD} (V)	0,8	1,2	1,8	1,2	1,2	1	1,8	1,8
I_{DC} (mA)	4	2,8	4,2	5,33	2,85	0,715	0,55	0,5
P_{DC} (mW)	3,2	3,36	7,56	6,4	3,42	0,715	1	0,9
f_{osc} (GHz)	5,24	1,32	3,8	4,2	4	5,1	2,4	1,85
Δf_{osc} (MHz)	7148	675	7390	6000	880	820	150	900
PN @1 MHz($\frac{dBc}{Hz}$)	-83,94	-103	-94,9	-101	-119,92	-118,1	-120	-127,23
FOM (dB)	155,97	154,32	163,49	168,50	173,47	166	163,52	186,77
Área (μm) ²	667	1474	6498	38000	57376	431600	-	-

Fonte: Autor

A tabela 8 traz uma comparação entre diversas topologias de osciladores em anel e osciladores com tanque LC. É possível ver que, como demonstrado nos estudos anteriores, o oscilador com tanque LC possui um PN muito melhor e adequado para o sistema do BLE 5.0. Para que o oscilador em anel tenha um PN tão bom quanto é necessário aumentar

seu Q usando mais células de delay, como visto através da figura (36), aumentando assim sua área e consumo de potência. Sendo assim, como o objetivo desse trabalho é projetar um oscilador para ser utilizado em um sistema BLE 5.0 e também que consuma baixa potência, o oscilador com tanque LC é a melhor opção.

3 Circuitos propostos de osciladores controlados por tensão

Neste capítulo são desenvolvidos três osciladores controlados por tensão com carga LC. Esses osciladores serão desenvolvidos utilizando duas técnicas para redução de potência: redução da tensão de alimentação e polarização do substrato.

Para polarizar o substrato dos transistores NMOS é preciso então utilizar um dispositivo que seja isolado. Tal dispositivo é conhecido como *Deep N-Well* NMOS, e possui duas máscaras de fabricação a mais do que o NMOS convencional. A primeira máscara é responsável por delimitar a região N-Well, enquanto a segunda máscara define a região P-Well dentro da área anteriormente estabelecida. Essa estrutura promove um isolamento entre o transistor localizado na região de *Deep N-Well* e os transistores formados diretamente no silício de tipo-P, conforme ilustrado na figura 43. O símbolo do transistor NMOS com *deep Deep N-Well* possui seis terminais, como pode ser visto na figura 44, diferentemente do símbolo do NMOS convencional que possui apenas quatro.

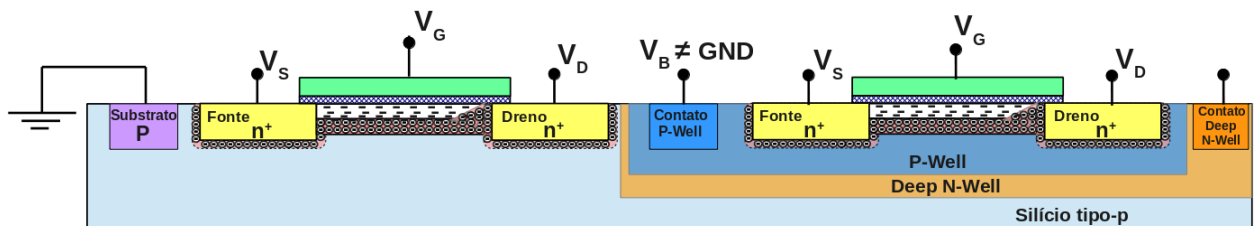


Figura 43 – Estrutura NMOS com Deep N-Well.

Fonte: Autor

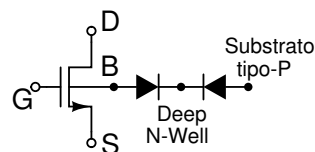


Figura 44 – Símbolo do NMOS Deep N-Well.

Fonte: Autor

Para cada oscilador, são apresentados o fluxo de projeto adotado, o dimensionamento dos dispositivos, os resultados das simulações esquemáticas e pós-layout. Além disso, os circuitos foram efetivamente fabricados e submetidos a medidas experimentais.

3.1 Oscilador cross-coupled pair de 2,4 GHz, V_{DD} de 0,5 V e polarização do substrato

O circuito descrito nessa seção foi desenvolvido utilizando tecnologia TSMC de 180 nm, utilizando de V_{DD} de 0,5 V e polarização do substrato dos transistores NMOS do par *cross-coupled* para redução de potência. O circuito proposto pode ser visto na figura 45, onde é possível ver a utilização de dois indutores (L_1 e L_2), dois transistores do par *cross-coupled* (M_1 e M_2), dois varactores ($C_{var,1}$ e $C_{var,2}$), um capacitor de carga (C_P), um transistor (M_3) utilizado para espelhar uma corrente de referência e um capacitor (C_{cs}) em paralelo com (M_3) para filtrar componentes harmônicos indesejados.

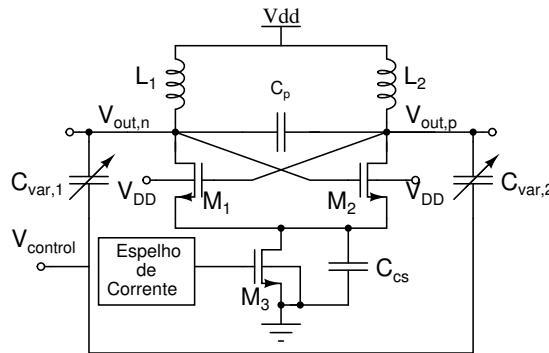


Figura 45 – *Cross-coupled* VCO proposto.

Fonte: Autor

Como visto anteriormente, a ideia dessa topologia é criar uma resistência negativa, através do gm de M_1 e M_2 , compensando a potência dissipada na resistência parasita do tanque LC. A equação (33) calcula o valor mínimo de gm dos transistor considerando apenas a resistência parasita do indutor e do varactor. Considerando todas as resistências parasitas do circuito teremos

$$gm = \frac{1}{R_p \parallel r_{ds} \parallel R_{var}} \quad (56)$$

Para iniciar o projeto do oscilador, é necessário fazer uma análise dos dispositivos que serão utilizados. Esse estudo é importante pois, como abordado anteriormente, as características dos dispositivos e seus elementos parasitas contribuem diretamente na performance desse circuito.

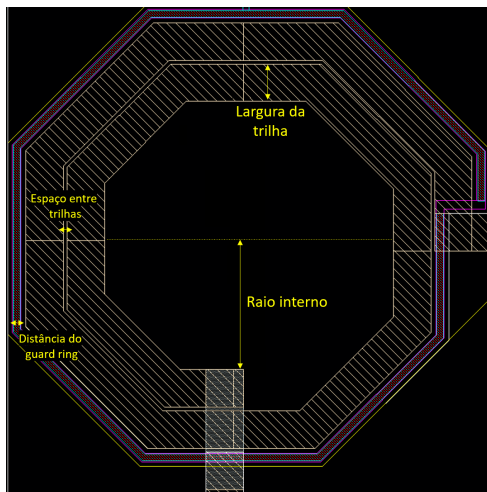
O primeiro dispositivo a ser estudado é o indutor. Para esse circuito foi utilizado o indutor padrão da tecnologia que, em 2,4 GHz, possui melhor fator de qualidade. Esse indutor possui indutância de 1 nH e Q de 10. A tabela 9 mostra os parâmetros do indutor

utilizado, e a figura 46 mostra o layout do indutor e a extração de seus valores usando análise de parâmetros S.

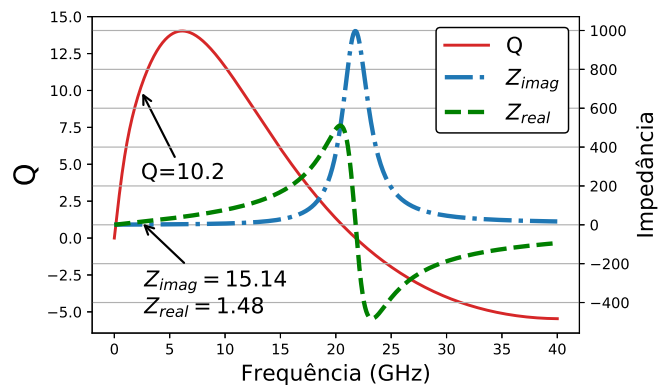
Tabela 9 – Parâmetros do indutor utilizado no oscilador *cross-coupled pair*

Parâmetro	Valor
Largura da trilha (μm)	21
Raio Interno (μm)	75
Número de voltas	1,75
Espaço entre trilhas (μm)	2
Distância do guard ring (GD) (μm)	10
Q	10.2
L (nH)	1
Área (μm^2)	82,767

Fonte: Autor



(a) Indutor selecionado.



(b) Parâmetros S do indutor.

Figura 46 – Parâmetros do indutor usado no oscilador *cross-coupled pair*.

Fonte: Autor

Com os valores do indutor, e utilizando as fórmulas da tabela (3), é possível calcular o valor de R_p de $155,46 \Omega$. Também é possível encontrar a variação necessária do capacitor em paralelo com o indutor através de

$$\Delta C = C_{max} - C_{min} = \frac{1}{(2\pi)^2 L} \left(\frac{1}{f_{osc,min}} - \frac{1}{f_{osc,max}} \right)^2 \quad (57)$$

Como precisamos gerar frequências entre 2,4 GHz e 2,482 GHz, teremos

$$\Delta C = 4.4 pF - 4.10 pF = 300 fF \quad (58)$$

Essa variação do capacitor é feito através do varactor. Portanto, para sintonizar toda a faixa de frequência necessária para o BLE, a capacitância do varactor deve variar 300 fF.

O próximo dispositivo a ser estudado, então, é o varactor. Levando em consideração a variação de capacitância de 300 fF, é possível realizar o dimensionamento do varactor e extrair seus parâmetros por meio de uma simulação de parâmetros S. A tabela 10 mostra os parâmetros do varactor utilizado, e a figura 47 mostra a extração dos seus valores.

Tabela 10 – Parâmetros do varactor utilizado no oscilador *cross-coupled pair*

Parâmetro	Valor
Largura por <i>finger</i> (μm)	2,5
Comprimento por <i>finger</i> (nm)	500
<i>Fingers</i> por grupo	10
Número de grupos	8
<i>Multipliers</i>	2

Fonte: Autor

Utilizando a estrutura de teste ilustrada na figura 48, e utilizando o simulado *spectre* da Cadence, foram realizadas variações no valor da tensão no substrato, de 0 V à 0,5 V, assim como no tamanho de L, mantendo sempre a relação W/L igual a 10. Os resultados obtidos, representados nas curvas da figura 49, revelam que a polarização do substrato teve uma influência limitada nas capacitâncias parasitas, mas resultou em uma redução esperada no valor de V_{TH} .

No entanto, é importante destacar que o valor de r_{ds} também diminuiu, o que pode levar a um aumento no valor mínimo de gm e, conseqüentemente, aumentar o consumo de potência. Essa observação sugere a necessidade de um equilíbrio cuidadoso entre a polarização do substrato e outros parâmetros de desempenho para otimizar a eficiência do circuito.

Este estudo revela um importante trade-off do dispositivo MOS, pois aumentar o valor de r_{ds} requer o aumento de L, o que por sua vez resulta no aumento das capacitâncias parasitas. No entanto, levando em consideração que o valor mínimo de r_{ds} é relativamente maior do que a resistência parasita do indutor, a decisão foi adotar L de 180 nm para minimizar as capacitâncias parasitas. Dessa forma, o valor mínimo de gm pode ser determinado usando a equação (56), onde teremos

$$gm = \frac{1}{r_{ds} \parallel R_{pmin,var} \parallel R_p} = \frac{1}{19K \text{ k}\Omega \parallel 1.6 \text{ k}\Omega \parallel 155.46 \Omega} = 7.1 \text{ mS} . \quad (59)$$

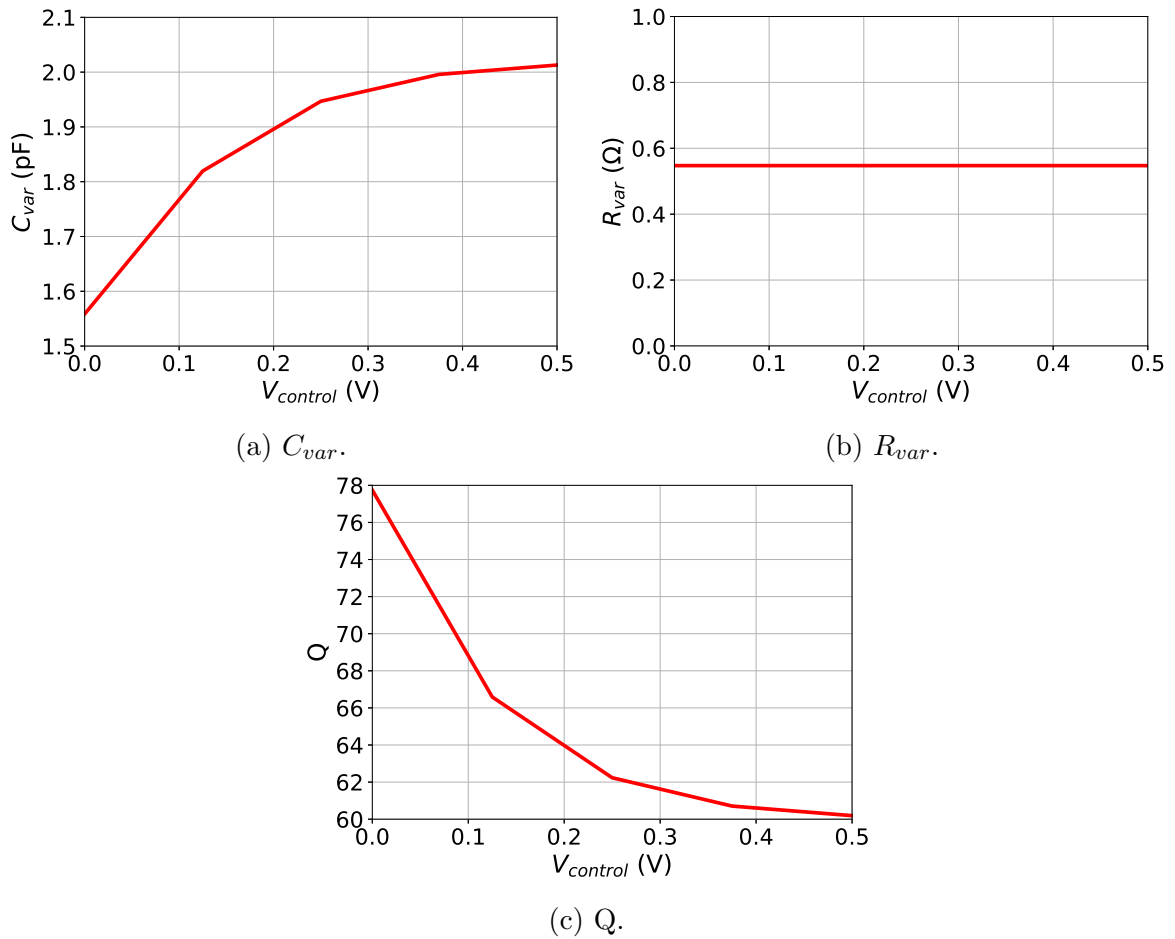


Figura 47 – Extração dos parâmetros do varactor utilizado no oscilador *cross-coupled pair*.

Fonte: Autor

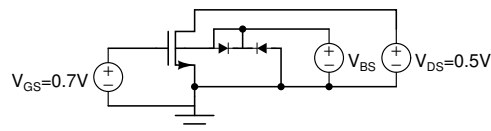
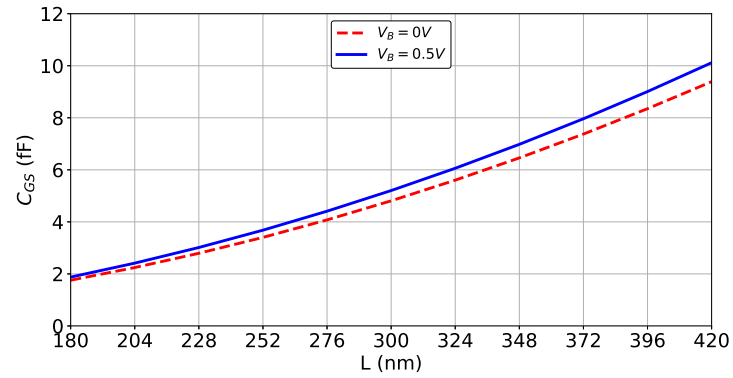
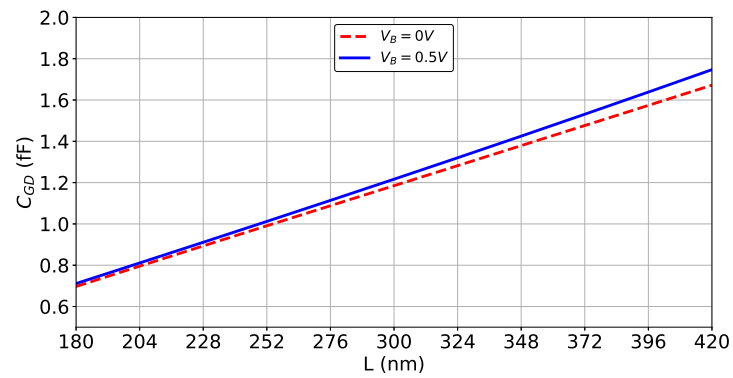
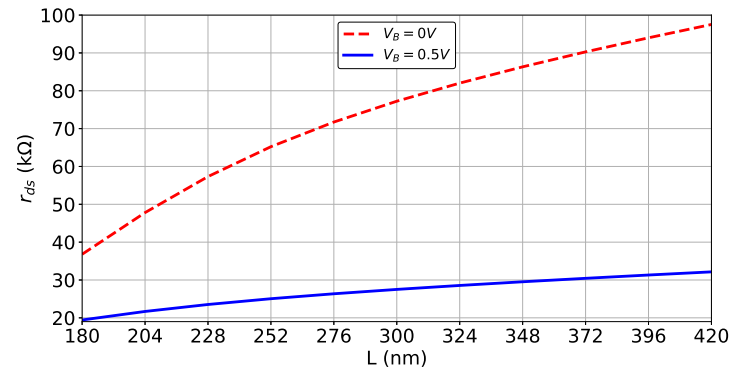
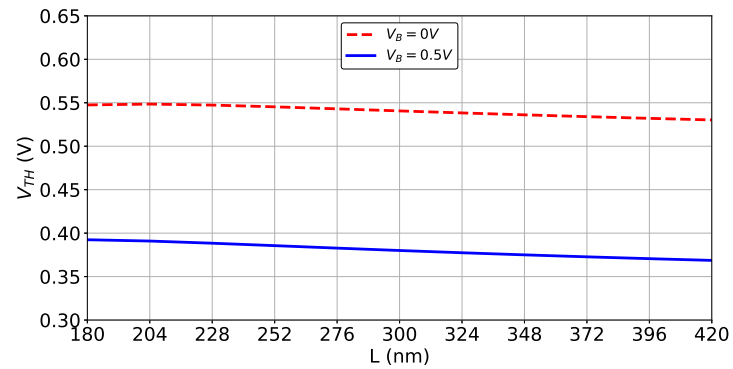


Figura 48 – Circuito para extrair parâmetros do transistor utilizado no oscilador *cross-coupled pair*.

Fonte: Autor

(a) C_{gs} .(b) C_{gd} .(c) r_{ds} .(d) V_{TH} .Figura 49 – Extração dos parâmetro do transistor utilizado oscilador *cross-coupled pair*.

Fonte: Autor

Porém, para evitar que o circuito deixe de oscilar devido ao chaveamento dos transistores M1 e M2 o gm utilizado será de 14 mS, garantindo o funcionamento do circuito mesmo se um dos transistores não estiver em saturação (RAZAVI, 2012).

Para iniciar o dimensionamento dos transistores será definido um consumo de potência para o circuito de 1 mW (consumo próximo ao dos osciladores com carga LC da tabela 8). Assim, a corrente que passa pelo circuito será

$$I_{SS} = \frac{P}{V_{DD}} = \frac{1 \text{ mW}}{0.5 \text{ V}} = 2 \text{ mA} \quad (60)$$

Com o valor da corrente e sabendo que $\mu_n C_{ox}$ para L de 180 nm, nessa tecnologia, é aproximadamente $40 \mu\text{A}/\text{V}^2$, o tamanho de M1 e M2 é calculado através de

$$\left(\frac{W}{L}\right)_{M1,M2} = \frac{gm_{M1,M2}^2}{\mu_n C_{ox} 2 \frac{I_{SS}}{2}} \approx 290 \quad (61)$$

Portanto, para L de 180 nm o valor de W de M1 e M2 é $52,2 \mu\text{m}$. Para facilitar o layout do circuito e implementar técnicas de casamento, minimizando variações do valor dos parâmetros entre M1 e M2 durante a fabricação, esses transistor serão divididos em 2 *multipliers* com 5 *fingers* de $5,2 \mu\text{m}$.

Para o dimensionamento do transistor M3, será definido um $V_{DSAT,M3}$ ($V_{GS,M3} - V_{TH,M3}$) de 50 mV. Para esse dispositivo será utilizado o transistor de baixo V_{TH} , onde conseguimos um V_{TH} baixo, mesmo sem polarização de substrato. O tamanho de M3 pode ser calculado através de

$$\left(\frac{W}{L}\right)_{M3} = \frac{2 I_{SS}}{\mu_n C_{ox} V_{DSAT}^2} \cdot \quad (62)$$

Para um L de 500 nm e $\mu_n C_{ox}$ de $380 \mu\text{A}/\text{V}^2$, o tamanho de W será de 2,1 mm. Esse transistor será dividido em 36 *multipliers* com 6 *fingers* de $10 \mu\text{m}$.

Após dimensionar os transistores, torna-se possível calcular o valor do capacitor de carga, C_p , que, em conjunto com o indutor e o varactor, permitirá que o circuito oscile na frequência desejada. Para é feito uma estimativa das capacitâncias parasita (C_{par}) de roteamento, da carga do buffer (C_{buffer}) anexado às saídas e capacitâncias parasitas dos transistores. Assim, é possível calcular C_p através de

$$C_p = \frac{1}{4 \pi^2 L (2.4 \text{ GHz})^2} - \left(\frac{C_{var} + C_{buffer} + C_{par}}{2}\right) \quad (63)$$

Assim, para C_{buffer} e C_{par} de 120 fF e 50 fF respectivamente, e C_{var} de 1,5 pF, extraído da curva na figura 47a, teremos C_P de 3,7 pF. Os valores das capacitâncias parasitas dos transistores são extraídas via simulação e serão descontadas de C_P futuramente.

Para compensar variações nas performances desse oscilador em função de variações de processos, serão adicionados três transistores em paralelo com M3, como mostra a figura 50, para realizar o *trimming* do gm de M1 e M2, se necessário. Além disso, um banco de capacitores de quatro bits, como mostra a figura 51, será utilizado para realizar um ajuste fino na frequência do oscilador.

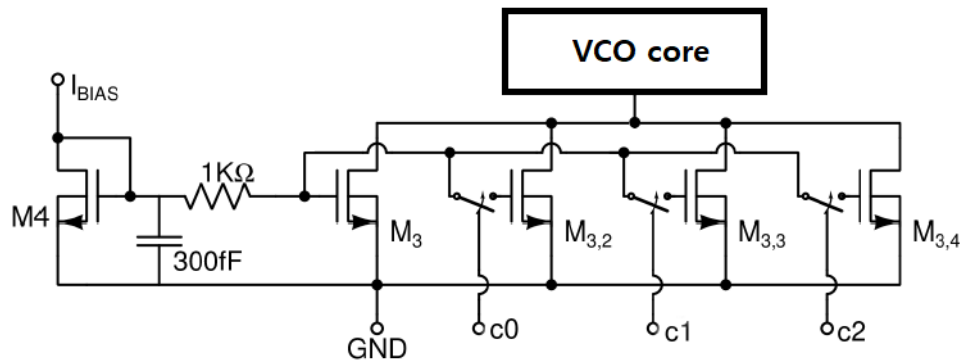


Figura 50 – Espelho de corrente com três bits de *trimming*.

Fonte: Autor

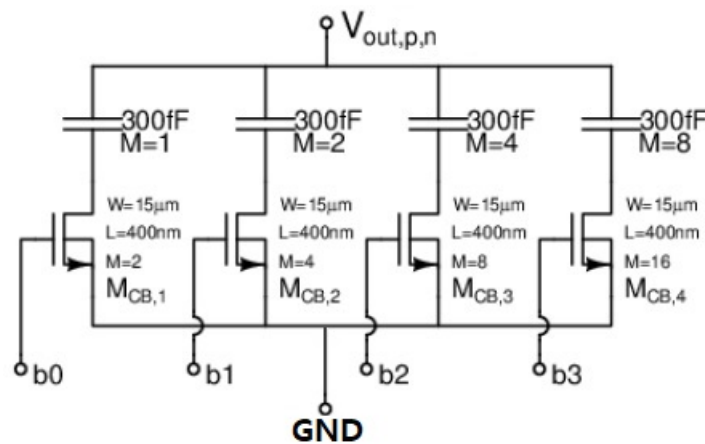


Figura 51 – Banco de capacitores de quatro bits.

Fonte: Autor

As chaves usadas no banco de capacitores precisam de uma análise detalhada pois, quando a mesma está fechada o transistor opera na região de triodo, e assim teremos o capacitor em série com a resistência do transistor (r_{on}) que pode ser calculado através de

$$r_{on} = \frac{1}{\mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})} \quad (64)$$

para V_{DS} tendendo a zero.

Para que r_{on} não atrapalhe o funcionamento do oscilador seu valor deve ser pequeno, e para isso o tamanho do transistor aumenta, aumentando também as capacitâncias

parasitas da chave. Outro ponto importante é que as chaves devem ter seus tamanhos incrementados na mesma proporção de incremento do valor da capacitância do banco. Ou seja, se temos um incremento de C , $2C$ e $4C$, o tamanho das chaves deve ser $1x$, $2x$ e $4x$ para garantir o mesmo fator de qualidade. O circuito final pode ser visto na imagem 52, e a tabela 11 mostra o dimensionamento de todos os dispositivos do VCO.

Vale ressaltar que o resultado desses cálculos são uma aproximação inicial para o dimensionamento dos elementos do circuito. Transistores de canal curto apresentam muitos efeitos que não aparecem na equação de segunda ordem, porém é possível ter uma noção dos parâmetros que podemos trabalhar para obter o valor desejado. As tabelas 11 e 12 fazem uma comparação entre os valores calculados e os utilizados no projeto.

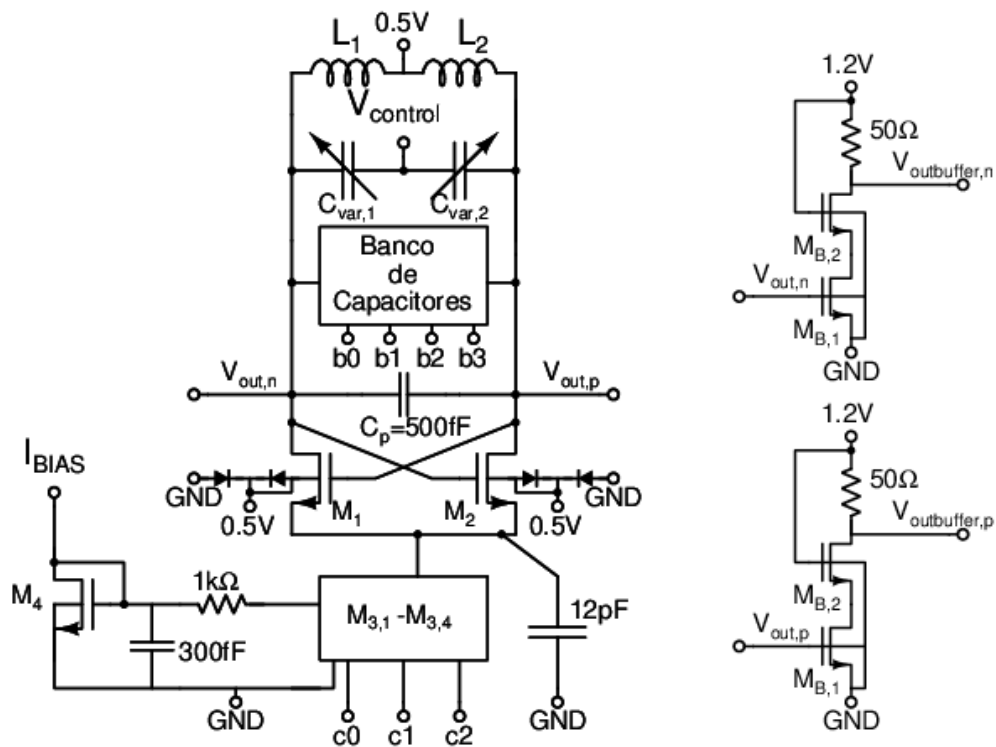


Figura 52 – Design final do VCO *cross-coupled pair*.

Fonte: Autor

Os transistores M_1 e M_2 tiveram o número de *fingers* aumentados. Essa alteração foi necessária para aumentar o valor de g_m , uma vez que a adição do banco de capacitores introduziu uma resistência parasita adicional no circuito. Além disso, o valor do capacitor C_P foi reduzido devido à presença desse banco de capacitores.

Tabela 11 – Dimensões dos transistores do VCO *cross-coupled pair*

Dispositivo	Calculado				Utilizado			
	W	L	Mult.	fingers	W	L	Mult.	fingers
$M_{1,2}$	5,2 μm	180 nm	2	5	5,2 μm	180 nm	2	13
M_3	10 μm	500 nm	36	6	10 μm	500 nm	28	6
$M_{3,2}$	---	---	---	---	10 μm	500 nm	4	6
$M_{3,3}$	---	---	---	---	10 μm	500 nm	8	6
$M_{3,4}$	---	---	---	---	10 μm	500 nm	16	6
M_4	---	---	---	---	10 μm	500 nm	4	6
$M_{CB,1}$	---	---	---	---	15 μm	400 nm	2	1
$M_{CB,2}$	---	---	---	---	15 μm	400 nm	4	1
$M_{CB,3}$	---	---	---	---	15 μm	400 nm	8	1
$M_{CB,4}$	---	---	---	---	15 μm	400 nm	16	1
$M_{B,1}$	---	---	---	---	2 μm	500 nm	4	4
$M_{B,2}$	---	---	---	---	2 μm	500 nm	8	4

Fonte: Autor

Tabela 12 – Dimensionamento do capacitor de carga do VCO *cross-coupled pair*

Dispositivo	Calculado			Utilizado		
	W	L	Mult.	W	L	Mult.
C_P	14 μm	16,5 μm	8	16 μm	16 μm	1

Fonte: Autor

3.1.1 Simulação do esquemático

Para validar o funcionamento do VCO utilizaremos simulações DC, no domínio do tempo, e *Periodic Steady State* (PSS). Além disso, como o VCO opera em alta frequência, é necessário considerar o efeito do *bond wire* e capacitâncias dos PADS dos sinais externos de alimentação e das saídas dos *buffers*. O *Test bench* utilizado pode ser visto na figura 53.

Através da análise DC é possível confirmar que todos os transistores estão operando em saturação, que a corrente do circuito é de 1,96 mA e o gm de M1 e M2 é de 15,6 mS, valores próximos aos calculados. Com as análises transiente e PSS é possível verificar o funcionamento do circuito tanto no domínio do tempo como no domínio da frequência. As figuras 54, 55a e 55b mostram, respectivamente, o sinal obtido na saída do VCO, o

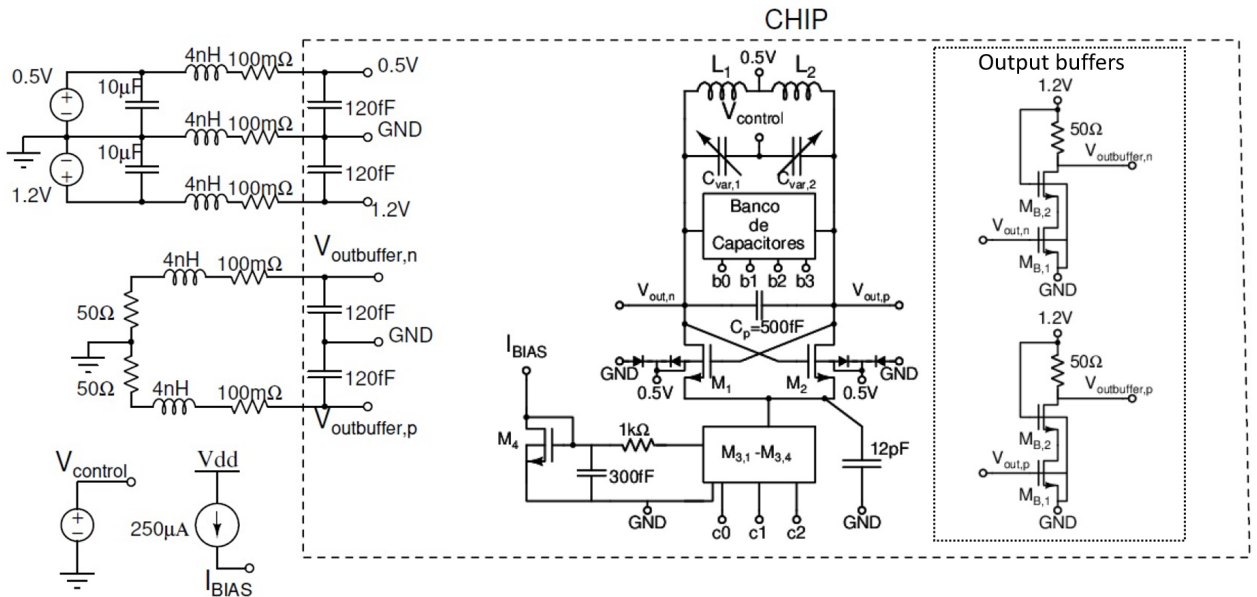
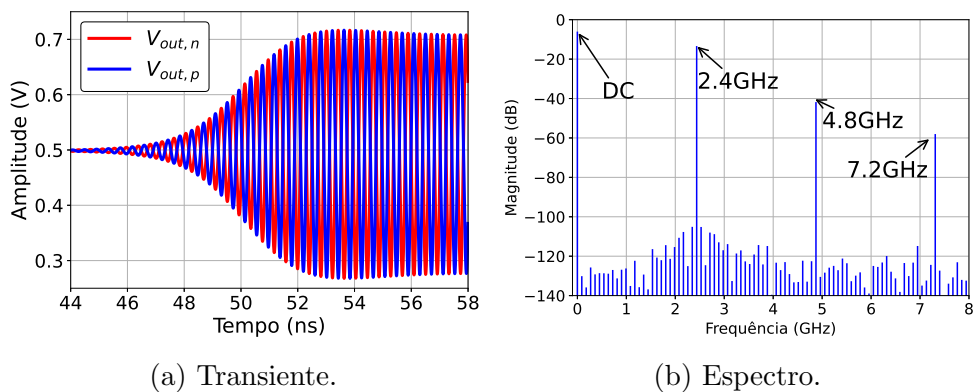


Figura 53 – Test bench para o VCO cross-coupled pair.

Fonte: Autor

range de frequências obtidos variando $V_{control}$ e o ruído de fase, comprovando que esse VCO atende as especificações desejadas.



(a) Transiente.

(b) Espectro.

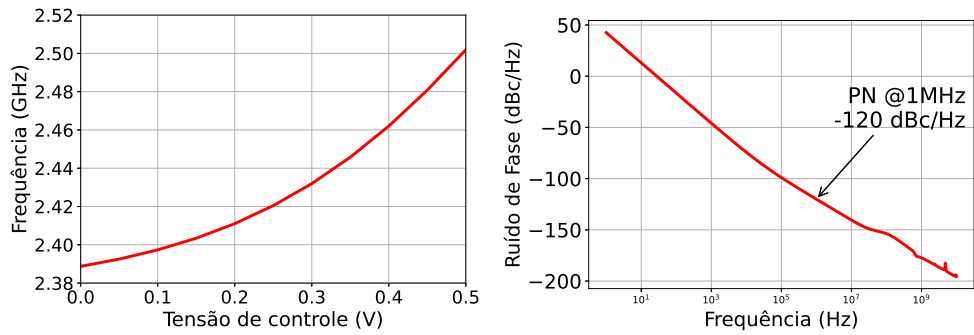
Figura 54 – Sinal na saída do VCO *cross-coupled pair*.

Fonte: Autor

Também, é possível verificar a performance do VCO com variação de processo e temperatura após realizar o *trimming* na figura 56. Os bits de controle usados para as simulações de corner podem ser vistos na tabela 13.

3.1.2 Layout e simulação pós-layout

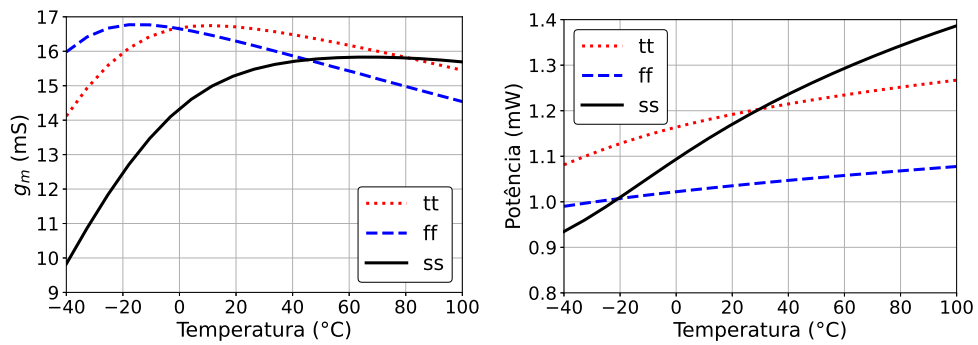
A figura 57 mostra o Floorplan e layout final dessa topologia, com área total de 0.298 mm^2 . Após o desenvolvimento do layout é realizado a extração dos elementos



(a) Range de frequências do VCO *cross-coupled pair*. (b) Ruído de fase do VCO *cross-coupled pair*.

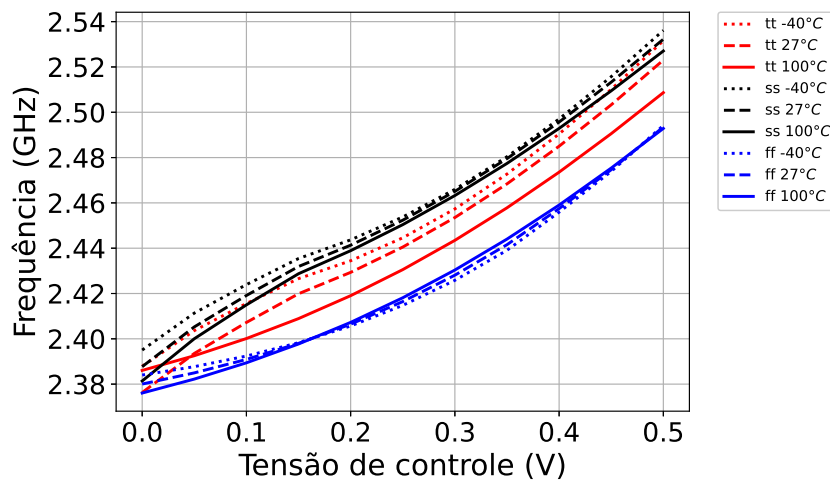
Figura 55 – Resultados PSS *cross-coupled pair*.

Fonte: Autor



(a) g_m dos transistores do *cross-coupled pair*.

(b) Potência do circuito.



(c) Range de frequência.

Figura 56 – Simulação de *corners* do VCO *cross-coupled pair* com ajuste de corrente e capacitância.

Fonte: Autor

Tabela 13 – Controle de bits do banco de capacitores e do controle de corrente

Corner	Banco de capacitores				Controle de corrente		
	b0	b1	b2	b3	c0	c1	c2
ff	1	0	1	0	1	0	0
tt	1	1	0	0	1	1	0
ss	1	0	0	0	1	1	1

Fonte: Autor

parasitas das linhas de interconexões inseridas no layout após o roteamento. A partir dessa extração é que teremos uma simulação mais real do funcionamento oscilador.

Os primeiros testes realizados após a extração mostrou que esse circuito não conseguiu oscilar. Devido a grande dimensão do layout as linhas de interconexões precisam ser compridas, aumentando não só a capacitância parasita como também adicionando resistências parasitas, causando uma diminuição do fator de qualidade. Sendo assim, para conseguir fazer esse circuito oscilar foi necessário aumentar a corrente I_{BIAS} de $250 \mu A$ para $425 \mu A$ e alterar os bits do circuito de controle de corrente. Além disso, o capacitor C_p foi removido, já que muita capacitância parasita foi adicionada.

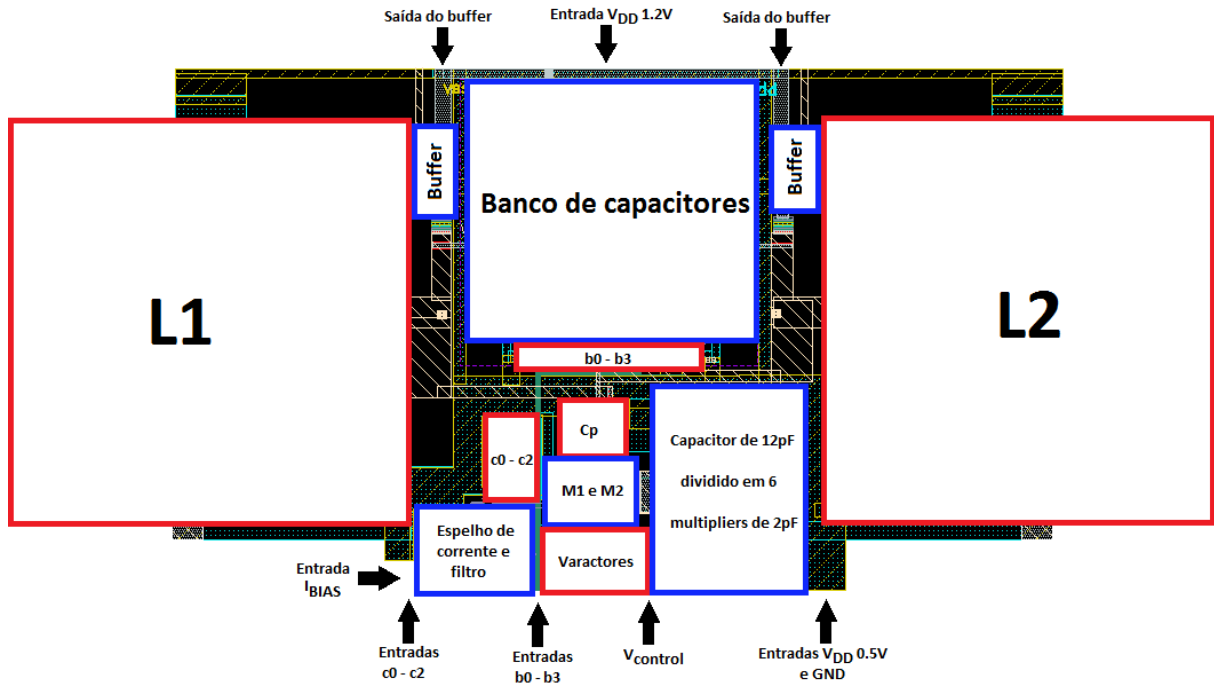
A tabela 14 mostra as modificações realizadas para o circuito funcionar após a extração dos parasitas, para o corner tt à $27^\circ C$, fazendo uma comparação com o circuito em esquemático. Nas figuras 58 e 59 temos a comparação da resposta do VCO a nível de esquemático e do circuito extraído.

Tabela 14 – Modificações realizadas para circuito pós layout para VCO *cross-coupled pair*

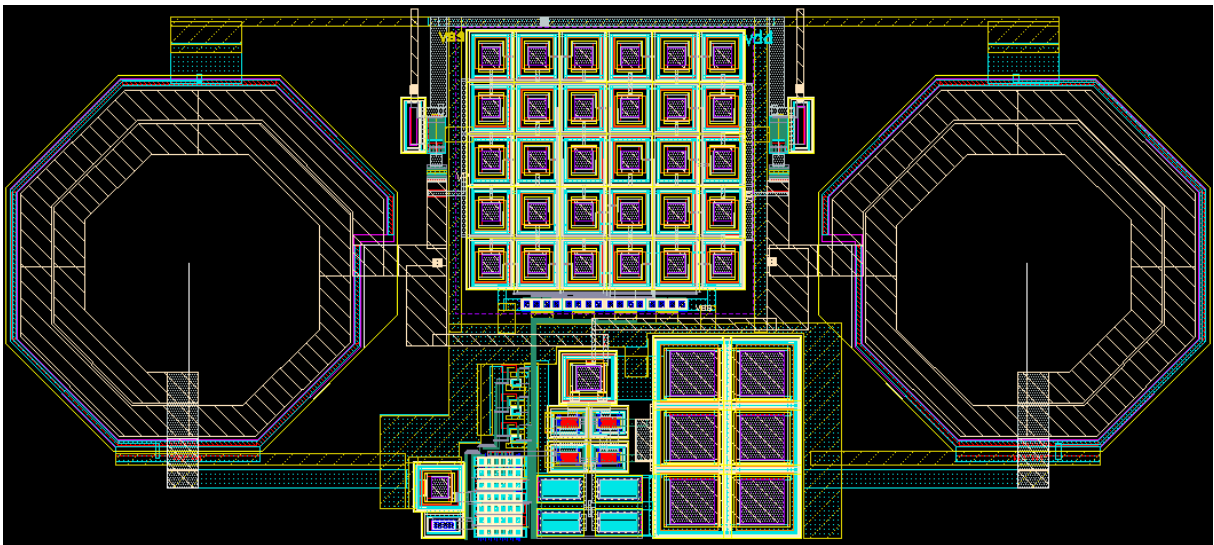
Parâmetro	Esquemático	Pós Layout
Bits controle corrente	1 1 0	0 1 1
Bits banco de capacitor	1 1 0 0	0 0 0 0
C_p	500 fF	0
I_{BIAS}	$250 \mu A$	$425 \mu A$
Potência	1,17 mW	2,8 mW

Fonte: Autor

É notável que, após a extração dos elementos parasitas, este circuito atendeu às especificações calculadas em relação ao PN. No entanto, para que o circuito funcione adequadamente, a potência aumentou mais do que o dobro. Além disso, mesmo ao remover o capacitor C_p , o circuito oscilou em uma frequência significativamente abaixo da necessária.



(a) Floorplan.



(b) Layout.

Figura 57 – Floorplan e layout do VCO *cross-coupled pair*.

Fonte: Autor

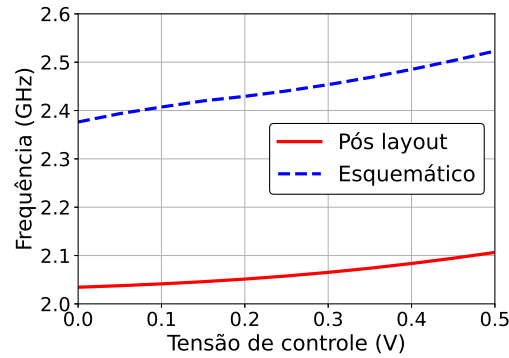


Figura 58 – Range de frequências do VCO *cross-coupled pair*.

Fonte: Autor

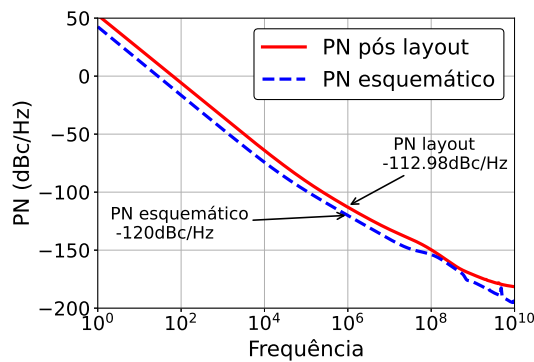


Figura 59 – Ruído de fase do VCO *cross-coupled pair*.

Fonte: Autor

Um desafio adicional encontrado foi a limitação do circuito em oscilar apenas em corners tt acima de $10^{\circ}C$.

Este circuito demonstrou extrema instabilidade ao operar em baixa tensão, apresentando consideráveis variações de desempenho em diferentes corners. A necessidade de numerosos pontos de calibração adiciona uma complexidade significativa, dificultando consideravelmente sua aplicação. Uma possível explicação para a instabilidade observada pode estar relacionada ao modelamento inadequado dos parasitas intrínsecos dos dispositivos, como o resistor parasita do varactor. Além disso, a extração não tão precisa dos parasitas do layout também contribuiu para o mau funcionamento do circuito. Diante dessas questões, conclui-se a inviabilidade deste VCO para ser utilizado no sistema do BLE com baixa tensão.”

Mesmo com todos esses problemas o circuito foi fabricado, porém o mesmo não funcionou. Essa experiência evidencia a ineficiência dessa topologia ao operar em baixas tensões, com o intuito de reduzir a potência do circuito.

3.2 Oscilador cross-coupled pair de 2,4 GHz utilizando reuso de corrente, V_{DD} de 0,5 V e polarização adaptativa do substrato

O circuito proposto nessa seção foi projetado utilizando tecnologia GlobalFoundries (ex IBM) de 130 nm, com o mesmo V_{DD} de 0,5 V e uma polarização dinâmica do substrato dos transistores NMOS do par *cross-coupled pair*. Para tentar reduzir ainda mais a potência, esse VCO utiliza uma topologia conhecida por utilizar uma técnica de reuso de corrente.

Essa técnica consiste em utilizar um par de transistores NMOS e um par de transistores PMOS, como mostra a figura 60, para gerar a resistência negativa necessária para o circuito oscilar. Se considerarmos que $r_{ds,N}$ e $r_{ds,P}$ tendem à infinito (apenas para efeito comparativo) e que $gm_N = gm_P = gm$, a equação para calcular o gm mínimo necessário para garantir oscilação é

$$gm = \frac{1}{2R_P}. \quad (65)$$

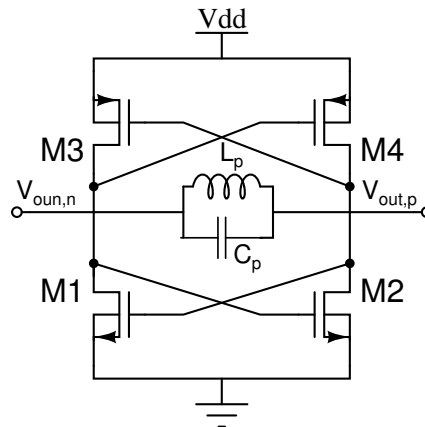


Figura 60 – *Cross-coupled* VCO utilizando reuso de corrente proposto.

Fonte: Autor

Ao comparar a equação (65) com a equação (27), usada para calcular o gm da topologia do oscilador simples, observa-se que é necessário apenas metade do valor de gm para assegurar a oscilação. Por esse motivo essa topologia é conhecida por reutilizar a corrente, combinando gm_N com gm_P para compensar a perda das resistências parasitas do circuito.

Em contrapartida ao menor consumo de potência, essa topologia apresenta as seguintes características que precisam de atenção especial:

- Maior capacitância parasita: Para obter $gm_P = gm_N$ o tamanho dos transistores PMOS precisam ser maiores que os transistores NMOS (pois a mobilidade dos elétrons é maior que a mobilidade das lacunas), aumentando o valor das capacitâncias parasitas do circuito. Contudo, é possível utilizar transistores com diferentes valores de V_{TH} , como transistores nativos, para compensar a diferença entre as mobilidades, em vez de aumentar as dimensões dos dispositivos.
- Ruído: A adição dos dois transistores PMOS faz com que o ruído gerado nesse circuito seja maior que o ruído do *cross-coupled* simples.
- Maior efeito da modulação de canal: Os resistores $r_{ds,N}$ e $r_{ds,P}$ precisam ser bem modelados pois, como estão em paralelo acabam afetando ainda mais o funcionamento do circuito.
- Tensão de modo comum na saída: O VCO apresentado anteriormente apresenta um nível de tensão contínua (DC) de saída igual a V_{DD} , enquanto neste circuito, o valor será aproximadamente $V_{DD}/2$, o que dificulta o uso de transistores em série.

Para estudar os dispositivos utilizados neste projeto, será adotado o mesmo procedimento aplicado ao VCO anterior, a fim de extrair os parâmetros dos componentes dessa tecnologia (C_{gs} , C_{gd} , r_{ds} , V_{TH} e Q), utilizando uma tensão de polarização de $V_{DD}/2$. No entanto, para evitar a necessidade de adicionar pontos de calibração, serão realizadas algumas modificações ao fluxo previamente discutido. Essas modificações são:

1. Extrair os parâmetros dos transistores dessa tecnologia para os diferentes corners.
2. Usar o pior caso dos parâmetros dos transistores para encontrar o gm necessário através da equação 65 (desconsiderando R_{var} inicialmente).
3. Com os transistores dimensionados através do cálculo de gm, será obtido, através de simulação de parâmetros S, a frequência de ressonância do circuito, onde teremos o indutor e as capacitâncias parasitas dos transistores presentes. Através desse resultado é possível valor C_p e a variação necessária de C_{var} para que o oscilador gere sinais na faixa de frequência desejada.
4. Com o valor de C_{var} , dimensionar e extrair os parâmetros do varactor através de simulação de parâmetros S, variando processo e temperatura para extrair o pior caso de R_{var} .

5. Voltar ao item 2 e considerar o valor do pior caso de R_{var} para o cálculo de g_m e, se necessário, repetir os itens 4 e 5.

O projeto do VCO se inicia analisando o indutor da tecnologia. Após realizar testes com várias configurações de indutores, foi selecionado o indutor simétrico, operando a 2,4 GHz. Esse indutor apresenta possui indutância de 3,3 nH e um Q de 19,8. A tabela 15 mostra os parâmetros do indutor utilizado, e a figura 61 mostra a extração de seus valores usando análise de parâmetros S. A partir dessas informações e utilizando as fórmulas da tabela (3), é possível encontrar o valor de R_P de 980 Ω .

Tabela 15 – Parâmetros do indutor utilizado no oscilador *cross-coupled pair* com reuso de corrente

Parâmetro	Valor
Largura da trilha (μm)	12,2
Dimensão externa (μm)	277,5
Número de voltas	3
Espaço entre trilhas (μm)	3,5
Q	19,8
L (nH)	3,3
Área (μm^2)	77,006.25

Fonte: Autor

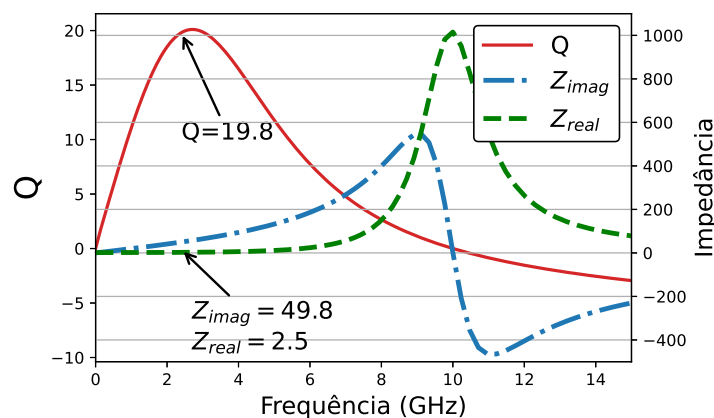


Figura 61 – Parâmetros S do indutor usado no oscilador *cross-coupled pair* com reuso de corrente.

Fonte: Autor

Em seguida é feito a extração dos parâmetros dos transistores de RF da tecnologia. Devido à redução de V_{DD} e o valor reduzido do modo comum na saída, o substrato do transistor NMOS estará ligado ao V_{DD} enquanto o substrato do transistor PMOS estará

conectado ao GND, reduzindo o valor de V_{TH} de ambos os transistores. O comprimento do canal dos transistores será de 300 nm, já que esse tamanho mostra uma boa resposta r_{ds} e capacitâncias parasitas. A figura 62 mostra os valores obtidos da extração, onde é possível observar que o pior caso de V_{TH} ocorre no corner SS $-40^\circ C$, enquanto o pior caso de r_{ds} ocorre em FF $-40^\circ C$.

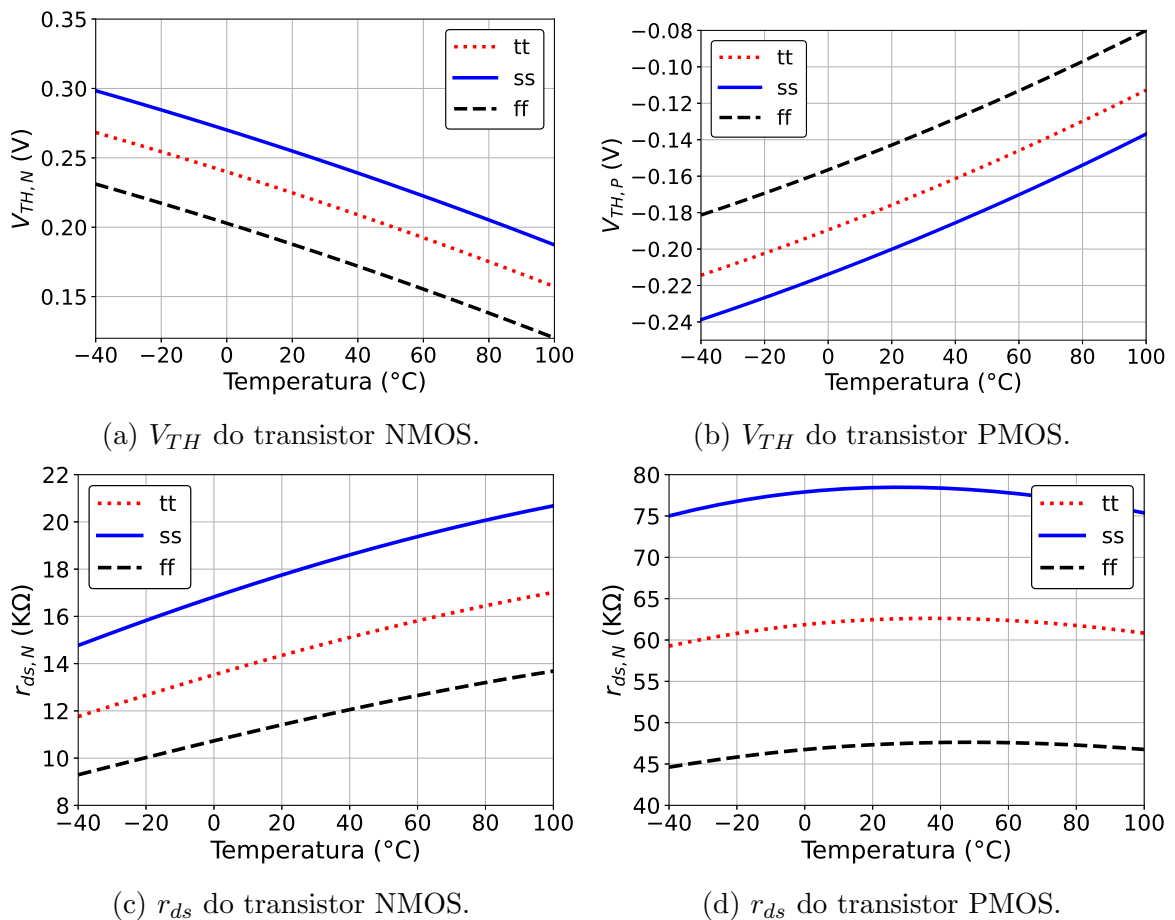


Figura 62 – Extração dos parâmetro dos transistores utilizados no oscilador *cross-coupled pair* com reuso de corrente.

Fonte: Autor

Utilizando esses valores obtidos, podemos calcular o valor mínimo de gm através de

$$gm = \frac{1}{2(R_P \parallel r_{ds,N} \parallel r_{ds,P})} = \frac{1}{2(980 \Omega \parallel 9 k\Omega \parallel 45 k\Omega)} \approx 650 \mu S.$$

Como os transistores estarão chaveando, para garantir que o circuito seja capaz de fornecer a energia necessária para compensar as perdas do tanque durante o funcionamento do VCO, será usado o dobro do gm mínimo para cada transistor. Ou seja, o gm será 1,3 mS.

Para dimensionamento dos transistores podemos usar as equações

$$\left(\frac{W}{L}\right)_N = \frac{gm}{\mu_N \cdot C_{ox}(V_{GS} - V_{TH,N})} \quad (66)$$

e

$$\left(\frac{W}{L}\right)_P = \frac{gm}{\mu_P \cdot C_{ox} (|V_{GS} - V_{TH,P}|)}. \quad (67)$$

Utilizando os valores de pior caso do $V_{TH,N}$ e $V_{TH,P}$ da figura 62, $L=300$ nm, $V_{DD} = 0.5$ V, tensão de modo comum na saída de 0,35 V e, também em SS a -40°C , $u_N \cdot C_{ox}$ e $u_P \cdot C_{ox}$ possuem valores de $159 \mu\text{A}/\text{V}^2$ e $53 \mu\text{A}/\text{V}^2$ respectivamente, teremos

$$W_N = 50 \mu\text{m} \quad e \quad W_P = 82 \mu\text{m}.$$

Para garantir melhor estabilidade do circuito em função de variações PVT, será usada uma técnica de polarização adaptativa do substrato para o transistor NMOS (FIRST *et al.*, 2018). Essa técnica também diminuí a corrente I_{DS} , reduzindo ainda mais a potência do circuito.

A figura 63 mostra o esquemático da técnica de polarização adaptativa do substrato. Quando a amplitude do sinal de saída for baixa o capacitor C_b é carregado, aumentando a tensão aplicada ao substrato dos transistores NMOS e, conseqüentemente, diminuindo $V_{TH,N}$ e aumentando gm_N . Quando a amplitude do sinal na saída for alta o capacitor C_b será descarregado, diminuindo a tensão aplicada ao substrato do NMOS e, conseqüentemente, diminuindo gm_N (PARK; CHO, 2009).

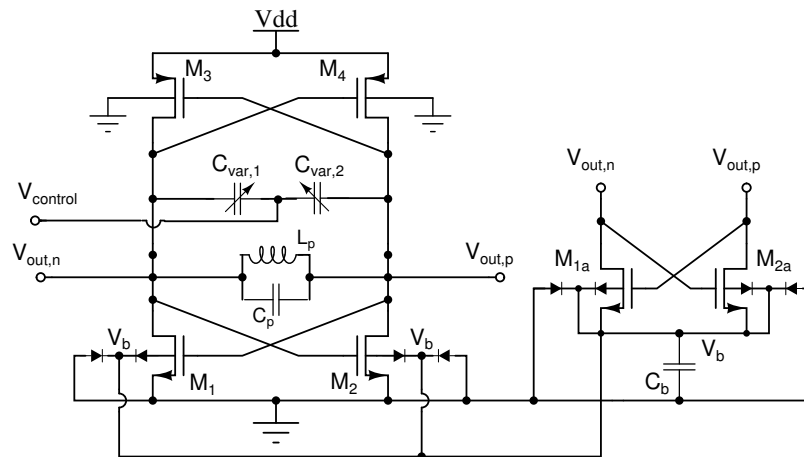


Figura 63 – VCO *cross-coupled pair* com reuso de corrente e polarização adaptativa de substrato.

Fonte: Autor

Essa técnica, porém, irá fornecer uma tensão máxima ao substrato do NMOS de $V_{DD}/2$ (ou o nível DC da saída do oscilador). Dessa forma, é necessário aumentar o tamanho do transistor NMOS, pois os valores de seus parâmetros foram extraídos utilizando uma tensão de substrato igual a V_{DD} , a fim de garantir o valor mínimo de gm previamente calculado.

Com os transistores dimensionados, suas capacitâncias parasitas podem ser extraída através da análise de parâmetros S. Seu valor depende do corner e da temperatura de funcionamento, como pode ser visto na figura 64. A partir dessa curva podemos calcular o de C_P através de

$$C_P(f_{osc,max} = 2.5 \text{ GHz}) = \frac{1}{(2\pi 2.5 \text{ GHz})^2 L_p} - C_{par,max} = 590 \text{ fF}$$

e

$$C_P(f_{osc,min} = 2.35 \text{ GHz}) = \frac{1}{(2\pi 2.35 \text{ GHz})^2 L_p} - C_{par,min} = 830 \text{ fF}.$$

Logo, para garantir oscilação dentro de todo o range de frequências necessárias, é necessário um capacitor fixo de 590 fF e um varactor capaz de variar 240 fF.

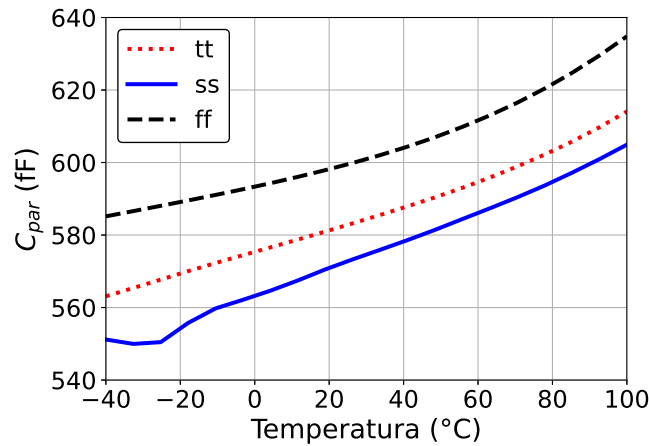


Figura 64 – Variação de C_{par} do VCO *cross-coupled pair* com reuso de corrente e polarização adaptativa de substrato em função dos corners.

Fonte: Autor

Fazendo uma varredura no varactor da tecnologia, foi encontrado a configuração vista na tabela 16. A resposta desse varactor pode ser vista na figura 65, onde é possível ver o valor da capacitância, Q e R_{var} em função de $V_{control}$, bem como o ΔC_{var} em função da temperatura.

Como é possível ver, C_{var} possui uma capacitância mínima de 730 fF, que deve ser descontado de C_P . Além disso será adicionado uma estimativa das capacitâncias C_{buffer} e C_{par} de roteamento de 120 fF e 50 fF respectivamente. O valor de C_P final pode ser calculado através de

$$C_P = C_P(f_{osc,max}) - \left(\frac{C_{var} + C_{buffer} + C_{par}}{2} \right).$$

Logo,

$$C_P = 590 \text{ fF} - \left(\frac{730 \text{ fF} + 120 \text{ fF} + 50 \text{ fF}}{2} \right) = 140 \text{ fF}.$$

Tabela 16 – Parâmetros do varactor utilizado no oscilador *cross-coupled pair* com reuso de corrente e polarização adaptativa de substrato

Parâmetro	Valor
Largura do canal (μm)	2,7
Comprimento do canal (nm)	240
<i>Fingers</i> por grupo	4
Número de grupos	2
<i>Multipliers</i>	18

Fonte: Autor

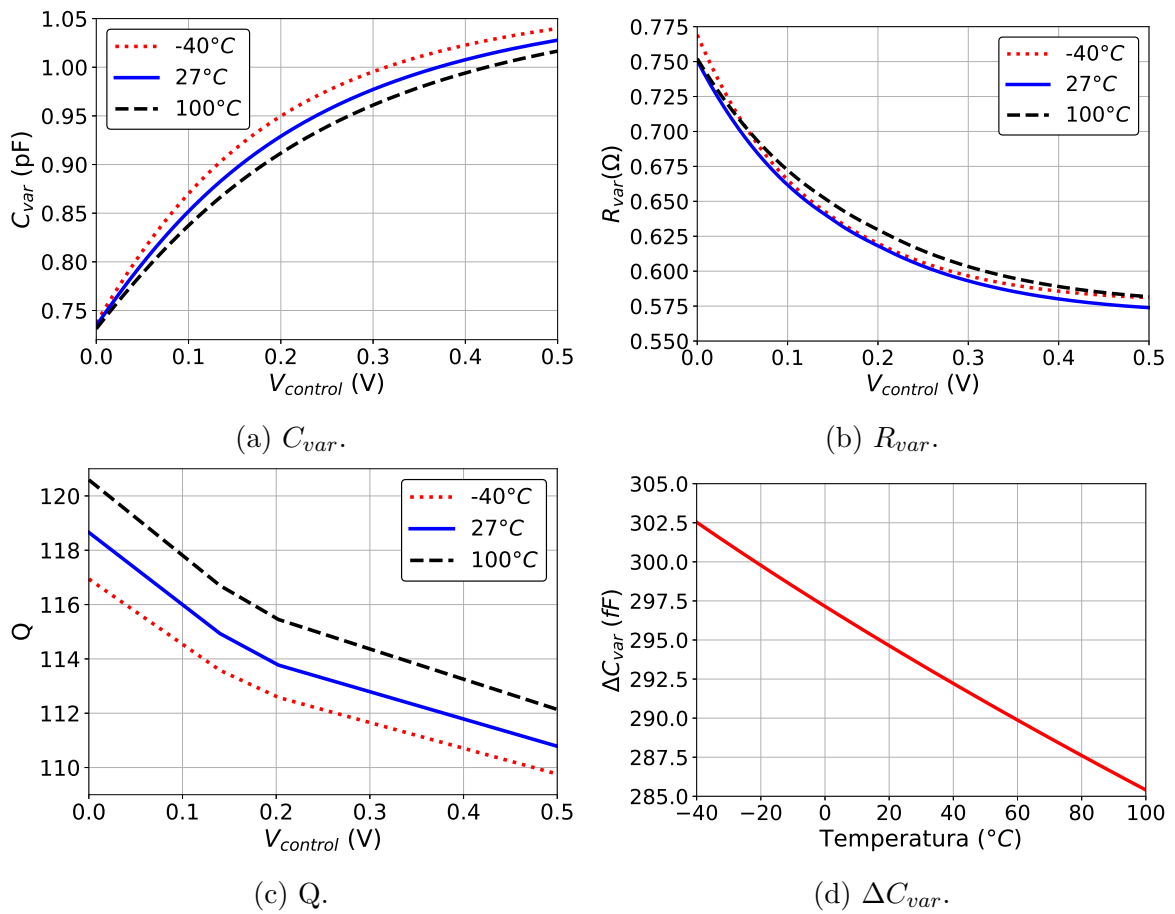


Figura 65 – Extração dos parâmetros do varactor utilizado no oscilador *cross-coupled pair* com reuso de corrente e polarização adaptativa do substrato.

Fonte: Autor

O circuito final, juntamente com os valores dos dispositivos utilizados, pode ser visualizado na figura 66 e nas tabelas 17 e 18, respectivamente. Assim como no VCO anterior, os transistores M_1 , M_2 , M_3 e M_4 passaram por um aumento no número de *fingers* para aumentar o g_m e compensar resistências parasitas que não foram contabilizadas. Como consequência desse aumento no tamanho dos transistores, as capacitâncias parasitas aumentaram, sendo necessário reduzir C_p .

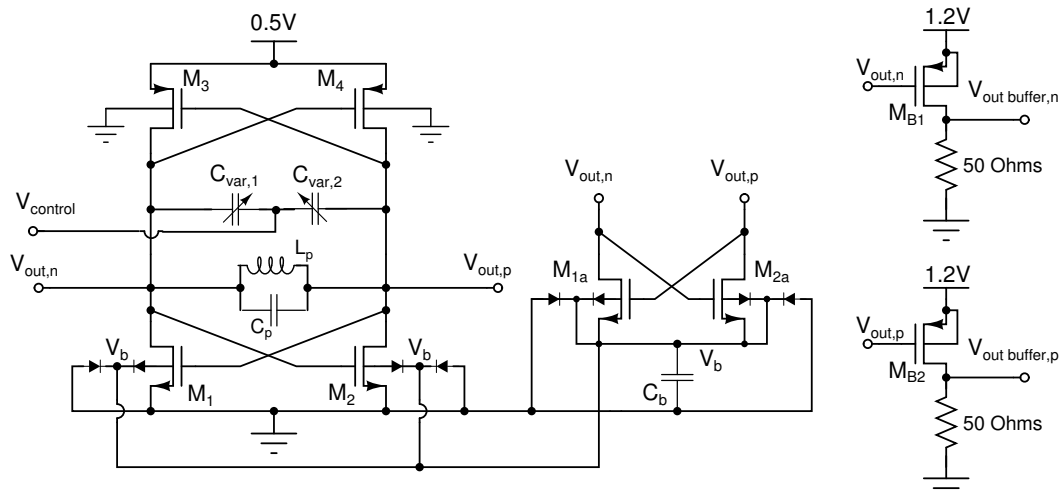


Figura 66 – Topologia final do VCO *cross-coupled pair* com reuso de corrente e polarização adaptativa de substrato.

Fonte: Autor

Tabela 17 – Dimensões dos transistores do VCO *cross-coupled pair* com reuso de corrente e polarização adaptativa de substrato

Dispositivo	Calculado				Utilizado			
	W	L	Mult.	fingers	W	L	Mult.	fingers
$M_{1,2}$	$5 \mu m$	300 nm	1	10	$9 \mu m$	300 nm	1	10
$M_{3,4}$	$8,2 \mu m$	300 nm	1	10	$16,4 \mu m$	300 nm	1	10
$M_{1a,2a}$	---	---	---	---	$6 \mu m$	300 nm	1	1
$M_{B1,B2}$	---	---	---	---	$2 \mu m$	130 nm	1	3

Fonte: Autor

3.2.1 Simulação do esquemático

Para validar o funcionamento do VCO utilizaremos simulações DC, no domínio do tempo e PSS. O *test bench* utilizado para validação desse circuito pode ser visto na figura

Tabela 18 – Dimensionamento do capacitor de carga do VCO *cross-coupled pair* com reuso de corrente e polarização adaptativa de substrato

Dispositivo	Calculado			Utilizado		
	W	L	Mult.	W	L	Mult.
C_P	$8 \mu m$	$8 \mu m$	1	$7 \mu m$	$7 \mu m$	1
C_b	---	---	---	$15 \mu m$	$15 \mu m$	1

Fonte: Autor

67, onde é possível observar que além do circuito desenvolvido também teremos a presença do *bond wire*, capacitâncias dos PADS e capacitores de desacoplamento (2 pF).

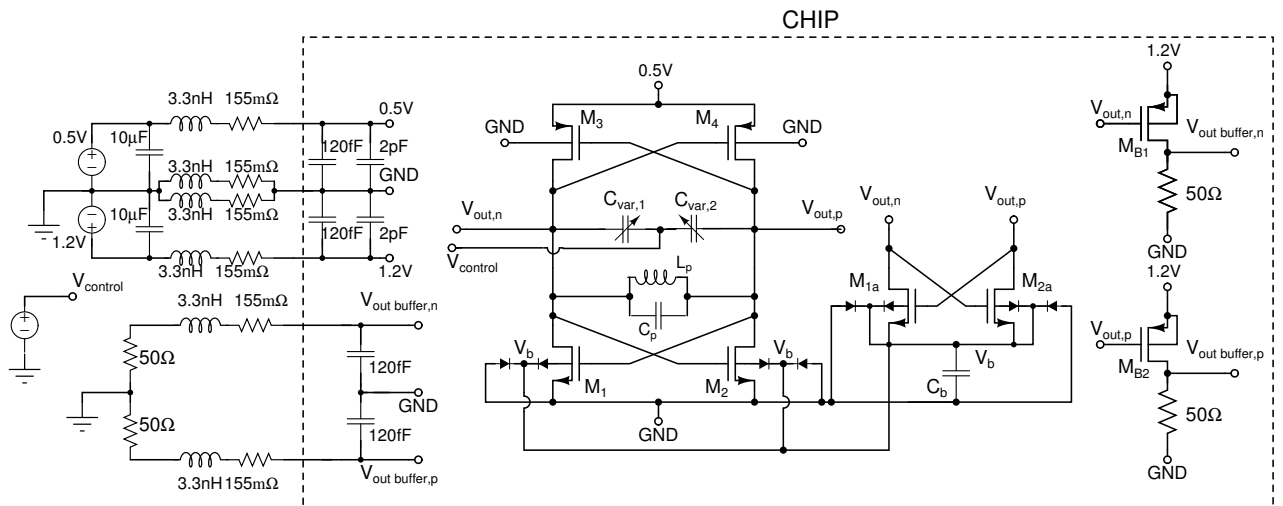


Figura 67 – *Test bench* do VCO *cross-coupled pair* com reuso de corrente e polarização adaptativa de substrato.

Fonte: Autor

Através da análise DC é possível confirmar que todos os transistores estão operando em saturação, porém a corrente do circuito deve ser validada através de uma análise transiente ou PSS, diferente do VCO anterior, uma vez que não há uma polarização constante de corrente. A figura 68 mostra a análise transiente do circuito, no caso típico à 25°C , onde é possível ver o comportamento da tensão de substrato dos transistores NMOS (V_b), o sinal gerado pelo oscilador e a corrente que passa pelo circuito.

Para validar o funcionamento do circuito é realizado uma análise PSS nos diferentes corners e, além disso, variando a temperatura. Nas figuras 69 e 70 podemos ver, respectivamente, o range de frequências e a potência dissipada por esse VCO. Nessas figuras é possível observar que para os corners ss para temperaturas abaixo de -20°C o circuito não conseguiu oscilar.

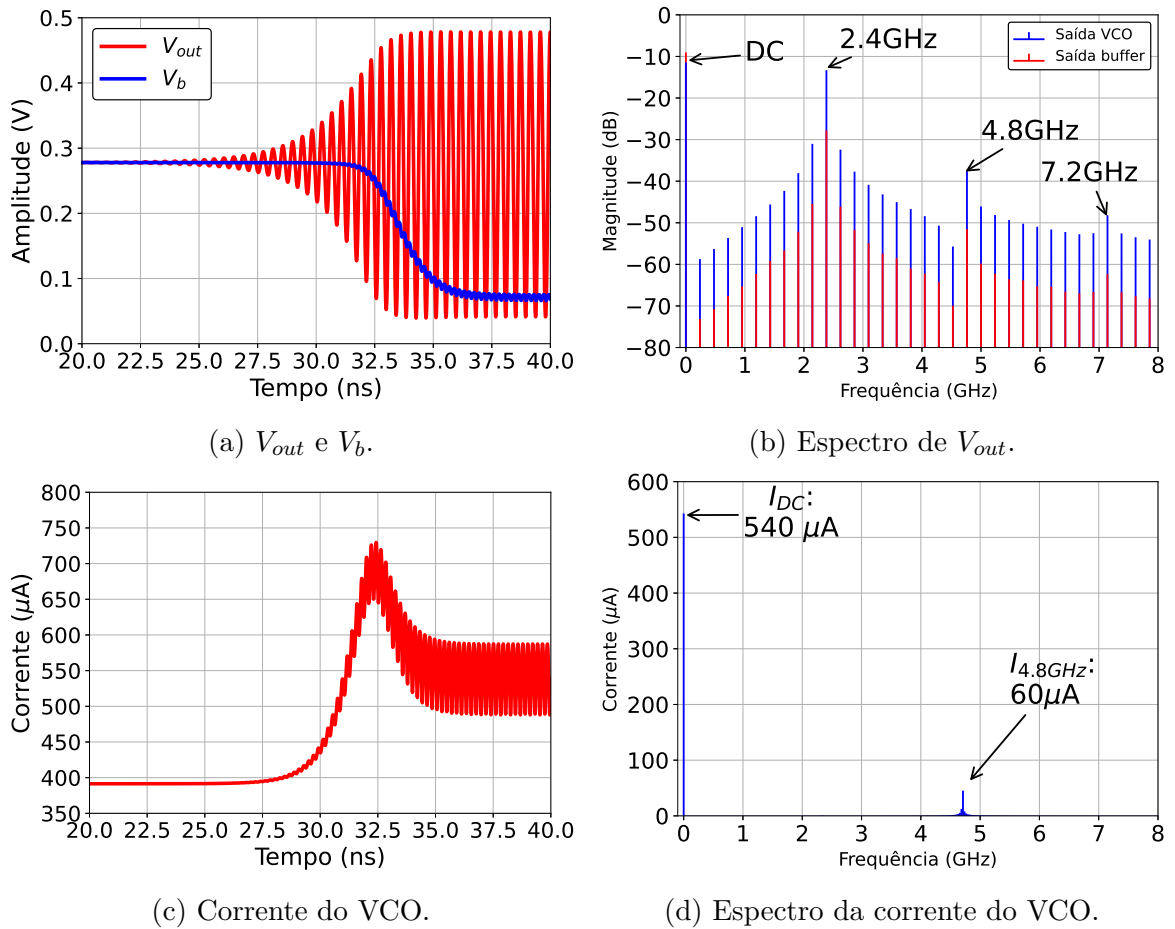


Figura 68 – Análise transiente do oscilador *cross-coupled pair* com reuso de corrente e polarização adaptativa do substrato.

Fonte: Autor

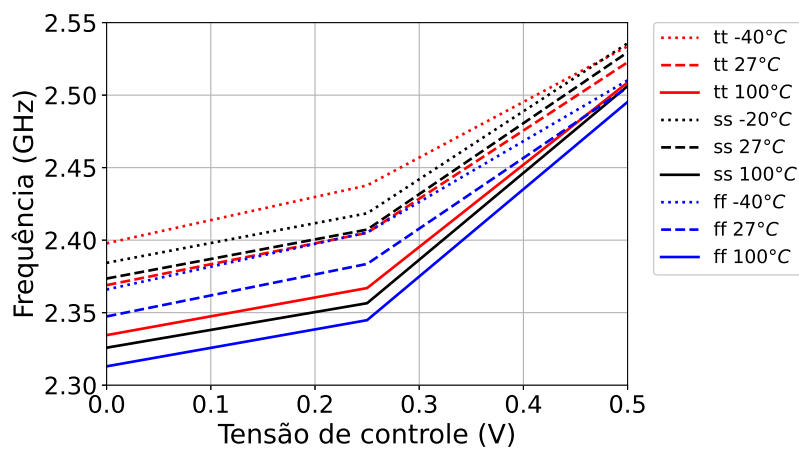


Figura 69 – Simulação dos *corners* do range de frequências do VCO *cross-coupled pair* com polarização adaptativa de substrato.

Fonte: Autor

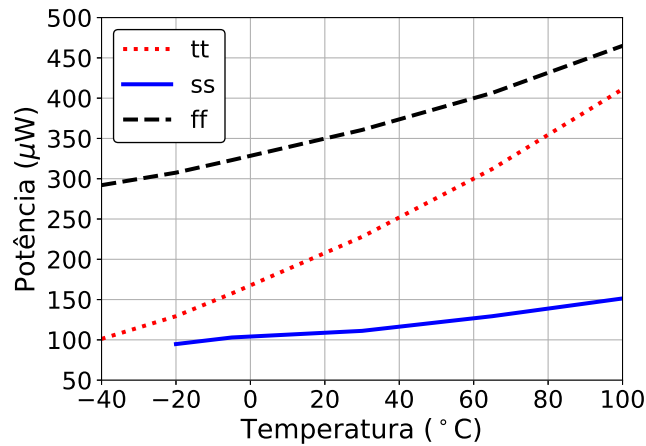
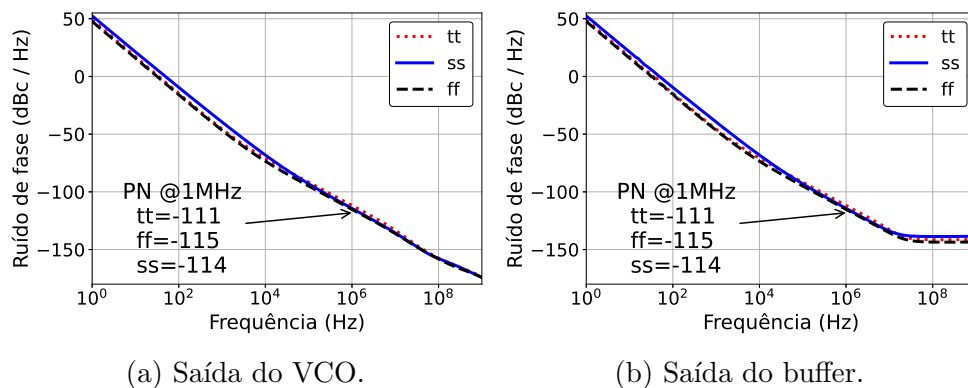


Figura 70 – Simulação dos *corners* da potência dissipada pelo VCO *cross-coupled pair* com polarização adaptativa de substrato.

Fonte: Autor

Além dessas duas análises, o ruído de fase pode ser verificado na figura 71. Temos também o ruído de fase na saída do buffer, pois esse é o valor que será lido nos testes do circuito fabricado.



(a) Saída do VCO.

(b) Saída do buffer.

Figura 71 – Ruído de fase do VCO *cross-coupled pair* com polarização adaptativa de substrato.

Fonte: Autor

Essas curvas provam, exceto para temperaturas abaixo de -20°C em ss, o bom funcionamento do oscilador para a aplicação desejada. Sendo assim, o próximo passo é realizar o layout e as simulações pós-layout do circuito.

3.2.2 Layout e simulação pós-layout

As figuras 72 e 73 mostram o Floorplan e layout final dessa topologia, com área total de 0.192 mm^2 . Uma das vantagens desse VCO é a utilização de apenas um indutor,

reduzindo a área total do circuito, o tamanho das interconexões e, conseqüentemente, elementos parasitas.

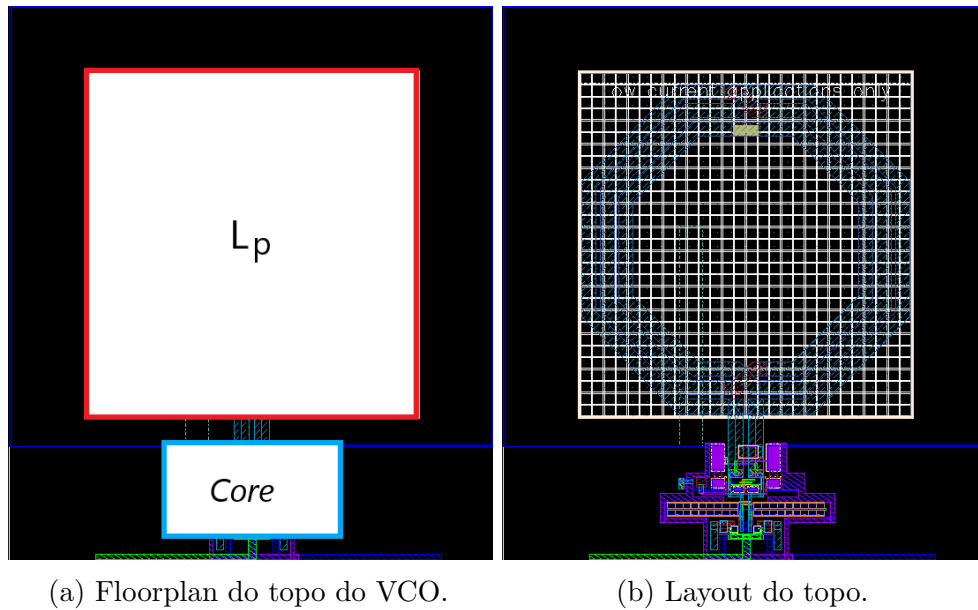
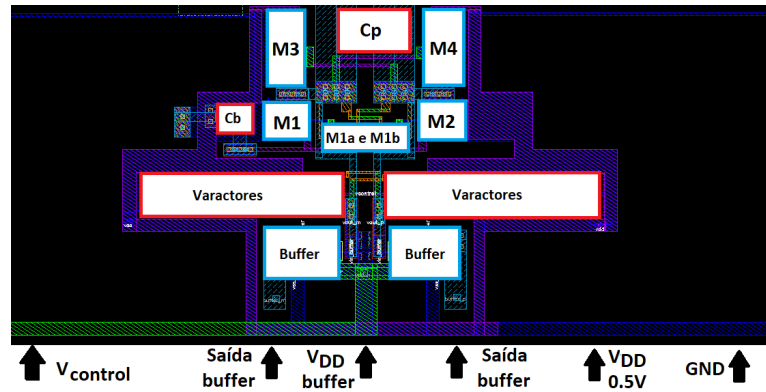


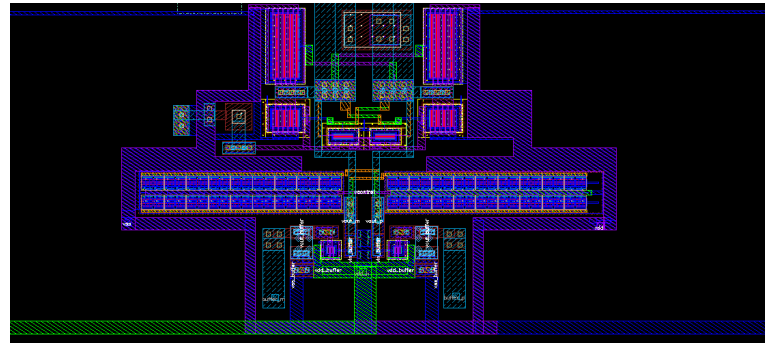
Figura 72 – Floorplan do oscilador *cross-coupled pair* com reuso de corrente e polarização adaptativa do substrato.

Fonte: Autor

Após a conclusão do layout, procede-se à extração dos elementos parasitas, seguida pela simulação do circuito pós-layout. O desempenho do VCO pode ser observado nas figuras 74, 75 e 76, nas quais é possível notar que o circuito não conseguiu oscilar no corner SS. No entanto, nos demais corners, o circuito operou conforme o esperado.



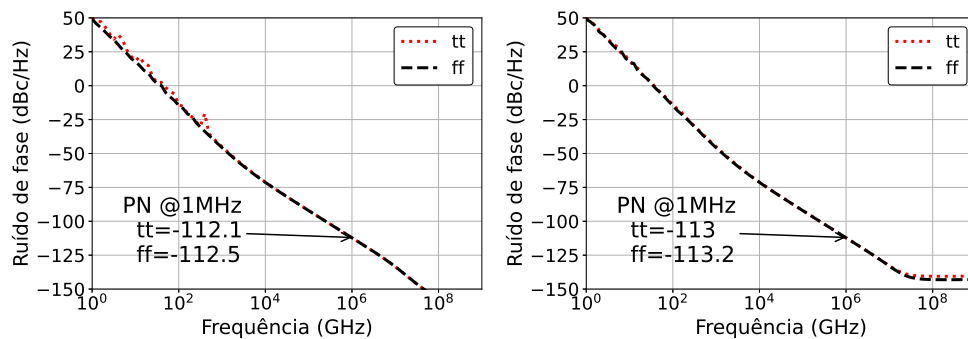
(a) Floorplan do core do VCO.



(b) Layout do core.

Figura 73 – Floorplan do *core* do oscilador *cross-coupled pair* com reuso de corrente e polarização adaptativa do substrato.

Fonte: Autor



(a) Saída do VCO.

(b) Saída do buffer.

Figura 74 – Ruído de fase pós layout do VCO *cross-coupled pair* com polarização adaptativa de substrato.

Fonte: Autor

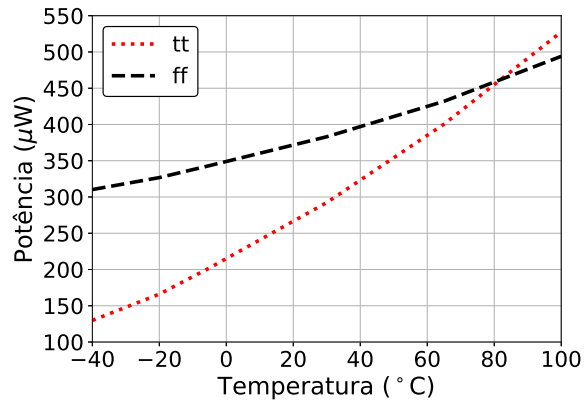


Figura 75 – Potência pós layout do VCO *cross-coupled pair* com polarização adaptativa de substrato.

Fonte: Autor

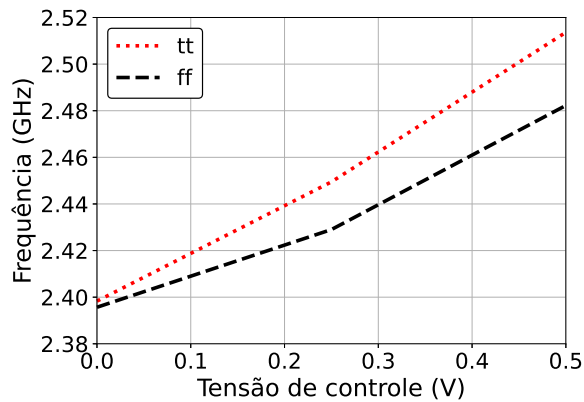


Figura 76 – *Range* de frequências pós layout do VCO *cross-coupled pair* com polarização adaptativa de substrato.

Fonte: Autor

3.2.3 Caracterização experimental do circuito fabricado

Para validação do circuito fabricado foi utilizado o analisador de espectro da empresa Agilent, modelo E4440A. A placa de circuito impresso feita para testar o VCO pode ser visto na figura 77. É possível observar nessa placa capacitores de desacoplamento e um potenciômetro para variar a tensão de controle de frequência do oscilador.

Diferente do que foi visto durante os testes esquemáticos e pós layout, o circuito só começou a funcionar quando a tensão de alimentação atingiu 0,655 V. Essa diferença no valor pode ser causada devido à uma diferença entre o modelo dos dispositivos fornecido pelo fabricante o circuito real.

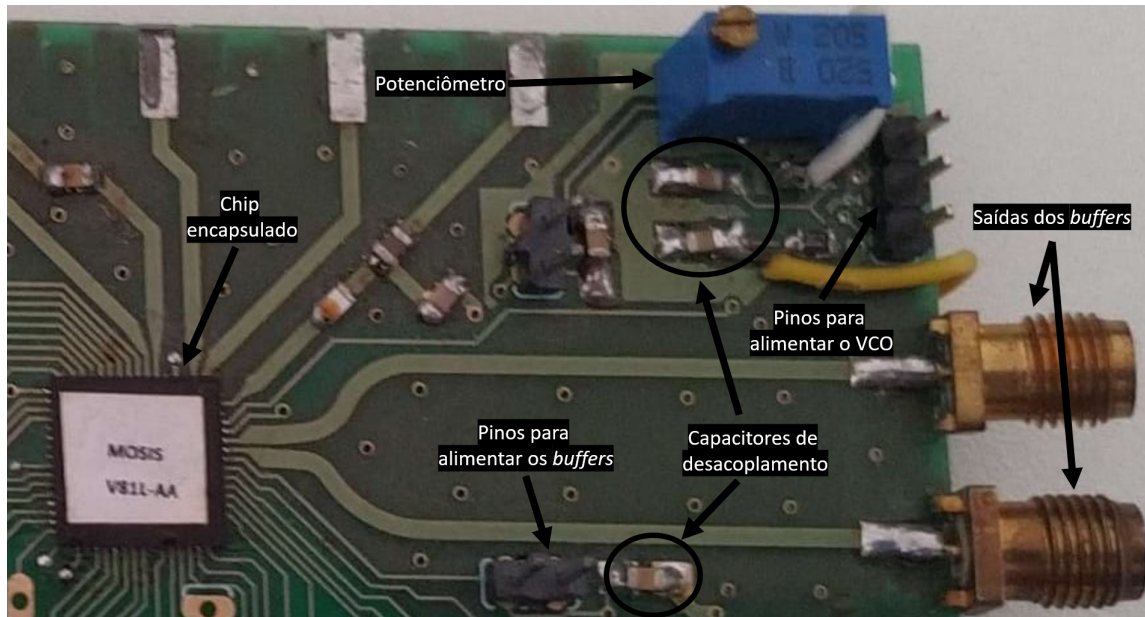


Figura 77 – Placa de circuito impresso para testar VCO *cross-coupled pair* com polarização adaptativa de substrato.

Fonte: Autor

Como consequência desse aumento na tensão de alimentação, o consumo de corrente do circuito aumentou para 727 μA . A figura 78 mostra os valores de tensão e corrente medidos durante o teste (no canal 1 está as medidas do VCO e no canal 2 as medidas dos *buffers*).

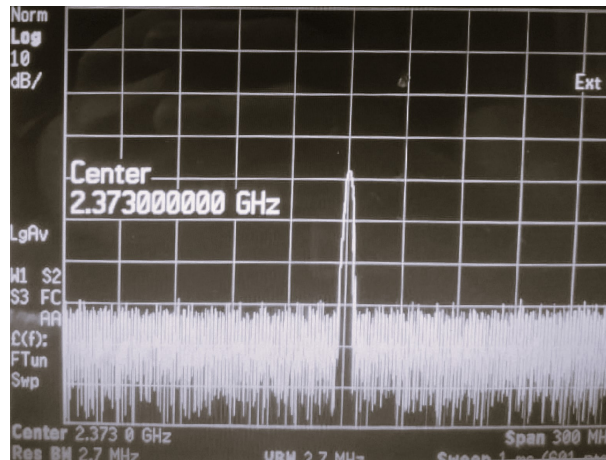


Figura 78 – Medida de tensão de alimentação e consumo de corrente do VCO *cross-coupled pair* com polarização adaptativa de substrato.

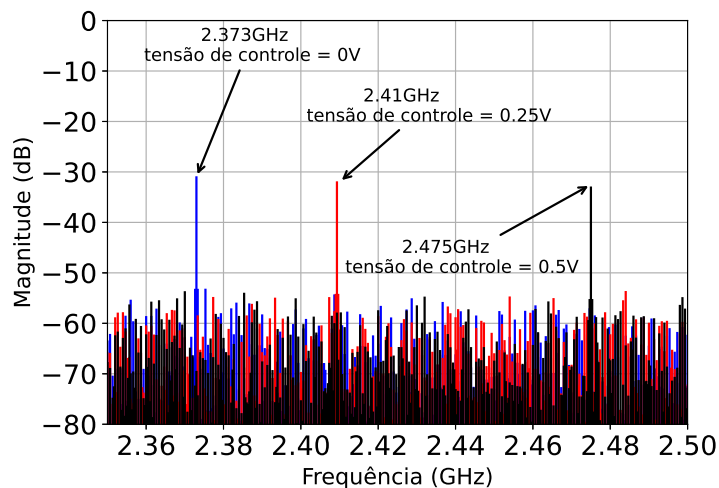
Fonte: Autor

A confirmação do funcionamento do circuito é feito utilizando o analisador de espectro, como é possível observar na figura 79a. Na figura 79b temos o gráfico obtido

através de dados extraídos do osciloscópio, comprovando o funcionamento do circuito e a variação da frequência do oscilador com a tensão de controle.



(a) Imagem do Analisador de espectro.



(b) Medida da variação da frequência.

Figura 79 – Espectro do VCO *cross-coupled pair* com polarização adaptativa de substrato.

Fonte: Autor

O ruído de fase medido desse VCO foi de $-98,6$ dBc/Hz à 1 MHz do sinal da portadora, como pode ser visto na imagem 80. Esse valor está um pouco acima do obtido durante as simulações, porém ainda dentro da especificação. Desta forma, mesmo com o aumento de V_{DD} , é possível constatar que o circuito funcionou utilizando as técnicas propostas para redução de potência.

A tabela 19 mostra os valores obtidos nas simulações pós layout (à 25°C) e do circuito fabricado. Para reduzir o valor de V_{DD} para $0,5$ V será necessário um retrabalho no dimensionamento dos transistores NMOS e PMOS do par diferencial, aumentando seu tamanho para que o circuito compense resistências parasitas que não foram consideradas

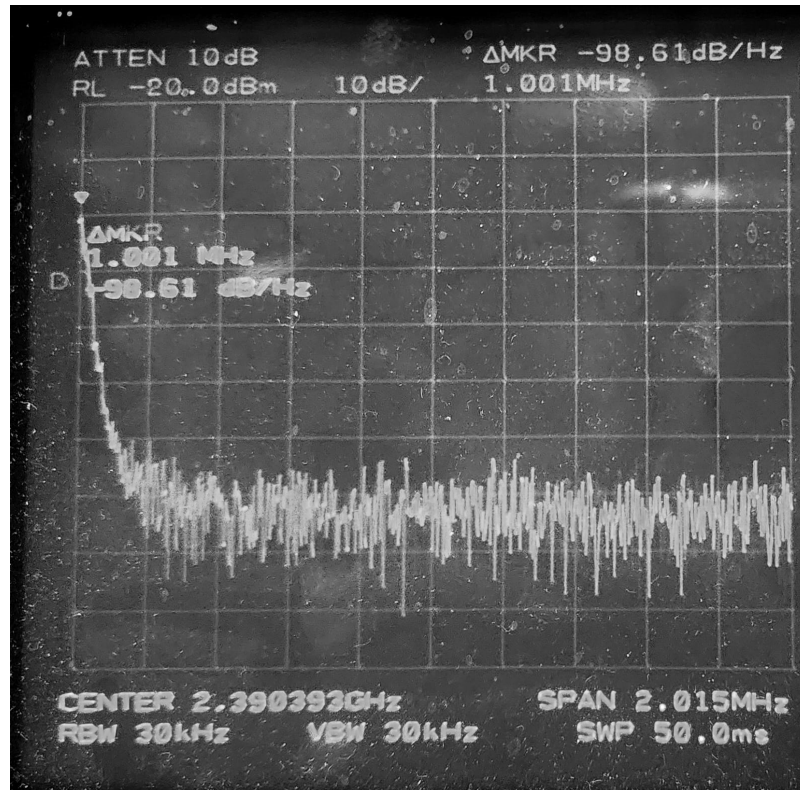


Figura 80 – Ruído de fase medido do VCO *cross-coupled pair* com polarização adaptativa de substrato.

Fonte: Autor

durante o projeto. Uma alternativa seria utilizar transistores com V_{TH} menores para evitar aumentar o tamanho dos transistores. No entanto, é importante observar que esses dispositivos apresentam capacitâncias parasitas mais elevadas e estão sujeitos a maiores variações de processo.

Tabela 19 – Comparação entre pós layout e fabricado do VCO *cross-coupled pair* com reuso de corrente e polarização adaptativa de substrato

Teste	V_{DD} (V)	Corrente (μA)	K_{VCO} (MHz/V)	Potência (μW)	PN (dBc/Hz)
Pós Layout	0.5	560 a 720	164 a 220	280 a 360	-113
Fabricado	0.655	727	204	476,25	-98,61

Fonte: Autor

3.3 Oscilador cross-coupled pair de 5 GHz utilizando reuso de corrente, redução de V_{DD} e controle do gm através do substrato

A técnica de polarização de substrato utilizada no VCO anterior provou-se ser funcional. Entretanto, como é possível observar na figura 70, o circuito ficou muito sensível

a variações de temperatura e processo. O circuito apresentado neste capítulo foi projetado utilizando a tecnologia da TSMC de 180 nm, com V_{DD} de 1 V, com técnica de reuso de corrente e utilizando uma método de polarização do substrato dos transistores NMOS do par *cross-coupled* para controlar o valor gm, obtendo assim maior estabilidade com variações de processo e temperatura.

O fluxo de projeto desse oscilador é idêntica ao VCO anterior. Entretanto, essa topologia irá operar entre 4,8 GHz e 4,96 GHz, tornando esse circuito ainda mais sensível às capacitâncias parasitas do circuito. A alteração na frequência de operação do circuito foi feita para atender modificações no sistema. O sinal gerado por esse oscilador irá passar por divisores para fornecer ao sistema a faixa de frequência entre 2,4 GHz e 2,48 GHz em quadratura.

O indutor selecionado, usando a mesma metodologia apresentada anteriormente, é o indutor simétrico que, em 5 GHz, possui melhor fator de qualidade. Esse indutor possui indutância de 1,69 nH e Q de 13,8. A tabela 20 mostra os parâmetros do indutor utilizado, e a figura 81 mostra a extração de seus valores usando análise de parâmetros S. A partir dessas informações, e utilizando as fórmulas da tabela (3), é possível encontrar o valor de R_P de 689Ω .

Tabela 20 – Parâmetros do indutor utilizado no oscilador *cross-coupled pair* com reuso de corrente e controle do gm através do substrato

Parâmetro	Valor
Largura da trilha (μm)	15
Dimensão externa (μm)	105
Número de voltas	1,75
Espaço entre trilhas (μm)	2
Q	13,8
Área (μm^2)	145,719.00

Fonte: Autor

Os parâmetros do dispositivos MOS utilizados no projeto foram extraídos utilizando o mesmo procedimento do VCO anterior. Para isso, foi utilizado um comprimento de canal dos transistores de 400 nm, tanto para o NMOS quanto para o PMOS, e o substrato do NMOS conectado 0,5 V. A figura 82 mostra os valores obtidos da extração, onde é possível observar que para temperaturas negativas o V_{TH} dos dispositivos aumentam significante-

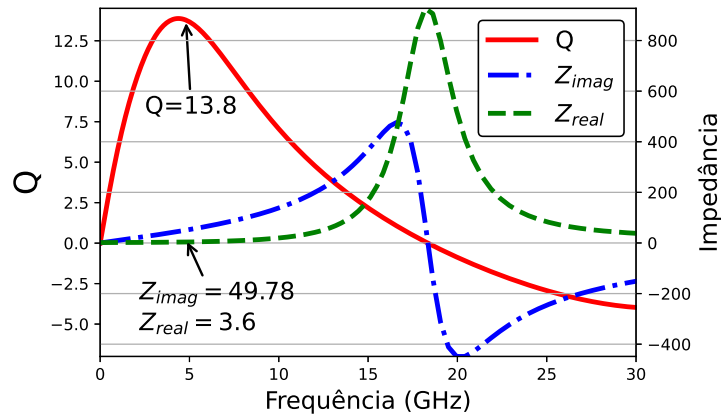


Figura 81 – Parâmetros S do indutor usado no oscilador *cross-coupled pair* com reuso de corrente e controle do gm através do substrato.

Fonte: Autor

mente, dificultando a polarização do circuito. Dessa forma, o pior caso considerado para esse projeto será $0^{\circ}C$.

Utilizando os valores de pior caso da extração dos parâmetros dos transistores MOS e conhecendo o valor R_P do indutor, podemos calcular o valor de gm mínimo necessário através da equação

$$gm = \frac{1}{2(689 \Omega \parallel 200 k\Omega \parallel 170 k\Omega)} \approx 731.13 \mu S.$$

considerando que a resistência parasita do varactor é muito maior que a do indutor, e dessa forma podemos ignorá-la.

Sabendo que, para essa tecnologia, os valores de $u_N \cdot C_{ox}$ e $u_P \cdot C_{ox}$ são, aproximadamente, $200 \mu A/V^2$ e $64,6 \mu A/V^2$ respectivamente, e usando as equações 66 e 67 teremos

$$W_N = 38 \mu m \quad e \quad W_P = 58 \mu m .$$

Com os transistores do VCO dimensionados, podemos obter a capacitância parasita do circuito através de uma análise de parâmetros S, como pode ser visto 83, variando processo e temperatura.

Sabendo a capacitância parasita do circuito, o próximo passo é calcular o valor do capacitor em paralelo com o indutor para obter a frequência de oscilação desejada. Logo, temos

$$C_P(f_{osc,max} = 5 GHz) = \frac{1}{(2\pi 5 GHz)^2 L_p} - C_{par,max} = 300 fF$$

e

$$C_P(f_{osc,min} = 4.8 GHz) = \frac{1}{(2\pi 4.8 GHz)^2 L_p} - C_{par,min} = 450 fF.$$

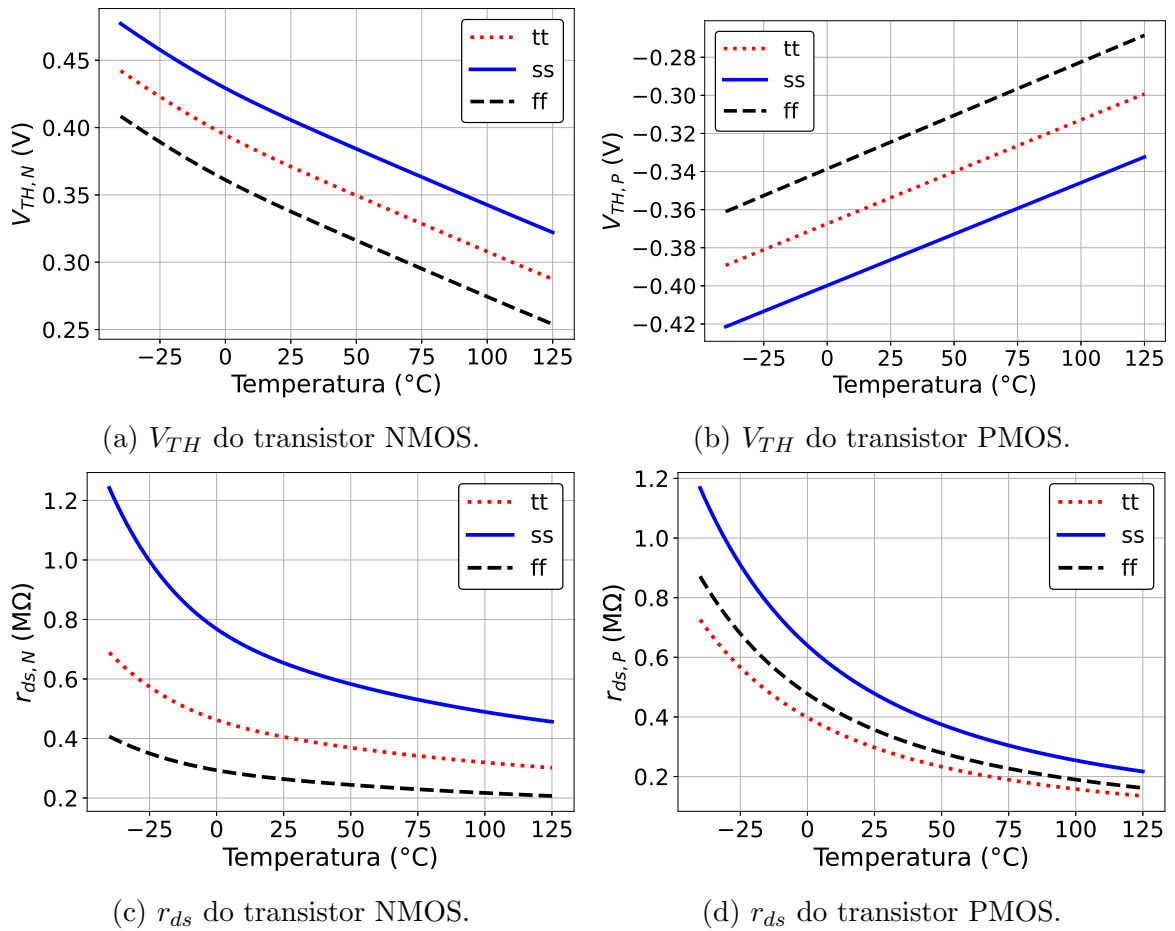


Figura 82 – Extração dos parâmetro dos transistores utilizados no oscilador *cross-coupled pair* com reuso de corrente e controle do gm através do substrato.

Fonte: Autor

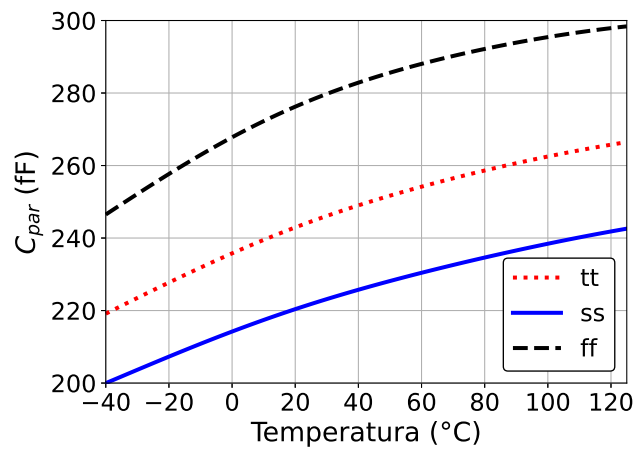


Figura 83 – Variação de C_{par} do VCO *cross-coupled pair* com reuso de corrente e controle do gm através do substrato.

Fonte: Autor

Sendo assim, para esse circuito, precisaremos de um capacitor fixo de 300 fF e um varactor capaz de variar 150 fF.

Analisando o varactor da tecnologia, foi encontrado a configuração vista na tabela 21. A resposta desse varactor pode ser vista na figura 84, onde é possível ver o valor da capacitância, Q e R_{var} em função de $V_{control}$, bem como o ΔC_{var} em função da temperatura. Tabela 21 – Parâmetros do varactor utilizado no oscilador *cross-coupled pair* com reuso de corrente e controle do gm através do substrato

Parâmetro	Valor
Largura do canal (μm)	2,5
Comprimento do canal (nm)	500
<i>Fingers</i> por grupo	18
Número de grupos	2
<i>Multipliers</i>	1

Fonte: Autor

Como é possível observar na figura 84a, o varactor já possui uma capacitância fixa de, aproximadamente, 225 fF. Além disso, considerando as capacitâncias C_{buffer} e C_{par} de roteamento de 100 fF e 50 fF respectivamente, o valor de C_P para esse circuito é de

$$C_P = C_P(f_{osc,max}) - \left(\frac{C_{var} + C_{buffer} + C_{par}}{2} \right) = 112 \text{ fF}.$$

Com os dispositivos do core do VCO dimensionados, é preciso dimensionar os dispositivos do circuito responsável por gerar a tensão de polarização dos transistores NMOS do VCO. Esse circuito pode ser visto na figura 85.

A primeira parte desse circuito, composto por MB1, MB2, MB3, MB4 e R_S , é um circuito Beta-multiplier, responsável por gerar a corrente I_{ref} , dado por

$$I_{ref} = I_{DS,MB1} = \frac{1}{2 \mu_N c_{ox} \left(\frac{W}{L} \right)_{MB1} R_S^2}, \quad (68)$$

para $\left(\frac{W}{L} \right)_{MB2} = 4x \left(\frac{W}{L} \right)_{MB1}$. Além de gerar uma corrente de referência, essa parte do circuito é responsável por gerar gm_{MB1} que não varia com processo e temperatura, que será usado com referência de gm para os transistores NMOS do VCO. O valor de gm_{MB1} , derivado de (68), é

$$gm_{MB1} = \frac{1}{R_S} \quad (69)$$

Os transistores MC1, MC2 e MC3 formam um espelho de corrente, copiando I_{ref} para MC4. MR1 e MR2 são uma réplica de uma parte do VCO, e é usado para definir a tensão V_{GS} do transistor MC4 conforme variação de processo e temperatura.

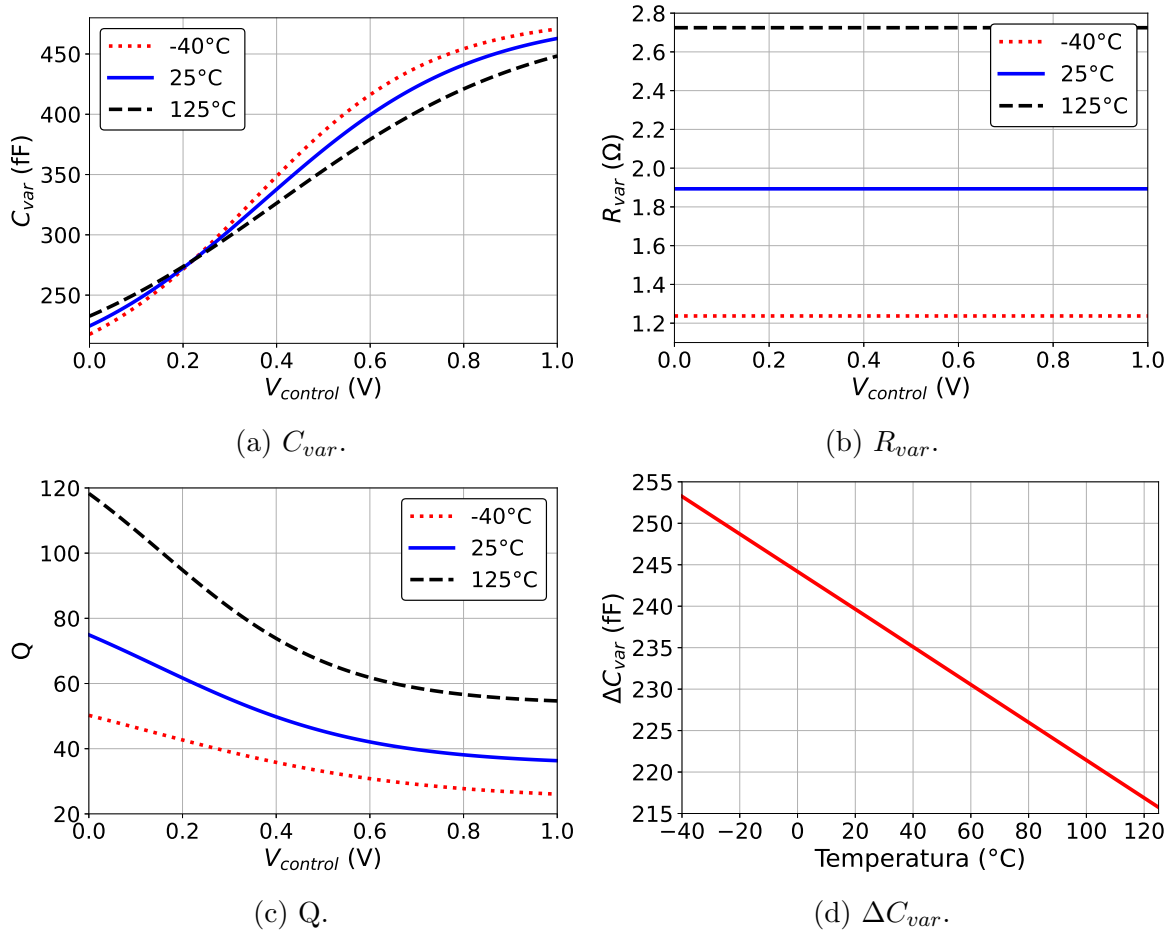


Figura 84 – Extração dos parâmetros do varactor utilizado no oscilador *cross-coupled pair* com reuso de corrente e controle do g_m através do substrato.

Fonte: Autor

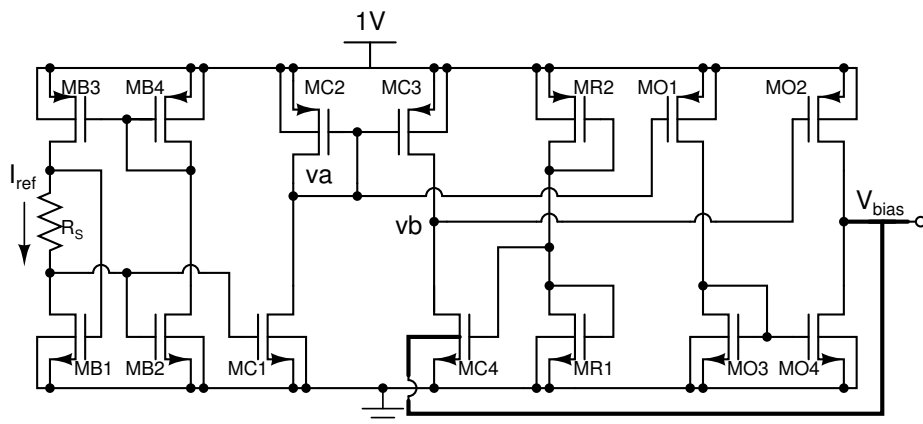


Figura 85 – Circuito de polarização de substrato do VCO *cross-coupled pair* com reuso de corrente e controle do g_m através do substrato.

Fonte: Autor

Além disso, os transistores MO1, MO2, MO3 e MO4 formam um amplificador diferencial com carga ativa. Esse amplificador irá comparar as tensões nos nós va e vb e sua saída será conectada no substrato do MC4. Esse procedimento irá forçar $va = vb$ independente do valor de V_{GS} do transistor MC4, fazendo com que I_{DS} e gm do transistor MC4 seja, teoricamente, igual a I_{ref} e gm_{MB1} . Esses valores podem ser calculados podem ser calculados através de

$$I_{DS,MC4} = I_{ref} \frac{W_{MC1}}{W_{MB1}} \frac{W_{MC3}}{W_{MC2}} \quad (70)$$

$$gm_{MC4} = gm_{MB1} \frac{W_{MC1}}{W_{MB1}} \frac{W_{MC3}}{W_{MC2}} \quad (71)$$

Um ponto importante desse circuito é que a tensão de substrato do MC4 não pode exceder 0,5 V, evitando que o diodo de junção fique diretamente polarizado. Isso pode ser feito através de um ajuste manual, após realizar simulações, no dimensionamento dos transistores MC1, MC2 e MC3.

Finalmente, os transistores NMOS do VCO devem então ser cópias, em escala, do transistor MC4. O fator de escala pode ser definido por:

$$n = \frac{(W_{MB1})(W_{MC2})}{R_P gm_{MB1}(W_{MC1})(W_{MC3})} \quad (72)$$

lembrando que R_P é o valor do resistor parasita do indutor. Dessa forma, tamanho dos transistores NMOS do VCO devem ser, pelo menos, n vezes o tamanho de MC4.

O circuito final proposto pode ser visto na figura 86. Os tamanhos dos dispositivos, calculado e usado, podem ser vistos nas tabelas 22 e 23, onde é possível notar que os transistores do VCO precisaram ter seus tamanhos aumentados e, como consequência disso, foi possível remover o capacitor C_P e diminuir o tamanho dos varactores.

3.3.1 Simulação do esquemático

Assim como nos VCOs anteriores, utilizaremos simulações DC, no domínio do tempo e PSS. O *test bench* utilizado para validação desse circuito pode ser visto na figura 87, onde é possível observar a presença do *bond wire*, capacitâncias dos PADS e capacitores de desacoplamento.

As primeiras simulações realizadas mostram o impacto do circuito de polarização proposto no VCO. A figura 88 mostra a variação do gm do transistor NMOS do VCO e a potência do circuito, fazendo uma comparação entre o VCO utilizando a método proposto

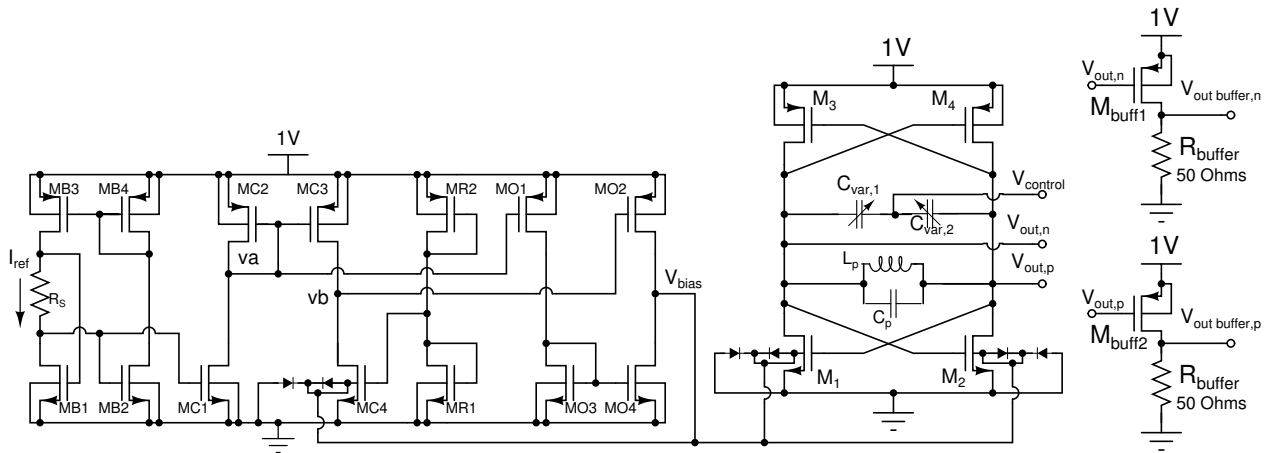


Figura 86 – Circuito final do VCO *cross-coupled pair* com reuso de corrente e controle do gm através do substrato.

Fonte: Autor

Tabela 22 – Dimensionamento dos transistores do oscilador *cross-coupled pair* com reuso de corrente e controle do gm através do substrato

Dispositivo	Calculado				Utilizado			
	W	L	Mult.	fingers	W	L	Mult.	fingers
MB1	1 μm	400 nm	2	1	1 μm	400 nm	2	1
MB2	1 μm	400 nm	8	1	1 μm	400 nm	8	1
MB3 e MB4	5,45 μm	800 nm	8	1	5,45 μm	800 nm	8	1
MC1	1 μm	400 nm	3	1	1 μm	400 nm	3	1
MC2	5 μm	600 nm	10	1	5 μm	600 nm	10	1
MC3	5 μm	600 nm	2	1	5 μm	600 nm	2	1
MC4	1,5 μm	400 nm	1	2	1,5 μm	400 nm	1	2
MR1	1,5 μm	400 nm	2	1	1,5 μm	400 nm	2	1
MR2	1,5 μm	400 nm	2	1	1,5 μm	400 nm	2	1
MO1 e MO2	10 μm	1 μm	12	1	10 μm	1 μm	12	1
MO3 e MO4	5 μm	1 μm	4	1	5 μm	1 μm	4	1
M1 e M2	1,5 μm	400 nm	2	14	1,5 μm	400 nm	2	18
M3 e M4	3 μm	400 nm	2	10	3 μm	400 nm	2	16
M_{buff1} e M_{buff2}	8 μm	260 nm	1	15	3 μm	400 nm	2	16

Fonte: Autor

Tabela 23 – Dimensionamento dos elementos passivos do oscilador *cross-coupled pair* com reuso de corrente e controle do gm através do substrato

Dispositivo	Calculado		Utilizado	
	W	L	W	L
R_S	$2 \mu m$	$27,9 \mu m$	$2 \mu m$	$27,9 \mu m$
$C_{var1,2}$	$90 \mu m$	500 nm	$60 \mu m$	500 nm
C_P	$7 \mu m$	$7 \mu m$	–	–
R_{buffer}	$2 \mu m$	$5,5 \mu m$	$2 \mu m$	$5,5 \mu m$

Fonte: Autor

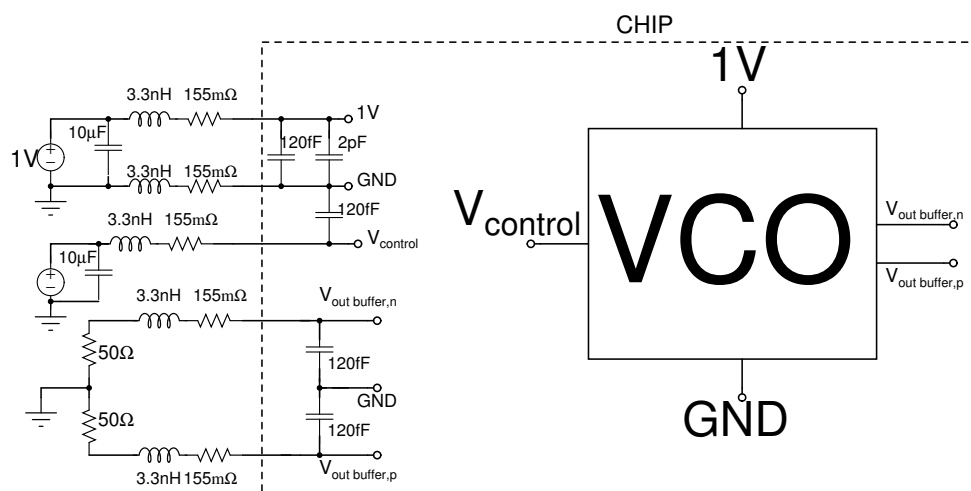


Figura 87 – Test bench do VCO *cross-coupled pair* com reuso de corrente e controle do gm através do substrato.

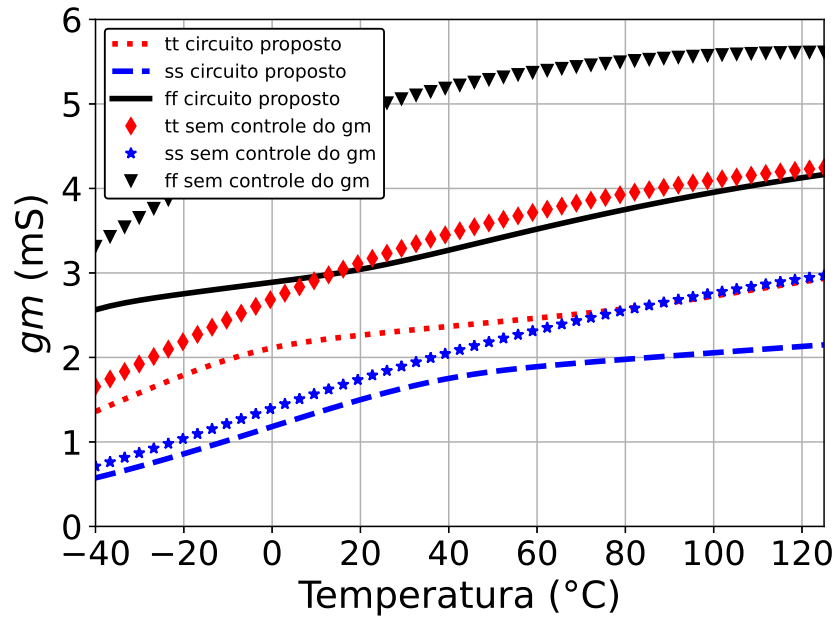
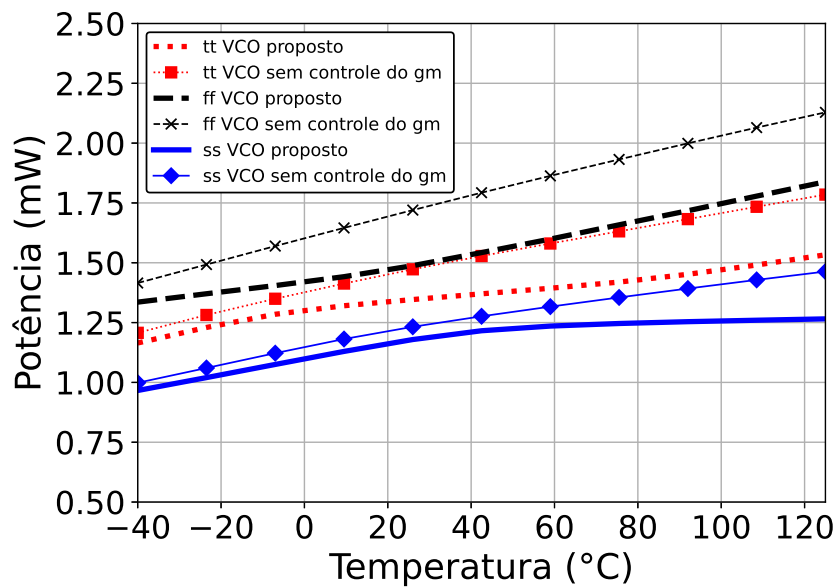
Fonte: Autor

de polarização e um VCO com polarização fixa do substrato onde possível notar que o circuito proposto conseguiu manter o circuito mais estável com variação de processo e temperatura.

Logo em seguida foram realizados os testes para validar o funcionamento do circuito. A figura 89 mostra a saída do VCO do domínio do tempo e seu espectro de frequências. Na figura 89b também é possível ver o espectro da saída do *buffer*, que será o sinal medido nos testes do circuito fabricado.

A corrente consumida pelo circuito pode ser observada na figura 90, onde estão representadas a corrente do VCO proposto e a total do circuito (incluindo os *buffers*). Como o circuito não possui *pads* distintos para polarizar o VCO e os *buffers*, para validar o circuito fabricado, será considerado a corrente do total do circuito.

O range de frequências do VCO foi medido usando análise PSS variando a tensão de controle de 0 V à 1 V. Além disso, como é possível ver na figura 91, foi variado processo

(a) g_m do transistor NMOS.

(b) Potência do circuito.

Figura 88 – Impacto do circuito de polarização proposto no oscilador *cross-coupled pair* com reuso de corrente e controle do g_m através do substrato.

Fonte: Autor

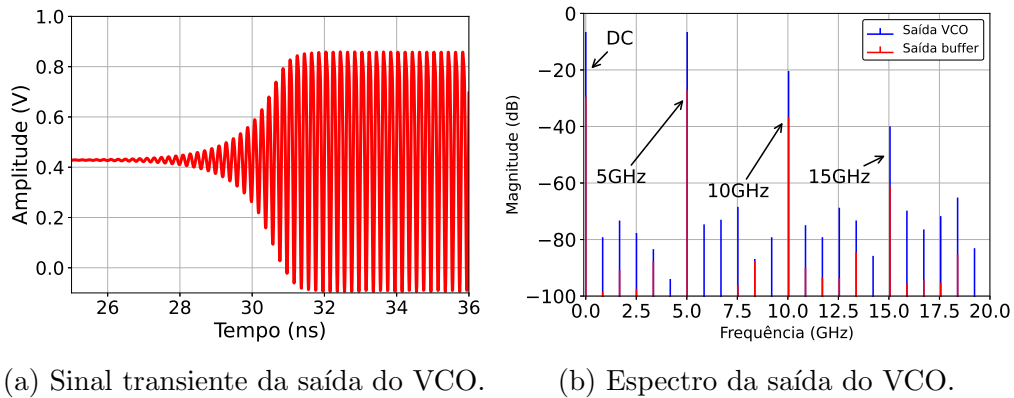


Figura 89 – Sinal de saída do *cross-coupled pair* com reuso de corrente e controle do gm através do substrato.

Fonte: Autor

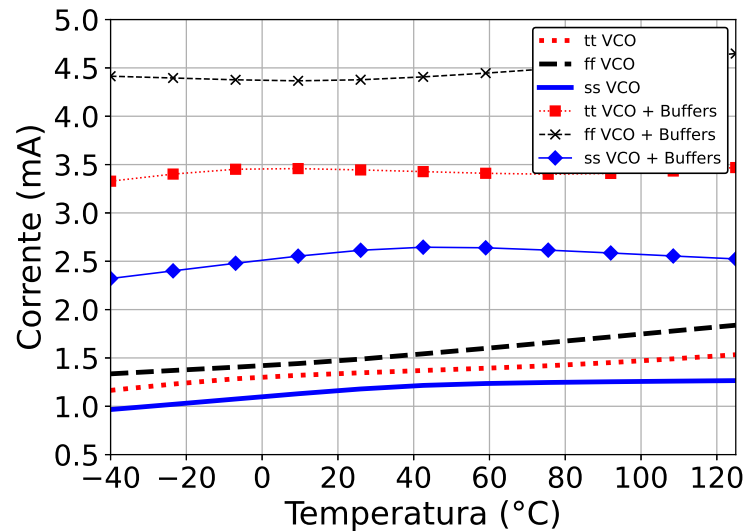


Figura 90 – Simulação dos *corners* do consumo de corrente do VCO *cross-coupled pair* com reuso de corrente e controle do gm através do substrato.

Fonte: Autor

e temperatura. Nessa figura também é possível notar que o circuito está, propositalmente, oscilando acima do range desejado, pois na simulação do esquemático não está sendo considerado as capacitâncias parasitas do layout.

Por fim, o ruído de fase pode ser verificado na figura 92. Assim como outras simulações do VCO, foi medido também o ruído de fase na saída do buffer, pois esse é o valor que será lido durante a validação do circuito fabricado. Como é possível notar, o ruído de fase desse VCO ficou pior do que os anteriores porém ainda esta dentro dos valores calculados da tabela 7.

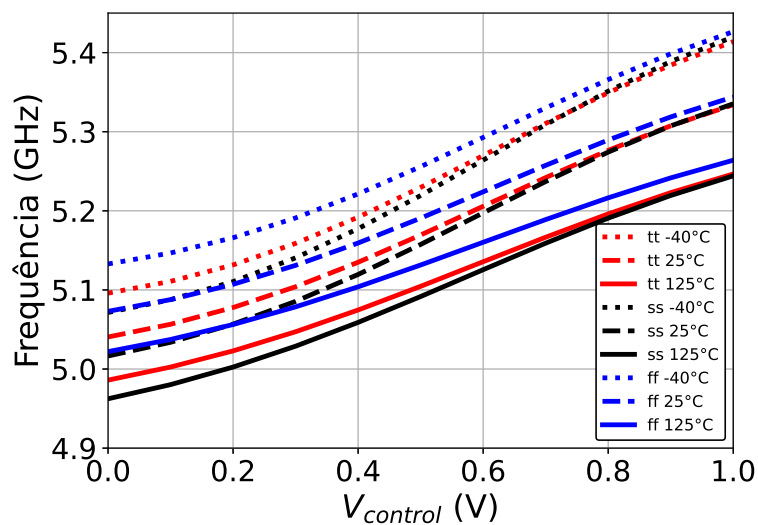
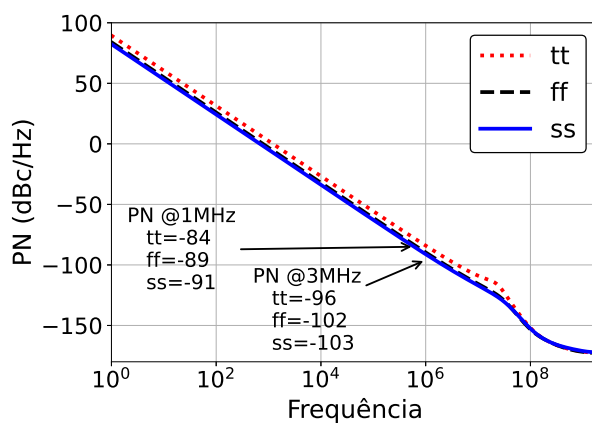
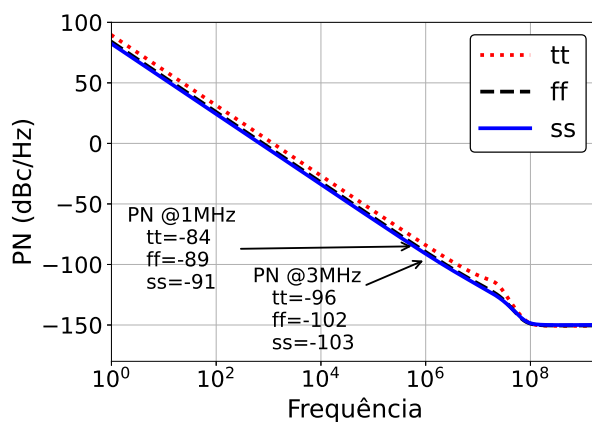


Figura 91 – Simulação dos *corners* do range de frequências do VCO *cross-coupled pair* com reuso de corrente e controle do gm através do substrato.

Fonte: Autor



(a) Saída do VCO.



(b) Saída do buffer.

Figura 92 – Ruído de fase do VCO *cross-coupled pair* com reuso de corrente e controle do gm através do substrato.

Fonte: Autor

Observando os resultados obtidos, o circuito mostrou um bom funcionamento enquanto manteve boa estabilidade em sua performance com variação de temperatura e processo. O próximo passo é realizar o layout e as simulações pós-layout do circuito.

3.3.2 Layout e simulação pós-layout

As figuras 93 e 94 mostram o Floorplan e layout final dessa topologia, com área total de 0.207 mm^2 . Assim como no VCO anterior, o fato desse circuito usar apenas um indutor reduz a área total do circuito, e como consequência o tamanho das interconexões e elementos parasitas também diminuem.

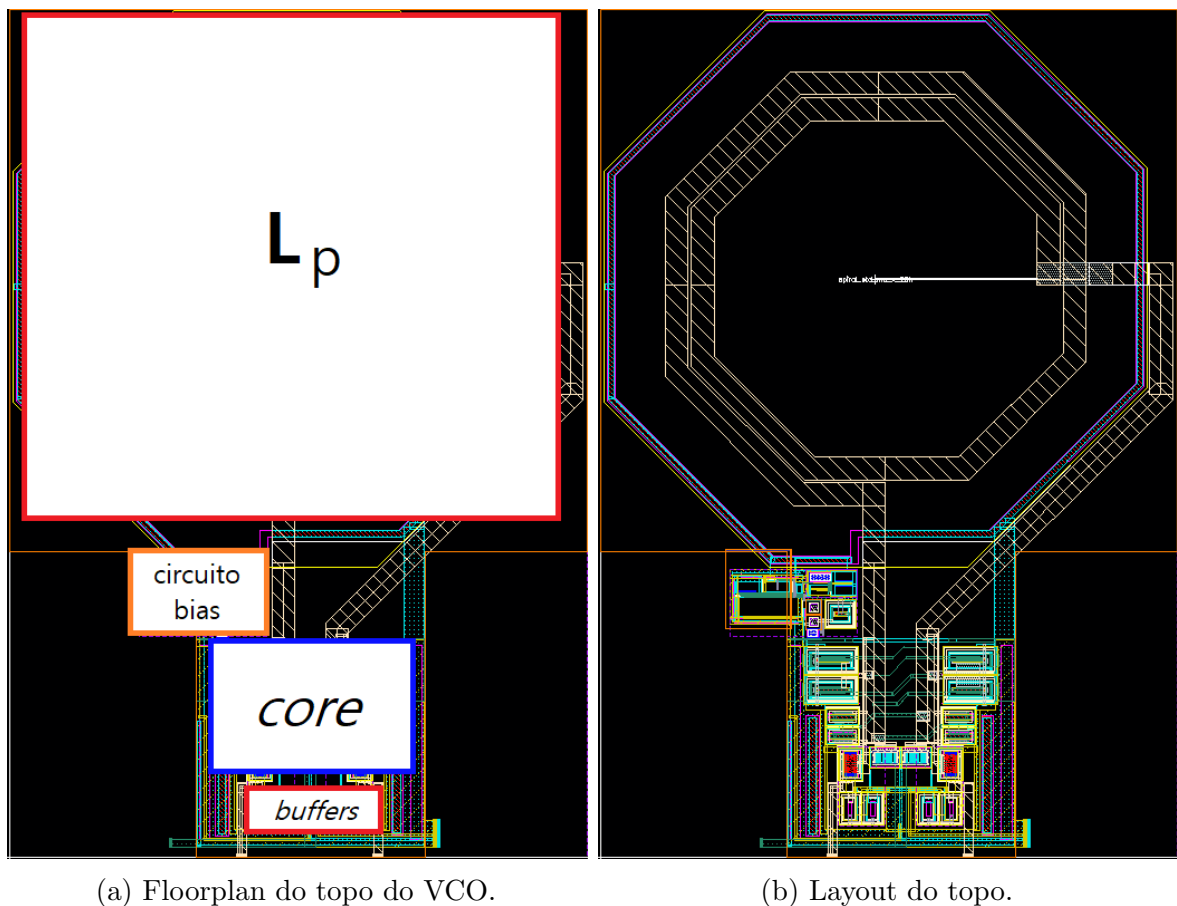


Figura 93 – Floorplan do oscilador *cross-coupled pair* com reuso de corrente e controle do g_m através do substrato.

Fonte: Autor

A figura 95a mostra o sinal de saída do VCO no domínio do tempo e a figura 95b mostra o espectro de frequências do sinal na saída do VCO e também na saída dos *buffers*. Já a figura 96 mostra o consumo de corrente do VCO, considerando os *buffers*, do circuito

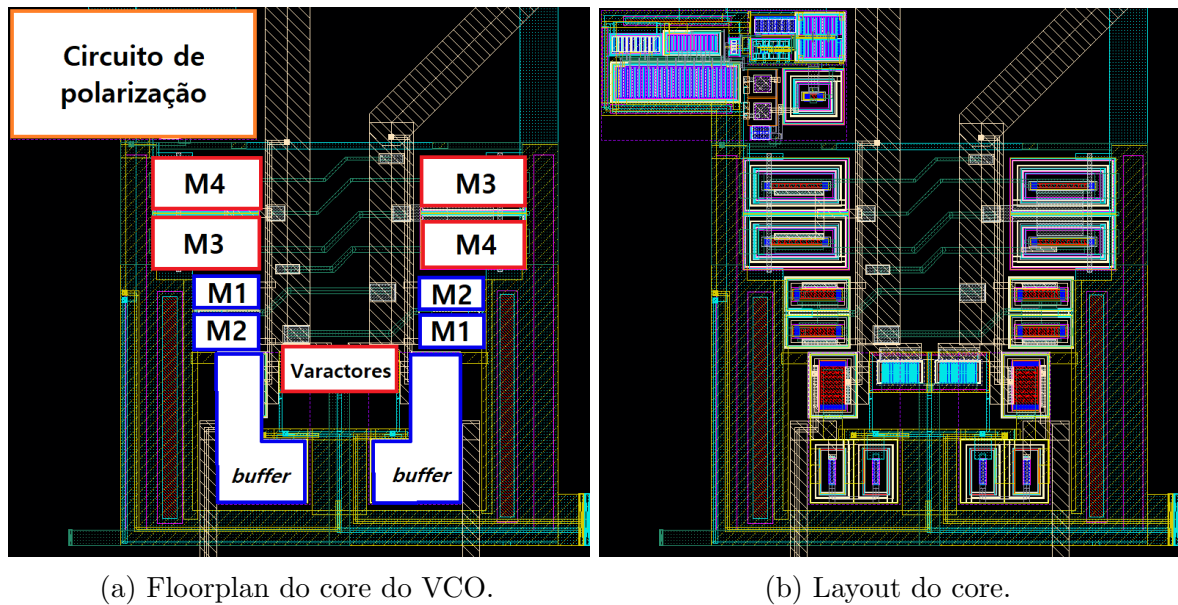


Figura 94 – Floorplan do *core* do oscilador *cross-coupled pair* com reuso de corrente e controle do gm através do substrato.

Fonte: Autor

pós layout, onde é possível ver que o circuito não funcionou em temperaturas abaixo de -10°C no *corner* SS.

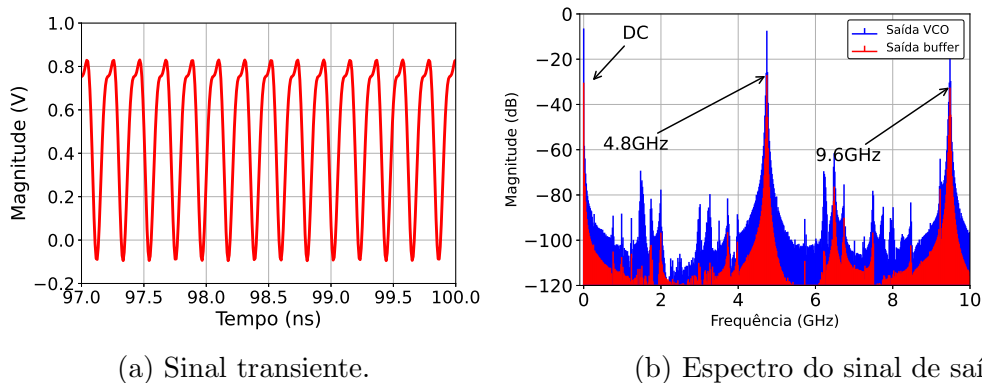


Figura 95 – Sinal de saída pós layout do *core* do oscilador *cross-coupled pair* com reuso de corrente e controle do gm através do substrato.

Fonte: Autor

A variação da frequência pós layout do VCO pode ser vista figura 97. Diferente da simulação esquemático, o range de frequência ficou abaixo do necessário para os corners SS e TT devido às capacitâncias parasitas do circuito.

Por fim, o ruído de fase do medido na saída do VCO e nas saídas do buffer podem ser vistos na figura 98. Assim como no esquemático, mesmo esse circuito tendo uma performance pior do que os anteriores, os valores medidos ficaram dentro dos valores calculados da tabela 7.

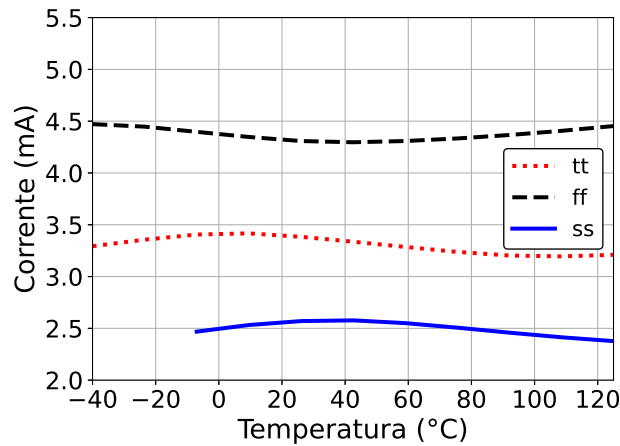


Figura 96 – Consumo de corrente pós layout do VCO *cross-coupled pair* com reuso de corrente e controle do gm através do substrato.

Fonte: Autor

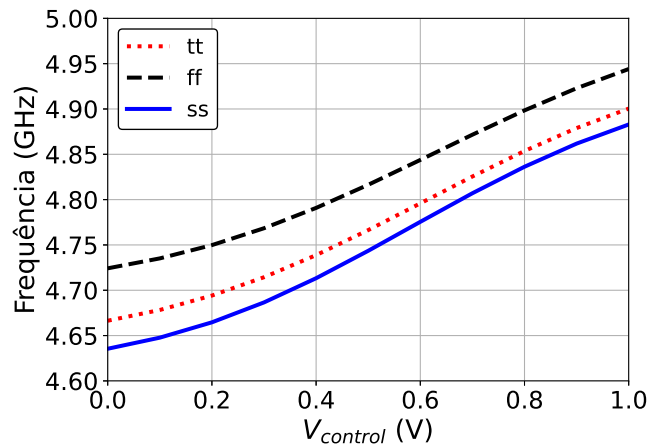


Figura 97 – Range de frequências pós layout do VCO *cross-coupled pair* com reuso de corrente e controle do gm através do substrato.

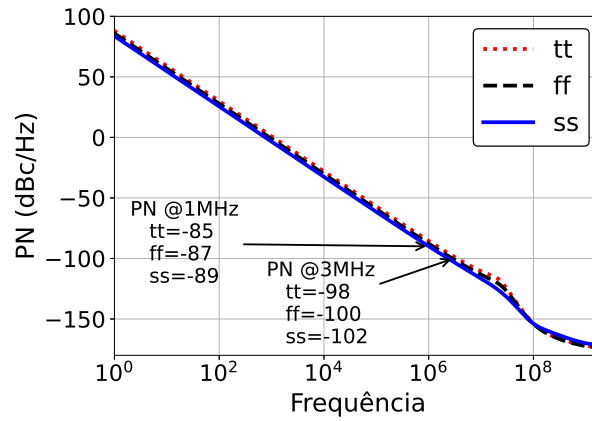
Fonte: Autor

3.3.3 Caracterização experimental do circuito fabricado

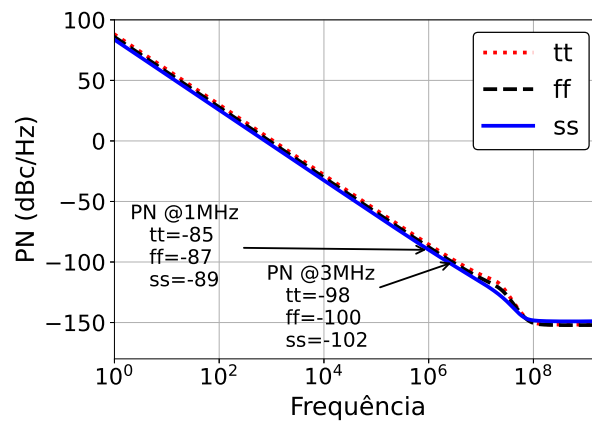
Os testes realizados para esse circuito fabricado foi utilizado o analisador de espectro da empresa *Rohde and Schwarz*. A placa de circuito impresso feita para testar o VCO pode ser visto na figura 99.

Assim como no circuito anterior, esse VCO começou a funcionar com uma tensão de alimentação acima do usado nas simulações de esquemático e pós layout. A figura 100 mostra, no canal 1, o valor de tensão de alimentação usada, bem como a corrente consumida pelo do circuito.

A verificação do funcionamento do circuito foi feito utilizando o analisador de espectro, como é possível observar na figura 101. Nessa figura é possível ver o espectro do



(a) Saída do VCO.



(b) Saída do buffer.

Figura 98 – Ruído de fase pós layout do VCO *cross-coupled pair* com reuso de corrente e controle do gm através do substrato.

Fonte: Autor

sinal de saída dos *buffers* variando a tensão de controle do VCO, onde foi obtido frequência mínima e máxima de 4,71 GHz e 4,99 GHz respectivamente.

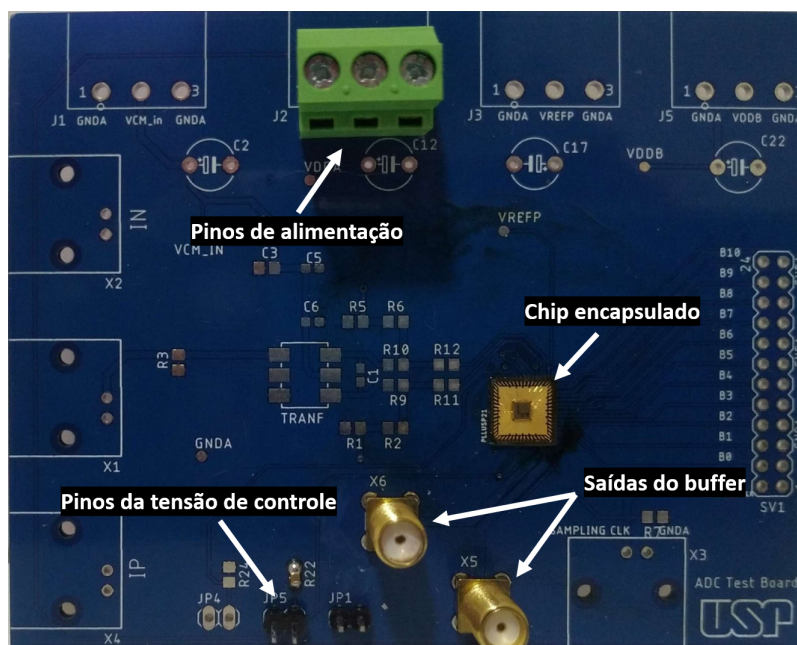


Figura 99 – Placa de circuito impresso para testar VCO *cross-coupled pair* com reuso de corrente e controle do gm através do substrato.

Fonte: Autor

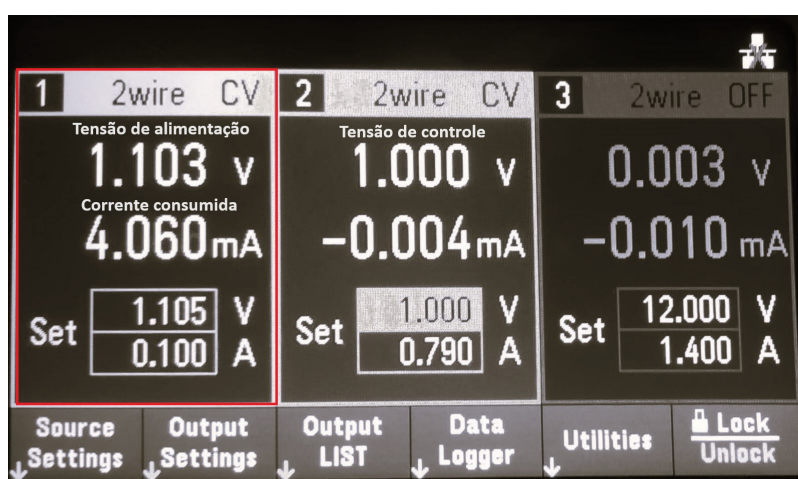
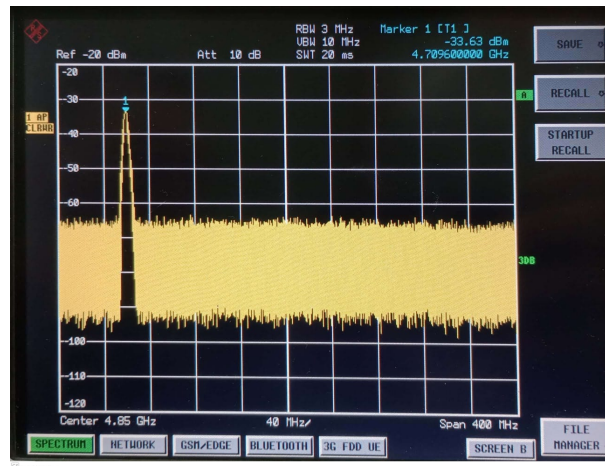
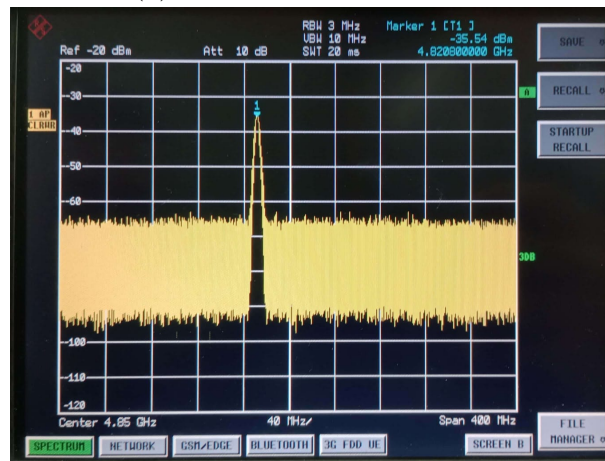


Figura 100 – Medida de tensão de alimentação e consumo de corrente do VCO *cross-coupled pair* com reuso de corrente e controle do gm através do substrato.

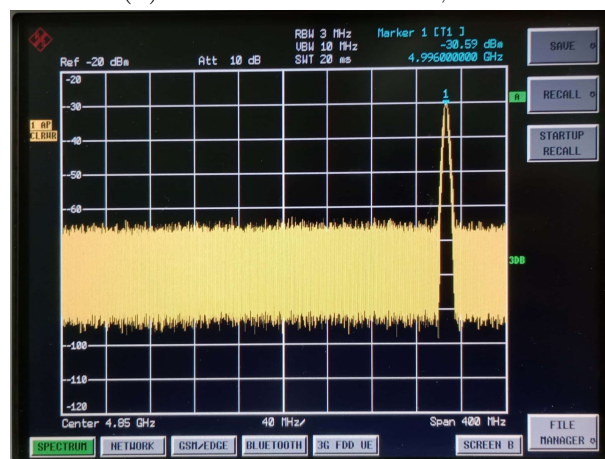
Fonte: Autor



(a) Tensão de controle: 0 V.



(b) Tensão de controle: 0,5 V.



(c) Tensão de controle: 1 V.

Figura 101 – Espectro da saída medido do VCO *cross-coupled pair* com reuso de corrente e controle do gm através do substrato.

Fonte: Autor

O valor lido de ruído de fase, visto na figura 102, foi de $-92,45$ dBc/Hz à 1 MHz do sinal da portadora. Esse valor medido é um pouco melhor do que o valor obtido nas simulações, constatando que esse VCO é funcional e pode ser usado dentro do sistema BLE.

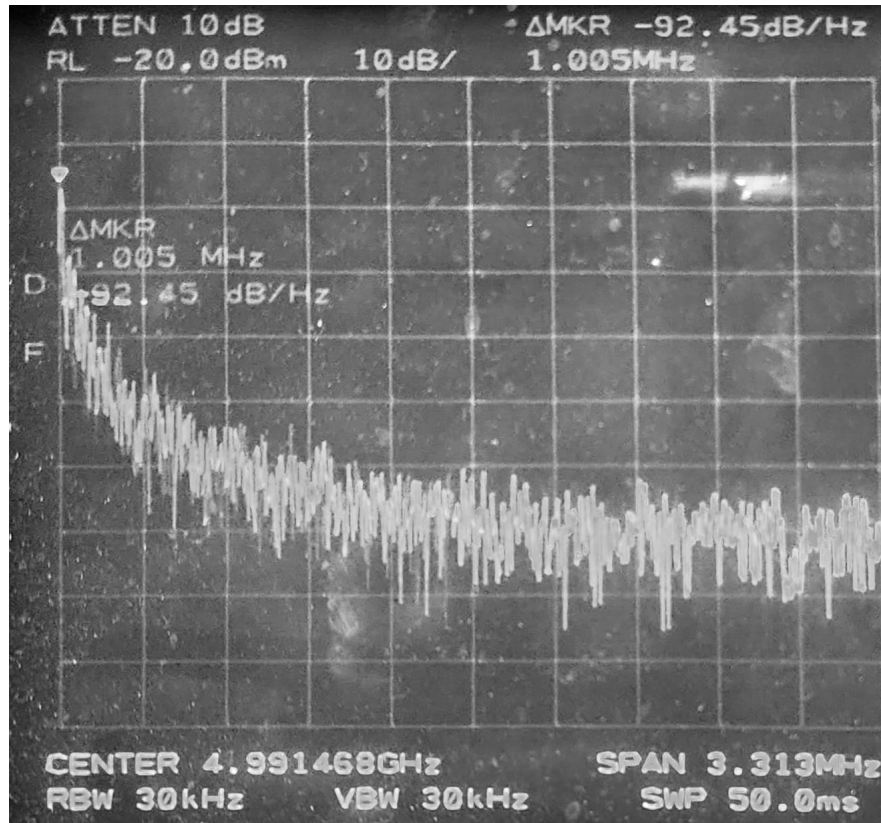


Figura 102 – Ruído de fase medido do VCO *cross-coupled pair* com reuso de corrente e controle do gm através do substrato.

Fonte: Autor

A tabela 24 compara os valores obtidos nas simulações pós layout (à 25°C) e do circuito fabricado. Com exceção da tensão de alimentação, que ficou acima do esperado, o circuito fabricado obteve uma resposta satisfatória.

Tabela 24 – Comparação entre pós layout e fabricado do VCO *cross-coupled pair* com reuso de corrente e controle do gm através do substrato

Teste	V_{DD} (V)	Corrente (mA)	K_{VCO} (MHz/V)	Potência (mW)	PN (dBc/Hz)
Pós Layout	1	2,5 a 4,5	225 a 235	2,5 a 4,5	-85 a 89
Fabricado	1,103	4,06	280	4,48	-92,45

Fonte: Autor

4 Conclusão

Neste trabalho foram desenvolvidos três osciladores controlados por tensão (VCO) utilizando técnicas para redução de potência, projetados e fabricados utilizando tecnologias CMOS da TSMC 180 nm e IBM 130 nm. Todas as topologias são baseadas no par *cross-coupled* com tanque LC.

O primeiro oscilador, apresentado no capítulo 4.1, foi projetado para operar em 2,4 GHz com tensão de alimentação de 0,5 V usando tecnologia TSMC 180 nm. O circuito foi projetado em *corner* típico e, para funcionar em outros processos, foram adicionados bits de *trimming* para ajustar o circuito. Esse VCO apresentou uma resposta satisfatória nas simulações esquemático e pós layout, porém o circuito fabricado não funcionou.

Uma hipótese para o primeiro circuito não ter funcionado é a diferença entre o modelo fornecido pela *foundry* e o dispositivo real. Dessa forma, adicionar chaves para *trimming* pode adicionar elementos parasitas que não foram considerados durante o projeto, fazendo o circuito não funcionar.

O segundo VCO, apresentado no capítulo 4.2, projetado para operar em 2,4 GHz com tensão de alimentação de 0,5 V usando tecnologia GlobalFoundries 130 nm e adicionando outras técnicas de redução de potência, foi projetado no pior *corner*. Esse fluxo foi usado para garantir que o circuito, após o dimensionamento inicial, funcione nos outros *corners* de processo sem a necessidade de pontos de *trimming*. Como visto ao longo do capítulo 4.2 esse fluxo provou ser funcional porém o VCO ficou muito sensível com variações de processo e temperatura. O circuito fabricado, mesmo sendo necessário aumentar a tensão de alimentação para 0,655 V, mostrou resultados satisfatórios.

Para tentar deixar o circuito menos sensível à variações de processo e temperatura foi proposto, no capítulo 4.3, um VCO que utiliza um método de polarização de substrato. Esse VCO utiliza a tecnologia TSMC 180 nm e projetado para operar 5 GHz com tensão de alimentação de 1 V. O circuito proposto mostrou bons resultados, cumprindo o papel de deixar o circuito mais estável à variações de processo e temperatura. O circuito fabricado funcionou como esperando porém, assim como o VCO anterior, foi preciso aumentar tensão de alimentação para 1,1 V. Já o ruído de fase medido ficou um pouco melhor do que o simulado. Esse circuito proposto foi publicado no URUCON em 2021 (SOLA; HERNANDEZ; NOIJE, 2021).

Com exceção do primeiro VCO, que não funcionou após fabricado, a tabela 25 traz um resumo dos resultados obtidos neste trabalho. Além disso, essa tabela faz uma comparação dos VCOs propostos com outros VCOs publicados. Para fazer uma comparação melhor será usado uma figura de mérito (FOM) calculado através da equação (55).

Tabela 25 – Comparação entre topologias de VCO

Especificação	Este trabalho		Outros trabalhos				
	VCO 2	VCO 3	(FIRST <i>et al.</i> , 2018)	(ZHANG <i>et al.</i> , 2022)	(DONG; LI, 2022)	(SUN; XU; YOSHI-MASU, 2018)	(MA; HU, 2018)
Processo (nm)	130	180	130	22	55	56	130
Tensão de alimentação (V)	0,655	1,1	0,6	0,8	1	0,5	1
f_{osc} (GHz)	2,4	5,0	2,36	5	2,4	9,8	1,5
K_{VCO} (MHz/V)	204	280	100	1750	260	2240	800
PN (dBc/Hz)	-98,61	-92,45	-114,8	-116,5	-113,17	-119	-71
Potência (mW)	0,48	2,2*	0,41	0,68	1,13	5,32	2,7
Área (mm^2)	0,192	0,207	0,12	---	0,09	0,087	0,014
FOM (dB)	161,38	130,52	158,67	180,60	160,94	178,75	124,75

Fonte: Autor

* Estimativa feita usando resultados da simulação, desconsiderando o consumo dos *buffers*

De maneira geral, esse trabalho abordou assuntos importantes para desenvolver um VCO, passando por estudo de sistemas para entender como as especificações do circuito são definidas, estudo dos dispositivos, técnicas de redução de potência e o desenvolvimento do VCO. Os resultados apresentados mostram que os VCOs apresentados, com exceção do primeiro, funcionaram de forma satisfatória, atingindo um baixo consumo de potência.

Contudo, há algumas sugestões para futuros trabalhos para melhorar os circuitos. Primeiramente, seria interessante criar estruturas de testes para modelar os dispositivos MOS fabricados, principalmente o comportamento dos transistores NMOS e PMOS com

polarização de substrato. Outra sugestão é utilizar o método de dimensionamento utilizando as curvas g_m/I_d dos transistor, pois devido a redução da tensão de alimentação os transistores são polarizados entre inversão forte e moderada e, por esse motivo, a equação quadrática pode apresentar erros. Por fim, entender o quanto a redução de V_{DD} ajudaria reduzir a potência consumida à nível de sistema pois, muitas vezes, os circuitos que receberão o sinal do VCO precisarão consumir muita potência para operar em alta frequência.

Referências¹

- ALAM, T.; SAIKA, T. H.; HOSSAIN, T. T.; NISHAT, S. Desing and optimization of an area efficient ultra-low voltage differential ring VCO with wide tuning range for PLL applications. *2023 26th International Conference on Computer and Information Technology*, IEEE, p. 1–6, 2023. Citado na página 57.
- ATLANTARF. *Link Budget Analysis: Digital Modulation*,. 2020. Disponível em: http://www.atlantarf.com/FSK_Modulation.php. Citado na página 55.
- BAKER, R. J. *CMOS Circuit Design, Layout, and Simulation*. [S.l.]: Jhon Wiley & Sons, Inc, 2010. Citado na página 25.
- CAVERLY, R. *CMOS RFIC Design Principles*. [S.l.]: Artech House, inc, 2007. Citado 2 vezes nas páginas 27 e 28.
- CSWG, C. S. W. G. *Bluetooth Core Specification*. 2018. Disponível em: <https://www.bluetooth.com/specifications/bluetooth-core-specification>. Citado 4 vezes nas páginas 20, 21, 22 e 53.
- DENG, Z. *Design Thecniques for High-Frequency CMOS Integrated: From 10 GHz to 100 GHz*. Dissertação (Mestrado) — Universidade de California, 2011. Citado na página 18.
- DONG, H.; LI, Q. A 2.5GHz low power consumption and low phase noise PLL with lock detector in 55nm CMOS. *International Conference on Microwave and Millimeter Wave Technology (ICMMT)*, IEEE, p. 1–3, 2022. Citado na página 110.
- FARD, D. M.; CHARMIN, A.; AZADBAKHT, M. Self-biased and tail current switching LC-VCO in CMOS technology. *5th Conference on Knowledge Based Engineering and Innovation (KBEI)*, IEEE, p. 349–351, 2019. Citado na página 57.
- FIRST, T.; MARIANO, A. A.; LACERDA, P. C.; BRANTE, G.; FILHO, O. C. G.; LEITE, B. 2.4 GHz reconfigurable low voltage and low power VCO dedicated to sensor networks applications. *International Conference on Electronics, Circuits and Systems (ICECS)*, IEEE, p. 329–332, 2018. Citado 2 vezes nas páginas 78 e 110.
- JOVANOVIC, G.; STOJCEV, M.; STAMENKOVIC, Z. A CMOS voltage controlled ring oscillator with improved frequency stability. *Scientific Publications Of The State University Of Novi Pazar*, p. 1–9, 2010. Citado na página 32.
- KHANZADI, M. R. *Modeling and estimation of phase noise in oscillators with colored noise sources*. Tese (Doutorado) — Chalmers University Of Technology, 2013. Citado na página 50.
- LEE, T. H. *The Design of CMOS Radio-Frequency Integrated Circuits*. 2. ed. [S.l.]: Cambridge University Press, 2004. Citado na página 29.
- LEE, T. H.; HAJIMIRI, A. Oscillator phase nose: A tutorial. *Journal Of Solid-state Circuits*, IEEE, p. 326–336, 2000. Citado 2 vezes nas páginas 50 e 51.

¹ De acordo com a Associação Brasileira de Normas Técnicas. NBR 6023.

LIANG, Z.; LI, B.; HUANG, M.; ZHENG, Y.; YE, H.; XU, K.; DENG, F. A low cost BLE transceiver with RX matching network reusing PA load inductor for WSNs applications. *MDPI*, p. 1–20, 2017. Citado na página 54.

LIU, Y.; WANG, X.; YANG, S.; YUE, X. Design of quadrature output two-stage differential ring VCO. *International Conference on Integrated Circuits and Microsystems*, IEEE, p. 219–224, 2022. Citado na página 57.

LV, N.; LI, C.; YU, N.; ZHANG, H.; GUO, Z. Design and analysis of a 3.58-4.46 GHz high linearity and low noise CMOS LC-tank VCO. *International Conference on Solid-State and Integrated Circuit Technology (ICSICT)*, IEEE, v. 16, p. 1–3, 2022. Citado na página 57.

MA, T.; HU, F. An active inductor based quadrature voltage-controlled oscillator in 0.13 μm CMOS. *International Conference on Integrated Circuits and Microsystems (ICICM)*, IEEE, n. 3, p. 201–204, 2018. Citado na página 110.

MICROCHIP. *Bluetooth Low Energy Channels*. 2019. Disponível em: <https://microchipdeveloper.com/wireless:ble-link-layer-channels>. Citado na página 21.

NASHAAT, E.; EL-GHITANI, H.; SAAD, E. M.; FAHMY, G. A. Design a low phase noise voltage control oscillator with split-length approach. *2023 International Mobile, Intelligent, and Ubiquitous Computing Conference (MIUCC)*, IEEE, p. 1–7, 2023. Citado na página 57.

PARK, D.; CHO, S. Design techniques for a low-voltage VCO with wide tuning range and low sensitivity to environmental variations. *IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES*, IEEE, v. 57, n. 4, 2009. Citado na página 78.

PINTO JR, A. de M. *Oscilador Controlado por Tensão com Estrutura em Anel, com Critérios de Confiabilidade aos Efeitos da Radiação*. Dissertação (Mestrado) — Universidade Estadual de Campinas, 2017. Citado 2 vezes nas páginas 31 e 57.

RAZAVI, B. A study of phase noise in CMOS oscillators. *Journal Of Solid-state Circuits*, IEEE, v. 31, n. 3, p. 331–343, 1996. Citado na página 51.

RAZAVI, B. *Design of Analog CMOS Integrated Circuits*. [S.l.]: Mcgraw-hill, 2001. Citado 2 vezes nas páginas 30 e 43.

RAZAVI, B. *RF Microelectronics*. 2. ed. [S.l.]: Prentice Hall, 2012. Citado 4 vezes nas páginas 35, 41, 57 e 65.

RIAÑO, F. L. C. *Projeto de um Sintetizador de Frequência Multipadrão em Tecnologia CMOS*. Dissertação (Mestrado) — Universidade de São Paulo, 2010. Citado na página 18.

SHU, K.; SANCHEZ-SINENCIO, E. *CMOS PLL Synthesizer: Analysis and Design*. [S.l.]: Springer, 2005. Citado na página 48.

SOLA, F.; HERNANDEZ, H.; NOIJE, W. V. A Bulk Bias 1V 5GHz Low Power LC VCO with transconductance stabilization. *2021 IEEE URUCON*, IEEE, p. 143–146, 2021. Citado na página 109.

SUN, L.; XU, X.; YOSHIMASU, T. An X-band low voltage cross-coupled voltage-controlled oscillator IC in 56-nm SOI CMOS. *MTT-S International Wireless Symposium (IWS)*, IEEE, p. 1–3, 2018. Citado na página 110.

TANG, P.; HE, S.; ZOU, W. A 1.4-2.3GHz low-noise, low-power LC-VCO with automatic amplitude control using digitally-tuned resistor array. *9th International Symposium on Next Generation Electronics (ISNE)*, IEEE, p. 1–4, 2021. Citado na página 57.

YOO, S.; KIM, J. J.; CHOI, J. A 2–8 GHz wideband dually frequency-tuned ring-VCO with a scalable KVCO. *Microwave and Wireless Components Letters*, IEEE, v. 23, n. 11, p. 602–604, 2013. Citado na página 57.

YUJIE, W.; XIANGNING, F.; BIN, L. A fully integrated LC VCO with 1V voltage supply in 0.18 μ m CMOS process for wireless sensor network applications. *International Conference on Computer Science and Service System*, IEEE, p. 511–514, 2012. Citado na página 57.

ZHANG, M.; ZHU, Z.; LIU, Y.; ZHANG, Z.; BAO, R.; LIN, J. A 4.2-to-5.6 GHz transformer-based PMOS-only stacked-gm VCO in 28-nm CMOS. *International Conference on Integrated Circuits, Technologies and Applications (ICTA)*, IEEE, p. 36–37, 2022. Citado na página 110.

ZHANG, Y. *Low Power RF Signal Processing for Internet of Things Applications*. Tese (Doutorado) — RWTH Aachen Univeristy, 2016. Citado na página 22.