

Juan José Carrillo Castellanos

**Projeto de uma Fonte de Tensão de
Referência CMOS usando Programação
Geométrica**

Dissertação apresentada à Escola Politécnica
da Universidade de São Paulo para obtenção
do Título de Mestre em Ciências.

São Paulo
2010

Juan José Carrillo Castellanos

**Projeto de uma Fonte de Tensão de
Referência CMOS usando Programação
Geométrica**

Dissertação apresentada à Escola Politécnica
da Universidade de São Paulo para obtenção
do Título de Mestre em Ciências.

Área de concentração:
Microeletrônica

Orientador:
Prof. Dr. José Vieira Do Vale Neto

São Paulo
2010

Este exemplar foi revisado e alterado em relação à versão original, sob responsabilidade única do autor e com anuência de seu orientador.

São Paulo, 17 de dezembro de 2010.

Assinatura do autor

Assinatura do orientador

Ficha Catalográfica

Carrillo Castellanos, Juan José.

Projeto de uma fonte de tensão de referência CMOS usando programação geométrica. / J.J. Carrillo Castellanos. - Edição revisada - São Paulo, 2010.

78p.

Dissertação (Mestrado) – Escola Politécnica da Universidade de São Paulo. Departamento de Engenharia de Sistemas Eletrônicos.

1. Circuitos integrados MOS (Projeto) 2. Programação geométrica 3. Microeletrônica I. Universidade de São Paulo. Escola Politécnica. Departamento de Engenharia de Sistemas Eletrônicos. II.t.

*Dedicado a mi mamá Cecilia,
a mi tía Clarita,
y a mi nonita Carmen.*

Agradecimentos

A Deus por me dar a oportunidade de viver cada dia e por me dar pessoas boas ao meu redor.

A minha tia Clarita pelo apoio econômico, a minha mãe e minha avó pelo seu carinho e motivação para realizar meus estudos de mestrado.

A minha família, meus amigos, minha madrinha Maria Teresa, à Sofia Arenas e ao meu padastro Antonio pelo seu apoio e motivação.

Ao Professor José Vieira pela orientação e ajuda no trabalho do mestrado.

Ao Conselho Nacional de Desenvolvimento Científico e Tecnológico (CNPq) pela bolsa que serviu de suporte econômico para meus estudos de mestrado. Também à Fundação de Amparo à Pesquisa do Estado de São Paulo (FAPESP) que financiou a fabricação dos circuitos integrados.

A Claudia Rodríguez pelo seu carinho e apoio desde Colômbia.

Aos amigos do *Grupo de Investigación en Diseño de Circuitos Integrados* (CIDIC) da Colômbia e do Laboratório de Microeletrônica (LME): ao Johanny Saenz, ao Fabian Cabrera, ao Dwight Cabrera, ao Armando Ayala, ao Hugo Hernández, ao Wilmar Carvajal, ao Sergio Chaparro, ao Mario Raffo e especialmente ao professor Élkim Roa pela sua ajuda no meu ingresso no mestrado na USP.

A meu grande amigo Jorge Oliveros, do grupo CIDIC, pela sua amizade e pela sua ajuda no desenvolvimento do meu mestrado e da minha vida em São Paulo.

À Daniela Licio pelo seu carinho e companhia no tempo do mestrado e à Nuri Merchan pela sua amizade.

Ao Sidney Fernandez da Luz, o encarregado da câmara térmica no LSI, pela sua ajuda nos testes da fonte de *bandgap*.

Ao Professor Wilhelmus e à Design House do LSITEC pela oportunidade de desenvolver meus conhecimentos de projetista; e aos meus colegas da Design House pela sua ajuda nas correções deste texto.

Resumo

Nesta dissertação é apresentada a aplicação da programação geométrica no projeto de uma fonte de tensão de referência de baixa tensão de alimentação que pode ser integrada em tecnologias padrões CMOS.

Também são apresentados os resultados experimentais de um projeto da fonte de *bandgap* feito por um método de projeto convencional, cuja experiência motivou e ajudou ao desenvolvimento da formulação do programa geométrico proposta neste trabalho.

O programa geométrico desenvolvido nesta dissertação otimiza o desempenho da fonte de *bandgap* e agiliza seu tempo de projeto. As expressões matemáticas que descrevem o funcionamento e as principais especificações da fonte de *bandgap* foram geradas e adaptadas ao formato de um programa geométrico. A compensação da temperatura, o PSRR, o consumo de corrente, a área, a tensão de saída e a sua variação por causa da tensão de *offset* do OTA, e a estabilidade são as principais especificações deste tipo de fonte de tensão de referência e fazem parte do programa geométrico apresentado neste trabalho.

Um exemplo do projeto usando o programa geométrico formulado neste trabalho, mostra a possibilidade de projetar a fonte de *bandgap* em alguns minutos com erros baixos entre os resultados do programa geométrico e de simulação.

Palavras chaves: Projeto de circuitos integrados MOS, programação geométrica, fontes de tensão de referência de *bandgap*.

Abstract

This work presents the application of geometric programming in the design of a CMOS low-voltage bandgap voltage reference source.

Test results of a bandgap voltage reference designed via a conventional method are showed, this design experience motivated and helped to formulate the geometric program developed in this work.

The geometric program developed in this work optimizes the bandgap source performance and speeds up the design time. The mathematical expressions that describe the bandgap source functioning and specifications were developed and adapted in the geometric program format. The temperature compensation, the PSRR, the current consumption, the area, the output voltage and its variations under the operational transconductance amplifier offset voltage, and the stability are the main specifications of this type of bandgap reference source and they are included into the geometric program presented in this work.

An example of the design using the geometric program formulated in this work, shows the possibility of designing the bandgap source in a few minutes with low errors between the geometric program results and the simulation results.

Keywords: MOS integrated circuit design, geometric programming, bandgap-voltage reference source.

Lista de Figuras

1.1	Administração de potência para aplicações móveis.	19
1.2	Compensação PTAT + CTAT.	20
2.1	Fonte de referência Sub-1V sem resistências.	24
2.2	Fonte de referência que usa os transistores DTMOS.	27
2.3	Fonte de referência de soma de correntes.	28
2.4	Fonte de referência que usa os transistores MOS sublimiar.	29
4.1	Técnica de modo de corrente.	37
4.2	Fonte de Banba.	38
4.3	Fonte de Banba usando par diferencial P.	39
4.4	Fonte de Leung.	40
4.5	Simulação de V_{EB} em função da temperatura e da corrente.	42
4.6	Técnica de leiaute de centroide comum.	43
4.7	Simulação da diferença de tensões emissor-base.	44
4.8	Circuito para simular a tensão V_{GS} de um transistor MOS.	45
4.9	OTA de dois estágios de Miller.	47
5.1	Microfotografia da fonte de <i>bandgap</i>	63
5.2	Resultados experimentais da tensão de saída sob mudanças na temperatura.	64
5.3	Esquemático completo da fonte de <i>bandgap</i>	65
5.4	Simulação da variação térmica da tensão de referência.	71
5.5	Simulação do PSRR da fonte de <i>bandgap</i>	72
5.6	Simulação do ganho do laço da fonte de <i>bandgap</i>	73
5.7	Simulação da fase do laço da fonte de <i>bandgap</i>	73
5.8	Simulação da variação da tensão de saída devido às variações do processo.	74

Lista de Tabelas

2.1	Fontes de Referência Sub-1-V.	30
4.1	Parâmetros modelados do núcleo.	49
4.2	Erros dos modelos dos parâmetros do núcleo da fonte de <i>bandgap</i>	50
4.3	Comparação dos resultados dos exemplos.	51
4.4	Parâmetros modelados do OTA.	59
4.5	Erros dos parâmetros do OTA.	60
4.6	Tabela dos resultados do exemplo do OTA.	61
5.1	Resultados experimentais médios da fonte de <i>bandgap</i>	64
5.2	Resultados experimentais de três amostras da fonte de <i>bandgap</i>	64
5.3	Especificações do exemplo da fonte.	67
5.4	Comparação das especificações.	70
5.5	Resultados das variáveis do núcleo da fonte.	70
5.6	Resultados das variáveis para o estágio de autopolarização.	70
5.7	Resultados das variáveis do OTA da fonte.	71

Sumário

1	Introdução	19
1.1	Objetivos	22
1.2	Organização do documento	22
2	Fontes de Referência Sub-1V	23
2.1	Fonte de referência sem resistências	23
2.2	Uso de Transistores DTMOS	26
2.3	Soma de correntes usando transistores bipolares	27
2.4	Uso de transistores MOS na região sublimiar	29
2.5	Comparação dos trabalhos	30
3	Programação Geométrica	33
3.1	Formato de um PG	33
3.2	Monômios e posinômios	33
3.3	Solução de um PG	34
3.3.1	Software usados para resolver PGs	34
3.3.2	Convexidade	35
3.4	Modelos <i>piece-wise linear</i>	36
4	Programação Geométrica na Fonte	37
4.1	Descrição do circuito	37
4.2	Núcleo da fonte de <i>bandgap</i>	41
4.2.1	Análise do comportamento térmico	41
4.2.2	Polarização	42

4.2.3	PSRR	46
4.2.4	Consumo de corrente	48
4.2.5	Resistores	48
4.2.6	Área	48
4.2.7	Modelagem	49
4.2.8	Exemplos do PG formulado para o núcleo da fonte de <i>bandgap</i>	50
4.3	Amplificador de Transcondutância	51
4.3.1	Ganho	52
4.3.2	Polarização	52
4.3.3	Estabilidade e frequência de ganho unitário	54
4.3.4	Tensão de <i>offset</i>	57
4.3.5	Área do OTA	58
4.3.6	Polarização nas temperaturas extremas	58
4.3.7	Modelagem para o OTA	58
4.3.8	Exemplo do PG usado no OTA	60
5	Projeto da Fonte de <i>Bandgap</i>	63
5.1	Resultados experimentais de um projeto usando um método convencional	63
5.2	Projeto da fonte de <i>bandgap</i> usando o PG	66
6	Conclusões e recomendações para trabalhos futuros	75
6.1	Conclusões	75
6.2	Recomendações para trabalhos futuros	76

1 Introdução

O aumento do uso de sistemas eletrônicos móveis nos últimos anos faz com que a tendência no projeto de circuitos integrados vá na direção de minimizar área e a tensão de alimentação, e otimizar o consumo de potência. O uso da tecnologia CMOS em circuitos analógicos ajuda a seguir esta tendência graças ao sua fácil integração com circuitos digitais, além disto esta tecnologia apresenta um bom desempenho e um custo relativamente baixo. Para usar mais eficientemente a energia disponível nas baterias de alimentação dos sistemas móveis é necessário um detalhado projeto da administração de potência deles.

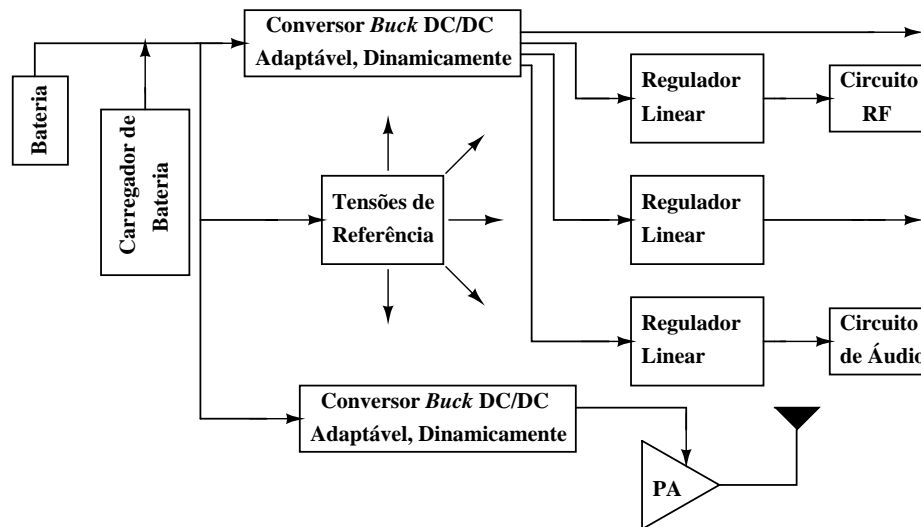


Figura 1.1: Administração de potência para aplicações móveis.

Os reguladores lineares (LDOs) e os conversores DC-DC são blocos que compõem os circuitos de administração de potência. Os LDOs são usados para prover potência a blocos de áudio e RF que têm requerimentos de ruído e PSRR (*Power Supply Rejection Ratio*) exigentes. Eles são usados como pos-reguladores depois de conversores DC-DC para prover tensões de alimentação de baixo ruído. Conversores DC-DC são usados em circuitos digitais e em amplificadores de potência que precisam de uma eficiência de potência alta [1]. Os LDOs e os conversores DC-DC precisam de fontes de tensão de referência para seu funcionamento, convertendo-as em uma parte fundamental nos circuitos de administração

de potência, como se pode ver na figura 1.1¹. Outros circuitos como DACs, ADCs e OPAMPs também usam fontes de tensão de referência [2].

As fontes de tensão de referência são circuitos que estabelecem tensões DC que não variam substancialmente com mudanças na temperatura, flutuações da tensão de alimentação e variações dos parâmetros dos dispositivos. As fontes de referência podem fornecer correntes à carga até de $1\mu\text{A}$, devido a isto são usadas em nós de alta impedância como portas de transistores MOS [2]. A chamada fonte de tensão de referência de *bandgap* estabelece tensões DC com as características mencionadas anteriormente.

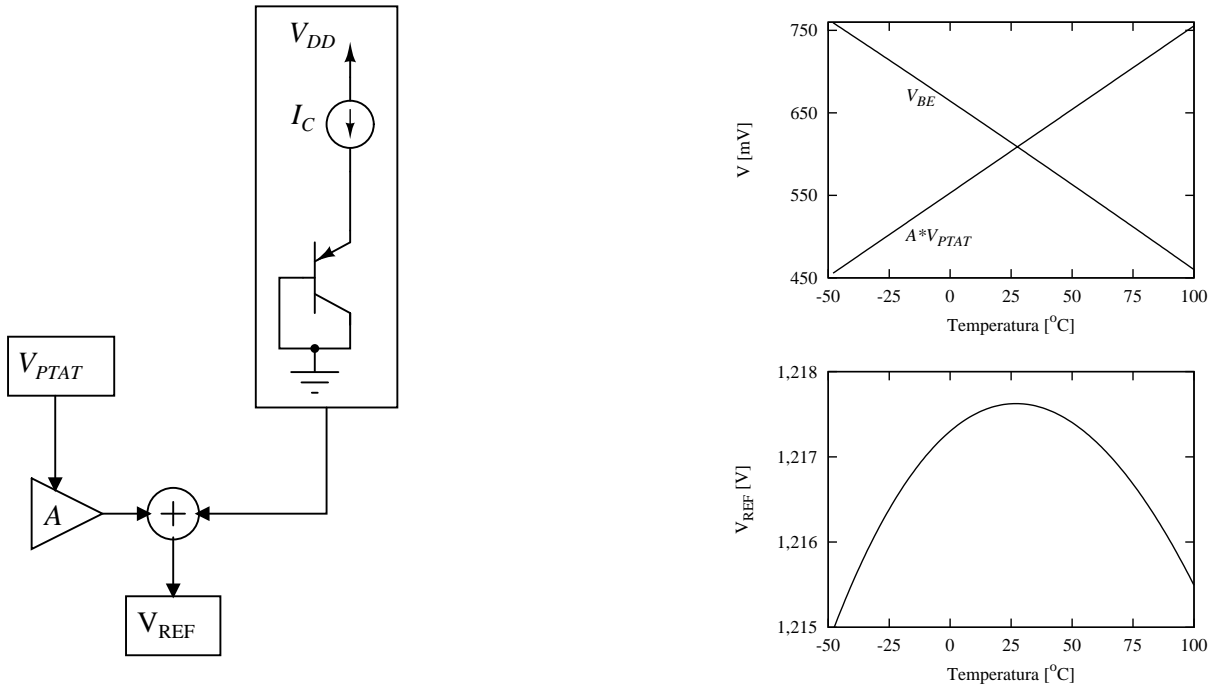


Figura 1.2: Compensação PTAT + CTAT.

Na figura 1.2 apresenta-se a estratégia das fontes de *bandgap* para estabelecer uma tensão DC quase invariante com mudanças na temperatura. Essa estratégia consiste em somar a uma tensão base-emissor de um transistor bipolar (V_{BE}), que é uma tensão CTAT (*Complementary To Absolute Temperature*), uma tensão PTAT (*Proportional To Absolute Temperature*), com o fim de cancelar a variação linear de V_{BE} em função da temperatura ($V_{BE}(T)$), a qual é apresentada na equação (1.1).

$$V_{BE}(T) = [V_{GO_r} + (n - x)V_{Tr}] - \left[\frac{V_{GO_r} - V_{BE}(T_r) + (n - x)V_{Tr}}{T_r} \right] \cdot T - \left[\frac{(n - x)V_{Tr}}{T_r} \cdot \left[T \cdot \ln \left(\frac{T}{T_r} \right) - T + T_r \right] \right] \quad (1.1)$$

¹Está figura está baseada em uma figura apresentada nos *slides* do curso *Power Management ICs: A Top-Down Design Approach* ministrado pelo professor Gabriel Alfonso Rincón Mora da Georgia Tech.

onde T é a temperatura, V_{GO_r} é a componente constante da aproximação da tensão de *bandgap*, n é uma constante dependente do processo de fabricação, x é a ordem da variação da temperatura da corrente de coletor, T_r é a temperatura de referência, V_{T_r} é a tensão térmica na temperatura T_r e $V_{BE}(T_r)$ é a tensão base-emissor na temperatura T_r . Pode-se ver que $V_{BE}(T)$ tem uma componente constante, uma linear e uma de ordem maior. A tensão PTAT, a qual se apresenta na equação (1.2), é obtida da diferença de duas $V_{BE}(T)$ de transistores com diferentes densidades de corrente.

$$V_{PTAT} = V_T \cdot \ln(N) \quad (1.2)$$

onde N é a relação das densidades de corrente dos dois transistores, a qual é projetada para ser independente às variações da temperatura² V_T é a tensão térmica expressada na seguinte equação:

$$V_T = \frac{K \cdot T}{q} \quad (1.3)$$

onde K é a constante de Boltzman, q é a carga do elétron.

Como resultado da soma das tensões PTAT e $V_{EB}(T)$ se obtém a componente constante e a componente de ordem maior da equação (1.1). Sendo a componente constante aproximadamente a tensão de *bandgap* no zero absoluto $\approx 1.205\text{V}$, para uma fonte feita em silício [3]. A estratégia básica tem as limitações de necessitar uma tensão de alimentação maior de 1.205V e o uso da tecnologia bipolar. Arquiteturas novas e o desenvolvimento de transistores bipolares parasitários na tecnologia CMOS são usados para superar estas limitantes.

O projeto de um circuito integrado analógico, como uma fonte de tensão de referência, pode ter diferentes alternativas. Uma das alternativas convencionalmente usada começa pelo análise das expressões que descrevem o funcionamento do circuito e as suas especificações, das variáveis do projeto e das considerações encontradas na literatura. Seguidamente, simulações e ajustes no dimensionamento do circuito são feitos de forma iterativa, guiados por uma estratégia de projeto, até atingir as especificações requeridas. Este processo iterativo torna demorado o término do projeto definitivo. Isto motiva a pesquisar sobre novas alternativas de projeto que possam ser usadas para auxiliar, agilizar e otimizar o dimensionamento de circuitos analógicos como uma fonte de tensão de referência. Uma outra alternativa de projeto de circuitos integrados analógicos é representar um projeto como um problema de otimização matemática conhecido como programação geométrica [4]. Em trabalhos como [5], [6], demonstrou-se que a programação geométrica é um método eficiente que foi aplicado em diversos circuitos analógicos e de sinal misturado. Em [7]

²Tipicamente as correntes que passam pelos dois transistores são iguais, então está relação termina sendo entre as áreas de emissor dos dois transistores.

apresenta-se um trabalho que usa programação geométrica na metodologia de projeto de uma fonte de tensão de referência com transistores MOS na região em sublimiar. O uso da programação geométrica no trabalho [7] é focado no aumento da robustez da fonte de referência iniciando em um projeto semente. As especificações de compensação da temperatura, de PSRR e de estabilidade não são obtidas usando programação geométrica.

Tendo em conta o anteriormente mencionado, apresenta-se o projeto de uma fonte de tensão de referência CMOS de baixa tensão de alimentação auxiliado e otimizado com programação geométrica. Especificações como compensação de temperatura de primeira ordem, PSRR, estabilidade, consumo de corrente e área foram incluídas no Programa Geométrico junto com considerações das variações do processo.

1.1 Objetivos

- Aplicar programação geométrica no processo de projeto de uma fonte de tensão de referência de baixa tensão de alimentação com o fim de agilizar o tempo do projeto e otimizar desempenho do circuito.
- Desenvolver e adaptar ao formato de um programa geométrico as expressões matemáticas que descrevem o funcionamento e as especificações da fonte de tensão de referência de baixa tensão de alimentação.
- Avaliar os resultados do programa geométrico projetando uma fonte de referência cujo desempenho será verificado em simulação usando os modelos BSIM3v3.

1.2 Organização do documento

Este trabalho apresenta o projeto de uma fonte de tensão de referência de *bandgap* usando programação geométrica. O capítulo 2 apresenta as arquiteturas do estado da arte das fontes de tensão de referência de baixa tensão de alimentação e a seleção da arquitetura a ser usada neste trabalho. No capítulo 3 mostram-se os conceitos básicos de programação geométrica. O capítulo 4 apresenta a arquitetura escolhida apresentando as equações que descrevem seu funcionamento e suas especificações, e adaptando-as no formato de um programa geométrico. No capítulo 5 veem-se os resultados experimentais de um projeto da arquitetura da fonte de *bandgap* usando um método convencional e um projeto passo-a-passo da fonte de *bandgap* usando programação geométrica. No último capítulo são mostradas as conclusões e recomendações deste trabalho.

2 Fontes de Referência Sub-1V

A estratégia típica para o projeto de uma fonte de referência de tensão independente das variações da temperatura é somar uma tensão do tipo CTAT com uma PTAT, como foi mostrado no capítulo 1. A tensão CTAT pode ser obtida da tensão base-emissor do transistor bipolar e a tensão PTAT pode ser obtida da diferença entre as tensões base-emissor de dois transistores bipolares com diferente densidade de corrente. Essa soma terá como resultado uma tensão aproximada de 1,2V quase constante às variações da temperatura.

Para conseguir tensões de referência menores que 1,2V (e desta forma poder usar uma tensão de alimentação menor) uma das técnicas usadas é fazer com que a corrente de dreno do transistor MOS compense as variações térmicas da mobilidade e da tensão de limiar. Uma outra estratégia é usar transistores DTMOS (*Dynamic Threshold Metal Oxide Semiconductor*) em lugar de transistores bipolares. Ainda é possível realizar a soma de correntes PTAT e CTAT, usando transistores bipolares ou transistores MOS na região sublimiar. A seguir cada uma destas estratégias serão detalhadas.

2.1 Fonte de referência sem resistências

Em [8] é apresentada a arquitetura da figura 2.1. Esta arquitetura só usa transistores MOS (não precisa de transistores bipolares nem de resistências). Seu funcionamento está baseado em aplicar uma corrente ao transistor M_{10} para cancelar a dependência térmica da mobilidade e da tensão de limiar na sua tensão porta-fonte $V_{GS_{10}}$. Para a implementação desta fonte é necessário usar transistores de canal N com tensões de limiares diferentes (os chamados transistores NMOS para 3,3V e os chamados transistores NMOS para 5V). M_1 e M_3 são os transistores NMOS para 5V e M_2 e M_4 são os transistores NMOS para 3,3V.

A tensão de referência é ($V_{GS_{10}}$), expressada na equação (2.1),

$$V_{REF} = V_{th_{10}} + \sqrt{\frac{2I_{10}}{k_{10}}} \quad (2.1)$$

onde V_{REF} é a tensão de referência, I_{10} é a corrente de polarização do transistor M_{10} , $V_{th_{10}}$

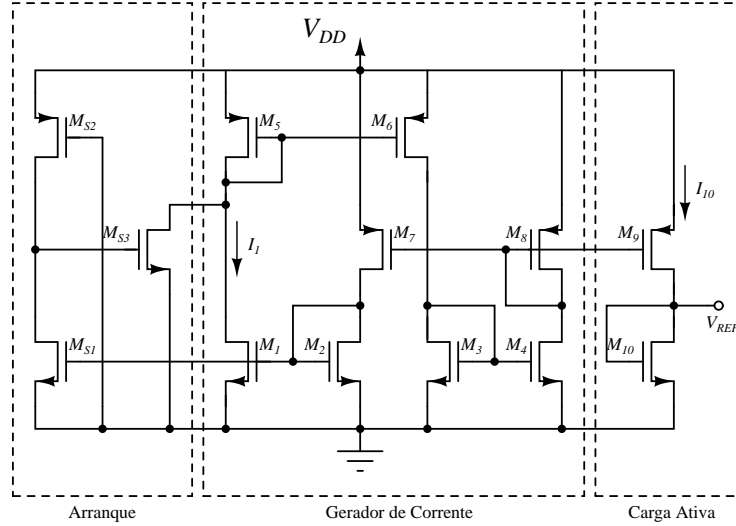


Figura 2.1: Fonte de referência Sub-1V sem resistências.

é a tensão de limiar do transistor M_{10} , e $k_i = \mu \cdot C_{OX} \cdot (W_i/L_i)$, neste caso $i = 10$. A mobilidade do elétron é representada com μ e a capacitância por unidade de área por C_{OX} . W e L são a largura e o comprimento do canal, respectivamente.

Como se vê na equação (2.1) e considerando que a tensão de limiar tem uma variação linear e negativa com a temperatura, precisa-se uma corrente I_{10} proporcional a $\mu(T) \cdot T^2$ para cancelar a dependência térmica da mobilidade e da tensão de limiar na tensão porta-fonte do transistor M_{10} . Os transistores M_1 - M_8 são usados para conseguir a corrente I_{10} com as características térmicas mencionadas anteriormente. A corrente I_{10} é apresentada na equação (2.2).

$$I_{10} = \frac{\mu \cdot C_{OX} \cdot W_4/L_4}{2 \cdot (N-1)^2} \cdot m^2 \cdot V_t^2 \cdot \ln^2 \cdot \left(\frac{W_3/L_3}{W_1/L_1} \right) \quad (2.2)$$

onde $N = \sqrt{\frac{(W_4/L_4)}{(W_2/L_2)}}$ e m é o parâmetro de inclinação de sublimiar.

Para obter a corrente I_{10} considera-se:

- As polarizações dos transistores: M_1 e M_3 em sublimiar e M_2 e M_4 em saturação. ($V_{th1,3} \geq V_{th2,4}$).
- A equação de corrente do transistor MOS em saturação (2.3).

$$I_D = \frac{\mu \cdot C_{OX}}{2} \frac{W}{L} (V_{GS} - V_{th})^2 (1 + \lambda \cdot V_{DS}) \quad (2.3)$$

onde I_D é a corrente de dreno, λ é o coeficiente de modulação de canal, V_{GS} é a tensão porta-fonte, V_{DS} é a tensão dreno-fonte e V_{th} é a tensão de limiar.

- A equação de corrente do transistor MOS em sublimiar (2.4)

$$I_D = \mu \cdot C_{OX} \cdot V_t^2 \cdot \frac{W}{L} \cdot \exp\left(\frac{V_{GS} - V_{th}}{m \cdot V_T}\right) \cdot \left[1 - \exp\left(-\frac{V_{DS}}{V_T}\right)\right] \quad (2.4)$$

onde V_t é a tensão térmica e m é o parâmetro da inclinação sublimiar.

- A igualdade entre as tensões porta-fonte dos transistores M_1 e M_2 .

$$V_{GS_1} = V_{GS_2} \quad (2.5)$$

- A igualdade entre as tensões porta-fonte dos transistores M_3 e M_4 .

$$V_{GS_3} = V_{GS_4} \quad (2.6)$$

- A igualdade entre as correntes de dreno dos transistores M_1 e M_3 .

$$I_{D_1} = I_{D_3} \quad (2.7)$$

- A igualdade entre as correntes de dreno dos transistores M_2 e M_4 .

$$I_{D_2} = I_{D_4} \quad (2.8)$$

- A tensão V_{DS_1} deve ser maior que $4 \cdot V_t$ para reduzir o efeito de V_{DS} na corrente I_0 .
- Os comprimentos dos transistores dos espelhos e de M_4 foram feitos grandes para diminuir o efeito de modulação de canal.

Na equação (2.2), vê-se que a corrente I_{10} é proporcional a $\mu(T) \cdot T^2$. Das equações (2.1) e (2.2) obtém-se a equação (2.9) que com dimensões adequadas fazem com que a tensão de referência seja independente da variação da temperatura.

$$V_{REF} = V_{th_{10}} + \frac{m \cdot V_t}{N - 1} \cdot \sqrt{\frac{W_4/L_4}{W_{10}/L_{10}}} \cdot \ln\left(\frac{W_3/L_3}{W_1/L_1}\right) \quad (2.9)$$

Os principais resultados obtidos em [8] foram: uma tensão de 670mV em temperatura ambiente com um desvio padrão de 3,1%; um PSRR em 100Hz de -47dB e em 10MHz de -40dB; um coeficiente térmico de 10ppm/°C até 20ppm/°C, segundo a tensão de alimentação, em uma faixa de temperatura de 0°C até 80°C; um consumo de corrente de 70nA na máxima temperatura com a máxima tensão de alimentação; uma regulação de linha de 2,7mV/V; uma faixa de tensão de alimentação de 0,9V até 4V e uma área de 0,045mm².

2.2 Uso de Transistores DTMOS

Uma fonte de referência de tensão que usa transistores DTMOS em lugar de transistores bipolares é apresentada em [9].

Um transistor DTMOS é um transistor MOS com seu corpo conectado com a porta. Um transistor DTMOS tipo P em uma tecnologia de substrato P, pode ser visto como um transistor lateral bipolar PNP com uma porta extra sobre a sua base ou como um transistor PMOS com uma tensão de limiar regulada dinamicamente. Considerando este dispositivo como um transistor bipolar, pode-se notar que tem uma relação exponencial entre a tensão corpo-fonte (V_{BS}) e I_D , que é apresentada na equação (2.10).

$$I_D = I_0 \cdot T^\eta \cdot \left(\exp \left(\frac{q \cdot (V_{GS} + \phi_{bl} - V_{GOr})}{K \cdot T} \right) - 1 \right) \quad (2.10)$$

onde I_0 é uma constante dependente do processo e das dimensões, $\eta \approx 4$ é uma constante relacionada com a mobilidade e ϕ_{bl} é vista na equação (2.11),

$$\phi_{bl} = \frac{\Phi_{GW} \cdot C_{OX}}{C_{OX} + C_{depletion}(\phi_{bl})} \quad (2.11)$$

onde Φ_{GW} é a tensão entre a porta e o poço N e $C_{depletion}$ é a capacitância de depleção.

Notando-se que fora do dispositivo só vê-se a tensão V_{GS} aplicada externamente, tem uma tensão de *bandgap* aparente ($V_{G_{aparente}}$) que é apresentada na equação (2.12).

$$V_{G_{aparente}} = V_{GOr} - \phi_{bl} \quad (2.12)$$

Na tecnologia $0,35\mu m$ CMOS, usada neste trabalho, a tensão de *bandgap* aparente é de $0,6V$. O gradiente de temperatura de V_{GS} do transistor DTMOS é aproximadamente $-1mV/^\circ C$ (CTAT).

A arquitetura desta fonte de referência é mostrada na figura 2.2. Esta arquitetura é parecida com a usada na estratégia típica das fontes de *bandgap* apenas com a diferença de usar transistores DTMOS em lugar de transistores bipolares. Então a tensão de referência é a soma da tensão porta-fonte de DT_2 (CTAT) e a tensão pelo resistor R_1 (V_{R_1}), que é proporcional à diferença de duas tensões porta-fonte de transistores com diferentes dimensões (PTAT), como pode ser visto na equação (2.13). Com a soma da tensão PTAT e CTAT obtém-se, então, uma tensão quase independente a variações da temperatura e de um valor próximo à tensão de *bandgap* aparente deste dispositivo ($0,6V$).

$$V_{R_1} = \Delta V_{GS} \cdot \frac{R_1}{R_2} \quad (2.13)$$

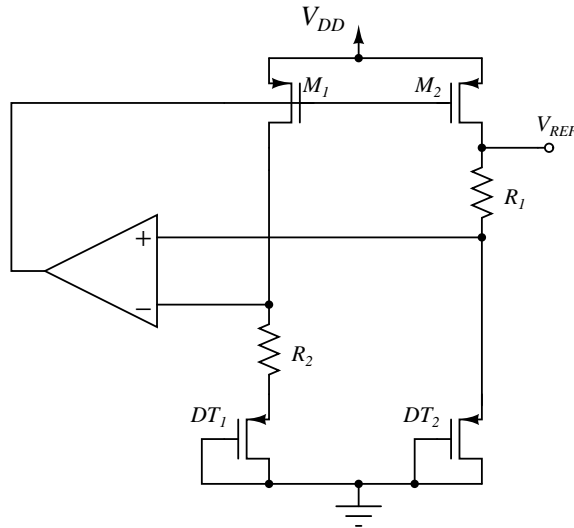


Figura 2.2: Fonte de referência que usa os transistores DTMOS.

onde ΔV_{GS} é a diferença das tensões porta-fonte dos DTMOS. Esta tensão V_{R1} é obtida considerando um alto ganho no OTA (*Operational Transconductance Amplifier*) que faz um curto virtual entre seus dois terminais de entrada. Para diminuir a tensão de alimentação, o OTA é implementado usando transistores DTMOS no seu estágio de entrada.

Os principais resultados obtidos em [9] foram: uma tensão de 650mV em temperatura ambiente com uma desvio de 2%; um coeficiente térmico de 57ppm/°C em uma faixa de temperatura de -20°C até 100°C; um consumo de corrente de $1,2\mu A$ na máxima temperatura; uma mínima tensão de alimentação de 0,85V e uma área de $0,063mm^2$. O PSRR e a regulação de linha desta fonte não foram reportados.

2.3 Soma de correntes usando transistores bipolares

A figura 2.3 apresenta a fonte de referência de [10]. Esta fonte usa transistores bipolares verticais parasitarios, resistências, um OTA e transistores MOS operando na região de saturação. Esta arquitetura realiza a soma de uma corrente PTAT com uma CTAT em uma resistência que converte esta soma em tensão. A corrente PTAT é obtida da diferença entre as tensões de base-emissor de dois transistores bipolares diferentes e a CTAT é obtida da tensão base-emissor de um transistor bipolar. A tensão resultante desta arquitetura é diferente da tensão de *bandgap* no zero absoluto ($\approx 1,2V$). A arquitetura apresentada em [10] está baseada na fonte projetada em [11]. A vantagem está no fato da fonte de [10] não precisar de transistores MOS com tensões de limiar baixas para atingir uma tensão de alimentação baixa. Em [11] colocam-se os terminais de entrada do OTA nos nós N_3 e N_4 e usa-se um estágio de entrada diferencial com transistores canal N de depleção.

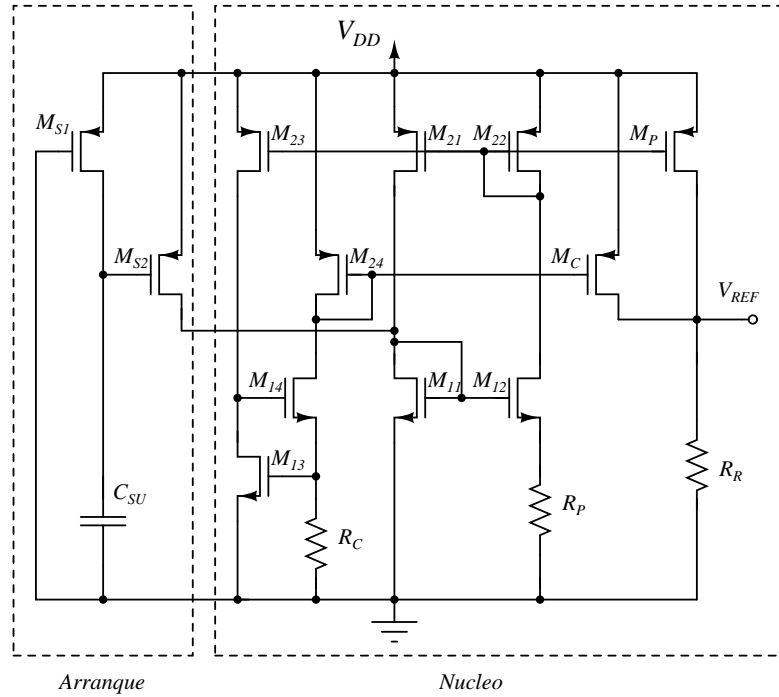


Figura 2.4: Fonte de referência que usa os transistores MOS sublimiar.

2.4 Uso de transistores MOS na região sublimiar

Em [12] apresenta-se a fonte de referência mostrada na figura 2.4 que é baseada no trabalho [13]. Esta arquitetura usa transistores MOS operando nas regiões sublimiar no lugar dos transistores bipolares e usa a técnica de modo de corrente [2] para estabelecer a tensão de referência.

Um transistor MOS operando na região sublimiar tem um comportamento em função da temperatura similar ao de um transistor bipolar, como pode ser visto na equação (2.15). A tensão V_{GS} na região sublimiar tem uma dependência linear e negativa com a temperatura,

$$V_{GS}(T) = V_{GS}(T_r) + K_G \left(\frac{T}{T_r} - 1 \right) \quad (2.15)$$

onde,

$$K_G = K_T + V_{GS}(T_0) - V_{TH}(T_r) - V_{OFF} \quad (2.16)$$

sendo K_T o coeficiente térmico da tensão de limiar e V_{OFF} uma constante de correção usada nos modelos BSIM3V3. K_G é negativo para valores típicos de K_T , $V_{GS} - V_{TH}$ e V_{OFF} .

A diferença das tensões V_{GS} de dois transistores MOS na região sublimiar é uma tensão PTAT como se vê na equação (2.17).

$$\Delta V_{GS}(T) = \eta \cdot V_t \cdot \ln P \quad (2.17)$$

Tabela 2.1: Fontes de Referência Sub-1-V.

	V_{DD} (V)	I_{DD} μA	V_{REF} (mV)	TC (ppm/ $^{\circ}C$)	PSRR (dB)	Área (mm^2)	V_{thp} (V)	Tecnologia CMOS
[8]	0,9-4	0,07	670	10-20[(0,80) $^{\circ}C$]	-47	0,045	-0,65	0,35 μm
[12]	0,9-3,3	2,7	176	44[(-25,100) $^{\circ}C$]	—	0,02	-0,65	0,35 μm
[9]	0,85	1,2	650	57[(0,100) $^{\circ}C$]	—	0,063	-0,65	0,35 μm
[10]	0,98-1.5	18	603	15[(0,100) $^{\circ}C$]	-44	0,24	-0,9	0,6 μm

onde P é a relação entre a dimensões dos dois transistores e η é o fator de inclinação sublimiar.

A tensão de referência que se estabelece na arquitetura apresentada em [12] é dada pela equação (2.18).

$$V_{REF} = R_R \cdot \left[\frac{V_{GS_{13}}}{R_C} + \frac{V_{GS_{11}} - V_{GS_{12}}}{R_P} \right] \quad (2.18)$$

Com os valores adequados para as resistências R_C e R_P e as dimensões dos transistores, obtém-se uma tensão de referência quase independente das variações da temperatura.

Os principais resultados obtidos em [12] foram: uma tensão de 176mV em temperatura ambiente; um PSRR simulado de -42,9dB; um coeficiente térmico de 44ppm/ $^{\circ}C$ em uma faixa de temperatura de -25 $^{\circ}C$ até 100 $^{\circ}C$; um consumo de corrente de 2,7 μA na temperatura ambiente; uma regulação de linha de 4,45mV/V; uma mínima tensão de alimentação de 0,94V e uma área de 0,024 mm^2 .

2.5 Comparação dos trabalhos

Foram mostradas diferentes formas de conseguir uma tensão de referência independente a variações da temperatura de um valor menor que 1,2V como:

- O uso de uma tensão V_{GS} de um transistor MOS com o cancelamento das suas dependências térmicas aplicando nele uma corrente de dreno proporcional a $\mu(T) \cdot T^2$.
- O uso de uma arquitetura similar à fonte de *bandgap* típica, só que usando transistores DTMOS no lugar dos transistores bipolares.
- A soma de correntes CTAT e PTAT usando transistores bipolares.
- A soma de correntes CTAT e PTAT usando transistores MOS na região sublimiar.

Na tabela 2.1, apresentam-se as especificações dos melhores trabalhos encontrados na literatura para cada uma das arquiteturas mostradas neste capítulo.

O trabalho [8] apresenta as melhores especificações de coeficiente térmico, PSRR, regulação de linha e consumo de corrente, que é a sua maior fortaleza. Além disso para conseguir esse consumo de corrente tão baixo não precisou usar uma área grande devido principalmente a não usar resistências e transistores bipolares. As desvantagens deste trabalho são que não permite variar significativamente a tensão que estabelece à saída e que precisa de dois tipos de transistores NMOS com diferentes tensões de limiar.

Em [9] apresenta-se a melhor especificação de mínima tensão de alimentação, com um consumo de corrente baixo e uma área pequena, mas o coeficiente térmico é o maior dos trabalhos apresentados. Além disso o modelamento dos transistores DTMOS não é preciso em SPICE [14].

A fonte de referência proposta em [10] apresenta um baixo coeficiente térmico, parecido com o coeficiente de [8], e sua mínima tensão de alimentação pode ser menor da que é conseguida em [9] se usasse-se uma tecnologia com as mesmas tensões de limiar dos transistores canal P que em [9]. Mais uma vantagem desta arquitetura é que o projetista pode estabelecer uma tensão de referência de uma ampla faixa de valores. Mas esta fonte apresenta o maior consumo de potência e área, isto é devido ao uso de varias resistências e de transistores bipolares.

O uso de transistores MOS na região sublimiar faz com que a fonte em [12] apresente um consumo de corrente baixo e uma mínima tensão de alimentação baixa. Como em [10], o projetista tem a flexibilidade para estabelecer uma tensão de uma ampla faixa de valores.

Neste trabalho escolheu-se para o projeto a arquitetura apresentada em [10]. A razão é que esta arquitetura apresenta um baixo coeficiente térmico e usando transistores PMOS com as mesmas tensões de limiar dos outros trabalhos apresentaria a menor mínima tensão de alimentação. Além disso não precisa usar transistores DTMOS nem tecnologias que tenham dois tipos de transistores PMOS com diferentes tensões de limiar, o que permite sua implementação em mais tecnologias CMOS padrões. Também por que esta arquitetura permite escolher a tensão de saída de uma ampla faixa de tensões. As desvantagens de área e consumo de corrente que apresenta esta fonte, vão tentar ser diminuídas com a otimização do projeto usando programação geométrica.

Nesta seção falou-se de algumas das mais representativas fontes de referência que tem na literatura e escolheu-se a arquitetura da fonte que vai se usar.

3 Programação Geométrica

A programação geométrica é a família de problemas de otimização matemática, que têm uma função objetivo e restrições tipo igualdade e desigualdade com uma forma funcional especial específica [4]. Um programa geométrico, que é um problema complexo de otimização não linear, pode ser transformado a um problema de otimização do tipo convexo, o qual garante a obtenção de ótimos globais com tempos de convergência baixos. Os problemas de otimização convexa podem ter muitas variáveis e milhares de restrições, e mesmo assim, são resolvidos em segundos por algum algoritmo de pontos interiores.

Atualmente, a programação geométrica é usada na otimização de circuitos integrados analógicos, de sinal misturado e de RF [4]. A formulação de cada problema prático tem que ser adaptada ao formato especial da programação geométrica. Os conceitos básicos de programação geométrica são explicados neste capítulo.

3.1 Formato de um PG

Um PG é um problema de otimização da forma:

$$\begin{aligned} &\text{minimizar} && f_o(x) \\ &\text{sujeito a} && f_i(x) \leq 1, \quad i = 1, \dots, m, \\ &&& g_i(x) = 1, \quad i = 1, \dots, p \end{aligned} \tag{3.1}$$

onde $f_o(x)$ é a função objetivo, a qual se deseja minimizar, $f_i(x)$ e $g_i(x)$ são as funções de restrição e x_i são as variáveis de otimização, as quais são positivas. As funções f_o e f_i são posinômios e as funções g_i são monômios.

3.2 Monômios e posinômios

Um monômio das variáveis x_i tem a forma:

$$f(x) = cx_1^{a_1} x_2^{a_2} \cdots x_n^{a_n} \tag{3.2}$$

onde c é maior que zero e as constantes a_i pertencem aos números reais.

Um posinômio é uma soma de monômios:

$$f(x) = \sum_{k=1}^K c_k x_1^{a_{1k}} x_2^{a_{2k}} \cdots x_n^{a_{nk}} \quad (3.3)$$

onde c_k é maior que zero.

Algumas propriedades dos monômios e posinômios são:

- Qualquer constante positiva é um monômio.
- Qualquer monômio é um posinômio.
- A multiplicação ou divisão entre monômios dá como resultado um monômio.
- A multiplicação entre posinômios dá como resultado um posinômio.
- Um monômio elevado a alguma potência dá como resultado um monômio.
- Um posinômio elevado a alguma potência dá como resultado um posinômio.
- O inverso de um monômio é um monômio.

3.3 Solução de um PG

Para a resolução dos PGs são usados algoritmos padrão de ponto interior, os quais conseguem resolver um PG de até 1000 variáveis e até 10000 restrições em menos de um minuto em computadores de escritório [4]. Os algoritmos de ponto interior são muito robustos, eles não precisam de um ponto inicial para encontrar a solução. Estes algoritmos sempre acham a solução ótima verdadeira e global, e quando o problema não pode ser resolvido por este método, os algoritmos reportam que não é possível encontrar a solução.

3.3.1 Software usados para resolver PGs

Os softwares mais usados para a resolução de PGs são:

- CVX, que é um sistema que modela para programação convexa disciplinada. Este software é implementado em MATLAB [15].
O CVX pode ser obtido grátis no site: <http://www.stanford.edu/boyd/cvx/>.

- MOSEK é um software de otimização projetado para resolver problemas de otimização matemática de grande escala. A licença do programa não é grátis.

O MOSEK pode ser obtido no site: <http://www.mosek.com>

- GGPLAB é um *toolbox* baseado em MATLAB para resolver e especificar programas geométricos. É recomendado para aprender as bases da PG, não para problemas complexos.

Pode ser obtido gratuitamente no site: <http://www.stanford.edu/boyd/ggplab/>

3.3.2 Convexidade

Para resolver um PG, converte-se o PG em um problema convexo e não linear, isto significa um problema com a função objetivo e as funções de restrição de desigualdade convexas, e com as funções de restrição de igualdade lineares. Os recursos usados para converter o PG para a forma convexa são: mudança logarítmica de variáveis e transformação logarítmica das funções. Ao fazer estas transformações baseados na equação (3.2), obtém-se de resultado:

$$\begin{aligned} &\text{minimizar} && \log f_o(e^y) \\ &\text{sujeito a} && \log f_i(e^y) \leq 0, \quad i = 1, \dots, m, \\ &&& \log g_i(e^y) = 0, \quad i = 1, \dots, p \end{aligned} \tag{3.4}$$

as desigualdades e igualdades agora são com zero devido à transformação logarítmica. As novas variáveis são y_i , onde $x_i = e^{y_i}$.

Baseados na equação (3.2) e fazendo as transformações o monômio fica:

$$a_1 y_1 + \dots + a_n y_n = -\log c \tag{3.5}$$

que é uma equação linear.

Se f for um posinômio, então

$$F_y = \log f(e^y) \tag{3.6}$$

é convexa, o que significa que para qualquer y , \tilde{y} e θ ($0 < \theta < 1$), obtém-se:

$$F(\theta y + (1 - \theta)\tilde{y}) \leq \theta F(y) + (1 - \theta)F(\tilde{y}) \tag{3.7}$$

As ferramentas de software para programação geométrica fazem a transformação para um problema convexo. O usuário fornece ao software o problema no formato de PG.

3.4 Modelos *piece-wise linear*

Uma opção para conseguir erros baixos em parâmetros como g_m^{-1} e g_{ds} é usar posinômios: o problema nesta modelagem é o tempo de computação. Outra opção que permite conseguir erros menores que os monômios e que consome menor tempo de computação do que a modelagem de posinômios é usar modelos PWL¹ [16].

Há um tipo especial de funções PWL chamadas de funções *max-afin*, as quais são funções convexas. Considerando que uma função *max-afin* é o resultado da aplicação da transformação logarítmica a uma função máxima de monômios (*max-mon*), juntamente com os conceitos apresentados no capítulo 3, apresenta-se a possibilidade de que uma função *max-mon* possa fazer parte de um PG [16]. Para incluir uma função *max-mon* deve-se representar através de funções posinômios ou monômios, como se apresenta a seguir:

Parte-se da desigualdade da equação (3.8).

$$f_1(x_1, \dots, x_n) \cdot \max_{i=1, \dots, k} (c_i \cdot x_i^{a_{1i}} \cdots x_n^{a_{ni}}) + f_2(x_1, \dots, x_n) \leq 1 \quad (3.8)$$

onde f_1 e f_2 são posinômios e o outro termo é um *max-mon*. Os termos da desigualdade não fazem um posinômio e portanto, inicialmente não podem ser implementado em um PG. Para poderem ser incluídos em um PG, introduz-se uma nova variável t e k novas desigualdades da seguinte forma:

$$\begin{aligned} f_1(x_1, \dots, x_n) \cdot t + f_2(x_1, \dots, x_n) &\leq 1 \\ c_1 \cdot x_1^{a_{11}} \cdots x_n^{a_{n1}} &\leq t \\ &\vdots \\ c_k \cdot x_k^{a_{1k}} \cdots x_n^{a_{nk}} &\leq t \end{aligned} \quad (3.9)$$

As funções *max-mon* devem cumprir as mesmas regras que os posinômios.

Neste capítulo apresentaram-se os conceitos básicos de Programação geométrica, a qual vai ser usada para a automatização e otimização do projeto da fonte de referência. Viu-se a forma dos PGs, como estão compostos e como são resolvidos.

¹*Piece-wise linear*, em português linear por partes.

4 Programação Geométrica aplicada na Fonte de *Bandgap*

Nos capítulos anteriores, fez-se um levantamento bibliográfico dos circuitos que estabelecem tensões de referência, das topologias de baixa tensão de alimentação e da programação geométrica. Além disso, fez-se a seleção da arquitetura a ser usada neste trabalho. A seguir será apresentada a arquitetura escolhida mostrando as expressões que descrevem o funcionamento e as especificações do circuito, adaptando-as ao formato de um programa geométrico. As análises das variações da tensão de referência com a temperatura e flutuações na tensão de alimentação serão mostradas. O consumo de corrente, a relação de áreas de emissor dos transistores bipolares, frequência de ganho unitário, estabilidade, e os requerimentos do OTA são estudados neste capítulo.

4.1 Descrição do circuito

A arquitetura usada neste trabalho é apresentada em [10], a qual se baseia na topologia mostrada em [11]. Em [11] apresenta-se uma arquitetura que usa a técnica de modo de corrente para estabelecer uma tensão de referência menor do que a tensão de *bandgap* em zero Kelvin aproximadamente 1,2V e quase independente das variações da temperatura.

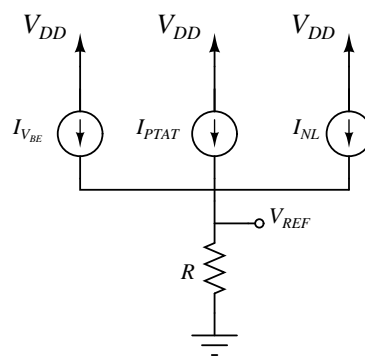


Figura 4.1: Técnica de modo de corrente.

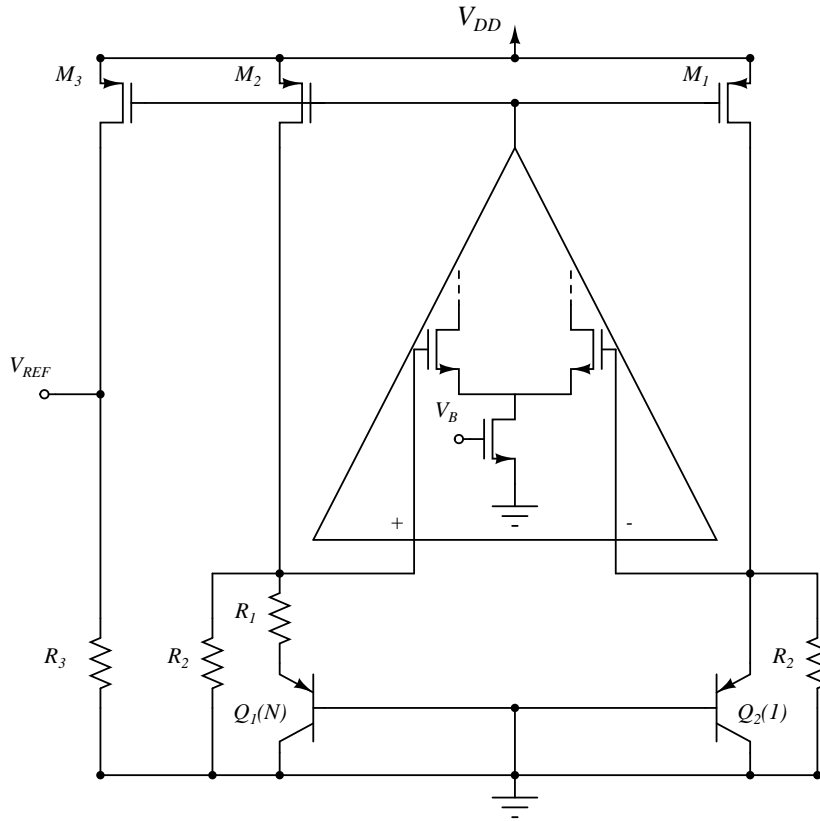


Figura 4.2: Fonte de Banba.

Na figura 4.1 é apresentada a técnica de modo de corrente, a qual consiste em somar em uma resistência três correntes dependentes da temperatura: uma proporcional a V_{BE} ($I_{V_{BE}} = V_{BE}/R_{A1}$), outra proporcional a V_{PTAT} ($I_{PTAT} = V_{PTAT}/R_{A2}$) e eventualmente mais uma com uma variação não linear que compensa a componente não-linear de V_{BE} ($I_{NL} = V_{NL}/R_{A3}$). Neste trabalho não foi usada a corrente com variação não linear. O resultado da soma destas correntes é uma corrente quase independente das variações da temperatura. Esta corrente junto com a resistência R estabelecem a tensão de referência. A variação do valor da resistência R em função da temperatura é desprezado, devido ao fato de que as correntes são estabelecidas com tensões sobre resistências. Então, no momento de multiplicar a soma das correntes pela resistência, a dependência térmica das resistências é cancelada, sempre que forem feitas do mesmo material. A dependência térmica dos resistores afeta levemente a tensão V_{BE} e por causa disto a corrente proporcional dela ($I_{V_{BE}}$). Isto acontece devido a que tipicamente o transistor bipolar usado para estabelecer $I_{V_{BE}}$ é alimentado com a corrente PTAT, a qual tem uma variação do seu comportamento PTAT ideal causado pela resistência que a estabelece.

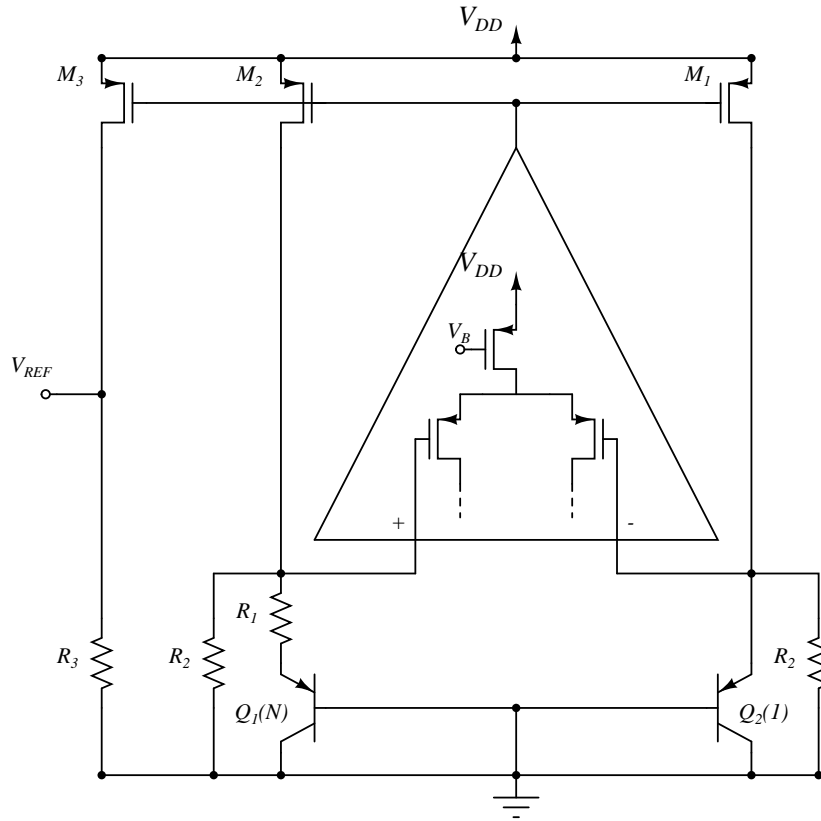


Figura 4.3: Fonte de Banba usando par diferencial P.

Na figura 4.2 ilustra-se a arquitetura apresentada no trabalho [11]. Os nós conectados nos terminais de entrada do OTA têm o mesmo valor de tensão devido ao alto ganho do OTA e à realimentação negativa. Devido a esta igualdade, obtém-se uma tensão de saída apresentada na equação (4.1).

$$V_{REF} = \frac{R_3}{R_2} \cdot \left[V_{EB_2} + \frac{R_2}{R_1} \cdot \ln(N) \cdot \frac{K \cdot T}{q} \right] \quad (4.1)$$

onde V_{REF} é a tensão de saída da fonte de *bandgap* e V_{EB_2} é a tensão emissor-base do transistor Q_2 . Com os valores adequados de R_1 , R_2 e N obtém-se entre as chaves da equação (4.1) um valor de 1,2V com uma compensação de primeira ordem na temperatura. A relação entre R_3 e R_2 escala o valor que está entre as chaves, para que a tensão de referência possa ser menor do que a tensão de *bandgap* em zero Kelvin, e desta forma o circuito funcionará adequadamente com uma tensão de alimentação menor da tensão de *bandgap* em zero Kelvin ($\approx 1,2V$). O problema para a implementação desta fonte é a tensão de modo comum mínima do OTA, a qual deve ser menor do que V_{EB_2} . Então, precisa-se de transistores NMOS com tensões de limiar baixas (V_{th_n}). Em [11] usam-se no par diferencial transistores NMOS de depleção com $V_{th_n} = -0.2V$. Uma forma de evitar o uso de transistores com tensões de limiar baixas é implementar um OTA com transistores tipo P no par diferencial da entrada como se apresenta na figura 4.3.

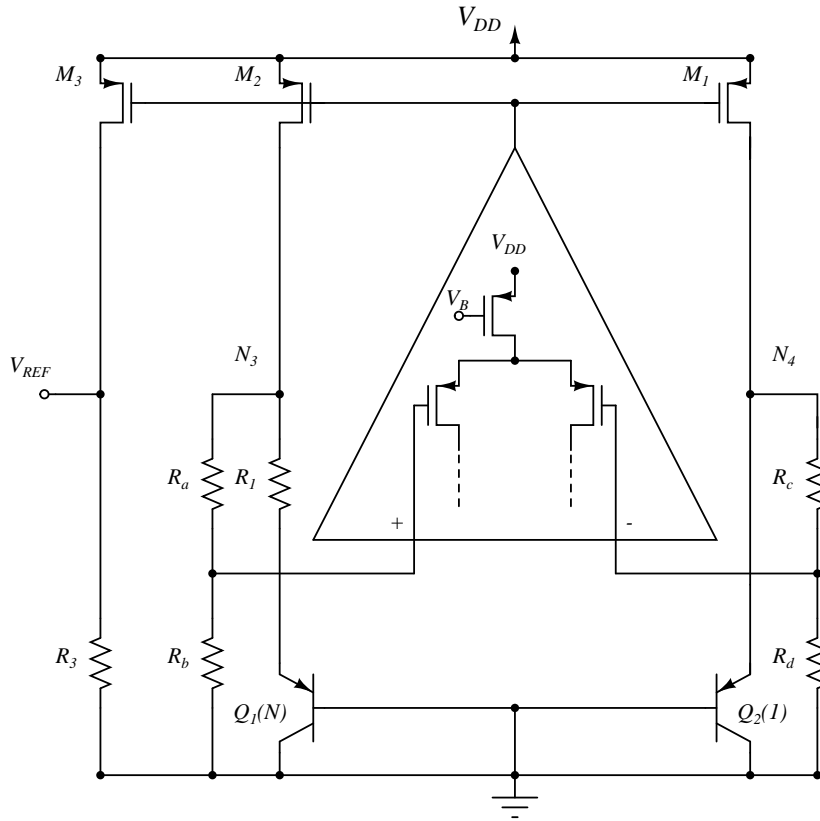


Figura 4.4: Fonte de Leung.

A desvantagem de usar este par diferencial tipo P é a tensão mínima de alimentação, esta tensão pode ser estimada pela equação (4.2) que para uma tecnologia típica é da ordem de 1.5V.

$$V_{DD_{min}} = V_{EB2} + |V_{thp}| + 2|V_{DSAT}| \quad (4.2)$$

onde $V_{DD_{min}}$ é a tensão mínima de alimentação da fonte de *bandgap*, V_{thp} é a tensão de limiar do transistor P do par diferencial e V_{DSAT} é a tensão de saturação dos transistores MOS do OTA ilustrado na figura 4.3.

Neste trabalho foi escolhida a arquitetura apresentada em [10], a qual propõe usar um divisor resistivo para V_{BE2} com o objetivo de diminuir a tensão mínima de alimentação, como se mostra na figura 4.4. A tensão mínima de alimentação é mostrada na equação (4.3). Usando esta arquitetura é possível atingir tensões mínimas de alimentação baixas sem a necessidade de usar transistores com tensões de limiar baixas. Isto permite sua implementação, em aplicações de baixa tensão, em uma ampla faixa de tecnologias.

$$V_{DD(min)} = \left(\frac{R_d}{R_c + R_d} \right) \cdot V_{EB2} + |V_{thp}| + 2|V_{DSAT}| \quad (4.3)$$

4.2 Núcleo da fonte de *bandgap*

O núcleo da fonte de *bandgap* é formado pelos transistores bipolares Q_1 e Q_2 , os resistores R_1 , R_a , R_b e R_c , e os transistores MOS M_1 , M_2 e M_3 do espelho de corrente. O circuito de arranque e o OTA não fazem parte do chamado núcleo da fonte. Nesta seção são apresentadas as expressões que descrevem o funcionamento e as especificações do núcleo para adaptá-las ao formato de um programa geométrico (PG). Além disso são feitas análises do comportamento térmico, polarização, PSRR e consumo de corrente.

4.2.1 Análise do comportamento térmico

A equação (4.1) descreve o comportamento térmico da tensão de referência da fonte de *bandgap* a ser projetada, sendo $R_2=R_a+R_b=R_c+R_d$. A componente PTAT da tensão de referência, apresentada na equação (4.1), deve cancelar a componente CTAT de V_{BE_2} , da forma que é mostrada na equação (4.4).

$$V_{EBCTAT} = \frac{R_2}{R_1} \cdot \frac{K}{q} \cdot \ln(N) \quad (4.4)$$

sendo V_{EBCTAT} a inclinação da componente CTAT de V_{EB_2} . Para fazer a compensação de primeira ordem da tensão base-emissor, propõe-se o seguinte monômio:

$$V_{EBCTAT} \cdot \frac{R_1}{R_2} \cdot \frac{q \cdot D}{K} = 1 \quad (4.5)$$

onde D é usado em vez de $\ln(N)$ para que a equação possa ser incluída em um PG, visto que o uso dos logaritmos é restringido nos programas geométricos. R_1 e R_2 são variáveis; K e q são constantes; e V_{EBCTAT} é modelada como um monômio em função da corrente de coletor. A variável D é discreta, mas CVX não inclui este tipo de variáveis; por causa disto primeiro resolve-se o PG considerando a D como uma variável, depois aproxima-se o resultado de D , fornecido pelo PG, a seu valor mais próximo e resolve-se de novo o PG considerando a D como uma constante.

Simulações da tensão emissor-base do transistor vertical bipolar (VERT10) em função da temperatura e da corrente são feitas para modelar a V_{EBCTAT} , como é representado pela figura 4.5. Com os resultados destas simulações, fazem-se aproximações lineares da variação térmica da tensão emissor-base para diferentes valores de corrente. Usando estas aproximações lineares implementa-se um monômio cuja forma é apresentada na equação (4.6).

$$V_{EBCTAT} = k_1 \cdot I_{R_1}^{a_1} \quad (4.6)$$

onde I_{R_1} é a corrente de coletor do transistor bipolar, k_1 e a_1 são constantes próprias dos

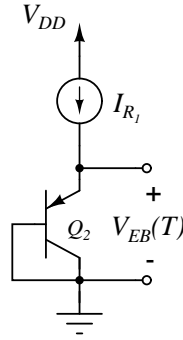


Figura 4.5: Simulação de V_{EB} em função da temperatura e da corrente.

monômios, e V_{EBCTAT} é a inclinação da componente CTAT da tensão V_{EB} . Visto que a tecnologia AMS CMOS 0,35 μm , usada neste trabalho, só fornece um modelo de transistor bipolar vertical (VERT10) com dimensões fixas (10 $\mu m \times 10\mu m$), o monômio V_{EBCTAT} fica independente das dimensões, só dependendo da corrente.

4.2.2 Polarização

As diferentes características da polarização da fonte de *bandgap* devem ser incluídas no PG, sendo elas: igualdade de tensões, somas de correntes e somas de tensões.

Corrente I_{R_2}

O valor da corrente que passa pelos resistores R_a e R_b é idealmente igual ao valor da corrente que passa pelos transistores R_c e R_d ; devido a isto usa-se a variável I_{R_2} para representar essas duas correntes. Esse valor de corrente é apresentado na equação(4.7). Para incluir a corrente I_{R_2} no PG, usa-se o monômio apresentado na equação (4.8).

$$I_{R_2} = \frac{V_{EB_2}}{R_2} \quad (4.7)$$

$$\frac{I_{R_2} \cdot R_2}{V_{EB_2}} = 1 \quad (4.8)$$

sendo V_{EB_2} modelada como um monômio em função da corrente de coletor. Simulações de V_{EB} do transistor VERT10 em função da corrente em uma temperatura fixa são feitas para obter o monômio apresentado na equação (4.9).

$$V_{EB} = k_2 \cdot I_{R_1}^{a_2} \quad (4.9)$$

Corrente I_{R_1}

A corrente I_{R_1} , apresentada na equação (4.10), é aquela que passa pelo resistor R_1 e cujo valor é igual à corrente que passa pelo transistor bipolar Q_2 . Como não é permitido

incluir nos PGs uma subtração, modelou-se como um monômio a subtração das duas tensões base-emissor para diferentes correntes e logaritmos das relações de áreas de emissor, como é apresentado na equação (4.11).

$$I_{R_1} = \frac{V_{EB_2} - V_{EB_1}}{R_1} \quad (4.10)$$

$$V_{PTAT} = k_3 \cdot I_{R_1}^{a_{31}} \cdot D^{a_{32}} \quad (4.11)$$

onde V_{PTAT} é a diferença entre as duas tensões base-emissor e D é o logaritmo da relação das densidades de corrente dos transistores bipolares.

Nas simulações para fazer este monômio, teve-se em consideração o casamento entre os transistores bipolares, por isso usaram-se relações específicas das densidades de corrente N para fazer a modelagem. O valor de N foi escolhido para permitir o uso da técnica de leiaute de centroide comum. Um exemplo desta técnica é apresentado na figura 4.6, onde a relação de áreas N é oito. O transistor Q_1 é dividido em oito transistores em paralelo e cada um deles tem a mesma área de Q_2 . Assim, pelo transistor Q_2 passa uma corrente igual a N vezes o valor da corrente que passa por Q_1 (neste caso $N = 8$). As simulações foram feitas com base na diferença entre duas tensões emissor-base de dois transistores bipolares iguais com diferentes correntes de coletor escaladas entre si por N , como se apresenta na figura 4.7. A equação (4.12) mostra o monômio que é incluso no PG.

$$\frac{I_{R_1} \cdot R_1}{V_{PTAT}} = 1 \quad (4.12)$$

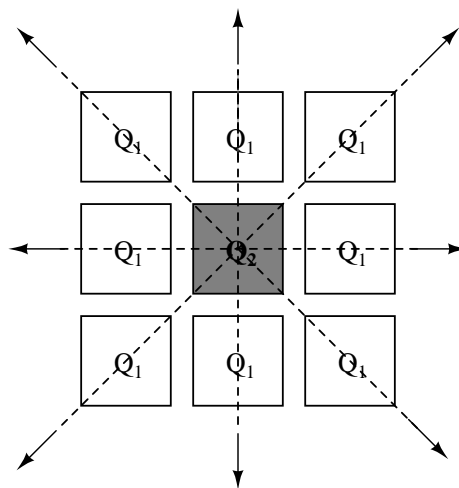


Figura 4.6: Técnica de leiaute de centroide comum.

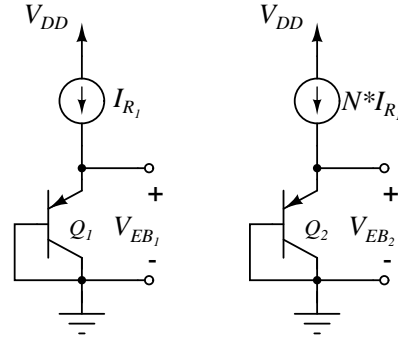


Figura 4.7: Simulação da diferença de tensões emissor-base.

Corrente I_M

Pelos transistores M_1 , M_2 e M_3 que conformam o espelho de corrente passam as correntes I_{M_1} , I_{M_2} e I_{M_3} respectivamente. Para incluir estas correntes e as dimensões destes transistores no programa geométrico, modelou-se a tensão V_{GS} desses transistores em função das suas correntes de dreno, das suas dimensões, e das suas tensões dreno-fonte. As dimensões são iguais para os três transistores; as tensões V_{DS} dos transistores M_1 e M_2 são consideradas iguais entre elas devido à igualdade de tensões estabelecida pelo OTA; as correntes do dreno dos transistores M_1 e M_2 também são consideradas iguais; e a corrente do transistor M_3 e sua tensão dreno-fonte usam outras variáveis diferentes às usadas nos transistores M_1 e M_2 , devido à diferença entre os valores da tensão de referência e da tensão emissor-base.

Para fazer a modelagem da tensão V_{GS} fizeram-se simulações do circuito apresentado na figura 4.8. Este parâmetro foi modelado como um monômio, o qual é apresentado na equação (4.13). O modelo monômio é necessário para que a característica de igualdade das tensões porta-fonte dos espelhos de corrente possa ser incluída no PG, como é apresentado na equação (4.14). Usou-se este circuito para fazer a modelagem com o objetivo de obter maior controle sobre a faixa de corrente usada para modelar a tensão V_{GS} e também porque não é possível simular a tensão V_{GS} de um transistor individual com uma corrente aplicada no dreno. Se o transistor fosse conectado como diodo não seria possível independentizar V_{GS} de V_{DS} [16].

$$V_{GS} = k_4 \cdot I_M^{a_{41}} \cdot V_{DS_M}^{a_{42}} \cdot W_M^{a_{43}} \cdot L_M^{a_{44}} \quad (4.13)$$

$$V_{GS_1} = V_{GS_3} \quad (4.14)$$

onde I_M é a corrente do dreno, V_{DS_M} é a tensão dreno-fonte, W_M e L_M são as dimensões.

Soma de correntes

No nó N_3 do esquemático da figura 4.4 tem uma soma de correntes, mostrada na equação

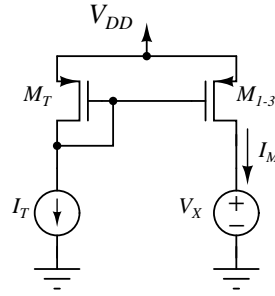


Figura 4.8: Circuito para simular a tensão V_{GS} de um transistor MOS.

(4.15). Aqui existe um problema com as leis de Kirchhoff no formato de um PG: uma soma de termos não pode fazer parte de uma restrição de tipo igualdade. Para resolver isto, adapta-se a estratégia apresentada para soma de tensões em [7]. Nessa estratégia, faz-se depender um termo com o outro através de uma constante de proporcionalidade como é apresentado na equação (4.16). Substituindo (4.16) em (4.15) obtém-se a equação (4.17), onde I_M é função de I_{R_1} e h , porém continua sendo não compatível com a forma padrão de um PG. Para adaptar esta expressão ao formato padrão de um PG, faz-se um monômio de $h + 1$ em função de h , como se vê na equação (4.18). Assim, as somas de correntes podem ser expressadas no PG usando a equação (4.19).

$$I_M = I_{R_1} + I_{R_2} \quad (4.15)$$

$$I_{R_2} = h \cdot I_{R_1} \quad (4.16)$$

onde h é uma variável.

$$I_M = (h + 1) \cdot I_{R_1} \quad (4.17)$$

$$(h + 1) = k_5 \cdot h^{a_5} \quad (4.18)$$

$$I_M = k_5 \cdot h^{a_5} \cdot I_{R_1} \quad (4.19)$$

$$\frac{k_5 \cdot h^{a_5} \cdot I_{R_1}}{I_M} = 1 \quad (4.20)$$

Soma de tensões

Com a soma de tensões, usou-se a mesma estratégia usada na soma de correntes. As equações (4.22-4.28) apresentam isto. Fizeram-se monômios de $(1 + l)$ e $(1 + m)$.

$$V_{DD} = V_{EB_2} + V_{DS_{M1}} \quad (4.21)$$

$$V_{DS_{M1}} = l \cdot V_{EB_2} \quad (4.22)$$

onde l é uma variável,

$$V_{DD} = (1 + l) \cdot V_{EB_2} \quad (4.23)$$

$$V_{DD} = k_6 \cdot l^{a_6} \cdot V_{EB} \quad (4.24)$$

$$V_{DD} = V_{REF} + V_{DS_{M3}} \quad (4.25)$$

$$V_{DS_{M3}} = m \cdot V_{REF} \quad (4.26)$$

onde m é uma variável,

$$V_{DD} = (1 + m) \cdot V_{REF} \quad (4.27)$$

$$V_{DD} = k_7 \cdot m^{a_7} \cdot V_{REF} \quad (4.28)$$

4.2.3 PSRR

Para achar o PSRR (equação (4.29)) da fonte de *bandgap* foi substituído cada um dos dispositivos da fonte por seu modelo em pequenos sinais. A equação (4.30) mostra o PSRR da fonte.

$$PSRR = \frac{1}{v_{ref}/v_{dd}} \quad (4.29)$$

onde v_{dd} é a variação em pequenos sinais da tensão de alimentação e v_{ref} é a variação da tensão de referência por causa da variação v_{dd} .

$$PSRR = \frac{r_{o3} + R_3}{R_3} \cdot \left[\frac{1 + A_V \cdot g_m \cdot \frac{R_b}{R_2} \left(\frac{1}{A} - \frac{1}{B} \right)}{1 + g_m \cdot r_{o1} - g_m \cdot r_{o1} \cdot A_s + \left(1 - \frac{r_{o3}}{r_{o1}} \right) \cdot A_V \cdot g_m \cdot \frac{R_b}{R_2} \left(\frac{1}{A} - \frac{1}{B} \right)} \right] \quad (4.30)$$

onde,

$$A = \frac{1}{R_2} + \frac{1}{R_1 + R_{Q1}} + \frac{1}{r_{o1}} \quad B = \frac{1}{R_2} + \frac{1}{R_{Q2}} + \frac{1}{r_{o1}}$$

sendo g_m é a transcondutância dos transistores M_1 , M_2 e M_3 , r_{o1} é a resistência de saída dos transistores M_1 e M_2 , r_{o3} é a resistência de saída do transistor M_3 ; A_s é a variação da tensão de saída do OTA por causa da variação de v_{dd} , A_V é o ganho do OTA e R_{Q1} e R_{Q2} são as resistências equivalentes em pequenos sinais dos transistores Q_1 e Q_2 respectivamente. Faz-se uma diferença entre as resistências de saída dos transistores devido a diferença entre $V_{DS_{M1}}$ e $V_{DS_{M3}}$, a qual depende do valor da tensão de referência escolhido para o projeto. Lembre-se que uma das vantagens desta topologia é ter a possibilidade de ajustar a tensão de referência em uma faixa ampla de valores. A equação (4.30) não pode ser inclusa no PG devido às subtrações que existem na equação. A única forma de incluir a equação do PSRR no PG em uma temperatura fixa é aproximando r_{o3} a ser igual a r_{o1} , desta forma a subtração $\left(1 - \frac{r_{o3}}{r_{o1}} \right)$ na equação (4.30) seria zero. Para ter um erro baixo entre o resultado do PG e de simulação na especificação de PSRR, é melhor especificar a V_{REF} igual a V_{EB2} , já que assim a diferença entre r_{o1} e r_{o3} seria realmente zero.

A equação (4.31) representa a variação em pequenos sinais da saída do OTA, apresentada na figura 4.9, devido à variação v_{dd} (A_s).

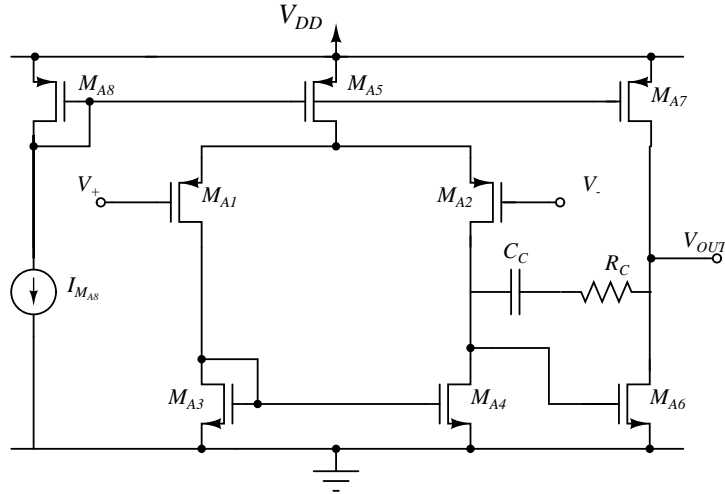


Figura 4.9: OTA de dois estágios de Miller.

$$A_s = \frac{V_{A6}}{V_{A6} + V_{A7}} \cdot \left(1 - \frac{V_{A7}}{V_{A5}}\right) \quad (4.31)$$

sendo V_{A5} , V_{A6} e V_{A7} as tensões de early dos transistores M_{A5} , M_{A6} e M_{A7} respectivamente. A tensão de early de um transistor MOS é apresentada na equação (4.32).

$$V_A = \frac{I}{g_{ds}} \quad (4.32)$$

sendo I a corrente do transistor e g_{ds} a condutância de saída do transistor MOS. É possível aproximar a equação (4.31) à equação (4.33), considerando que a condutância de saída do transistor M_{A5} (g_{ds5}) é maior que g_{ds7} devido à diferença das tensões V_{DS} dos dois transistores, que a corrente do segundo estágio do OTA é maior que a corrente do primeiro estágio e que g_{ds6} é maior a g_{ds7} devido à diferença de tensões V_{DS} dos dois transistores.

$$A_s = -\frac{I_{M7} \cdot g_{ds5}}{I_{M5} \cdot g_{ds6}} \quad (4.33)$$

Considerando $g_m \cdot r_{o1} \gg 1$, $r_{o1} \gg R_2$, $r_{o3} \gg R_3$, $R_2 \gg R_{Q2}$, faz-se uma aproximação da equação (4.30), a qual é apresentada na equação (4.34) e o seu posinômio é visto na desigualdade (4.35).

$$PSRR \approx \frac{A_V \cdot R_b \cdot R_1}{R_3 \cdot (R_2 + R_1) \cdot \left(1 + \frac{I_{M7} \cdot g_{ds5}}{I_{M5} \cdot g_{ds6}}\right)} \quad (4.34)$$

$$\frac{PSRR_{min} \cdot R_3 \cdot (R_2 + R_1)}{A_V \cdot R_b \cdot R_1} \cdot \left(1 + \frac{I_{M7} \cdot g_{ds5}}{I_{M5} \cdot g_{ds6}}\right) \leq 1 \quad (4.35)$$

sendo $PSRR_{min}$ a especificação do PSRR. Modelou-se g_{ds5} como uma função PWL e g_{ds6} como um monômio.

4.2.4 Consumo de corrente

O consumo de corrente do circuito é dado pela equação (4.36), onde $I_{núcleo}$ é a corrente do núcleo da fonte de *bandgap*. Os valores das resistências, e portanto as dimensões destas, são inversamente proporcionais ao consumo de corrente da fonte de *bandgap*. A expressão (4.37) apresenta o posinômio incluído no PG para limitar a corrente na fonte de *bandgap*.

$$I_{núcleo} = 3 \cdot (I_{R_2} + I_{R_1}) \quad (4.36)$$

$$\frac{3 \cdot (I_{R_2} + I_{R_1})}{I_{núcleoMAX}} \leq 1 \quad (4.37)$$

onde $I_{núcleoMAX}$ é a especificação da máxima corrente na fonte *bandgap*.

4.2.5 Resistores

Na tecnologia AMS CMOS C35B4 existe um material de alta resistência por quadrado $\approx 1.2K\Omega/quadrado$ (RPOLYH). Este material favorece a implementação de circuitos de baixo consumo de corrente, por causa disto decidiu-se usar este material para fazer os resistores da fonte de *bandgap*. A fim de incluir as dimensões dos resistores no PG, fez-se um monômio do valor deles em função das dimensões (W_{Res} e L_{Res}) e da tensão entre seus terminais (V_{Res}) como se vê na equação (4.38).

$$R = k_1 \cdot W_{Res}^{a_1} \cdot L_{Res}^{a_2} \cdot V_{Res}^{a_3} \quad (4.38)$$

4.2.6 Área

A área do núcleo da fonte é apresentado na equação (4.39). Esta equação não representa a área real do circuito, mas representa bem a tendência para seu aumento ou diminuição.

$$Área = 3 \cdot W_M \cdot L_M + 2 \cdot W_{R_2} \cdot L_{R_2} + W_{R_1} \cdot L_{R_1} + W_{R_3} \cdot L_{R_3} + AB \cdot 1 \cdot 10^{-10} \quad (4.39)$$

sendo AB o número de transistores bipolares. Para achar este valor, modelou-se o número de transistores bipolares em função do logaritmo da razão das densidades de corrente, como é visto na equação (4.40). O número de transistores multiplica-se por $100\mu m^2$ que é a área de cada um dos transistores bipolares.

$$AB = N + 1 = k_6 \cdot D^{a_6} \quad (4.40)$$

4.2.7 Modelagem

Para modelar os diferentes parâmetros usados no projeto da fonte *bandgap* seguem-se os seguintes passos:

1. Definem-se os parâmetros a modelar. Todos os parâmetros do núcleo foram modelados como monômios. Na tabela 4.1 são apresentados os parâmetros modelados, seus símbolos e as variáveis das quais dependem.

Parâmetro	Símbolo	Variáveis
Inclinação da componente CTAT de V_{EB}	V_{EBCTAT}	I_{R_1}
Tensão emissor-base em uma temperatura fixa	V_{EB}	I_{R_1}
Tensão PTAT	V_{PTAT}	I_{R_2} e D
Tensão porta-fonte	V_{GSM}	I_M, W_M, L_M e V_{DSM}
Resistores	R	V_{RES}, W_{RES} e L_{RES}
Número de transistores bipolares	AB	D
Dependência entre tensões	$l + 1$	l
Dependência entre correntes	$h + 1$	h

Tabela 4.1: Parâmetros modelados do núcleo.

2. Escolhem-se as faixas das variáveis para o espaço de modelagem. Por exemplo:

$$\begin{aligned}
 0,5\mu A &\leq I_M \leq 20\mu A \\
 0,5\mu A &\leq I_{R_1} \leq 20\mu A \\
 1\mu m &\leq W_M \leq 100\mu m \\
 100mV &\leq V_{DSM} \leq 750mV \\
 0,5\mu m &\leq L_M \leq 20\mu m \\
 2,0794 &\leq D \leq 4,5850 \\
 50mV &\leq V_{RES} \leq 700mV \\
 2\mu m &\leq W_{RES} \leq 10\mu m \\
 20\mu m &\leq L_{RES} \leq 10\mu m \\
 1 &\leq h \leq 1,3 \\
 0,4 &\leq l \leq 1,1
 \end{aligned}$$

3. Fazem-se as simulações para cada um dos parâmetros. Usam-se entre 10.000 e 50.000 pontos dentro do espaço de modelagem para fazer as simulações correspondentes.
4. Os monômios que representam cada um dos parâmetros no PG são feitos com os resultados obtidos das simulações e usando a função *maxmonfit* em *matlab*. Esta função permite fazer um ajuste de dados com funções convexas PWL. Esta função foi fornecida pelos autores dos trabalhos [4] e [16].

Os erros médios dos modelos usados no núcleo da fonte de *bandgap* são mostrados na tabela 4.2. Estes erros foram obtidos com o espaço de modelagem apresentado anteriormente.

Parâmetro	Erro
V_{GS}	1,12%
V_{EBCTAT}	0,26%
V_{EB}	0,11%
V_{PTAT}	0,14%
R	0,012%
AB	0,38%
$h + 1$	0,06%
$l + 1$	0,1%

Tabela 4.2: Erros dos modelos dos parâmetros do núcleo da fonte de *bandgap*.

A equação (4.41) foi usada para achar os erros entre os modelos feitos e os resultados de simulação.

$$Erro = \frac{Y_{modelo} - Y_{simulado}}{Y_{simulado}} \cdot 100 \quad (4.41)$$

sendo Y_{modelo} o vetor de resultados do modelo avaliado para todas as combinações das suas variáveis dos pontos selecionados, e $Y_{simulado}$ o vetor de resultados das simulações para as mesmas combinações de variáveis com as que foi avaliado o modelo. Os erros para combinações de variáveis do espaço de modelagem que não pertencem aos pontos selecionados para ajustar o modelo, podem ser diferente ao erro médio achado anteriormente.

4.2.8 Exemplos do PG formulado para o núcleo da fonte de *bandgap*

Dois projetos do núcleo da fonte de *bandgap* usando o PG com as equações explanadas anteriormente são apresentados. Na tabela 4.3 ilustram-se as especificações requeridas no PG, os resultados obtidos da solução do PG e os resultados de simulação usando HSPICE com os modelos BSIM3V3 fornecidos pela *foundry* [17]. Para fazer as simulações em HSPICE usou-se uma fonte de tensão dependente de tensão no lugar do OTA.

Nos dois exemplos são especificados a tensão de referência (V_{REF}), a tensão mínima de alimentação ($V_{DD_{min}}$), a corrente máxima, o coeficiente térmico (TC), e é otimizada a área. No primeiro exemplo também foi inclusa a especificação de PSRR, devido a isto, a tensão de referência foi especificada a ser igual à tensão emissor-base do transistor Q_2 em uma temperatura fixa (neste caso na temperatura ambiente T_0). No segundo exemplo

foi especificada a tensão de referência a um valor diferente a $V_{EB_2}(T_0)$. Os resultados de simulação nos dois exemplos cumpriram com as especificações requeridas ao PG como é visto na tabela 4.3.

Parâmetro	Espec. 1	PG1	HSPICE 1	Espec. 2	PG2	HSPICE 2
V_{REF} (mV)	$V_{EB_2}(T_0)$	650,4	649,34	700	700	699,2
$V_{DD_{min}}$ (V)	0,99	0,99	0,99	0,99	0,99	0,99
Corrente (μ A)	≤ 20	20	19,8	≤ 10	10	9,90
TC (ppm/ $^{\circ}$ C)	1a ordem	–	8.77	1a ordem	–	12.57
PSRR (dB)	≥ 44	47.22	47	–	–	–
Área (μm^2)	minimizar	1737	1737	minimizar	3106	3106

Tabela 4.3: Comparação dos resultados dos exemplos.

4.3 Amplificador de Transcondutância

O OTA é usado nesta fonte de *bandgap* para manter os nós N_3 e N_4 com a mesma tensão. Os principais requerimentos do OTA são: alto ganho e tensão de *offset* baixa, além de área pequena, tensão de alimentação e consumo de corrente baixos, e estabilidade. Um OTA que atinge os requerimentos mencionados anteriormente é o OTA de dois estágios de Miller apresentado na figura 4.9. Outros OTAs como o OTA simétrico, o OTA cascode dobrado e o OTA simples são mais opções para usar nas fontes de *bandgap*. Com o OTA simples é difícil atingir ganhos altos; o OTA simétrico precisa de maior área do que o OTA de Miller para atingir valores altos de ganho e o OTA cascode dobrado tem uma tensão de saída de modo comum maior do que o OTA Miller. Então, procurando um alto ganho para atingir um melhor desempenho térmico e de PSRR usando pouca área e uma baixa tensão de alimentação, decidiu-se usar o OTA de Miller para o projeto da fonte de *bandgap* deste trabalho.

O OTA a ser projetado deve operar com uma tensão DC de saída baixa, isto se deve à especificação de baixa tensão de alimentação da fonte de *bandgap*. O V_{DD} mínimo depende da tensão de saída V_{OUT} e da tensão de limiar dos MOSFET do espelho (M_1 , M_2 e M_3) na mínima temperatura de trabalho, porque o máximo valor da tensão de limiar é nesta temperatura. Também deve ser considerado que a faixa de tensão de entrada de modo comum e as tensões dos terminais de entrada variam com a temperatura. A primeira variação mencionada é devido à mudança em função da temperatura das tensões de limiar e de saturação dos MOSFET, e a segunda ocorre porque as tensões dos terminais de entrada do OTA são proporcionais a V_{BE} do transistor Q_2 .

A seguir serão apresentados os parâmetros de desempenho considerados no projeto do OTA.

4.3.1 Ganho

O ganho do OTA é apresentado na equação (4.42),

$$A_V = \left(\frac{g_{m_{A2}}}{g_{ds_{A2}} + g_{ds_{A4}}} \right) \cdot \left(\frac{g_{m_{A6}}}{g_{ds_{A6}} + g_{ds_{A7}}} \right) \quad (4.42)$$

onde $g_{m_{A2}}$ e $g_{m_{A6}}$ são as transcondutâncias dos transistores M_{A2} e M_{A6} respectivamente, e $g_{ds_{A2}}$, $g_{ds_{A4}}$, $g_{ds_{A6}}$ e $g_{ds_{A7}}$ são as transcondutâncias de saída dos transistores M_{A2} , M_{A4} , M_{A6} e M_{A7} .

A expressão (4.43) evidencia o ganho no PG em uma desigualdade. As condutâncias de saída dos transistores (g_{ds}) e os inversos das transcondutâncias dos transistores (g_m^{-1}) são modeladas como funções PWL para diminuir o erro dos modelos ao respeito do uso de monômios [16]. $A_{V_{min}}$ é o ganho mínimo do OTA. Os inversos das transcondutâncias foram modelados em lugar das transcondutâncias mesmas por que a divisão de dois posinômios não é permitida em um PG. Como resultado, a restrição (4.43) mostra a expressão usado para considerar o ganho do OTA no PG.

$$A_{V_{min}} \cdot (g_{ds_{A2}} + g_{ds_{A4}}) \cdot (g_{ds_{A6}} + g_{ds_{A7}}) \cdot g_{m_{A2}}^{-1} \cdot g_{m_{A6}}^{-1} \leq 1 \quad (4.43)$$

4.3.2 Polarização

A polarização do OTA bem como seu relacionamento com o núcleo da fonte de *bandgap* devem ser inclusos no PG, como é o caso na entrada com os transistores bipolares e na saída com o espelho de corrente.

Faixa de tensões de entrada de modo comum

Serão obtidas duas somas de tensões na entrada do OTA: uma que dependerá da tensão mínima e outra da tensão máxima.

Considerando a tensão mínima na entrada do OTA, obtém-se a desigualdade (4.44). Esta expressão tem posinômios nos dois lados da desigualdade, o qual ficaria em uma divisão de posinômios que não é permitida em um PG.

$$V_{EB2} \cdot \frac{r_d}{R_2} + V_{GS_{A1}} \geq V_{DSAT_{A1}} + V_{th_{A4}} + V_{DSAT_{A4}} \quad (4.44)$$

sendo $V_{GS_{A1}}$ a tensão porta-fonte do transistor M_{A1} , $V_{th_{A4}}$ a tensão de limiar do transistor M_{A4} , e $V_{DSAT_{A1}}$ e $V_{DSAT_{A4}}$ as tensões de saturação dos transistores M_{A1} e M_{A4} respectivamente.

Para adaptar a equação (4.44) à forma requerida no PG, usa-se a mesma estratégia

apresentada para incluir leis de Kirchhoff no projeto do núcleo da fonte de *bandgap*. Assim, faz-se uma relação entre $V_{EB_2} \cdot \frac{R_b}{R_2}$ e $V_{GS_{A1}}$ como mostrado na equação (4.45). Com essas relações transforma-se a expressão (4.44) na desigualdade (4.46) e esta última inequação com a modelagem de $(p + 1)$ resulta na expressão (4.47), a qual se arruma para obter um posinômio sobre um monômio, o qual é mostrado na restrição (4.48).

$$V_{EB_2} \cdot \frac{r_d}{R_2} = p \cdot V_{GS_{A1}} \quad (4.45)$$

$$V_{DS_{AT_{A1}}} + V_{th_{A4}} + V_{DS_{AT_{A4}}} \leq (p + 1)V_{GS_{A1}} \quad (4.46)$$

$$V_{DS_{AT_{A1}}} + V_{th_{A4}} + V_{DS_{AT_{A4}}} \leq k_7 \cdot p^{a_7} \cdot V_{GS_{A1}} \quad (4.47)$$

$$\frac{V_{DS_{AT_{A1}}} + V_{th_{A4}} + V_{DS_{AT_{A4}}}}{k_7 \cdot p^{a_7} \cdot V_{GS_{A1}}} \leq 1 \quad (4.48)$$

Considerando a máxima tensão de entrada no OTA, obtém-se a equação (4.49). Fazendo $V_{DS_{A5}}$ proporcional a $V_{EB_2} \cdot \frac{R_b}{R_2}$ e $V_{GS_{A2}}$ (equações (4.50) e (4.51)), obtém-se a equação (4.52). Modelando a soma $(j + m + 1)$ consegue-se o monômio apresentado na equação (4.53).

$$V_{DS_{A5}} + V_{GS_{A2}} + V_{EB_2} \cdot \frac{R_b}{R_2} = V_{DD} \quad (4.49)$$

$$V_{DS_{A5}} = j \cdot V_{GS_{A2}} \quad (4.50)$$

$$V_{DS_{A5}} = m \cdot V_{EB_2} \cdot \frac{R_b}{R_2} \quad (4.51)$$

$$V_{DS_{A5}} \cdot (j + m + 1) = V_{DD} \quad (4.52)$$

$$\frac{V_{DS_{A5}} \cdot k_8 \cdot j^{a_{81}} \cdot m^{a_{82}}}{V_{DD}} = 1 \quad (4.53)$$

Tensão de saída

A tensão da saída depende da tensão porta-fonte do transistor do espelho do núcleo da fonte de *bandgap* (V_{GS_M}), como se mostra na equação (4.54). Pelo mesmo procedimento feito anteriormente, o qual é visto nas equações (4.55)-(4.57), obtém-se o monômio da equação (4.58).

$$V_{DD} = V_{GS_M} + V_{DS_{A6}} \quad (4.54)$$

$$V_{DS_{A6}} = t \cdot V_{GS_M} \quad (4.55)$$

$$V_{DD} = (t + 1) \cdot V_{DS_{A6}} \quad (4.56)$$

$$V_{DD} = k_9 \cdot t^{a_9} \cdot V_{DS_{A6}} \quad (4.57)$$

$$\frac{k_9 \cdot t^{a_9} \cdot V_{DS_{A6}}}{V_{DD}} = 1 \quad (4.58)$$

Soma de tensões

As somas de tensões no primeiro estágio e no segundo estágio do OTA e sua adaptação

como monômios para serem incluídas no PG são apresentadas nas equações (4.59)-(4.63) e (4.64)-(4.68).

$$V_{GS_{A3}} + V_{DS_{A1}} + V_{DS_{A5}} = V_{DD} \quad (4.59)$$

$$V_{DS_{A5}} = r \cdot V_{GS_{A3}} \quad (4.60)$$

$$V_{GS_{A1}} = q \cdot V_{GS_{A3}} \quad (4.61)$$

$$V_{GS_{A3}} \cdot (q + r + 1) = V_{DD} \quad (4.62)$$

$$\frac{V_{GS_{A3}} \cdot k_{10} \cdot q^{a_{101}} \cdot r^{a_{102}}}{V_{DD}} = 1 \quad (4.63)$$

$$V_{DD} = V_{DS_{A7}} + V_{DS_{A6}} \quad (4.64)$$

$$V_{DS_{A6}} = s \cdot V_{DS_{A7}} \quad (4.65)$$

$$V_{DD} = (s + 1) \cdot V_{DS_{A6}} \quad (4.66)$$

$$V_{DD} = k_{11} \cdot s^{a_{111}} \cdot V_{DS_{A6}} \quad (4.67)$$

$$\frac{k_{11} \cdot s^{a_{111}} \cdot V_{DS_{A6}}}{V_{DD}} = 1 \quad (4.68)$$

Simetria do par diferencial

A simetria nos ramos do par diferencial estabelece as equações (4.69) e (4.70).

$$I_{M_{A4}} = \frac{I_{M_{A5}}}{2} \quad (4.69)$$

$$V_{GS_{A3}} = V_{DS_{A4}} = V_{GS_{A4}} = V_{GS_{A6}} \quad (4.70)$$

Condições de saturação

Para todos os transistores estarem na região de saturação devem satisfazer às equações (4.71) e (4.72). As tensões de limiar (V_{th}) e as tensões de saturação (V_{DSAT}) são modeladas como funções PWL em função da corrente, das dimensões e das tensões dreno-fonte.

$$V_{GS} \geq V_{th} \quad (4.71)$$

$$V_{DS} \geq V_{DSAT} \quad (4.72)$$

4.3.3 Estabilidade e frequência de ganho unitário

Tendo em conta que o OTA tem um polo dominante, a frequência de ganho unitário pode se expressar-se na equação (4.73). Assim, considerando o núcleo da fonte de *bandgap*,

W_0 expressa-se na equação (4.74).

$$\omega_{0_{OTA}} = \frac{g_{m_{A2}}}{C_C} \quad (4.73)$$

$$\omega_0 = \frac{g_{m_{A2}}}{C_C} \cdot \frac{g_{m_1} \cdot \left(\frac{1}{R_{Q2}} - \frac{1}{R_1 + R_{Q1}} \right)}{\frac{R_2}{R_b} \cdot \left(\frac{1}{R_2} + \frac{1}{R_{Q2}} + \frac{1}{r_O} \right) \cdot \left(\frac{1}{R_2} + \frac{1}{R_{Q1} + R_1} + \frac{1}{r_O} \right)} \approx \frac{g_{m_{A2}}}{C_C} \cdot \frac{g_{m_1} \cdot R_1 \cdot R_b}{R_1 + R_2} \quad (4.74)$$

onde C_C é o capacitor de compensação. As outras variáveis já foram mencionadas anteriormente.

Os posinômios feitos para restringir a margem de fase no OTA e na fonte fonte de *bandgap* são apresentados nas equações (4.75) e (4.76) respectivamente.

$$\omega_{0_{OTA-min}} \cdot C_C \cdot g_{m_{A2}}^{-1} \leq 1 \quad (4.75)$$

$$\omega_{0_{min}} \cdot \frac{C_C \cdot g_{m_1}^{-1} \cdot g_{m_{A2}}^{-1} \cdot (R_1 + R_2)}{R_1 \cdot R_b} \leq 1 \quad (4.76)$$

sendo $\omega_{0_{OTA-min}}$ e $\omega_{0_{min}}$ as especificações de frequência de ganho unitário do OTA e da fonte de *bandgap* respetivamente.

Para achar a margem de fase de um sistema usa-se a equação (4.77).

$$PM = \pi - \angle H(j\omega_O) = \pi - \sum_{i=1}^n \arctan \left(\frac{\omega_O}{p_i} \right) \quad (4.77)$$

sendo p_i o polo i do sistema e n o número de polos.

Para poder incluir esta equação no PG é necessário usar a aproximação $\arctan(x) = x$, que se ajusta bem para ângulos menores de 30° . Como é desejado uma margem de fase maior de 60° , a fase aportada pelos polos superiores deve ser menor que 30° . Também se aproveita que o primeiro polo aporta aproximadamente 90° de fase na frequência de ganho unitário [16]. Finalmente obtém-se a restrição (4.78).

$$\left(\frac{\omega_O}{p_2} \right) + \left(\frac{\omega_O}{p_3} \right) + \left(\frac{\omega_O}{p_4} \right) + \left(\frac{\omega_O}{p_5} \right) + \left(\frac{\omega_O}{p_6} \right) \leq \frac{\pi}{2} - PM_{min} \quad (4.78)$$

Os polos do circuito são os seguintes:

- Polo dominante

$$p_1 = \frac{g_{m_{A2}}}{A_V \cdot C_C} \quad (4.79)$$

- Polo no nó de saída do OTA

$$p_2 = \frac{g_{m_{A6}} \cdot C_C}{C_1 \cdot C_C + C_1 \cdot C_{L_{TOT}} + C_C \cdot C_{L_{TOT}}} \quad (4.80)$$

- Polo no espelho do estágio diferencial NMOS.

$$p_3 = \frac{g_{m_{A3}}}{C_2} \quad (4.81)$$

- Polo no laço de realimentação negativa.

$$p_4 = \frac{\left(\frac{1}{R_2} + \frac{1}{R_1+R_{Q1}} + \frac{1}{r_o}\right)}{C_3} \approx \frac{R_2 + R_1}{C_3 \cdot R_2 \cdot (R_1 + R_{Q1})} \quad (4.82)$$

- Polo no laço de realimentação positiva.

$$p_5 = \frac{\left(\frac{1}{R_2} + \frac{1}{R_{Q2}} + \frac{1}{r_o}\right)}{C_4} \approx \frac{1}{R_{Q2} \cdot C_4} \quad (4.83)$$

- Polo no nó de saída da fonte.

$$p_6 = \frac{\frac{1}{r_{oe}} + \frac{1}{R_3}}{C_L} \approx \frac{1}{R_3 \cdot C_L} \quad (4.84)$$

onde:

$$C_1 = C_{GS_{A6}} + C_{DB_{A1}} + C_{DB_{A3}} + C_{GD_{A1}} + C_{GD_{A3}} \quad (4.85)$$

$$C_2 = 2 \cdot C_{GS_{A3}} + C_{DB_{A1}} + C_{DB_{A3}} + C_{GD_{A1}} \quad (4.86)$$

$$C_3 = C_{GD_1} + C_{DB_1} \quad (4.87)$$

$$C_4 = C_{GD_2} + C_{DB_2} \quad (4.88)$$

$$C_{L_{TOT}} = C_{GS_1} + C_{DB_{A6}} + C_{DB_{A7}} + C_{GD_{A6}} + C_{GD_{A7}} \quad (4.89)$$

onde C_{GS} é a capacitância entre porta e fonte, C_{DB} é a capacitância entre dreno e corpo e C_{GD} é a capacitância entre porta e dreno. Essas capacitâncias foram modeladas com expressões de primeira ordem [18].

Área dos elementos da compensação

Para incluir a área do capacitor de compensação no PG, modela-se o capacitor CPOLY que fornece a tecnologia usada neste trabalho. O monômio que representa o capacitor em função das suas dimensões é apresentado na equação (4.90).

$$C_c = k_1 \cdot W_{cap}^{a_1} \cdot L_{cap}^{a_2} \quad (4.90)$$

sendo W_{cap} e L_{cap} as dimensões do capacitor.

O valor do resistor de compensação R_c é o inverso da transcondutância g_{m_6} [18]. Então

para adicionar as dimensões do resistor no PG, usa-se a equação (4.91).

$$g_{m_6}^{-1} = \frac{L_{RES}}{W_{RES}} \cdot R_{sq} \quad (4.91)$$

sendo L_{RES} e W_{RES} as dimensões do resistor, e R_{sq} o valor da resistência por quadrado. Usou-se a equação (4.91) para obter as dimensões do resistor em função do seu valor de resistência. A equação (4.92) apresenta W_{RES} em função de g_{m_6} e a equação (4.93) mostra a área do resistor em função de g_{m_6} .

$$W_{RES} = g_{m_6} \cdot L_{RES} \cdot R_{sq} \quad (4.92)$$

$$W_{RES} \cdot L_{RES} = g_{m_6} \cdot L_{RES}^2 \cdot R_{sq} \quad (4.93)$$

4.3.4 Tensão de *offset*

A tensão de *offset* do OTA é uma especificação importante nesta arquitetura da fonte, já que se multiplica na saída da fonte de *bandgap* como se apresenta na equação (4.94). A tensão de *offset* está dividida no *offset* sistemático e randômico. O *offset* randômico é bem maior do que o sistemático, devido a isto tem-se um especial cuidado no dimensionamento do OTA para tentar diminuí-lo. Uma expressão aproximada do *offset* randômico é apresentada na equação (4.95). O terceiro componente da tensão de *offset* randômico não é tido em conta porque a tensão $V_{GS} - V_{th}$ é pequena devido a que a tensão de alimentação é baixa, por que o termo é uma diferença, e porque $\Delta \left(\frac{W}{L} \right)$ é de um valor pequeno ($0,2\% \cdot \mu m$ para NMOS e $0,4\% \cdot \mu m$ para PMOS). Para incluir a variação da tensão devido a *offset* randômico deve-se modelar g_{m_3} e $g_{m_1}^{-1}$. O parâmetro g_{m_3} é modelado como um monômio, já que é conhecido que as transcondutância dos transistores apresentam um erro menor modeladas como monômios que como função PWL [16]. O ótimo seria fazer o modelo de $g_{m_3}^{-1}$ em lugar de g_{m_3} já que os inversos das transcondutâncias modeladas como funções PWL apresentam erros menores do que as transcondutâncias modeladas como monômios, porém isto não pode ser feito devido a não ser permitido a divisão de posinômios.

$$V_{REF} = \frac{R_3}{R_2} \cdot \left[V_{EB2} + \frac{R_2}{R_1} \cdot \left(V_T \cdot \ln(N) + \frac{R_2}{R_b} \cdot V_{OS} \right) \right] \quad (4.94)$$

onde

$$V_{OS} \approx \Delta V_{t(1-2)} + \Delta V_{t(3-4)} \cdot \left(\frac{g_{m_3}}{g_{m_1}} \right) + \frac{V_{OV(1-2)}}{2} \cdot \left[\frac{\Delta \left(\frac{W}{L} \right)_{3-4}}{\left(\frac{W}{L} \right)_{3-4}} - \frac{\Delta \left(\frac{W}{L} \right)_{1-2}}{\left(\frac{W}{L} \right)_{1-2}} \right] \quad (4.95)$$

sendo

$$\Delta V_{t(1-2)} = \frac{A_{t_p}}{\sqrt{W_1 \cdot L_1}} \quad \Delta V_{t(3-4)} = \frac{A_{t_n}}{\sqrt{W_3 \cdot L_3}}$$

onde A_{t_p} e A_{t_n} são os parâmetros de descasamento das tensões de limiar dos transistores tipo P e N respectivamente.

Usando a equação (4.94), obtém-se a desigualdade (4.96), que mostra a variação da tensão de saída por causa do *offset* da entrada do OTA (V_{REFOS}),

$$\frac{R_3}{R_1} \cdot \frac{R_2}{R_b} \cdot V_{OS} \leq V_{REFOS} \quad (4.96)$$

o posinômio incluso no PG para especificar a máxima variação de saída por causa do *offset* do OTA é apresentado na expressão (4.97).

$$\frac{\frac{R_3}{R_1} \cdot \frac{R_2}{R_b} \cdot \left(\frac{A_{t_p}}{\sqrt{W_3 \cdot L_3}} + \frac{A_{t_n}}{\sqrt{W_1 \cdot L_1}} \right) \cdot g_{m3} \cdot g_{m1}^{-1}}{V_{REFOS}} \leq 1 \quad (4.97)$$

4.3.5 Área do OTA

$$\begin{aligned} \text{Área}_{ota} = & 2 \cdot W_{MA1} \cdot L_{MA1} + 2 \cdot W_{MA3} \cdot L_{MA3} + W_{MA5} \cdot L_{MA5} + W_{MA6} \cdot L_{MA6} \\ & + W_{MA7} \cdot L_{MA7} + W_{MA8} \cdot L_{MA8} + W_{CAP} \cdot L_{CAP} + W_{RES} \cdot L_{RES} \end{aligned} \quad (4.98)$$

4.3.6 Polarização nas temperaturas extremas

Devido à variação das tensões de limiar e de saturação dos transistores MOS e da tensão emissor-base com a temperatura, devem ser modelados alguns parâmetros nas temperaturas mínima e máxima. Isto com o fim de tentar manter os transistores em saturação em toda a faixa de temperaturas. As expressões (4.48), (4.58) e (4.53) são inclusas no PG com os parâmetros que as compõem modelados nas temperaturas mínima e máxima. Para os parâmetros usados nestas equações não se usa de variável V_{DS} , por este não ser conhecido nessas temperaturas. A corrente é inclusa como variável nestes parâmetros, por que a corrente dos transistores do OTA varia levemente com a temperatura, devido a que o OTA é alimentado com a corrente compensada em temperatura, mas que tem uma variação térmica leve devido à dependência térmica dos valores dos resistores. As variáveis W e L também são incluídas por que estes valores são fixos.

4.3.7 Modelagem para o OTA

Para modelar os parâmetros do PG do OTA, seguem-se os mesmos passos que para os parâmetros do núcleo da fonte de *bandgap*.

- Definem-se os parâmetros a modelar. Alguns parâmetros do OTA foram modelados como monômios e outros como funções PWL. Na tabela 4.4 são apresentados os parâmetros modelados, seus símbolos e as suas variáveis. Nessa tabela, I é a corrente do dispositivo, W e L são as dimensões do transistor MOS, D é $\ln(N)$, V_{DS} é a tensão entre dreno e fonte, q e r são as variáveis que ajustam a dependência entre três tensões.

Parâmetro	Símbolo	Variáveis
Inverso da transcondutância P (PWL)	$g_{m_p}^{-1}$	I, W, L e V_{DS}
Inverso da transcondutância N (PWL)	$g_{m_n}^{-1}$	I, W, L e V_{DS}
Transcondutância N (Monômio)	g_{m_n}	I, W, L e V_{DS}
Transcondutância de saída P (PWL)	g_{ds_p}	I, W, L e V_{DS}
Transcondutância de saída N (PWL)	g_{ds_n}	I, W, L e V_{DS}
Tensão de limiar P (PWL)	V_{th_p}	I, W, L e V_{DS}
Tensão de limiar N (PWL)	V_{th_n}	I, W, L e V_{DS}
Tensão de saturação P (PWL)	V_{DSAT_p}	I, W, L e V_{DS}
Tensão de saturação N (PWL)	V_{DSAT_n}	I, W, L e V_{DS}
Tensão de limiar P em 0° (PWL)	$V_{th_{p0}}$	I, W e L
Tensão de limiar N em 0° (PWL)	$V_{th_{n0}}$	I, W e L
Tensão de saturação P em 0° (PWL)	$V_{DSAT_{p0}}$	I, W e L
Tensão de saturação N em 0° (PWL)	$V_{DSAT_{n0}}$	I, W, L
Tensão porta-fonte P em 0° (Monômio)	$V_{GS_{p0}}$	I, W e L
Tensão de limiar P em 100° (PWL)	$V_{th_{p100}}$	I, W, L
Tensão de limiar N em 100° (PWL)	$V_{th_{n100}}$	I, W, L
Tensão de saturação P em 100° (PWL)	$V_{DSAT_{p100}}$	I, W, L
Tensão de saturação N em 100° (PWL)	$V_{DSAT_{n100}}$	I, W, L
Tensão porta-fonte P em 100° (Monômio)	$V_{GS_{p100}}$	I, W, L
Dependência entre três tensões (Monômio)	$q + r + 1$	q e r
Capacitor CPOLY (Monômio)	C_c	W_{CAP}, L_{CAP}

Tabela 4.4: Parâmetros modelados do OTA.

- Escolhe-se o espaço de modelagem. Por exemplo:

$$\begin{aligned}
 0,5\mu A &\leq I \leq 20\mu A \\
 1\mu m &\leq W \leq 100\mu m \\
 100mV &\leq V_{DS} \leq 750mV \\
 0,5\mu m &\leq L \leq 20\mu m \\
 2\mu m &\leq W_{CAP} \leq 10\mu m \\
 20\mu m &\leq L_{CAP} \leq 10\mu m \\
 1 &\leq q \leq 1,3 \\
 0,4 &\leq r \leq 1,1
 \end{aligned}$$

- Fazem-se as simulações para cada um dos parâmetros. Usam-se entre 10.000 e 50.000

pontos dentro do espaço de modelagem para fazer as simulações correspondentes.

- Os monômios e as funções PWL que representam cada um dos parâmetros no PG são feitos com os resultados obtidos das simulações e usando as funções *maxmonfit* e *pwlfit* em *matlab*. Esta função foi fornecida pelos autores dos trabalhos [4] e [16].

Os erros médios dos modelos usados no OTA usado na fonte de *bandgap* são mostrados na tabela 4.5. Estes erros foram obtidos com o espaço de modelagem apresentado anteriormente.

Parâmetro	Erro
$g_{m_p}^{-1}$	1, 1%
$g_{m_n}^{-1}$	0, 55%
g_{m_n}	4, 5%
g_{ds_p}	5, 4%
g_{ds_n}	1, 64%
V_{th_p}	0, 23%
V_{th_n}	0, 15%
V_{DSAT_p}	0, 31%
V_{DSAT_n}	0, 22%
$V_{th_{p0}}$	0, 5%
$V_{th_{n0}}$	0, 69%
$V_{DSAT_{p0}}$	0, 09%
$V_{DSAT_{n0}}$	0, 55%
$V_{th_{p100}}$	0, 28%
$V_{th_{n100}}$	1, 12%
$V_{DSAT_{p100}}$	0, 48%
$V_{DSAT_{n100}}$	0, 42%
$q + r + 1$	2%

Tabela 4.5: Erros dos parâmetros do OTA.

4.3.8 Exemplo do PG usado no OTA

Um projeto do OTA de dois estágios da fonte de *bandgap* usando o PG com as equações mostradas anteriormente é apresentado. Na tabela 4.6 veem-se as especificações requeridas ao PG (Espec.). A coluna PG1 mostra os resultados obtidos do programa geométrico usando os modelos feitos anteriormente e a coluna HSPICE 1 mostra os resultados em simulação com HSPICE. Ao redor dos resultados obtidos no PG1, faz-se uma remodelagem de cada um dos parâmetros reduzindo à metade as faixa das variáveis. Com estes novos parâmetros roda-se de novo o PG obtendo os resultados das colunas PG2 e HSPICE 2. Vê-se que em todos os casos as especificações são atingidas, mas que depois da remodelagem

dos parâmetros existe um erro menor entre os resultados do PG e as simulações do HSPICE. Então, dependendo da precisão requerida será necessário fazer a remodelagem dos parâmetros.

Parâmetro	Espec.	PG1	HSPICE 1	PG2	HSPICE 2
Ganho (dB)	≥ 80	86,2	82,36	86,1	85,1
$V_{DD_{min}}$ (V)	0,99	0,99	0,99	0,99	0,99
Corrente (μ A)	≤ 10	10	10,35	10	9,95
Freq. de ganho unitário (MHz)	≥ 3	3,07	3,15	3	3,12
Margem de fase (Graus)	≥ 60	60	67	60	66,64
Offset randômico (mV)	≤ 3	3	2,15	2,15	2,2
Offset sistemático (μ V)	–	–	-143,11	–	-34,83
Área (μm^2)	minimizar	1015,6	–	995,8	–

Tabela 4.6: Tabela dos resultados do exemplo do OTA.

Neste capítulo estudou-se a arquitetura que será projetada no trabalho e adaptaram-se as equações que descrevem o funcionamento e as especificações do núcleo da fonte de *bandgap* e do OTA no formato de um PG.

5 Projeto da Fonte de *Bandgap*

No capítulo anterior viu-se a adaptação das expressões que descrevem o funcionamento da fonte de *bandgap* e as suas principais especificações no formato de um PG. Neste capítulo apresentam-se os resultados experimentais do projeto da fonte de *bandgap* usando um método convencional, um exemplo de um projeto de uma fonte de *bandgap* usando programação geométrica e os resultados em simulação do projeto da fonte de *bandgap* feita com programação geométrica.

5.1 Resultados experimentais de um projeto usando um método convencional

Nesta seção apresentam-se os resultados experimentais do projeto da fonte de *bandgap* escolhida no capítulo 2. Para fazer esse projeto foi usado um método convencional [19], no qual foram analisadas as especificações principais da fonte de *bandgap*, os compromissos entre elas e as variáveis de projeto. Fez-se o leiaute da fonte de *bandgap* e mandou-se fabricar na tecnologia $0,35\mu\text{m}$ CMOS C35B4C3. Na figura 5.1 é mostrada a microfotografia da fonte de *bandgap* projetada. Os resultados experimentais obtidos são apresentados nas tabelas 5.1 e 5.2.

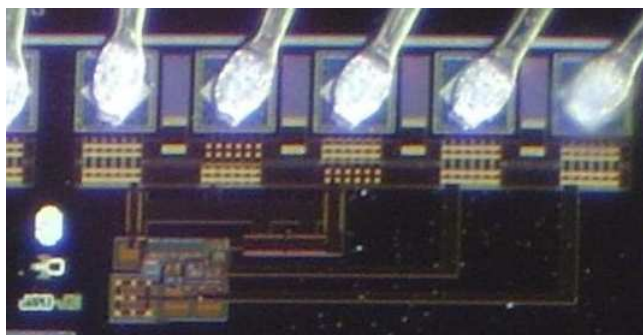


Figura 5.1: Microfotografia da fonte de *bandgap*.

Especificação	Valor	Unidade
V_{REF}	718.1	V
TC[-25°C a 100°C]	102.67	ppm/°C
LR	1.67	mV/V
Corrente	84	μA
Área	0.015	mm^2
$V_{DD_{min}}$	1.2	V

Tabela 5.1: Resultados experimentais médios da fonte de *bandgap*.

Parâmetro	Amostra 1	Amostra 2	Amostra 2
$V_{REF}(mV)$	723,5	713,7	718,2
TC(ppm/°C)	121	108	79
LR(mV/V)	1,9	1,5	1,6
Corrente(μA)	84	84	84
$V_{DD_{min}}$	1,2	1,2	1,2

Tabela 5.2: Resultados experimentais de três amostras da fonte de *bandgap*.

Vê-se que o circuito apresenta uma mínima tensão de alimentação baixa, ocupa muito pouca área e tem uma alta independência com mudanças na tensão de alimentação. O coeficiente térmico que apresenta é alto: o descasamento entre as resistências pode ser a razão deste resultado (figura 5.2). Na figura 5.3 vê-se o esquemático completo da fonte de *bandgap* projetada. Incluiu-se o circuito de arranque conformado pelos transistores M_{S1} , M_{S2} , M_{S3} e M_{S4} ; e também incluiu-se um estágio para a autopolarização do circuito conformado pelos transistores M_{P1} , M_{P2} e M_{P3} . O circuito de arranque não foi incluído no PG, seu projeto foi por um método convencional.

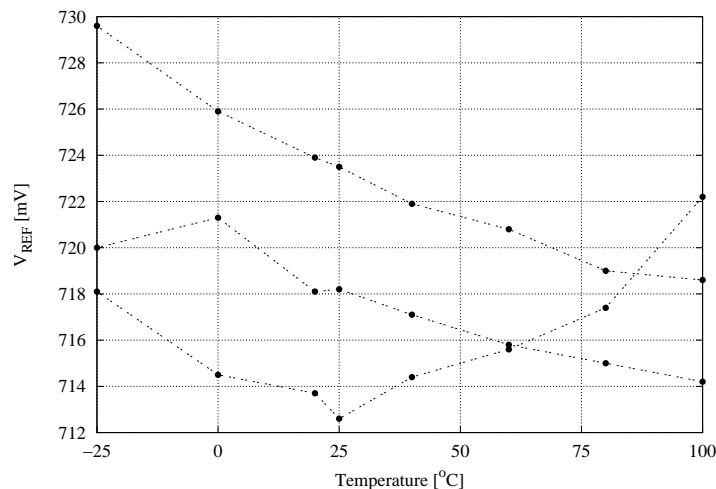


Figura 5.2: Resultados experimentais da tensão de saída sob mudanças na temperatura.

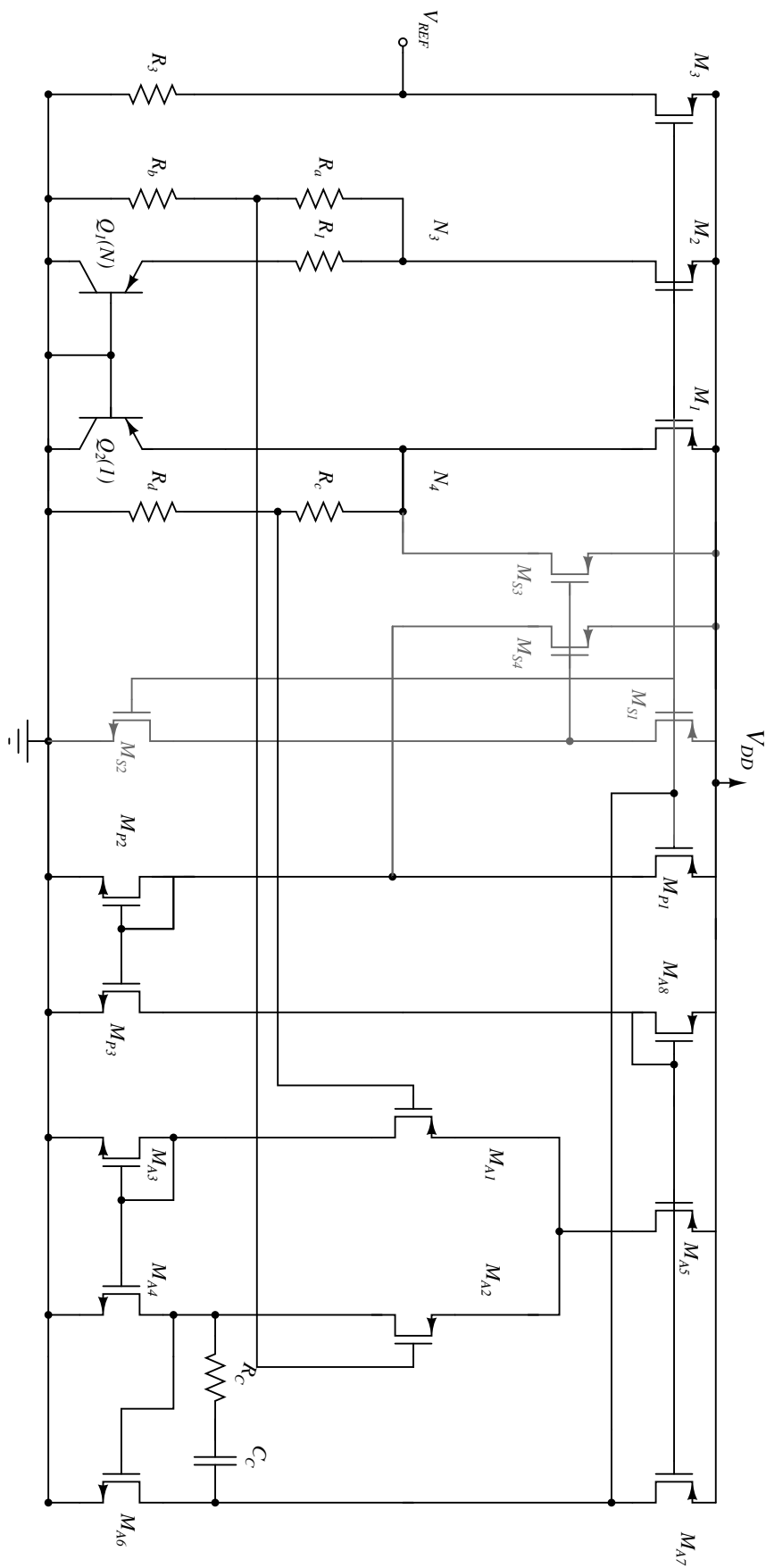


Figura 5.3: Esquemático completo da fonte de *bandgap*.

O programa geométrico formulado neste trabalho está baseado na experiência do projeto da fonte de *bandgap* usando o método convencional mostrado em [19]. Uma fonte de *bandgap* foi projetada usando o programa geométrico deste trabalho, considerando as mesmas restrições e especificações do projeto pelo método convencional mencionado anteriormente, e otimizando sua especificação de área. O resultado de área foi melhorado e as outras especificações foram atingidas usando o PG. A soma das áreas dos canais dos transistores MOS, dos transistores bipolares, dos resistores e do capacitor usando o PG é de $0,0021mm^2$, enquanto esta mesma soma no projeto pelo método convencional é de $0,0029mm^2$. A seguir apresenta-se um exemplo de um projeto da fonte de *bandgap* usando o programa geométrico desenvolvido neste trabalho.

5.2 Projeto da fonte de *bandgap* usando o PG

O PG desenvolvido neste trabalho agiliza e auxilia o projeto, e otimiza alguma das especificações da fonte de *bandgap* de baixa tensão de alimentação escolhida no capítulo 2. Para projetar a fonte de *bandgap* usando o PG, devem ser feitos os passos descritos a seguir:

- Carregar os modelos dos parâmetros tais como o g_m , o g_{ds} , a inclinação na temperatura da tensão emissor-base (V_{EBCTAT}), o V_{th} , entre outras que podem ser vistas nas tabelas 4.4 e 4.1.
- Escolher a especificação a otimizar, por exemplo o consumo de corrente. As outras especificações são restringidas aos valores desejados, por exemplo o PSRR maior a 45dB.
- Resolver o PG, o qual demora menos de 20 segundos¹ para fornecer os valores de todas as variáveis da fonte de *bandgap*, ou seja as dimensões dos resistores, dos capacitores e dos transistores, e a relação N entre os transistores bipolares. Se duas ou mais restrições não são compatíveis entre elas o PG reporta que o projeto não é possível resolvê-lo; isto pode acontecer, por exemplo, no caso de restringir o projeto a uma área e uma tensão *offset* de valores baixos, já que para diminuir a tensão de *offset* é necessário aumentar a área.
- Conferir que todos os resultados das variáveis estão no espaço de modelagem de cada parâmetro. No caso que algum resultado esteja fora do espaço de modelagem é necessário fazer uma remodelagem específica; por exemplo se usa-se o espaço de

¹O PG foi resolvido em um computador com um processador Intel core 2 Duo @1,5GHz e 2MB de RAM.

modelagem visto no capítulo anterior onde a faixa de modelagem da largura está entre $1\mu m$ e $100\mu m$ e o resultado dessa variável em algum dos transistores é maior que $100\mu m$, remodelam-se todos os parâmetros desse transistor ao redor do resultado dessa variável. Também, é possível remodelar qualquer outro parâmetro ao redor dos resultados das suas variáveis e reduzindo o espaço de modelagem para obter menores erros entre o resultado do PG e as simulações de HSPICE.

- Simular a fonte de *bandgap* para conferir que as especificações foram atingidas.

Exemplo

Um exemplo de um projeto da fonte de *bandgap* é apresentado a seguir.

- Carregaram-se na pasta de trabalho de *matlab* os modelos das tabelas 4.1 e 4.4. Estes modelos foram obtidos de simulações dos modelos típicos da tecnologia.
- Escolheu-se a especificação de área para otimizar e as especificações mostradas na tabela 5.3. Lembre-se que TC é coeficiente térmico e V_{REFOS} é a variação da tensão de referência devido à tensão de *offset* do OTA.

Parâmetro	Especificação
V_{REF}	$V_{EB(T_r)}$
TC	Primeira ordem
Temperatura	0°C a 100°C
PSRR	$\geq 60\text{dB}$
Corrente	$\leq 17\mu\text{A}$
Margem de fase	$\geq 60^\circ$
$V_{DD_{min}}$	0,99
V_{REFOS}	$\leq 12\text{mV}$

Tabela 5.3: Especificações do exemplo da fonte.

Outras restrições feitas no projeto são enumeradas a seguir.

1. As larguras e os comprimentos foram restritos a ser maiores que as dimensões mínimas da tecnologia. Neste exemplo dimensões maiores do que as mínimas da tecnologia foram usadas para diminuir a influência das variações do processo no projeto.

$$W \geq 1\mu m \quad L \geq 0,5\mu m$$

2. A relação entre o número de transistores bipolares foi restrito a ser maior que oito e menor noventa e oito. Oito foi o valor mínimo que pode ser usado para fazer a técnica de leiaute de centróide comum. Colocou-se um limite superior

devido a que usar um valor muito grande nesta relação afeta o casamento entre os transistores bipolares devido à distância. Lembre-se que D é igual a $\ln(N)$ como se viu na equação (4.5)

$$2,0794 \leq D \leq 4,5850$$

3. A área da resistência menor também foi restrita considerando a variação do processo. A equação (5.1) descreve a variação devido ao descasamento.

$$\sigma \left(\frac{\Delta R}{R} \right) = \frac{A_R}{\sqrt{W \cdot L}} \quad (5.1)$$

sendo A_R o parâmetro de descasamento entre resistores. O valor de A_R para o resistor RPOLYH é $7\% \cdot \mu\text{m}$. Considerando o valor deste parâmetro e especificando uma variação menor ao 1% , obtém-se uma área mínima de $49\mu\text{m}^2$. Então escolheu-se o resistor R_1 , que é o menor, para restringir seu valor de área.

$$W_{R_1} \cdot L_{R_1} \geq 49\mu\text{m}^2$$

4. A área dos transistores do espelho da fonte de *bandgap* foi limitada considerando o descasamento. A variação das correntes devido ao descasamento é apresentada na equação (5.2).

$$\sigma \left(\frac{\Delta I_{DS}}{I_{DS}} \right) = \frac{A_\beta}{\sqrt{W \cdot L}} + \frac{2}{V_{GS} - V_{th}} \cdot \left(\frac{A_{V_{th}}}{\sqrt{W \cdot L}} \right) \quad (5.2)$$

sendo A_β o parâmetro de descasamento do fator de corrente ($\beta = C_{OX} \cdot \mu \cdot WL$) e $A_{V_{th}}$ o parâmetro de descasamento da tensão de limiar. Os parâmetros A_β e $A_{V_{th}}$ dos transistores PMOS têm os valores de $14,9\text{mV} \cdot \mu\text{m}$ e $0,4\% \cdot \mu\text{m}$ respectivamente. Assumindo uma tensão $V_{GS} - V_{th}$ de 50mV e uma porcentagem de erro de $0,3\%$ obteve-se uma restrição para a área mínima de cada transistor do espelho de corrente do núcleo da fonte de *bandgap*.

$$W_1 \cdot L_1 \geq 3600\mu\text{m}^2$$

5. Os comprimentos de canal dos espelhos do núcleo da fonte de *bandgap*, do OTA e da etapa adicionada para a autopolarização foram restringidos a ser iguais.

$$L_{A_1} = L_{A_3} = L_{P_1} \quad L_{P_2} = L_{P_3} \quad L_{A_5} = L_{A_7} = L_{A_8} \quad L_{A_3} = L_{A_4}$$

6. As larguras dos resistores foram restringidas a ser iguais.

$$W_{R_1} = W_{R_2} = W_{R_3}$$

7. Para estabelecer a tensão PTAT é necessário que os nós N_3 e N_4 tenham a mesma tensão, por causa disto é especificado um alto ganho no OTA. Um ganho de 50dB ($\approx 316, 23V/V$) é suficiente para a compensação térmica em uma fonte de *bandgap* típica. Em uma fonte de *bandgap* típica a tensão na entrada do OTA (tensão de *offset* mais tensão de erro) é multiplicada por $\frac{R_2}{R_1}$, enquanto que nesta fonte é multiplicada por $\frac{R_3}{R_2} \cdot \frac{R_2}{R_1} \cdot \frac{R_2}{R_b}$. Como a tensão de erro depende do ganho do OTA, limitou-se o ganho do OTA com a seguinte expressão a qual é adicionada no PG.

$$A_V \geq 316, 23 \cdot \frac{R_3}{R_b}$$

- O PG foi solucionado, o qual demorou menos de 20 segundos. O PG foi resolvido usando CVX em *matlab*.
- Ao conferir que na solução do PG os transistores estivessem no espaço de modelagem, encontraram-se que três transistores M_1 , M_{A_1} e M_7 com larguras maiores que $100\mu\text{m}$, o qual está fora do espaço de modelagem. Por causa disto foi necessário remodelar os parâmetros destes transistores em um espaço ao redor do valor que forneceu o PG. O resto dos parâmetros dos transistores MOS do OTA foram remodelados em um espaço de modelagem menor ao redor dos resultados fornecidos pelo PG, isto foi feito com fim de obter erros menores entre os resultados do PG e as simulações em HSPICE. Esta remodelagem é feita usando *scripts* desenvolvidos neste trabalho. O tempo para remodelar todos os transistores do OTA é menos de 11 minutos no mesmo computador onde foi resolvido o PG.
- Simulou-se o circuito com os resultados fornecidos pelo PG e fizeram-se pequenos e rápidos ajustes nos valores do resistor R_1 para conseguir um melhor coeficiente térmico, no valor do resistor R_3 para que iguale o valor de V_{EB_2} e do capacitor C_c para que a frequência de corte seja maior. A tabela 5.4 apresenta a comparação entre as especificações dadas ao PG, os resultados do PG e os resultados de simulação com HSPICE. As simulações com HSPICE foram feitas usando os modelos típicos da tecnologia. As tabelas 5.5, 5.7 e 5.6 apresentam os resultados das variáveis de todos os dispositivos do exemplo da fonte de *bandgap* projetada usando o PG formulado neste trabalho. A relação entre o número de transistores bipolares foi de 26, então deve ser feito um leiaute de centróide comum de 3 X 9.

Parâmetro	Especificação	PG	HSPICE
V_{REF} (mV)	$V_{EB_2(T_0)}$	621,7	621,5
TC (ppm/°C)	Primeira ordem	–	17
Temperatura	0°C a 100°C	–	0°C a 100°C
PSRR (dB)	≥ 60	64	63,6
Corrente (μA)	≤ 17	17	16
Margem de fase (Graus)	≥ 60	61	60,1
V_{REFOS} (mV)	≤ 12	12,4	9,79
Área (mm^2)	minimizar	0,032	–

Tabela 5.4: Comparação das especificações.

Variável	Valor
W_{M_1}	$193,05\mu m$
W_{M_2}	$193,05\mu m$
W_{M_3}	$193,05\mu m$
L_{M_1}	$18,65\mu m$
L_{M_2}	$18,65\mu m$
L_{M_3}	$18,65\mu m$
W_{R_a}	$2\mu m$
W_{R_b}	$2\mu m$
W_{R_c}	$2\mu m$
W_{R_d}	$2\mu m$
W_{R_1}	$2\mu m$
W_{R_3}	$2\mu m$
L_{R_a}	$696,45\mu m$
L_{R_b}	$178,50\mu m$
L_{R_c}	$696,45\mu m$
L_{R_d}	$178,50\mu m$
L_{R_1}	$126,50\mu m$
L_{R_3}	$452,65\mu m$
N	26

Tabela 5.5: Resultados das variáveis do núcleo da fonte.

Variável	Valor
W_{P_1}	$44,85\mu m$
W_{P_2}	$1,00\mu m$
W_{P_3}	$1,00\mu m$
L_{P_1}	$18,65\mu m$
L_{P_2}	$0,55\mu m$
L_{P_3}	$0,55\mu m$

Tabela 5.6: Resultados das variáveis para o estágio de autopolarização.

A figura 5.4 apresenta a variação térmica da tensão de referência da fonte de *bandgap*, onde é possível ver que a fonte projetada tem uma compensação de primeira ordem da

Variável	Valor
W_{A1}	$195,05\mu m$
W_{A2}	$195,05\mu m$
W_{A3}	$32,55\mu m$
W_{A4}	$32,55\mu m$
W_{A5}	$49,55\mu m$
W_{A6}	$53,55\mu m$
W_{A7}	$165,40\mu m$
W_{A8}	$12,05\mu m$
L_{A1}	$9,10\mu m$
L_{A2}	$9,10\mu m$
L_{A3}	$11,45\mu m$
L_{A4}	$11,45\mu m$
L_{A5}	$2,90\mu m$
L_{A6}	$1,25\mu m$
L_{A7}	$2,90\mu m$
L_{A8}	$2,90\mu m$
W_{CAP}	$92,35\mu m$
L_{CAP}	$92,35\mu m$
R_c	5680 Ohms

Tabela 5.7: Resultados das variáveis do OTA da fonte.

temperatura, com um valor da variação $1,05\text{mV}$ em uma faixa de 100 graus Celsius, o qual representa um coeficiente térmico de $17\text{ppm}/^\circ\text{C}$. Com o fim de diminuir a variação do coeficiente térmico devido a variações de processo, é necessário fazer os resistores usando a técnica de leiaute de centróide comum.

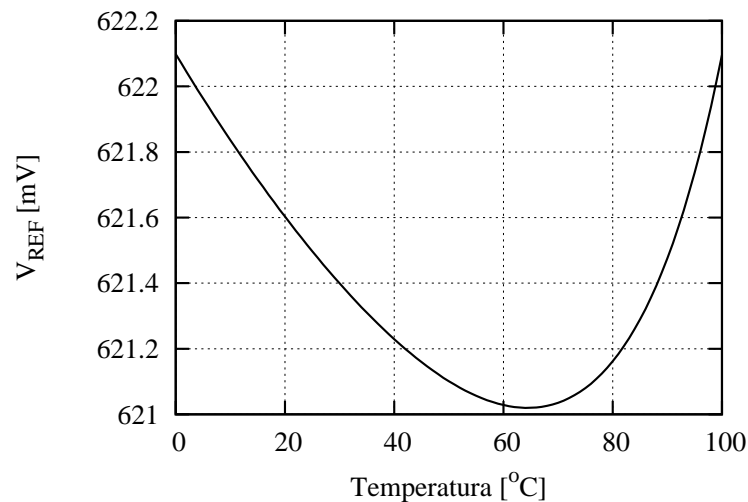


Figura 5.4: Simulação da variação térmica da tensão de referência.

A figura 5.5 apresenta o PSRR da fonte de *bandgap*. Para simular o PSRR usou-se uma fonte AC em serie à fonte de alimentação e tomou-se o variação AC da saída da

fonte. O PSRR é maior ao especificado, isto é devido a que seu valor não é restringido pela otimização da área. A carga na saída usada na fonte para esta simulação foi um capacitor de 10fF.

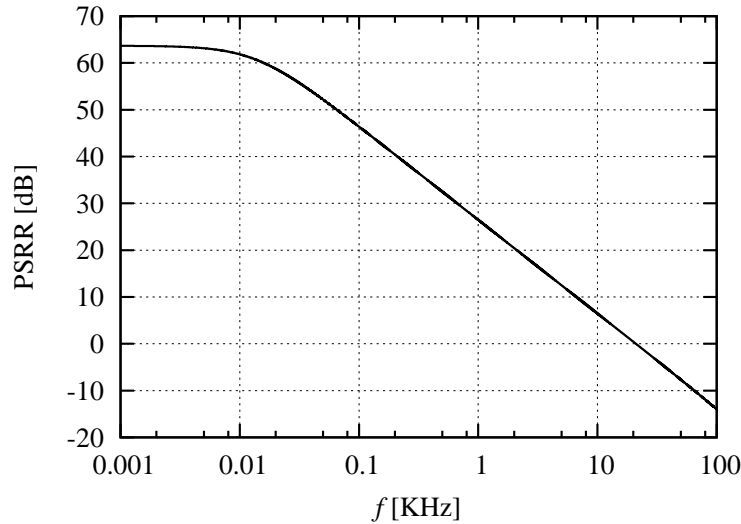


Figura 5.5: Simulação do PSRR da fonte de *bandgap*.

A fonte de *bandgap* é um sistema com duas realimentações, uma positiva e a outra negativa. O ganho da realimentação negativa é maior que a realimentação positiva devido a que o laço negativo tem o resistor R_1 . Tendo em consideração isto, segue conferir a margem de fase da fonte de *bandgap*; para conseguir fazer isto, escolheu-se abrir o sistema em um ponto que considere os dois laços que compõem o circuito, por causa disto foi escolhido o nó da saída do OTA. Esta simulação foi feita em SPECTRE de CADENCE usando a análise *stability* (STB) [20]. Os resultados desta simulação são apresentados nas figuras 5.6 e 5.7 e mostram uma margem de fase de 61° .

A variação da tensão de referência devido à variação do processo é obtida fazendo simulações de Monte Carlo da fonte de *bandgap*. O resultado desta simulação é apresentado na figura 5.8. É visto que a desvio padrão da tensão de referência é 13,7mV com 100 amostras. No PG considerou-se a variação da tensão de saída com respeito à tensão de *offset* randômico do OTA e teve-se em consideração as dimensões do espelho do núcleo da fonte de *bandgap* e as dimensões dos resistores. Simulou-se a tensão de *offset* do OTA fora da fonte de *bandgap* e obteve-se um resultado de $550\mu\text{V}$. Lembrando a equação que descreve a variação da tensão de saída devido à tensão de *offset* (4.94), vê-se que a tensão de *offset* do OTA é multiplicada por $\frac{R_3}{R_1} \cdot \frac{R_2}{R_b}$. Neste exemplo de projeto, o valor de $\frac{R_3}{R_1} \cdot \frac{R_2}{R_b}$ é 17,8; então a contribuição da tensão de *offset* na saída é $17,8 \cdot 550 \cdot 10^{-6} = 9,79\text{mV}$. O resultado do PG deu uma tensão de *offset* $700\mu\text{V}$ e uma variação da tensão de saída de 12,4mV. Há uma diferença entre

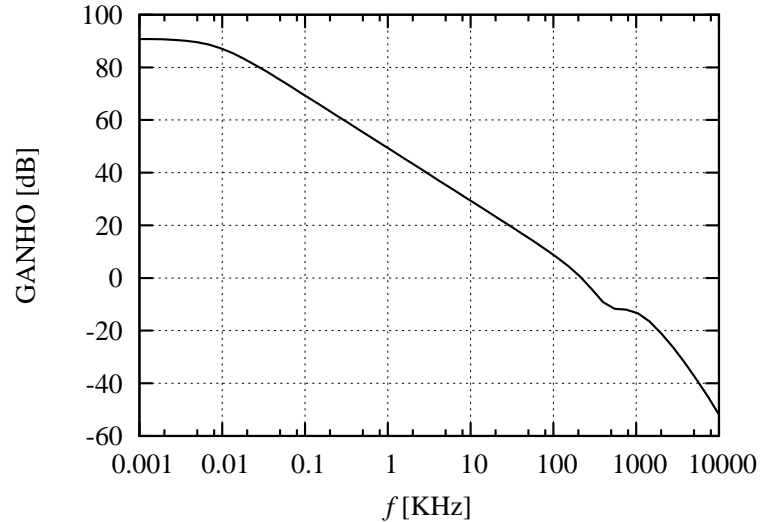


Figura 5.6: Simulação do ganho do laço da fonte de *bandgap*.

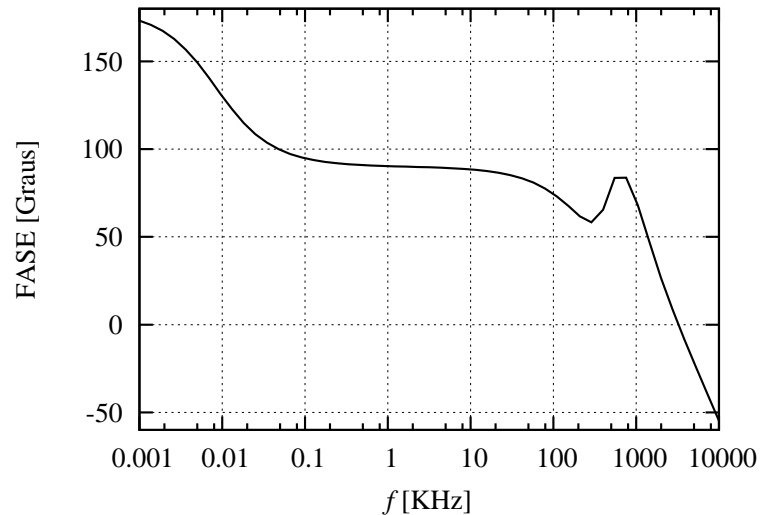


Figura 5.7: Simulação da fase do laço da fonte de *bandgap*.

o resultado do PG e o resultado de simulação, devida principalmente aos modelos de primeira ordem usados na tensão de *offset*. A variação total mostrada na saída é de 13,7mV, a diferença entre os 13,7mV e os 9,79mV é adicionada pela variação com o processo dos resistores, dos bipolares e do espelho de corrente do núcleo. Esta simulação foi feita em SPECTRE de CADENCE usando os modelos de variação de processos fornecidos pela austriamicrosystems.

Viu-se que os resultados obtidos com o PG e em simulações com HSPICE atingem as especificações propostas para o projeto usando PG; e que os erros entre os resultados do PG e os resultados de simulação são baixos. O erro maior é apresentado pela especificação de *offset* devido ao modelo de primeira ordem usado. Também pode ser analisado que a área é limitada principalmente pela tensão de *offset* e o consumo de

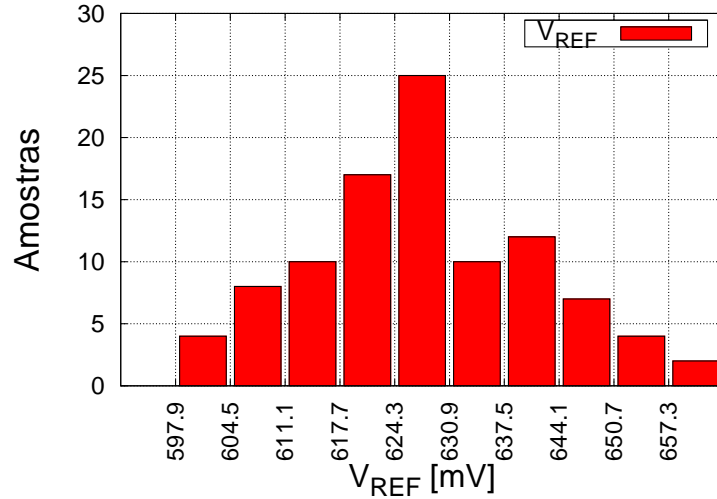


Figura 5.8: Simulação da variação da tensão de saída devido às variações do processo.

corrente, isto é concluído devido às equações que as descrevem e a que na solução do PG, os valores de consumo de corrente e de tensão de *offset* foram os mesmos valores colocados nas restrições para estas especificações. Com a margem de fase e o PSRR não acontece isso, devido a que estas especificações não são limitadas pela otimização de área, então os valores delas são melhores às restrições especificadas.

Neste capítulo apresentaram-se os resultados experimentais de um projeto de uma fonte de *bandgap* usando o método convencional. Também mostraram-se os passos a seguir para fazer um projeto usando o PG formulado nesta dissertação e um exemplo de um projeto seguindo estes passos.

6 Conclusões e recomendações para trabalhos futuros

6.1 Conclusões

Nesta dissertação formulou-se um programa geométrico que agiliza o tempo de projeto e otimiza o desempenho de uma fonte de tensão de referência sub-1-V, a qual pode ser implementada em tecnologias CMOS padrões. As principais especificações de uma fonte de tensão de referência foram implementadas neste PG: compensação da temperatura, PSRR, consumo de corrente, área, estabilidade, tensão de saída e variação na tensão de saída devido à tensão de *offset* do OTA.

Fizeram-se os testes experimentais da fonte de *bandgap* projetada por um método convencional, baseado nesta experiência iniciou-se a adaptação da programação geométrica ao projeto da fonte de *bandgap* com o fim de agilizar e otimizar o projeto.

Foi feito o desenvolvimento, análise e adaptação ao formato de um PG das expressões matemáticas que descrevem o funcionamento e as especificações da fonte de *bandgap* projetada neste trabalho. O OTA e o núcleo que compõem a fonte de *bandgap* são projetados ao mesmo tempo por um único PG, onde as especificações gerais da fonte de *bandgap* determinam as especificações do núcleo e do OTA, fazendo compromissos entre estes dois blocos. A partir do desenvolvimento aqui apresentado outras topologias que usem transistores bipolares e OTAs podem ser equacionadas e implementadas no formato de um PG.

A formulação do PG proposta neste trabalho foi avaliada em um exemplo de projeto da fonte de *bandgap* implementada na tecnologia AMS CMOS 0,35 μm . Os erros entre os resultados do PG e os resultados de simulação com HSPICE foram baixos. A solução do PG resulta em um projeto que satisfaz as especificações de projeto considerando os modelos típicos da tecnologia. O resultado pode ser usado em uma nova etapa de projeto que vise o aumento da robustez do circuito.

Por fim, desenvolveram-se *scripts* que ajudam ao modelamento e remodelamento automático dos parâmetros dos elementos que compõem o circuito. Parâmetros como

a transcondutância dos transistores, e o valor dos resistores do material RPOLYH, entre outros, foram modelados usando os *scripts* mencionados. Estes *scripts* podem ser usados para modelar outras tecnologias CMOS.

6.2 Recomendações para trabalhos futuros

Neste trabalho incluiu-se no PG o efeito da tensão de *offset* do OTA, que é o principal responsável pela variação da tensão de saída da fonte devido a variações do processo. As dimensões dos espelhos do núcleo da fonte de *bandgap* e dos resistores foram restritas para diminuir a variação das especificações devido ao descasamento entre os dispositivos. Recomenda-se fazer uma análise da variação de todas especificações devido ao descasamento entre os dispositivos para serem inclusas no PG e obter um projeto pronto para leiaute e posterior fabricação.

O projeto do circuito de arranque foi feito por um método convencional neste trabalho, para aumentar a rapidez do projeto da fonte de *bandgap* e sua otimização, recomenda-se a elaboração de um PG que auxilie o projeto do circuito de arranque e que faça compromissos entre especificações como o tempo de arranque e a estabilidade.

Referências

- [1] E. Z. B. H. Chunlei Shi, Brett C. Walker and G. H. McAllister, “A highly integrated power management ic for advanced mobile applications,” vol. 42, no. 8, pp. 1723–1731, 2007.
- [2] G. A. R. Mora, *Voltage references: From Diodes to Precision High-Order Bandgap Circuits*, primeira ed. John Willey & Sons, Inc., 2002.
- [3] R. J. Widlar, “New developments in ic voltage regulators,” vol. 6, no. 1, pp. 2–7, 1971.
- [4] L. V. Stephen Boyd, Seung-Jean Kim and A. Hassibi, *A Tutorial on Geometric Programming*, primeira ed. Springer Science, 2007.
- [5] S. B. S. Mohan, M. Hersherson and T. Lee, “Bandwith extension in cmos with optimized on-chip inductors,” vol. 42, no. 7, pp. 1536–1542, 2000.
- [6] M. Hersherson, “Design of a pipeline analog to digital converter via geometric programming,” in *International Conference on Computer Aided Design*, 2003, pp. 317–324.
- [7] J. S. y Élkim Roa, “Aplicación de la programación geométrica en la optimización del diseño de una fuente de voltaje de referencia,” Dissertação de graduação da Universidad Industrial de Santander -UIS- (<http://cidic.uis.edu.co/jsaenz/research/>), 2009.
- [8] G. D. Vita and G. Iannaccone, “A sub-1-v, 10ppm/°c, nanopower voltage reference generator,” vol. 42, no. 7, pp. 1536–1542, 2007.
- [9] A.-J. Annema, “Low-power bandgap references featuring dtmost’s,” vol. 34, no. 7, pp. 949–955, 1999.
- [10] K. N. Leung and P. K. T. Mok, “A sub-1-v 15-ppm/°c cmos bandgap voltage reference without requiring low threshold voltage device,” vol. 37, no. 4, pp. 526–530, 2002.
- [11] H. S. Hironori Banba and A. Umezawa, “A cmos bandgap reference circuit with sub-1-v operation,” vol. 34, no. 5, pp. 670–674, 1999.
- [12] H. H. Juan Mateus, Élkim Roa and W. V. Noiye, “A 2.7 μ a sub-1-v voltage reference,” in *Proceedings of the 21nd Annual Symposium on Integrated Circuits and System Design SBCCI 2008: Chip in the Pampa*. ACM, 2008, pp. 01–06.
- [13] M. C. G. Giustolisi, G. Palumbo and F. Cutri, “A low-voltage low-power voltage reference based on subthreshold mosfets,” vol. 38, no. 1, pp. 151–154, 2003.
- [14] Y. Jiang and E. K. F. Lee, “Design of low-voltage bandgap reference using transimpedance amplifier,” in *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, pp. 552–555.
- [15] (2010) Matlab de mathworks. [Online]. Available: <http://www.mathworks.com/products/matlab/>

- [16] D. C. y. É. R. Jorge Oliveros, “Aplicación de la programación geométrica en el diseño de amplificadores operacionales integrados en tecnología cmos,” Dissertação de graduação da Universidad Industrial de Santander -UIS- (<http://cidic.uis.edu.co/joliveros/research/>), 2006.
- [17] (2010) Synopsis, Inc. [Online]. Available: <http://www.hspice.com>
- [18] P. R. Gray and R. G. Meyer, *Analysis and Design Of Analog Integrated Circuits*, 4th ed. John Wiley & Sons, inc, 2001, ch. 4.
- [19] W. V. N. Juan José Carrillo, Élkim Roa and J. Vieira, “A low-voltage bandgap reference source based on the current-mode technique,” in *Proceedings of the 22nd Annual Symposium on Integrated Circuits and System Design SBCCI 2009: Chip on the Dunes*. ACM, pp. 175–180.
- [20] (2010) Spectre de Cadence. [Online]. Available: http://www.cadence.com/products/cic/spectre_circuit/pages/default.aspx