UNIVERSIDADE DE SÃO PAULO
INSTITUTO DE FÍSICA DE SÃO CARLOS
DEPARTAMENTO DE FÍSICA E INFORMÁTICA
GRUPO DE FÍSICA COMPUTACIONAL E INSTRUMENTAÇÃO APLICADA

Lirio Onofre Baptista de Almeida

**Instrumentação computacional de tempo
real integrada para experimentos com o
duto óptico da mosca**

São Carlos, SP

2012

Lirio Onofre Baptista de Almeida

Instrumentação computacional de tempo real integrada para experimentos com o duto óptico da mosca

Tese apresentada ao Programa de Pós-Graduação
em Física do Instituto de Física de São Carlos
da Universidade de São Paulo, para obtenção do
título de Doutor em Ciências.

Área de concentração: Física Aplicada

Orientador: Prof. Dr. Jan Frans Willem Slaets

Versão corrigida

(Versão original disponível na Unidade que aloja o Programa)

São Carlos, SP

2012

AUTORIZO A REPRODUÇÃO E DIVULGAÇÃO TOTAL OU PARCIAL DESTE TRABALHO, POR QUALQUER MEIO CONVENCIONAL OU ELETRÔNICO PARA FINS DE ESTUDO E PESQUISA, DESDE QUE CITADA A FONTE.

Ficha catalográfica elaborada pelo Serviço de Biblioteca e Informação do IFSC,
com os dados fornecidos pelo(a) autor(a)

Baptista de Almeida, Lirio Onofre
Instrumentação computacional de tempo real
integrada para experimentos com o duto óptico da
mosca / Lirio Onofre Baptista de Almeida; orientador
Jan Frans Willem Slaets -- São Carlos, 2012.
83 p.

Tese (Doutorado - Programa de Pós-Graduação em
Física Aplicada Computacional) -- Instituto de Física
de São Carlos, Universidade de São Paulo, 2012.

1. Neurobiofísica. 2. Instrumentação eletrônica. 3.
Codificação neural. 4. Geração de estímulos visuais. 5.
Spike. I. Willem Slaets, Jan Frans , orient. II.
Título.

RESUMO

ALMEIDA, L. O. B. **Instrumentação computacional de tempo real integrada para experimentos com o duto óptico da mosca.** 2012. 83p. Tese Doutorado – Instituto de Física de São Carlos – Universidade de São Paulo, São Carlos, 2012.

Este trabalho descreve as pesquisas e desenvolvimentos em instrumentação eletrônica computacional, realizados para viabilizar experiências na área de neurobiofísica, tendo como objetivos principais a geração de estímulos visuais para invertebrados e a captação de sinais eletrofisiológicos gerados por sistemas biológicos sensoriais submetidos a estímulos. Trata-se de um conjunto de equipamentos que, operando de maneira integrada, são capazes de fornecer e sincronizar estímulos, realizar a aquisição dos dados de sinais neurais a serem utilizados para controle e análise em experiências “in vivo” nos estudos da visão de invertebrados no Laboratório de Neurobiofísica - DipteraLab do IFSC. A integração desta instrumentação eletrônica visa facilitar a sua utilização durante os experimentos, permitindo o acompanhamento das aquisições de dados neurais, viabilizando a realização de experimentos com alterações dos estímulos através de realimentação em tempo real.

Palavras-chave: Instrumentação computacional. Neurociência. Neurobiofísica. Geração de estímulo visual. Aquisição de dados neurais. Eletrofisiologia.

ABSTRACT

ALMEIDA, L. O. B. **Integrated real time computational instrumentation for experiments with the optic flow of the fly.** 2012. 83p. Tese Doutorado – Instituto de Física de São Carlos – Universidade de São Paulo, São Carlos, 2012.

This work describes the research and development of computational instrumentation to be used in experimental neurobiophysics. The developed electronic modules operate in an integrated manner and are used to generate visual stimuli for invertebrates and capture electrophysiological signals generated by biological systems subjected to sensory stimuli. They are able to provide synchronized stimuli and perform data acquisition of neural signals events to be used for control and analysis of vision experiments with invertebrates at the Laboratory of Neurobiophysics Dipteralab Laboratory, at the IFSC. The integration of electronic instrumentation facilitate its use during experiments allowing, through its monitoring capabilities of the neural data acquisition, the realization of experiments with real time stimuli changes through feedback. The possibility to perform pre-analyses of neural responses in behavioral closed loop experiments are also implemented.

Keywords: Computational instrumentation. Neuroscience. Neurobiophysics. Spike neuron. Visual stimulus generation. Neural data acquisition. Electrofisiology.

LISTA DE FIGURAS

Figura 1 –	Configuração típica da instrumentação eletrônica	16
Figura 2 –	Arquitetura do sistema desenvolvido – diagrama em blocos	19
Figura 3 –	Sistema visual da mosca	21
Figura 4 –	Olho composto da mosca	22
Figura 5 –	Neurônio H1	23
Figura 6 –	Paineis de LEDs	25
Figura 7 –	Sistema Innisfree Picasso	25
Figura 8 –	Formas de onda para varredura horizontal <i>Boustrophedonice</i> convencional	27
Figura 9 –	Diagrama em blocos da arquitetura do VSIImG	28
Figura 10 –	Sinais de controle e varredura do VSIImG	31
Figura 11 –	Sinais de varredura e de controle do estímulo	32
Figura 12 –	Ajuste do ganho horizontal e deslocamentos da imagem	32
Figura 13 –	Diagrama de tempo - registro de dados com dois estágios	33
Figura 14 –	Mapeamento da imagem na memória de vídeo	35
Figura 15 –	Diagrama em blocos e conexões externas do VSIImG	35
Figura 16 –	Discriminação dos <i>spikes</i>	38
Figura 17 –	Captação de sinais extracelulares	39
Figura 18 –	Captação extracelular da atividade elétrica do neurônio H1	40
Figura 19 –	Diagrama em blocos do AFE e discriminador	41
Figura 20 –	Circuito utilizado para o <i>headstage</i>	42
Figura 21 –	Imagem do circuito <i>headstage</i> e preparação com a mosca	42
Figura 22 –	Topologia <i>Sallen-Key</i>	43
Figura 23 –	Comparação entre tipos de filtros	44

Figura 24 – Diagrama em blocos do circuito discriminador	45
Figura 25 – Sinal de saída do discriminador	45
Figura 26 – Diagrama em blocos do Protótipo 1	47
Figura 27 – Fluxograma do programa de controle do Protótipo 1	49
Figura 28 – Diagrama em blocos do Protótipo 2	51
Figura 29 – Diagrama do <i>hardware</i> digital dedicado do Protótipo 2	51
Figura 30 – Diagrama em blocos da implementação em S. O. de tempo real . .	51
Figura 31 – Fluxograma do programa monitor do Protótipo 2	52
Figura 32 – Fluxograma do módulo de tempo real do Protótipo 2	53
Figura 33 – Imagens geradas pelo VSImG	55
Figura 34 – Geração de sinais para medidas de tempos de resposta	56
Figura 35 – Tempo de resposta do sinal do estímulo	57
Figura 36 – Medidas no circuito somador	57
Figura 37 – Medidas de latência e tempo de execução - protótipo 1	58
Figura 38 – Medida da precisão no registro de <i>timestamps</i>	59
Figura 39 – Resultados das medidas de precisão no registro dos <i>timestamps</i> . .	59
Figura 40 – Geração de onda quadrada na saída de dados no porto paralelo . .	61
Figura 41 – Medidas de <i>jitter</i> na execução de tarefas periódicas- <i>CPU 32bits</i> . .	61
Figura 42 – Medidas de <i>jitter</i> na execução de tarefas periódicas- <i>CPU 64bits</i> . .	61
Figura 43 – Fluxo de informações, medidas de latência e tempo de execução - segundo protótipo	63
Figura 44 – Medida de latências de interrupção - K6II 400MHz	64
Figura 45 – Medida de latências de interrupção - Athlon64X2	64
Figura 46 – Medida de <i>jitter</i> máximo produzido pelo segundo protótipo	65
Figura 47 – Medidas com o sistema operando de forma integrada	65
Figura 48 – Fotodetector e tempo de resposta do discriminador	66

Figura 49 –	Tempos de resposta e repetibilidade de posicionamento da imagem	67
Figura 50 –	Experimento com neurônio H1 da mosca	67
Figura 51 –	Gráfico do tipo <i>raster plot</i> das respostas do neurônio H1	68
Figura 52 –	Arranjo com dois monitores de vídeo	70
Figura 53 –	Estímulos visuais de translação e rotação	70
Figura 54 –	Modularidade do sistema desenvolvido - Geração de estímulos visuais naturalísticos	71
Figura 55 –	Diagrama em blocos do conversor ISI/V	72
Figura 56 –	Diagrama em blocos do comparador de palavras em trens de <i>spikes</i> neurais	73
Figura 57 –	Modularidade - Inserção de módulos de <i>hardware</i> para tarefas específicas	73

SUMÁRIO

1	Introdução	15
2	Geração de estímulos visuais	21
2.1	O sistema visual da mosca	21
2.2	Técnicas e Displays utilizados para geração de estímulos visuais em neuro- biofísica	23
2.3	Gerador de estímulos visuais desenvolvido - VSIImG	25
2.3.1	Abordagens especiais:	26
2.3.2	Descrição do <i>hardware</i> implementado	29
2.3.3	Conexões externas do VSIImG	34
2.3.4	Discussão	35
3	Aquisição de dados	37
3.1	Aquisição de dados eletrofisiológicos	37
3.2	Sinais extracelulares	38
3.3	Captação, condicionamento e discriminação do sinal neural	39
3.4	Digitalização e armazenamento de dados	45
3.5	Protótipo 1—Ênfase em <i>hardware</i> dedicado:	47
3.6	Protótipo 2—Ênfase em <i>RTOS</i> e <i>software</i> dedicado:	49
4	Resultados, medidas e testes efetuados	55
4.1	Testes e medidas efetuadas no Gerador de estímulos—VSIImG	55
4.2	Medidas efetuadas no primeiro sistema de aquisição de dados desenvolvido	58
4.3	Medidas efetuadas no segundo sistema de aquisição de dados desenvolvido	60
4.4	Testes com o sistema integrado	65

4.4.1	Testes com o sistema integrado e o sistema visual da mosca:	67
5	Aplicações	69
5.1	Medidas de acuidade visual da mosca	69
5.2	Estímulos visuais de translação e rotação	69
5.3	Estímulos visuais por projeção de imagem	70
5.4	Futuros trabalhos	71
6	Conclusões	75
	REFERÊNCIAS	79

1 *Introdução*

A neurobiofísica estuda os princípios gerais que governam a estrutura dos circuitos neurais, a dinâmica do fluxo da informação e a transmissão de informação entre neurônios sob o ponto de vista da física. Cada neurônio, com centenas ou milhares de conexões chamadas sinapses, formam uma rede densa e complexa com outros neurônios vizinhos ou distantes, como o cérebro humano, que é constituído por aproximadamente cem bilhões de neurônios classificados em pelo menos mil diferentes tipos (1). Como as informações são codificadas e computadas nas atividades neurais? O alicerce destes fenômenos é um desafio para áreas de pesquisa como a neurobiofísica. Os neurônios são células especializadas para a comunicação inter-celular, formando uma complexa rede entre si, comunicando-se também com músculos e outros órgãos. São conhecidos pela capacidade de propagar sinais rapidamente sobre grandes distâncias. Fazem isto gerando pulsos elétricos característicos, chamados potenciais de ação, ou *spikes*, que se propagam pelas fibras nervosas. Muitos neurônios representam e transmitem informação codificada, disparando seqüências de spikes, com vários padrões de tempo, variando a taxa de disparos e o tempo entre os pulsos (ISI *Inter Spike Interval*) (2–3). O estudo da codificação neural busca entender como seqüências de spikes estão relacionadas aos estímulos sensoriais e atividades motoras (4). A importância da estrutura temporal da seqüência de pulsos na codificação da informação e como o cérebro a utiliza é uma questão bastante discutida e estudada em neurociências (5). Um dos meios possíveis para o início da tarefa dedicada à compreensão do funcionamento do cérebro é estudar como os neurônios representam e transmitem informações sensoriais, como por exemplo, no sistema visual. Estudar sistemas sensoriais mais simples e acessíveis, como o sistema visual de invertebrados, tais como a mosca, é uma alternativa bastante utilizada, pois estes possuem certas semelhanças com o sistema sensorial humano e poderiam ajudar a compreendê-lo. Para estudar estes sistemas biológicos, devemos dispor de ferramentas de instrumentação eletrônica capazes de realizar a captação de dados neurais de forma precisa e pouco invasiva. Devemos considerar também as particularidades do organismo em estudo e seu sistema visual, para gerarmos estímulos compatíveis com suas características(6–7).

As atividades experimentais nestas linhas de pesquisas estão diretamente ligadas a metodologias de desenvolvimento de instrumentação eletrônica e técnicas computacionais para o registro e análise de atividades cerebrais sendo esta a principal motivação para este trabalho. Esta abordagem multidisciplinar é o núcleo da neurociência computacional

e fundamental para a realização de grande parte de experimentos em neurociências/neurobiofísica. Como exemplo, uma configuração típica da instrumentação eletrônica de um experimento em neurobiofísica, amplamente utilizado em pesquisas com o fluxo de informações e processamento no sistema visual da mosca, é representado na Figura 1. Este sistema possui duas partes principais: a aquisição de dados e a geração de estímulos visuais. Desta forma, as respostas eletrofisiológicas geradas pelo sistema nervoso sensorial selecionado em função dos estímulos recebidos, são adquiridas e armazenadas para análise posterior.

Figura 1 – Configuração típica da instrumentação eletrônica de um experimento em neurobiofísica.

Para o estudo da transmissão de informação nos trens de *spikes* neurais em experimentos do tipo acima citado, é necessário um sistema de instrumentação eletrônica controlado por computador, para a captação, condicionamento e discriminação de sinais eletrofisiológicos, e efetuar o registro e armazenamento em arquivos de dados dos instantes de ocorrência (*timestamps*) de *spikes* neurais. Além disso, o sistema também deve gerar estímulos visuais programados para o experimento em questão com instantes de ocorrência bem determinados e portanto estar sob especificações de *hard real time*, com tempos de respostas (latências) previsíveis e precisão no registro de *timestamps*.

A geração de estímulos visuais é um item importante e complexo em experimentos para neurociências. Deve ser adequada ao objeto em estudo, e operar de forma sincronizada com o sistema de aquisição de dados, para viabilização da posterior análise dos dados obtidos nos experimentos. Os requisitos para a geração de estímulos visuais,

especialmente em experimentos com insetos que possuem fotorreceptores de respostas rápidas, tais como moscas, exigem soluções não comerciais, se uma alta taxa de quadros por segundo for exigida. A resposta de seus sistemas visuais depende da espécie, condições fisiológicas, temperatura e características do estímulo visual (intensidade de luz, contraste, cor e frequências espaciais do estímulo). Para algumas moscas, a frequência de fusão ou ponto de fusão de cintilação (*flicker fusion*) a 34°C pode atingir entre 400 e 500 Hz (7). A maioria dos equipamentos disponíveis no mercado são capazes de exibir imagens a 200 quadros por segundo ou (*fps* - *frames per second*) no máximo. Atualmente não há disponibilidade comercial para monitores de vídeo com taxa de varredura vertical determinística maior que 200Hz, sendo esta uma grande dificuldade a ser superada na geração de estímulos visuais acima de 200 *fps* e com alta resolução na movimentação da imagem.

Para a aquisição de dados eletrofisiológicos, deve-se levar em consideração a natureza do sinal a ser captado, a metodologia de captação e condicionamento destes sinais de maneira adequada para seu posterior registro e armazenamento. Neste caso, os potenciais de ação (*spikes*) gerados por neurônios do sistema visual da mosca são captados pelo método extracelular e condicionados através de circuitos analógicos normalmente chamados de *Analog front end* - *AFE*, descritos em 4.2. Devido a grande quantidade de dados gerados em experimentos com preparações biológicas, são utilizados computadores para o armazenamento de dados e também para o controle e sincronismo com sistemas para a geração de estímulos. Estes equipamentos envolvem conceitos de arquitetura de computadores, interfaces, *Hard real time*, tanto para computadores hospedeiros com sistemas operacionais de uso geral e sistemas operacionais de tempo real (*RTOS-Real Time Operational System*), como para módulos de *hardware* dedicados a aquisição de dados.

Na maioria destes experimentos, os dados obtidos são analisados de maneira *off-line*, porém para experimentos com realimentação ou *closed loop*, com saídas para controle do estímulo em função de uma pré-análise ou processamento dos sinais de entrada, é importante que a arquitetura do sistema de instrumentação como um todo seja projetada com flexibilidade para tal.

Equipamentos comerciais não cobrem toda a gama de experimentos desta natureza, disponibilizando aquisição de dados e geração de estímulos, dependendo das especificações de resolução, determinismo e velocidades exigidas, sendo necessário seu desenvolvimento nos laboratórios interessados em tais experimentos.

Os sistemas comerciais disponíveis para aplicações em neurociência têm custo elevado

pela sua especialização, sendo geralmente focados para pesquisas em áreas clínicas, psicológicas e de reabilitação, com recursos limitados para experimentos em neurobiofísica. O desenvolvimento de instrumentação para pesquisa em neurobiofísica com invertebrados objetivando o estudo da codificação neural, é um requisito para laboratórios desta natureza. Sistemas para geração de estímulos visuais de alta velocidade (acima de 400Hz) ou que possibilitem experimentos com realimentação em tempo real com especificações de *Hard real time*, não são disponíveis comercialmente, sendo esta a motivação principal para este trabalho.

Devido à indisponibilidade comercial de sistemas completos de aquisição de dados e geração de estímulos visuais com as especificações requeridas, foi desenvolvido um sistema com instrumentação eletrônica computacional de modo a viabilizar pesquisas em neurobiofísica no IFSC-USP, sem o comprometimento com o uso de soluções comerciais terceirizadas do tipo caixas pretas e seus softwares proprietários, que além de não preencherem todos os requisitos desejados, não permitem modificações ou integrações com outros equipamentos por parte do usuário, além do custo elevado, da ordem de dezenas de milhares de dólares.

Este trabalho teve como objetivo, suprir o laboratório Dipteralab do IFSC com a instrumentação eletrônica e computacional necessária à aquisição de dados neurais e o controle da geração de estímulos visuais para invertebrados.

A instrumentação eletrônica desenvolvida integra a captação extracelular e condicionamento dos potenciais de ação, a aquisição de dados, geração de estímulos e permite a adição de módulos opcionais com *hardware* dedicado para realimentação em tempo real. Estes módulos podem ser analógicos e/ou digitais, com sinais de controle e interconexões padronizados de 0 a 5V para sinais analógicos e TTL para conexões digitais, tais como: sinais de *clock*, sincronismo entre módulos, etc.

Este sistema integrado pode ser dividido em três módulos básicos: Aquisição de dados neurais, geração de estímulos e computador hospedeiro. Todos os módulos são interconectados e operam sincronizados entre si ou pelo computador hospedeiro. A arquitetura do sistema desenvolvido é representada no diagrama em blocos na figura 2, aplicada a um experimento típico com a mosca.

Neste experimento com a mosca, os potenciais de ação disparados pelo neurônio em observação são captados e os instantes de ocorrência destes eventos armazenados no computador hospedeiro. Ao mesmo tempo, dados previamente armazenados no computador

Figura 2 – Arquitetura do sistema de instrumentação eletrônica desenvolvido aplicado a um experimento com a mosca

hospedeiro relativos a posição da imagem apresentada à mosca são enviados para o módulo gerador de estímulos visuais de maneira síncrona com o mesmo, quadro a quadro. Os dados obtidos a partir das respostas do neurônio em função dos estímulos visuais recebidos durante o experimento são analisados posteriormente.

O principal foco neste trabalho foi a geração de estímulos visuais para invertebrados com fotorreceptores de resposta rápida para detecção de movimentos, operando de maneira integrada e sincronizada com o sistema de aquisição de dados.

Os requisitos iniciais para a instrumentação desenvolvida foram:

- 1) Gerar estímulos visuais com taxa de 500 *fps* (*frames p. second*) com controle por computador do movimento da imagem quadro a quadro. Neste caso, com capacidade de realizar deslocamentos pequenos e precisos, menores que 0,05mm em uma tela de 120mm).
- 2) Imagem apresentada do tipo bitmap com 256x256 pixels com 256 níveis de intensidade.
- 3) Controle da posição vertical ou horizontal da imagem com resolução de 16 bits, permitindo deslocamentos da imagem com resolução maior e independente da resolução do bitmap que compõe a imagem.
- 4) Projeto de uma arquitetura que permita mudança de estímulos em função das respostas neurais em tempo real.

5) Possibilitar a utilização simultânea de 2 monitores de vídeo do tipo XY.

6) Capacidade de armazenamento com resolução temporal de $1\mu s$ para o registro dos instantes de ocorrência (*timestamps*) de potenciais de ação (*spikes*) neurais e sinal de sincronismo da geração de estímulos visuais.

7) Fornecer sequências de dados com 16 bits de resolução para o controle da geração de estímulos em tempo real, sob demanda do sistema gerador de estímulos.

8) Desenvolvimento dos estágios analógicos para captura e condicionamento dos sinais neurais extracelulares - (*AFE-analog front end*).

Nos capítulos posteriores, segue a descrição dos sistemas desenvolvidos para geração de estímulos visuais e a aquisição de dados, soluções e abordagens incomuns utilizadas, incluindo resultados de medidas e testes efetuados nos sistemas para avaliação de especificações. No capítulo Aplicações, são apresentados experimentos efetuados com a utilização dos sistemas desenvolvidos, incluindo experimentos com a utilização de dois monitores XY, aquisição simultânea dos sinais gerados por dois neuronios H1, entre outros trabalhos que resultaram em dissertações, teses e artigos.

2 Geração de estímulos visuais

2.1 O sistema visual da mosca

As moscas possuem mecanismos de controle de voo eficientes, com capacidade de manobras e correções de curso em tempos inferiores a 30ms (8–9). Estas características são importantes para a preservação de sua espécie tanto para a fuga de predadores como para perseguição de parceiras para acasalamento. A detecção de movimentos através do sistema visual provê informação crucial sobre seu próprio voo, estabilização de curso e evita colisões. O sistema visual da mosca pode ser dividido em cinco camadas: Olho composto (*Retina*), *Lamina*, *Medulla*, *Lobula* e *Lobula plate*, conforme representado na figura 3 (10).

Figura 3 – Camadas do sistema visual da mosca, adaptado de (10).

A informação visual captada pelo olho composto é processada nestas camadas e enviada ao centro neuromotor da mosca, induzindo uma resposta motora adequada. O Olho Composto da mosca é formado por uma estrutura hexagonal de aproximadamente 5000 omatóides, conforme apresentado na figura 4. Cada omatóideo possui oito células fotorreceptoras (R1-R8), sensíveis a comprimentos de onda entre ultravioleta, azul e verde (11). Os fotorreceptores R1-R6 têm seus sinais conectados com a *Lamina*, enquanto R7-R8 são conectados diretamente na *Medulla*. O tempo de resposta dos fotorreceptores varia em função da temperatura, podendo atingir o ponto de fusão de cintilação (*flicker fusion*) em até 500Hz a 34°C.

Os sinais de cada fotodetector são transmitidos para ao cérebro passando pela *Lamina*, *Medulla*, *Lobula* em seguida pela *Lobula plate*. A *Lamina* recebe os sinais dos

Figura 4 – Olho composto da mosca, omatídeos em detalhe.

fotorreceptores e processa as variações de intensidade luminosa. Os axônios dos neurônios da *Lamina* projetam-se na *Medulla* juntamente com os axônios dos fotorreceptores. A Medula efetua a extração inicial de parâmetros visuais tais como velocidade, direção, orientação e contraste do estímulo fornecido. Sua saída se bifurca para a *Lobula* e *Lobula plate* (12–13). Na *Lobula*, os neurônios estão associados a campos receptivos pequenos e são seletivos à orientação, estando relacionados a comportamentos de fuga ou perseguição (8). A *Lobula plate* é formada por uma rede de neurônios gigantes com diâmetro de até 10 microns de corpo celular. Estão relacionados à detecção de movimentos em campos receptivos amplos, seletivos a direção e sentido preferenciais (14). O neurônio H1 presente na *Lobula plate* é sensível a movimentos horizontais de trás para frente em relação à cabeça da mosca, ilustrado na figura 5.

O sistema visual da mosca possui um neurônio H1 em cada hemisfério, conectando as duas estruturas *Lobula plate*. Sua resposta se dá na forma de potenciais de ação (*spikes*), detectáveis no meio extracelular ao longo do axônio que se estende pelo hemisfério oposto. Localizado próximo da superfície traseira do cérebro, este neurônio é acessível após a abertura da região traseira da cabeça da mosca.

Devido a alta sensibilidade e rápida resposta na detecção de movimentos do sistema visual da mosca, é desejável a apresentação de estímulos visuais compatíveis com esta velocidade de detecção. As atuais tecnologias de fabricação de *displays* para apresentação de imagens disponíveis no mercado são dirigidas à visão humana, apresentando limitações

Figura 5 – Ilustração dos neurônios H1 e respectivas respostas para direção de movimentos detectados. As setas ilustram a direção preferencial do movimento para o H1 esquerdo e H1 direito.

para geração de estímulos visuais para espécies como a mosca, que possuem tempos rápidos de resposta dos fotorreceptores. A disponibilidade comercial de geradores de estímulos visuais de alta velocidade é baixa e limitada pelas tecnologias dos atuais *displays*.

2.2 Técnicas e Displays utilizados para geração de estímulos visuais em neurobiofísica

Atualmente ainda é comum o uso de monitores de vídeo com tubos de raios catódicos (CRT) com sistema de deflexão do feixe eletrostático ou magnético e painéis com diodos emissores de luz (LED) para a geração de estímulos visuais em pesquisas com invertebrados.

A. Monitores de vídeo com CRTs de deflexão Magnética: Normalmente usados em conjunto com computadores do tipo *desktop* com placas gráficas, empregam técnicas de digitalização do tipo *raster* para gerar imagens com resoluções e taxas de atualização em valores pré-determinados. As resoluções de tela possíveis e taxas de atualização oferecidas pelo fabricante dependem basicamente da capacidade do *hardware* interno do monitor. Estes monitores têm limitações para taxa de quadros por segundo e estão disponíveis normalmente apenas até 200 fps.

Geradores de estímulos visuais são muitas vezes construídos com *hardware off-the-shelf*

para computadores tipo *PC desktop* com placas gráficas de última geração e monitores de vídeo baseados em CRTs com deflexão magnética, porém o uso destes monitores implicam em resolução e taxas de atualização limitadas. Muitos artigos científicos e técnicos podem ser consultados para obter análises detalhadas de monitores descrevendo sua aplicabilidade para pesquisas em visão (15–17).

Juntamente com os pacotes de *software* livre, como VisionEgg (18) e Psychopy (19–20), que abstraem as camadas de baixo nível de programação dos *drivers de hardware* e interfaces, estes dispositivos são capazes de atingir taxas de atualização de até 200 fps. Além das limitações acima citadas pelo uso de CRTs com deflexão magnética, placas gráficas comerciais utilizadas nestes sistemas não fornecem sinais de sincronização em tempo real e temporizações determinísticas não podem ser garantidas com o uso de Sistemas Operacionais de propósito geral, multitarefa, tais como o Windows e Unix.

O sistema comercial integrado para geração de estímulos e aquisição de dados ViSaGe MKII, fabricado pela *Cambridge Research Systems Ltd* é um bom exemplo das limitações que estes sistemas podem impor, tais como ter capacidade de gerar até 340 quadros por segundo, porém não são oferecidos monitores que respondam além dos 200 quadros por segundo, e a aquisição de dados é feita com uma baixa taxa de amostragem, apenas em 500Hz. Devido a concepção de sua arquitetura, o controle do estímulo programado deve ser carregado integralmente antes do início do experimento, impossibilitando modificações no mesmo durante o experimento, limitando assim experimentos com realimentação “in vivo”.

B. Monitores LCD: Estes monitores apresentam graves limitações na manipulação de sua resposta visual devido aos complexos mecanismos internos utilizados para controlar intensidades de pixel e técnicas de atualização (21–23).

C. Paineis de LEDs: Projetos personalizados e *Hardware* Dedicado. Vários laboratórios desenvolveram seu próprio *hardware* e soluções de *software* baseadas em grandes matrizes de LEDs. O sistema de exibição modular *Fly-O-Vision* (24), é um exemplo de tal projeto e proporciona taxas de quadros de até 400 Hz com imagens contendo 8 níveis de intensidade. A Arena de LEDs *FliMax* é mais um exemplo de um projeto baseado em LEDs, que atualiza as intensidades dos LED a 370 Hz (25).

D. Monitores tipo XY com CRT com deflexão eletrostática: Estes monitores, tipicamente usados em osciloscópios e outros dispositivos para aplicação científica, permitem uma alta velocidade de varredura, porém tem como desvantagem baixa luminância e área da tela pequena, comparado aos CRTs de deflexão magnética. Estes monitores

contém apenas os amplificadores analógicos para os sinais dos eixos X e Y, e do sinal de vídeo (eixo Z), sendo necessário o desenvolvimento de *hardware* externo para a geração de sinais de varreduras horizontal e vertical para sua utilização como monitor de vídeo do tipo raster. Além dos painéis de LEDs, são os únicos dispositivos que podem apresentar imagens com taxas elevadas de quadros por segundo, porém com resolução espacial muito maior que a apresentada por painéis de LEDs.

As figuras 6 e 7 apresentam os sistemas para geração de estímulos visuais com painéis de LEDs e o sistema Innisfree Picasso.

Figura 6 – Painéis de LEDs- A direita-Sistema modular, ilustração adaptada de (26), e a esquerda-Flimax, ilustração adaptada de (25).

Figura 7 – Gerador de estímulos visuais Innisfree Picasso e monitor de vídeo Tektronix 608.

2.3 Gerador de estímulos visuais desenvolvido - VSIImG

Muitos laboratórios de neurociência mantêm em seus sistemas geradores de estímulos visuais o gerador Innisfree Picasso com monitor de vídeo do tipo XY para pesquisas em visão de moscas em neurociência. Embora ainda em uso por pesquisadores (27–31), sua fabricação e comercialização está descontinuada, não existindo um substituto no mercado.

O VSIImG – Visual stimuli image generator (32) foi desenvolvido para apresentar imagens do tipo bitmap em monitores com deflexão eletrostática do tipo XY em taxas de

500 quadros por segundo. O estímulo visual consiste no deslocamento quadro a quadro, através de posições gravadas em arquivo com uma resolução de 16 bits e convertidos pelo VSImG em sinais analógicos com alta resolução e precisão para produzir pequenos deslocamentos da imagem em um monitor XY. O gerador de estímulos visuais desenvolvido tem características que possibilita experiências em neurociências, onde altas taxas de quadros por segundo, alta resolução e precisão em tempo real para o posicionamento da imagem quadro a quadro são requisitos essenciais. O VSImG é um dispositivo de baixo custo baseado em circuitos analógicos e digitais, produzindo todos os sinais necessários para apresentar uma imagem *bitmap* de 256 x 256 com 256 níveis de intensidade em 500 fps (*frames p. second*). A imagem *bitmap* é pré-carregada do computador *host* e armazenadas na memória de vídeo do VSImG. A movimentação no eixo horizontal da imagem é obtida através de deslocamentos quadro a quadro, somando-se ao sinal de varredura uma voltagem correspondente ao deslocamento do quadro. Arquivos de dados contendo sequências de 16-bits inteiros correspondentes aos valores dos deslocamentos de cada quadro apresentado durante o experimento, são armazenado no computador hospedeiro. O gerador de estímulos gera um pedido de interrupção a cada início de um novo quadro, e desta forma recebe, sob demanda a partir do computador hospedeiro, o dado correspondente ao próximo deslocamento. Os dados são convertidos em sinais analógicos e adicionados ao sinal de varredura para obter deslocamentos horizontais e / ou verticais no monitor XY. Ao utilizar uma configuração com dois monitores, dois somadores analógicos são usados para adicionar cada sinal de estímulo na varredura, fornecendo simultaneamente um estímulo diferente para cada monitor. Deslocamento XY pode ser obtido adicionando um dos sinais de estímulos a forma de onda da varredura vertical ao invés da deflexão horizontal.

Para viabilizar a implementação do projeto com os requisitos necessários, foi projetada uma arquitetura híbrida combinando circuitos analógicos e digitais. Também foram utilizadas várias abordagens especiais para a geração de estímulos visuais utilizando imagens digitais do tipo *bitmap* com luminosidade de imagem melhorada usando a escrita *boustrophedonic*¹ para varredura do eixo horizontal; Capacidade de deslocamentos de alta resolução da imagem em tempo real controlado por computador em uma taxa de quadros de 500 Hz.

2.3.1 Abordagens especiais:

Varredura horizontal *Boustrophedonic*:

¹Do grego *boustrophedon* - Escrita com linhas alternadas em direções opostas, uma linha da esquerda para a direita a seguinte da direita para a esquerda.

Monitores de vídeo do tipo *raster*, normalmente varrem a tela utilizando formas de onda dente de serra, controlando a luminância dos pixels de cada linha a partir da esquerda para a direita. Ao chegar ao final da linha, o feixe é reposicionado o mais rápido possível de volta para a esquerda com luminância 0. Esta etapa da varredura é chamada de retraço horizontal. A varredura *boustrophedonic* é uma técnica de escrita que exige para a deflexão horizontal uma forma de onda triangular em vez da forma dente de serra tradicional. A imagem é escrita em ambas as direções e não há retraço horizontal. Esta técnica de escrita permite que cada quadro de imagem seja escrito de uma forma mais eficiente e contínua, melhorando a intensidade da imagem e com redução de flicker. A figura 8 ilustra as formas de onda necessárias para a varredura horizontal do tipo *boustrophedonic* e a varredura normalmente utilizada em monitores de vídeo baseados em tubos de raios catódicos.

Figura 8 – Formas de onda para varredura *Boustrophedonic* e varredura convencional.

Deslocamentos de alta resolução da imagem em tempo real:

A principal vantagem do projeto VSIImG é a sua capacidade para mover a posição da imagem com alta resolução, totalmente independente da grade de pixels da imagem.

Deslocamento digital só permite deslocamentos da imagem com passos da grade de pixels da mesma, sendo este o passo mínimo à distância na direção de deslocamento, entre dois pixels vizinhos. No VSIImG a precisão de posição é obtida usando palavras de 16 bits inteiros convertidos em sinais analógicos, que definem os deslocamentos da imagem, resultando em 65.535 posições possíveis nos eixos horizontal ou vertical. Esta abordagem permite mover o quadro de imagem com passos muito menores que a distância inter-pixel da imagem exibida. Os valores de deslocamento de imagem são recebidos durante o retraço do feixe da varredura vertical, providos pelo computador hospedeiro. Para garantir

atualizações determinísticas de posição, registros de dados de dois estágios são implementados. Essa abordagem permite que as atualizações de posição, ocorram apenas durante o retraço vertical, evitando possíveis distorções da imagem. Para obter deslocamentos verticais na imagem ou deslocamentos nos eixos horizontal e vertical simultaneamente (eixos X e Y), um sinal de estímulo de um canal analógico deve ser somado ao sinal de deflexão vertical também. O diagrama em blocos da arquitetura do VSImG é apresentado na figura 9 e descritos a seguir.

Figura 9 – Diagrama em blocos da arquitetura do VSImG, representando o esquema lógico e funcional do gerador.

2.3.2 Descrição do *hardware* implementado

A arquitetura híbrida com circuitos analógicos e digitais do VSImG utiliza componentes discretos disponíveis comercialmente. A parte digital foi implementada com circuitos do tipo TTL (*Transistor Transistor Logic*) das famílias ALS (*Advanced Low-power Schottky*) e F (*Fast*). Circuitos analógicos são utilizados nos geradores de forma de onda para varreduras horizontal, vertical e somadores. Para fornecer sequências de posicionamento de imagem estáveis e previsíveis, todos os sinais de sincronismo do VSImG são derivados de um único relógio (*clock*), com oscilador a cristal, que também sincroniza o sistema de aquisição de dados.

O circuito eletrônico pode ser dividido em quatro blocos: lógica de controle, geração do sinal de vídeo, geradores analógicos de deflexão X-Y, e interface de dados de estímulos com registradores de dois estágios e conversão digital analógica para controle em *hard real time* do posicionamento da imagem a cada frame, conforme ilustrado na figura 9.

2.3.2.1 A lógica de controle

Esta parte do *hardware* gera o endereçamento para a memória de vídeo e sinais de sincronização. O contador de endereços é baseado em um contador binário síncrono com circuito cascata do tipo *carry look-ahead* com 16 bits. Este modo de operação elimina contagens de pulsos espúrios (*glitches*), normalmente associados à configuração de contadores síncronos do tipo *ripple carry* operando em alta velocidade (33). Para sinais de controle e sincronização também são utilizados circuitos *glue logic* com *flip-flops* tipo D e portas lógicas. (figura 9, “Lógica Controle”). O VSImG possui dois modos de operação, o modo normal (*Run*) e modo Carga (*Load*) para transferência da imagem *bitmap* a ser apresentada durante o experimento do computador hospedeiro para a memória de vídeo do VSImG. Em modo normal de operação “*Run*”, o sinal de *clock* de 33 MHz local alimenta o contador que gera os endereços sequenciais para a leitura da imagem *bitmap* a ser armazenada na memória SRAM. Para a transferência da imagem *bitmap* a ser utilizada durante o experimento do computador hospedeiro para a memória SRAM de vídeo do VSImG, o interruptor de seleção de modo é colocado na posição “*load*” (figura 9, à esquerda, “Modo *select*”). Esta configuração permite que o contador de endereço do VSImG receba um sinal de *clock* da interface da porta paralela do computador hospedeiro (figura 9, parte inferior à esquerda, “conexão de porta paralela”). Desta forma, os dados de imagem são transferidos para as devidas posições da memória de vídeo do VSImG. Os sinais de sincronização para os circuitos de varredura horizontal, vertical, geração de sinal

de vídeo e saída de sincronização de quadro são derivados do contador de endereços. O sinal de sincronização de quadro é usado para solicitar novos valores de posicionamento da imagem (dados dos estímulos) quadro a quadro, ao computador hospedeiro. Um sinal de saída padrão TTL de 1,031250 MHz (figura 9, à esquerda, “Out Clock 1Mz”) está disponível para ser utilizado também pelo sistema de aquisição de dados, de modo que operem sob um mesmo sinal de relógio, de maneira sincronizada, evitando variações de temporizações entre si devido a mudança de temperatura ambiente, por exemplo.

2.3.2.2 Geradores analógicos de formas de onda para deflexão XY

Os sinais analógicos de deflexão horizontal e vertical são obtidos com circuitos híbridos, utilizando técnicas analógicas e digitais. Deflexão Horizontal: Composto de interface TTL/sinal analógico de alta velocidade com transistores de chaveamento e circuito integrador controlado por sinais digitais derivados da lógica de controle, (figura 9, centro, “geradores analógicos deflexão XY”).

No modo de operação normal (modo *run*), o sinal A8 produzido pelo contador de endereços da lógica de controle gera uma onda quadrada 64,453 KHz. Após a interface, um amplificador operacional com baixa corrente de *offset* na entrada e baixo *drift* (LF411) é configurado como um integrador analógico de precisão e converte o sinal de entrada de onda quadrada para a forma de onda triangular na mesma frequência. Esta forma de onda triangular gera o sinal de deflexão da varredura horizontal do tipo *boustrophedonic*, que escreve em cada período, um par de linhas na tela do monitor XY.

A geração da deflexão vertical é obtida a partir de um gerador de rampa que consiste em um circuito de corrente constante que carrega um capacitor. Uma descarga rápida ($< 1\mu s$) do capacitor de temporização é disparado a cada 2,0625ms pelo bit mais significativo (MSB) de saída do contador de endereço (A15), conformando a geração de uma onda dente de serra usada como sinal de deflexão vertical para o monitor. A saída (A15) do contador de endereço devidamente condicionada, é usada também como o sinal *Blanking* e saída do sincronismo de quadros (TLA) durante o retraço vertical.

Os circuitos analógicos possuem blindagens e seus aterramentos separados dos circuitos digitais.

Os sinais de sincronização, controle e temporizações das formas de onda de deflexão do VSImG estão representados na figura 10.

Figura 10 – Sinais de controle e formas de onda de varredura horizontal e vertical do VSIImG.

2.3.2.3 Deslocamentos na imagem quadro a quadro

Para obter o deslocamento horizontal da imagem, o estímulo analógico é adicionado ao sinal de deflexão horizontal utilizando um amplificador operacional de banda larga (LF356) (figura 9, direita, cima, “Soma analógica 1” e “Soma analógica 2”). O sinal analógico com amplitude proporcional ao deslocamento da imagem é somado ao sinal de varredura horizontal no instante do retraço vertical, ou seja, entre o término e o início de um novo quadro a ser apresentado pelo sistema de vídeo. Os sinais de varredura e de controle do estímulo estão representados na figura 11 e figura 12.

2.3.2.4 Interface de dados com registradores de dois estágios para tempo real

A Interface de dados relativos ao estímulo (posição da imagem quadro a quadro) utilizando um registrador de dados com dois estágios para tempo real garante determinismo na aplicação do valor do deslocamento da imagem no início da varredura vertical, ou seja, no início do quadro. Para possibilitar o uso de dois sinais de estímulos independentes simultaneamente, dois circuitos com registradores de dados de dois estágios com conversores digital-analógico DAC715P são usados no VSIImG (figura 9, parte superior,

Figura 11 – Ilustração simplificada dos sinais de varredura e de controle do estímulo. A saída horizontal é a soma do sinal DAC1 Out com a varredura horizontal. A transição do sinal DAC1 Out é sincronizada com a descida da varredura vertical, para que a soma dos sinais ocorra no início da varredura do quadro.

Figura 12 – Ajuste do ganho horizontal e deslocamentos da imagem em função do sinal de estímulo somado a varredura horizontal. A amplitude do sinal de estímulo desloca a varredura horizontal resultando no deslocamento da imagem na tela.

esquerda, “Registro de dados dos estímulos com dois estágios-Tempo Real”). Os conversores DAC715P tem como especificação de performance dinâmica uma saída com *Slew rate* de $10V/\mu s$. Os dois registros de dados de 16 bits (L1 e L2) de cada conversor analógico para digital (DAC1 e DAC2) são usados como registros temporários de armazenamento de dados, mantendo os dois últimos valores correspondentes ao estímulo recebido a partir do computador hospedeiro. Para obter um novo dado do estímulo, a lógica de controle envia um pulso que gera uma interrupção de *hardware* para o computador hospedeiro e também é registrado pelo sistema de aquisição de dados para a sincronização de quadros do estímulo visual para posterior análise dos dados obtidos no experimento. A figura 13 apresenta o diagrama de temporizações utilizadas para o registro de dados dos estímulos com dois estágios.

Figura 13 – Diagrama de tempo - registro de dados com dois estágios, L1 e L2 (figura 9, parte superior, esquerda). A cada pulso de sincronismo vertical oriundo do VSIImG o computador hospedeiro disponibiliza um dado do estímulo que corresponde à posição da imagem no próximo quadro. Este dado é gravado no registro L1 através do sinal controlado pelo computador hospedeiro WR L1, garantindo que os dados estejam estáveis. O próprio sinal de sincronismo vertical faz a transferência de dados do registro L1 para o L2, que reflete a saída analógica do DAC. O tempo “a” somado ao tempo “b” corresponde a latência do computador para atender ao pedido de interrupção mais o tempo de execução da rotina representando o tempo de resposta do computador ao sinal de sincronismo vertical para disponibilizar os dados na interface do *hardware* dedicado. Somente no segundo pulso de sincronismo vertical o conteúdo de L2 passa a ser válido. Desta forma, a latência da resposta do computador hospedeiro poderá variar, desde que não ultrapasse 2ms, tempo do período do sinal de sincronismo.

Os dados do estímulo, uma vez convertidos em sinais analógicos, tem suas amplitudes ajustadas pelos potenciômetros “Aj.1” e “Aj.2” e adicionados ao sinal de varredura horizontal, produzindo duas saídas com estímulos independentes - “H Out 1” e “H Out 2”, para o uso de dois monitores de vídeo, representado na figura 9-Registro de dados dos estímulos de dois estágios-Tempo real.

A maioria das aplicações necessitam apenas de movimentos horizontais na imagem. Por este motivo, os sinais de estímulos foram adicionados ao sinal de deflexão horizontal produzindo duas saídas de varredura para viabilizar de imediato a utilização de dois monitores de vídeo, conforme necessidade do experimento. Para obter deslocamentos nos eixos X e Y simultaneamente, o sinal analógico oriundo da saída do DAC2 deve ser adicionado ao sinal do gerador de forma de onda da varredura vertical. O uso de um registro de dados de dois estágios, garante o sincronismo e entrega em tempo real dos dados de estímulos obtidos a partir do PC hospedeiro, evitando a visualização da imagem com deslocamentos após o início da varredura vertical, causando deformações na imagem

durante a formação do quadro. Esta técnica utilizada com registros de dados de dois estágios garante determinismo absoluto na apresentação do estímulo visual, independente das variações de tempo de execução de rotinas de interrupção e latências de E/S intrínsecas ao computador hospedeiro.

2.3.2.5 Geração de sinal de Vídeo

Esta parte do *hardware* contém memórias do tipo SRAM e o DAC de vídeo (figura 9, parte inferior, à direita, “sinal de vídeo”). Duas memórias de 32K x 8 bits, SRAM (AS7C256-10-Alliance Semiconductor), com tempos de acesso de 10ns, são usadas para armazenar os valores de intensidade dos pixels da imagem a ser exibida. As memórias são configuradas para operar no modo entrelaçado para fornecer transferência de dados estáveis com alta velocidade para o DAC de vídeo. Usando esta configuração, o primeiro *chip* de memória armazena as intensidades dos pixels pares da imagem, enquanto o segundo armazena as intensidades dos pixels ímpares. Para tal, a linha de A0 do gerador de endereço é usada como sinal de *chip select* das memórias. As saídas de dados das memórias SRAM são conectadas ao DAC de vídeo de 8 bits Brooktree BT106-50MHz, que gera o sinal de saída de vídeo compatível com o padrão IEEE RS343-A / RS-170, a ser conectado a entrada do eixo Z (vídeo *input*) dos monitores XY. A imagem *bitmap* deve ser carregada através do modo “*Load*” antes de executar o experimento e permanece intacta na memória de vídeo do gerador VSIImG durante a operação do sistema. A figura 14 apresenta o mapeamento da imagem na memória de vídeo para a varredura *boustrophedonic*.

2.3.3 Conexões externas do VSIImG

O módulo VSIImG possui saídas para alimentar dois monitores de vídeo do tipo XY, com deslocamentos de imagem independentes. Os monitores XY são alimentados por sinais analógicos a seguir: entrada X (canal horizontal), Y (canal vertical) e Z (entrada de vídeo). Além dos sinais para alimentação dos monitores de vídeo, este possui interfaces para carregar a imagem *bitmap* a ser apresentada, interface para receber os dados do estímulo quadro a quadro, a partir do sinal de sincronismo vertical (500Hz - TLA). O sinal TLA também tem seu *timestamp* registrado, pois este indica o instante do início de cada quadro exibido durante o experimento. Também tem como saída um sinal de 1MHz (1.031MHz) para opcionalmente operar de modo sincronizado com os outros módulos do sistema.

Figura 14 – Mapeamento da imagem na memória de vídeo. Acima, a varredura clássica utilizada em monitores de vídeo e o acesso sequencial contínuo aos *pixels* armazenados na memória. Para a varredura *boustrophedonic*, nas linhas pares os pixels devem estar invertidos para a formação da imagem na tela de maneira adequada. Deste modo, o endereçamento das memórias de vídeo continua contínuo, simplificando circuitos de endereçamento.

As conexões externas do VSImG com seu diagrama em blocos simplificado são ilustradas na figura 15.

Figura 15 – Diagrama em blocos e conexões externas do VSImG utilizando dois monitores de vídeo.

2.3.4 Discussão

Algumas peculiaridades introduzidas pelo projeto de *hardware* do VSImG devem ser consideradas. O gerador foi projetado para usar monitores de vídeo de deflexão eletrostá-

tica do tipo XY. Devido ao uso de frequência de *clock* de 33 MHz em nossa configuração, a taxa de quadros será 503,54 Hz. Um cristal de 32,768 MHz seria necessário para produzir uma taxa de quadros 500 Hz. Como os dados de estímulo devem ser fornecidos a partir da taxa de quadros por segundo, valores exatos de temporização devem ser levados em consideração para gerar o fluxo de dados do estímulo. No caso da utilização do primeiro protótipo para aquisição de dados, os registradores de tempo de ocorrência (*timestamp*) são alimentados por um sinal de 1,031250 MHz, derivado do sinal *clock* de 33MHz do VSImG. Essa frequência de *clock* deve ser usada para calcular os valores de tempos para evitar correlações errôneas de dados entre o estímulo aplicado e os *timestamps* registrados dos trens de *spikes* neurais. O uso de um relógio exclusivo para o VSImG e para os contadores de tempo do sistema de aquisição de dados, tem a função de evitar potenciais problemas de desvios entre os eventos de estímulo e os *timestamps* adquiridos dos trens de *spikes*. Para obter o tamanho desejado da imagem, as amplitudes dos sinais de deflexão horizontal e vertical devem ser previamente ajustadas. Ajustes de ganho horizontal da forma de onda de deflexão horizontal triangular e o estímulo adicional de deslocamento são particularmente importantes, pois definem o tamanho do padrão visualizado e a amplitude dos deslocamentos produzidos pelo estímulo. Para varredura completa da tela do monitor Tektronix 608 com um quadro de imagem, os ganhos devem ser ajustados para que os 256 x 256 pixels da imagem cubram a área da tela de 9,8 centímetros x 12,2 centímetros. Neste caso, cada pixel da imagem irá representar cerca de 0,38mm x 0,47mm na tela. Baseado na especificação dada pelo fabricante, o tamanho do ponto do monitor Tektronix 608 é 0,31 milímetros para uma varredura de tela cheia com 170 cd/m² de intensidade, o que é comparável ao tamanho do pixel de uma da imagem em tela cheia. Quando a extensão máxima do deslocamento horizontal é definida para uma largura de tela (12,2 cm), o menor deslocamento horizontal programável está definido pelo DAC de 16 bits e será 12,2 cm/65535 ou inferior a 0,002 mm. Informações sobre especificações destes monitores, limites temporais e artefatos produzidos pelo tipo de fósforo utilizado nos dispositivos com CRT, tais como características de persistência e decaimento, podem ser encontradas em (34).

3 *Aquisição de dados*

Neste capítulo descrevemos a metodologia de captação do sinal eletrofisiológico a ser estudado, seu condicionamento, processamento e armazenamento, assim como as diferenças entre metodologias amplamente utilizadas para a aquisição de dados em neurociências e a abordagem utilizada neste trabalho.

3.1 Aquisição de dados eletrofisiológicos

Após a captação e condicionamento dos sinais neurais, a imediata conversão Analógica/Digital para digitalização da forma de onda dos sinais captados e posterior processamento dos mesmos efetuados pelo computador hospedeiro, é uma prática comum em sistemas de aquisição de dados. Este método aplicado em neurociência, gera grandes arquivos de dados (da ordem de *GigaBytes*) e necessita de uma banda relativamente larga para a transmissão dos dados digitalizados durante um experimento, que é proporcional a taxa de amostragem e resolução adotada, gerando uma grande quantidade de dados a serem transportados e armazenados. Este método também tem a resolução temporal limitada pela taxa de amostragem do sinal durante a conversão Analógica/Digital.

Muitos experimentos com “*spiking neurons*” em neurobiofísica utilizam para estudos apenas a estrutura temporal dos trens de *spikes*, como no caso do Dipteralab -IFSC.

A digitalização do sinal analógico, embora use *hardware* de prateleira, tem várias desvantagens quando se está interessado apenas nos instantes de ocorrência dos *spikes* neurais. O *spike* ou potencial de ação gerado por um neurônio, tem sempre o mesmo formato em condições normais, variando de forma não acentuada apenas em amplitude, podendo ser transformado em um sinal digital, 0 ou 1.

Desta forma, neste trabalho, optou-se pela detecção da ocorrência dos *spikes* através da discriminação em tempo real efetuada por *hardware* dedicado, construído com circuitos mistos, analógicos e digitais. O circuito discriminador produz pulsos digitais para cada *spike* discriminado. Apenas os instantes de ocorrência destes pulsos são registrados e armazenados resultando no registro dos *timestamps* dos trens de *spikes* no computador hospedeiro, conforme ilustrado na figura 16.

Figura 16 – Abaixo dos sinais analógicos do trem de *spikes*, está a saída digital do discriminador, que através do *hardware* dedicado, gera os dados correspondentes aos instantes de ocorrência dos *spikes* e efetua sua transferência para o computador hospedeiro.

Com o registro e armazenamento direto dos *timesteps*, a banda utilizada para a transmissão e registro de dados é otimizada, e apenas os dados que serão utilizados para análise são armazenados.

3.2 Sinais extracelulares

Um potencial de ação (*spike*) é da ordem de microvolts nos tecidos ao redor do neurônio. Para a captação destes sinais eletrofisiológicos, técnicas e eletrodos com geometria e disposição adequados a cada cenário devem ser utilizados, assim como circuitos eletrônicos adequados às características do sinal de interesse a ser condicionado.

Quando um potencial de ação, ou *spike*, é gerado por um neurônio, são produzidas diferenças de potenciais nos tecidos que circundam o mesmo, que podem ser detectadas na forma de *spikes* extracelulares através de um microeletrodo, neste caso de tungstênio, posicionado nas proximidades do axônio do neurônio em análise. A vantagem do registro extracelular reside no fato de se obter o registro da atividade elétrica do neurônio, sem danificá-lo com perfurações para a inserção de microeletrodos. Por esta razão, o método de registro extracelular de *spikes* neurais é largamente utilizado para experimentos “in vivo”, sendo um dos métodos menos invasivo disponível atualmente. A principal dificuldade para este método é a grande propensão à captação de ruídos eletromagnéticos e potenciais de ação de neurônios vizinhos (35–36). Dependendo do neurônio, os potenciais de ação captados no meio extracelular podem ter uma largura de pulso de 0,2 até 20ms, com

amplitude variável entre $2\mu V$ até vários milivolts (37). O microeletrodo ao ser colocado na região extracelular desejada, juntamente com os tecidos e fluidos biológicos ao seu redor, constituem circuitos equivalentes formados por capacitâncias parasitas e resistências de fuga, além de interações eletroquímicas na região da interface entre a ponta de metal do microeletrodo e os fluidos condutores extracelulares. Assim, as características mecânicas e elétricas do microeletrodo exercem um importante papel na captação da atividade elétrica neural. A área da superfície da porção não isolada, o perfil e formato da ponta do microeletrodo são fatores que definem sua seletividade, ou seja, a capacidade de isolar o sinal de um único neurônio em meio a vários neurônios em atividade próximos ao neurônio em observação (38–39). A figura 17 ilustra a captação de sinais extracelulares.

Figura 17 – Captação de sinais extracelulares. A atividade elétrica captada pelo microeletrodo no meio extracelular é a soma dos sinais elétricos emitidos pelos neurônios próximos ao microeletrodo, com amplitude, forma e fase dependentes da distância e posição do neurônio em atividade no meio extracelular em relação ao microeletrodo. Assim, para medidas de sinais de um único neurônio, é fundamental que o microeletrodo tenha alta seletividade e esteja posicionado o mais próximo possível do neurônio em observação.

3.3 Captação, condicionamento e discriminação do sinal neural

As técnicas escolhidas para a captação de sinais eletrofisiológicos dependem da natureza do sinal, e do tipo de medida a ser efetuada. No Dipteralab-IFSC, nos experimentos com o neurônio H1 da mosca, são utilizados para a captação extracelular dos *spikes* microeletrodos de tungstênio com isolamento em verniz epóxi e ponta com aproximadamente 1 micron de diâmetro, com impedância entre 1 a $4M\Omega$. O eletrodo de referência é um fio

de prata com diâmetro aproximado de 0,05mm, com isolamento de teflon. A preparação com a mosca é apresentada na figura 18.

Figura 18 – Preparação com a mosca para captação extracelular da atividade elétrica do neurônio H1. Na parte posterior da cabeça da mosca, a lateral direita está aberta para permitir o acesso ao neurônio H1. No detalhe acima, a localização do microeletrodo e o fio de referência.

Devido às características dos sinais extracelulares, circuitos amplificadores de instrumentação com alta impedância de entrada, banda larga e baixo ruído são necessários e adotados como estágios amplificadores com ganhos da ordem de 10.000 vezes. Após amplificação, filtros passa banda são utilizados para o condicionamento destes sinais, para posterior discriminação, armazenamento e processamento das informações de interesse ao experimento contido nos sinais em estudo.

Os circuitos iniciais que condicionam os sinais eletrofisiológicos são chamados de *analog front end* ou AFE - esta notação é largamente utilizada por fabricantes de circuitos integrados e aplicações em instrumentação eletrônica. Devido à natureza biológica destes sinais elétricos, devem ser consideradas para o projeto do AFE tanto a metodologia de captação, como de condicionamento. O bloco de aquisição de dados tem como primeiro módulo o AFE (*analog front end*), que recebe o sinal do neurônio captado pelo método extracelular e efetua a amplificação e filtragem do sinais neurais captados.

Os estágios iniciais para o condicionamento analógico do sinal compõem a parte da instrumentação eletrônica do AFE, que é composto pelas seguintes partes: *Head stage*, Pré-amplificador, Filtros passa-banda, Monitor de áudio. Após condicionado pelo AFE, os sinais passam pelo circuito discriminador, cuja saída é um pulso digital para cada *spike*

discriminado. O diagrama em blocos do AFE e discriminador está ilustrado na figura 19.

Figura 19 – Diagrama em blocos do AFE e discriminador.

O microeletrodo e o eletrodo de referência são conectados à entrada diferencial do circuito *head stage*. O circuito *head Stage* é um amplificador diferencial de instrumentação (INA111) com acoplamento para corrente alternada com corte Passa-altas em 300Hz e ganho em tensão de 100. Uma das dificuldades no projeto de amplificadores de instrumentação com acoplamento para Corrente alternada está em manter uma simetria elétrica e mecânica nos terminais de entrada para manter uma alta rejeição de ruído de modo comum (CMNR – *common mode noise rejection*). Neste projeto, as entradas continuam simétricas com acoplamento para corrente contínua, mantendo uma alta CMNR. Um filtro ativo passa baixas é inserido no terminal de referência do circuito amplificador de instrumentação, de modo que o mesmo tenha uma resposta com corte em baixas frequências, conforme (40). O circuito utilizado para o *headstage*, com frequência de corte em aproximadamente 300Hz é ilustrado na figura 20.

Este circuito é projetado para ficar o mais próximo possível da preparação “in vivo”, para reduzir influências de capacitâncias parasitas e captação de ruídos eletromagnéticos externos.

A saída do *head stage* é novamente amplificada 100 vezes pelo circuito pré-amplificador que utiliza um amplificador operacional OPA627, conforme representado na figura 19.

O conjunto do circuito *headstage* e a preparação com a mosca é apresentado na figura 21.

Figura 20 – Circuito utilizado para o *headstage*, com acoplamento para corrente alternada e corte em frequência passa-alta em 318Hz.

Figura 21 – Imagem do circuito *headstage* e preparação com a mosca. Acima detalhe da cabeça da mosca com microeletrodo e fio de referência inseridos.

Filtros passa-banda:

Após amplificação, o sinal captado passa por filtros analógicos para limitação da banda passante. O sinal extracelular traz também componentes de baixas frequências, tais como LFP (*Local Field Potential*) abaixo dos 200Hz (41), condições variáveis de interferências eletromagnéticas externas, assim como variações na impedância, seletividade, posicionamento e ruído térmico intrínseco do microeletrodo utilizado, com suas consequentes contribuições para a relação sinal/ruído do sinal captado, sendo imprescindível o uso de filtros passa banda antes do processo de discriminação do *spike* neural para

eliminar componentes de altas e baixas frequências indesejáveis (42).

São utilizados filtros ativos passa altas e passa baixas, com frequências de cortes em 300Hz e 7KHz respectivamente (36). O projeto dos filtros foi desenvolvido através do *software* gratuito FilterPRO da *Texas Instruments Inc.* e consiste em filtros ativos do tipo *Bessel*, de quarta ordem, implementados com amplificadores operacionais de baixo ruído (TL074). Os filtros utilizam a topologia *Sallen-Key*, com ganho unitário, passa altas e passa baixas, conforme exemplo na figura 22.

Figura 22 – Topologia *Sallen-Key* para filtros ativos. Trocando os resistores de um filtro passa baixas por capacitores e seus capacitores por resistores, este é transformado em filtro passa altas com uma resposta espelhada do filtro passa baixa. (adaptado de *Active Filter Design Techniques - Literature Number SLOA088-Texas Instruments Inc., 2002*).

Para a obtenção do filtro de quarta ordem, são utilizados dois circuitos acoplados em cascata. O tipo de filtro *Bessel* foi escolhido (37) pelas características de resposta em fase para uma maior faixa de frequências (*Constant group delay*), com uma resposta melhor para transientes, conforme ilustração na figura 23, a direita, contendo uma comparação das respostas em frequências de filtros *Butterworth*, *Chebyshev* e *Bessel*, para sinais em forma de pulsos na entrada.

Monitoração auditiva:

O monitoramento auditivo permite ajustes no posicionamento do microeletrodo e a otimização da relação sinal ruído, devido a grande sensibilidade da audição humana a pequenas variações de componentes no sinal audível, impossíveis de serem interpretadas através de um osciloscópio apenas, aliada ao fato de que durante a busca por um melhor posicionamento do microeletrodo, o pesquisador estará com as mãos ocupadas e olhando a preparação biológica “in vivo” através do microscópio. São utilizadas para esta função caixas acústicas dotadas de amplificador de áudio de baixa potência para uso em computadores pessoais.

Figura 23 – Topologia *Sallen-Key* com parâmetros previamente calculados para frequência de corte em 1KHz. À direita, comparação da resposta para pulsos entre os tipos de filtros *Butterworth*, *Chebyshev* e *Bessel* (adaptado de *Active Low-Pass Filter Design - Application Report SLOA049B-Texas Instruments Inc., 2002*).

Discriminador:

Após condicionamento, a discriminação do sinal é feita com ajustes de amplitude, largura de pulso e tempo mínimo entre os spikes. Uma janela é ajustada pelo usuário que define limite superior (LI) e inferior de amplitude (LS), criando assim uma janela para validação em amplitude do sinal de entrada. O discriminador também possui uma janela ajustável de largura de pulso (Lp) para validação do sinal em função da largura do pulso de entrada e conta também com um ajuste de tempo morto de resposta (Tm), uma vez que o período refratário do neurônio em estudo é conhecido, e este não poderá disparar durante este intervalo, assim qualquer sinal dentro deste tempo morto será considerado ruído e não validado. O discriminador dispara um pulso no padrão TTL em sua saída, sempre que receber um sinal válido em sua entrada e o envia para o *hardware* digital para ser registrado. O diagrama em blocos do circuito discriminador está representado na figura 24, e sua operação ilustrada na figura 25.

Figura 24 – Diagrama em blocos do circuito discriminador, controles de janelas e saídas discriminadas.

Figura 25 – Sinal de saída do discriminador e ajustes para janelas de altura de pulso (LI e LS) e largura de pulso Lp , assim com ajuste de tempo morto de resposta do discriminador Tm . Estes ajustes tem por objetivo, discriminar o sinal de interesse para medidas.

3.4 Digitalização e armazenamento de dados

Para a digitalização e armazenamento dos dados, optou-se pelo registro direto dos *timestamps*, pelas vantagens anteriormente citadas. A detecção do *spike* neural e sua transformação em um pulso digital através de um discriminador, permite uma resolução temporal da ordem de micro segundos e necessita de uma banda para comunicação de dados com o computador hospedeiro muito menor, se comparados ao método de digitalização do sinal analógico por taxa de amostragem de modo contínuo. Como exemplo ilustrativo, considerando dois canais para digitalização, com uma taxa de amostragem de 50KHZ e 16 bits, teremos necessidade de transferencia continua de dados de 1,6Mbits/s

(50.000 amostras de 16 bits a cada segundo por canal.)

O registro direto dos *timestamps*, no primeiro protótipo desenvolvido, necessita de uma largura de banda aproximada para comunicação de 500Hz para o canal de sincronismo e no máximo 300Hz para o canal de registros de *spikes*, em nosso caso, esta taxa varia tipicamente de 20 a 100Hz, conforme condições de estímulo, temperatura ambiente e indivíduo. Assim teremos: 500Hz a 32bits, mais 300Hz a 32bits, somando 25,6Kbits/s. Para o segundo protótipo, apenas uma palavra de 4 bits é necessária por evento, teremos para os mesmos dois canais 500Hz a 4bits mais 300Hz a 4bits, somando uma banda de 3,2Kbits/s em média, uma vez que estes sinais são assíncronos.

Foram desenvolvidos dois protótipos para o registro de instantes de ocorrência (*timestamps*) de *spikes* neurais e outros eventos, tais como sinais de sincronismo com a geração de estímulos ou outros sinais relativos ao experimento efetuado. Cada sistema foi projetado e construído com abordagens distintas. Os sistemas de aquisição e controle de estímulos podem ser divididos em duas partes principais: *Hardware* digital dedicado e programa controlador do sistema através de computador hospedeiro. Embora com implementações diferentes, o princípio de funcionamento entre computador hospedeiro e o controle dos módulos de aquisição e geração de estímulos visuais são os mesmos para ambos protótipos construídos, mantendo assim a integração e compatibilidade entre módulos. Sinais de entrada assíncronos, ou com frequência variável como acontece no caso dos trens de *spikes* e sinais de sincronismo podem coincidir ou ocorrer muito próximos entre si no instante de ocorrência. Para os dois protótipos desenvolvidos, a lógica de controle do *hardware* dedicado registra em uma palavra de *status* um *bit* para cada canal de entrada. Cada entrada gera uma interrupção de *hardware* no computador hospedeiro, além de ter seu *bit* correspondente registrado. Portanto, se ocorrer incidência de dois ou mais canais ao mesmo tempo, todos serão registrados durante a mesma rotina de interrupção. Caso a rotina de interrupção durante a leitura desta palavra de *status* encontrar válido o *bit* correspondente ao sinal de sincronismo do gerador de estímulos visuais, além do registro do *timestamp*, a rotina enviará ao *hardware* dedicado o dado de 16 bits inteiros que corresponde ao controle do estímulo para o próximo quadro a ser exibido pelo gerador de estímulos visuais. Antes do término da execução da rotina de interrupção, a rotina de interrupção testa novamente a palavra de *status* para o caso da ocorrência de outro evento de entrada, e em caso positivo, terá também seu *timestamp* registrado.

Os dados correspondentes ao controle do estímulo, são definidos e gravados previamente pelo usuário, em forma de arquivo no computador hospedeiro. Ao iniciar o pro-

grama de controle, estes dados são colocados em um *buffer* de memória RAM durante a operação do sistema. Os valores dos *timestamps* também são gravados em memória RAM durante o experimento, e ao final são transformados em arquivos em disco. Desta forma, acessos ao disco rígido durante a operação do sistema são evitados. Ao final da aquisição, os dados são escritos no disco rígido, em arquivos com formato de texto.

3.5 Protótipo 1—Ênfase em *hardware* dedicado:

O primeiro protótipo desenvolvido foi baseado em circuitos programáveis do tipo CPLD (*Complex Programmable Logic Devices*), que registra os *timestamps* dos sinais provenientes do discriminador pelo sinal SPKin e do VSImG pelo sinal TLain em suas entradas com precisão de $1\mu s$ em palavras de 32 bits e envia os dados ao computador hospedeiro através de pedidos de interrupções de *hardware* pelo sinal irq. Possui dois canais de entrada, um para o registro da ocorrência do *spike* e outro para o registro do sincronismo do gerador de estímulos e pedido de novo dado para o estímulo. Diagrama em blocos na figura 26 ilustra a implementação do *hardware* em um circuito CPLD e a comunicação com o computador hospedeiro.

Figura 26 — Diagrama em blocos do Protótipo 1; Ênfase em *hardware* dedicado.

O *hardware* digital dedicado foi implementado em um circuito integrado tipo CPLD, Altera - MAX7000S-EPM7160SLC84-10. Para a utilização de dispositivos re-configuráveis, do tipo CPLD/FPGA (43), são necessárias metodologias de projetos de *hardware* com o uso de ferramentas EDA (*Electronic Design Automation*), como o *software* de desenvolvimento da Altera, Quartus II. O circuito implementado contém vários blocos, tais como:

contador e registros de 32 bits para *timestamps*, multiplexador 32X16, lógica de sincronismo para sinais de entrada e controle para interrupção, interface e decodificação de endereços E/S para barramento ISA e saídas para dados de estímulos, representados no diagrama da figura 26.

O programa de controle, operando com um sistema operacional Windows 98, tem a função de inicializar o *hardware* dedicado, a alocação de memória RAM para o armazenamento dos dados, leitura do arquivo de dados referentes à geração de estímulos, armazená-los em memória RAM, e instalação da rotina de interrupção. A cada pulso que chega tanto na entrada de SPKin ou TLAIN no *hardware* dedicado, é disparado um pedido de interrupção ao computador hospedeiro, através do barramento ISA. O computador hospedeiro, ao receber o pedido de interrupção, verifica qual entrada originou a interrupção, através da leitura do registro de estado do *hardware* dedicado. Em função do estado deste registro, se for a entrada SPKin, executa a leitura de dados do registro da entrada SPKin, armazenando-a na memória RAM. Se o sinal for oriundo da entrada TLAIN, além de ler o dados do registro correspondente, deverá enviar os dados do estímulo, para o endereço de E/S que corresponde ao conversor Digital/Analógico para a geração da saída do sinal de estímulo. Se houver um pedido de interrupção que não for atendido, o *hardware* ativará um bit de *OverRun* no registro de estado para a entrada correspondente, que sinaliza a ocorrência de falha na leitura dos tempos de disparos para um pulso de entrada. O programa de controle do sistema de aquisição também calcula e apresenta na tela a cada 10 segundos a taxa de disparo do canal de entrada dos *spikes* neurais. Ao término da aquisição, os dados são transferidos da memória RAM para arquivos no disco rígido.

O programa controlador deste módulo de aquisição de dados é representado no fluxograma da figura 27.

Esta abordagem garante o valor do *timestamp* com resolução de $1\mu s$, não necessitando de um sistema operacional de tempo real para o computador hospedeiro, desde que este execute o menor número de processos concorrentes possíveis, podendo ser atingidos com o desligamento de rede *ethernet*, e a não produção de interrupções de teclado e mouse durante a aquisição de dados.

Especificações do primeiro protótipo:

- *Timestamp* com 32 bits precisão, $1\mu s$ de resolução.

Figura 27 – Fluxograma do programa de controle do Protótipo 1.

- Frequência de relógio externo, 1MHz. Fornecido pelo módulo de geração de imagens (VSImG).
- 1 canal de entrada para registro de *timestamp* de *spikes* neurais,(SPKin).
- 1 canal de entrada para registro de *timestamp* de sincronismo do VSImG, (TLAin).
- 2 saídas de dados de estímulo, com 16 bits.
- Barramento de comunicação com computador hospedeiro tipo ISA-16 bits.
- Computador Hospedeiro tipo IBM/PC compatível, CPU Pentium 233MHz min, 256MB RAM. Sistema Operacional Windows 98.

3.6 Protótipo 2–Ênfase em *RTOS* e *software* dedicado:

O segundo sistema de aquisição desenvolvido tem o registro de *timestamps* efetuado pelo computador hospedeiro com sistema operacional de tempo real, através do contador TSC dos processadores tipo Pentium ou compatível, com uma consequente minimização

no *hardware* digital dedicado. Para esta abordagem, é essencial o uso de *RTOS*. Sistemas operacionais de uso geral são feitos para multi-programação, como Windows, Linux e Unix, tendo como objetivo obter um desempenho médio otimizado, atendendo a um maior número possível de tarefas com características diversas. *RTOS* tem como característica atender a solicitações de processamento com latências mínimas e determinísticas, que podem ser classificados em função das consequências de falha no cumprimento dos limites de tempo especificados (44–45).

Segundo este ponto de vista, tem-se a seguinte classificação:

Soft Real Time: sistemas em cuja falha no cumprimento dos limites de tempo não acarreta em danos significativos, tais como: sistemas que envolvem compartilhamento de voz e de imagem, transações bancárias on-line.

Hard Real Time: aqueles cujas consequências de uma falha no cumprimento dos limites de tempo podem inviabilizar a utilidade do sistema. Apesar da velocidade de execução contribuir na construção de um eficiente sistema de tempo real, este tipo de sistema não deve necessariamente ser associado à velocidade, e sim à sua previsibilidade dos tempos de resposta.

Efetuar o registro de *timestamps* pelo computador minimiza o *hardware* dedicado externo, viabiliza expansões no número de canais de entradas para *timestamp*, porém com um consequente aumento do *jitter* no registro do *timestamp* em função do número de canais de entrada. Os registros de *timestamps* são efetuados através de uma rotina de interrupção de *hardware*, que é disparada pelos canais de entrada, de maneira análoga ao primeiro sistema desenvolvido. Embora com menor resolução e maior *jitter* no registro dos tempos, da ordem de $50\mu s$, esta segunda abordagem tem a vantagem de utilizar recursos e ferramentas disponíveis em um PC do tipo *Desktop* largamente padronizado e capacitado para executar tarefas de *hardware* especializado, com aceitável precisão e determinismo. Para se atingir os requisitos e especificações necessárias para este projeto utilizando computadores pessoais, deve-se considerar a complexidade da arquitetura do *hardware* e dos atuais sistemas operacionais multitarefas que os controlam, tais como o acesso a elementos de controle de interrupções de *hardware* e de E/S, enquanto o sistema operacional que controla esta arquitetura deve permitir prioridade e determinismo na execução de tarefas críticas. O diagrama em blocos está representado na figura 28 e o *hardware* dedicado para este protótipo é apresentado na figura 29.

Para o controle do *hardware* dedicado, o programa de tempo real é carregado como um módulo, e recebe através de estruturas de dados do tipo FIFO (*First In First Out*),

Figura 28 – Diagrama em blocos do Protótipo 2; Ênfase em RTOS e *software* dedicado.

Figura 29 – Diagrama do *hardware* digital dedicado do Protótipo 2, A lógica de controle efetua o sincronismo entre os sinais de entrada **SPKin** e **TLAin**, para evitar perdas de eventos em caso de coincidência entre sinais de entrada, uma vez que estes são assíncronos. A resolução do sincronismo é determinada pelo relógio interno, **10MHz CK**. O circuito da lógica de controle sincroniza também os sinais da interface do porto paralelo do computador hospedeiro.

(*FIFO – CMD*), comandos do programa monitor executado no ambiente de usuário do Linux conforme ilustrada na figura 30.

Figura 30 – Diagrama em blocos da implementação em S. O. de tempo real.

Quando ocorre uma interrupção causada pelo *hardware* dedicado, o módulo por sua vez executa a rotina de atendimento à interrupção, sob o *Kernel* de tempo real, verificando o registro do *hardware* dedicado para identificar o canal de entrada que gerou o pedido, e executar a leitura do registro TSC (*Time Stamp Counter*) para armazenar o instante de ocorrência ou *timestamp* do evento em uma outra estrutura de dados do tipo FIFO (*FIFO – DATA*), terminando a execução da rotina de interrupção. Se a rotina de interrupção detectar uma entrada no canal TLAIN, que é dedicado ao sinal de sincronismo do VSImG, além de registrar o tempo de ocorrência, também envia um dado de 16 bits para o *hardware* dedicado correspondente ao sinal de controle do estímulo para o VSImG. Os dados com os valores para os estímulos são carregados previamente na FIFO pelo usuário no início do programa monitor, que lê o arquivo contendo os valores para os estímulos usados durante o experimento. Ao término do experimento, o programa monitor faz a leitura dos dados dos registros dos *timestamps* contidos na respectiva FIFO, gravando o conteúdo em arquivos no disco rígido. O TSC é um registrador de 64 bits, contido no processador Pentium, que conta os ciclos do relógio da CPU desde a inicialização do processador. Este registro foi implementado em processadores X86 a partir do Pentium. O RTLinux possui funções especiais para a leitura do TSC e operações nas FIFOs, para comunicação dos processos de tempo real com outros processos.

Os fluxogramas dos programas executados no computador hospedeiro com sistema operacional de tempo real são ilustrados nas figuras 31 e 32.

Figura 31 – Fluxograma do programa monitor do Protótipo 2.

Figura 32 – Fluxograma do módulo de tempo real do Protótipo 2.

Especificações do segundo protótipo:

- *Timestamp* com 64 bits e $25\mu s$ de resolução $\pm 5\mu s$ de *Jitter*, efetuado através da leitura do TSC, com resolução de ciclos do relógio da CPU.
- Frequência de relógio interna para o *hardware* digital dedicado: 10MHz
- 2 Canais de entrada para registro de *timestamp* de *spikes* neurais.

- 1 Canal de entrada para registro de *timestamp* de sincronismo do VSIImG.

- 1 Saída de dados de estímulo, com 16 bits.

- Comunicação com computador hospedeiro através do porto paralelo.

- Computador hospedeiro tipo IBM/PC compatível, CPU AMD K6III 400MHz, 384MB RAM. Sistema operacional de Tempo Real Linux-RT e configuração com CPU Athlon64 x2, 2GB RAM e Sistema operacional de tempo real Linux-RTAI.

- Programa de controle do *hardware* digital dedicado, gravação dos *timestamps* adquiridos em arquivos e transferência de dados para o controle da geração de estímulos.

Estes sistemas de aquisição de dados na forma de *timestamps* e interfaces com os módulos de geração de estímulos estão descritos em detalhes em (46).

4 *Resultados, medidas e testes efetuados*

Para caracterização dos diversos tempos de respostas e precisão envolvidos nas operações efetuadas pelos módulos gerador de estímulos visuais e de aquisição de dados, incluindo o *AFE*, *hardware digital dedicado*, e computador hospedeiro, foram efetuados diversos testes e medidas, tais como latências e tempos de execução para rotinas de interrupção, incluindo a precisão no registro dos *timestamps* através de sinais de entrada assíncronos. Também foram efetuados testes e medidas com o sistema completo integrado, com módulos interconectados, nas condições de uso em experimentos.

4.1 Testes e medidas efetuadas no Gerador de estímulos—VSImG

Para utilização do módulo VSImG, a primeira operação é a transferência da imagem *bitmap* a ser utilizada em experimentos. Esta transferência foi projetada para ser feita através do porto paralelo de um computador para o VSImG. A imagem é transferida *byte a byte*, controlada pelo sinal de *strobe* do porto paralelo para seu endereçamento na memória de vídeo, conforme ilustrado na figura 9 – Conexão porto paralelo. A imagem a ser transferida deverá ser convertida previamente para o formato adequado ao VSImG, ou seja com as linhas pares invertidas devido ao tipo de varredura horizontal utilizada no formato *RAW*. Exemplos de imagens geradas pelo VSImG são ilustradas na figura 33.

Figura 33 – Imagens geradas pelo VSImG. O uso de imagens armazenadas em memória RAM interna não limita apenas a padrões, podendo apresentar imagens mais complexas e naturalísticas.

Medidas para aferição dos tempos entre o início da varredura vertical (sinal TLA) e

a saída do sinal analógico no conversor D/A (sinal DAC1out - Estim 1).

A partir do sinal TLA é gerado uma onda quadrada na saída do conversor D/A. Foi utilizado um arquivo de dados do estímulo programado para conter valores referentes à 0V e 1,4V na saída do conversor, alternadamente, de modo que, a cada pulso do sinal TLA, a saída do DAC troca de estado, gerando uma onda quadrada com 1,4 Volts de amplitude, com a metade da frequência do sinal TLA. Na figura 34, temos a ilustração da geração do sinal e a direita, medidas com osciloscópio, no canal superior o sinal na entrada TLA e o canal inferior a saída do DAC1.

Figura 34 – Esta medida envolve a operação do *hardware* digital dedicado e interface com o computador hospedeiro, assim como a execução dos programas para armazenamento dos *timestamps* e a transferência dos dados de estímulo aos conversores D/A incluindo os registros de dados de dois estágios. À direita, no traço inferior da tela do osciloscópio, a geração de uma onda quadrada com amplitude determinada pelos dados do estímulo, a partir do sinal TLA (traço superior).

O sinal obtido na saída do conversor D/A conforme o diagrama à esquerda da figura 34, permite a medida do tempo de resposta dos conversores juntamente com a operação dos módulos envolvidos. Este sinal, observado com a base de tempo ampliada para 400ns/divisão conforme apresentado na figura 35, mostra os tempos de subida e descida do sinal na saída do conversor D/A em relação à subida do pulso de sincronismo vertical (TLA) em torno de 600ns.

Este tempo de atraso é importante, porque os *timestamps* do sinal de sincronismo vertical do VsimG são registrados, através da entrada TLAIN e utilizados para a análise dos dados como referência do controle do estímulo aplicado em cada tela apresentada durante os experimentos.

Além de medidas na saída do conversor D/A, foram efetuadas medidas no circuito somador, que soma analiticamente o sinal de saída do conversor D/A com o sinal do

Figura 35 – Tempo de resposta medido entre a subida do sinal TLA (canal superior) e a saída do conversor D/A (canal inferior) tanto para transições de subida ou descida é aproximadamente 600ns.

gerador de varredura horizontal, para efetuar os deslocamentos da imagem em função do sinal de estímulo (saída do conversor D/A), conforme figura 36.

Figura 36 – Medidas no circuito somador. A Soma do sinal de estímulo com o sinal de varredura horizontal é eficaz em termos de tempo de resposta, não ultrapassando 300ns na transição da posição da primeira linha de varredura horizontal do quadro, para uma excursão de aproximadamente 1/5 da tela (Relação entre amplitude pico a pico da varredura horizontal e seu deslocamento).

Estes tempos são suficientemente rápidos e determinísticos, muito abaixo dos 2ms utilizados como referência para a frequência de *flicker fusion* da visão da mosca.

4.2 Medidas efetuadas no primeiro sistema de aquisição de dados desenvolvido

Estas medidas fornecem parâmetros sobre as limitações do computador hospedeiro, no atendimento a interrupções de *hardware* para sinais assíncronos, que dificultam a eficiência no agendamento de tarefas do sistema operacional. Para a realização destas medidas, o *hardware* digital dedicado foi alimentado com dois sinais digitais assíncronos em suas entradas, providos por dois geradores de funções HP33220A, na entrada TLAIN com frequência de 500Hz, e 100Hz na entrada SPKIn, conforme diagrama em blocos na figura 37. Este sistema, utiliza a interrupção número 5 de *hardware* do barramento ISA-16bits, com o computador hospedeiro operando sob o sistema operacional Windows 98. Os tempos medidos de latência para atendimento do pedido de interrupção e execução da rotina no sistema baseado em um computador hospedeiro com processador AMD K6II 400MHz, 384MB memória RAM, podem ser observados com a captura da tela do osciloscópio, na figura 37, a direita.

Figura 37 – Medidas de latência e tempo de execução. As medidas mostram uma variação de aproximadamente $25\mu s$ nos tempos de latência para interrupção, com tempo mínimo de $17\mu s$ e máximo de $42\mu s$. O tempo de execução da rotina é de $12\mu s$, no máximo.

Estas medidas fornecem valores aproximados e dependem também do *hardware* utilizado como computador hospedeiro, como velocidade do processador, memória RAM, *chipset* da placa mãe, e sistema operacional utilizado. Os valores medidos de latência máxima de $42\mu s$ mais $12\mu s$ para execução da rotina de interrupção atendem à necessidade de tempos de resposta para este sistema, proporcionando estabilidade nas temporizações envolvidas, dependentes do computador hospedeiro. Isto se deve ao fato de que os sinais de entrada deste sistema embora assíncronos, tem um período máximo de 2ms, portanto

latências da ordem de $54\mu\text{s}$ são plenamente aceitáveis.

Para a avaliação da precisão dos *timestamps* registrados pelo sistema, foram feitos testes utilizando o sinal de sincronismo vertical do VSImG na entrada TLAIN e a saída analógica DAC1out alimentando a entrada SPKin do *hardware* digital dedicado, conforme o diagrama da figura 38. O circuito registra os instantes de subida do sinal na entrada TLAIN e SPKin. O arquivo contendo os dados de controle do estímulo, foi programado para conter dados referentes à 0V e 1,4V na saída do conversor, alternadamente, de modo que, a cada pedido de interrupção feito pela entrada TLAIN, a saída do DAC troca de estado, gerando uma onda quadrada com 1,4 Volts de amplitude, e metade da frequência do sinal TLAIN.

Figura 38 – Configuração utilizadda para medidas da precisão no registro de *timestamps*.

A análise dos dados gravados nos arquivos contendo o registro dos *timestamps*, atesta a inexistência de diferenças entre os tempos registrados, conforme valores apresentados na figura 39, demonstrando total precisão e estabilidade no registro dos *timestamps* e na geração do sinal analógico para controle de estímulos.

	Max μS	Min μS	Média μS	Jitter max μS^*
Timestamp SPKin*	4.096	4.096	4.096	0
Timestamp TLAIN*	2.048	2.048	2.048	0
*Número de timestamps analisados da entrada SPKin = 73.185 *Número de timestamps analisados da entrada TLAIN = 146.371				

Figura 39 – Resultados das medidas de precisão no registro dos *timestamps*.

A utilização de um contador de 32bits com o mesmo relógio do sistema de geração

de estímulos visuais, e o registro do *timestamp* a partir da saída do contador que só é zerado no final do experimento, garante não haver erros cumulativos. Esta característica é importante para experimentos longos e erros de contagem propagados são facilmente expostos nos gráficos do tipo *raster plot*.

4.3 Medidas efetuadas no segundo sistema de aquisição de dados desenvolvido

Diversos estudos para comparação entre sistemas operacionais de uso geral, no caso Linux, e de tempo real (Linux-RT, Linux-RTAI, Xenomai) foram executados no laboratório de instrumentação eletrônica do IFSC, com testes comparativos e medidas de desempenho para tarefas periódicas, como a geração de ondas quadradas e para tempos de latências no atendimento a pedidos de interrupção de *hardware* e execução de instruções contidas na rotina de interrupção entre os sistemas operacionais de uso geral e sistemas de tempo real. Estes testes mostraram a eficácia dos sistemas operacionais de tempo real para tarefas determinísticas.

A geração de uma onda quadrada com 40ms de período, endereçada ao porto paralelo de um computador por um programa executado em Linux e por um programa executado no Linux-RT e Linux-RTAI apresentam comparações das variações de temporização e determinismo entre sistemas operacionais. Os programas de testes geram uma onda quadrada na frequência de 25Hz na saída de dados D0 no porto paralelo do microcomputador e durante a transição do estado do dado D0, o programa registra o valor da contagem do registro TSC do processador. Os testes foram efetuados em computadores antigos (CPU Celeron 466MHz, 128MB RAM, Sistema operacional Linux 32bits, kernel 2.4) e computadores com CPU Athon64x2-2GB RAM, Sistema operacional Linux de 64 bits, kernel 2.6, viabilizando a comparação e influência do *hardware* utilizado para a execução deste tipo de tarefa. Este procedimento é ilustrado na figura 40.

Para observação de variações na largura dos semi-ciclos da onda quadrada (*jitter*) gerada pelos programas de testes, o sinal no pino do D0, foi medido por osciloscópios (Tektronix TDS524 e TDS430A) nos microcomputadores avaliados. As medidas obtidas são apresentadas nas figuras 41 e 42.

Apesar da grande evolução tecnológica entre os computadores testados, não há diferença acentuada na performance quando sistemas operacionais de tempo real estão sendo utilizados.

Figura 40 – Geração de onda quadrada na saída de dados no porto paralelo para comparação de sistemas operacionais. A tarefa **onda quadrada low level** é executada com SO linux e a tarefa **RT Módulo.o** é executada com SO Linux-RT e Linux-RTAI.

Figura 41 – Medidas de *jitter* na execução de tarefas periódicas-CPU 32bits. Aproximadamente 7,6ms para SO Linux e $20\mu\text{s}$ para SO RTLinux.

Figura 42 – Medidas de *jitter* na execução de tarefas periódicas-CPU 64bits. Aproximadamente 1,6ms para SO Linux e $8\mu\text{s}$ para SO LinuxRTAI.

Para avaliar a precisão nos tempos de execução de tarefas periódicas e latências para interrupções de *hardware*, foram efetuadas medidas por instrumentos externos como osciloscópios e também com a utilização do registro TSC interno do processador Pentium ou compatível. Estes estudos estão detalhados em (47–49).

Computadores tipo PC, com sistema operacional de tempo real como Linux+RTAI mantém determinismo e *jitter* nas tarefas com temporizações em valores entre 8 e 20 μ s, dependendo do computador utilizado. Estes valores são aceitáveis, uma vez que os eventos medidos nestes experimentos tem períodos maiores que 1ms. Desta forma, para este tipo de instrumentação, a utilização do registrador de ciclos de relógio interno do processador, é uma solução aceitável, diminuindo significativamente a construção de *hardware* dedicado externo, apresentando uma solução alternativa e de baixo custo para este tipo de medida e aquisição de dados. Mesmo com a utilização de computadores mais antigos, o uso de sistemas operacionais de tempo real ou *hardware* dedicado para realização de *timestamps* viabiliza estas aplicações.

Devido à abordagem utilizada para o projeto deste sistema, tempos de latência e execução da rotina de interrupção influem diretamente na precisão dos timestamps registrados. Estas medidas fornecem parâmetros sobre as limitações do computador hospedeiro, no atendimento a interrupções de hardware para sinais assíncronos. Para a realização destas medidas o *hardware* digital dedicado foi alimentado com três sinais digitais assíncronos em suas entradas, providos por três geradores de funções HP33220A, conforme diagrama em blocos na figura 43 a esquerda, para medidas de precisão e *jitter* nos *timestamps* registrados.

Nesta figura a direita, na tela capturada do osciloscópio, o traço superior corresponde ao sinal de escrita dos dados do estímulo, que só ocorrem quando a interrupção for causada pela entrada TLAin. O traço abaixo é o sinal de pedido de interrupção, oriundo do *hardware* dedicado, que neste caso mostra uma entrada TLAin seguida de uma entrada SPKin. O traço mais abaixo, mostra o tempo de execução das rotinas. A rotina para registro dos canais de entrada SPKin, são executadas em menor tempo, devido ao fato de não haver transferência de dados de estímulo para o *hardware* dedicado. Estas medidas foram efetuadas em um computador com CPU K6 II-400MHz com 256MB de RAM.

Para comparações, foram efetuadas medidas utilizando um computador com CPU K6II 400MHz, 256MB RAM - SO Linux-RT 32bits e um computador Athlon64X2, 2GB RAM -SO Linux-RTAI 64bits, descritas a seguir.

Conforme medidas apresentadas na figura 44, foram monitorados por um osciloscó-

Figura 43 – Fluxo de informações, medidas de latência e tempos de execução da rotina de interrupção.

pio digital Tektronix TDS460A, o sinal do pedido de interrupção gerado pelo *hardware* dedicado e o sinal *strobe* de saída do porto paralelo. O sinal *strobe* é ativado pela primeira instrução da rotina de interrupção e desativado quando esta termina, refletindo desta forma, o tempo de duração de execução da rotina. A rotina RTtask2 atende às interrupções causadas pela entrada TLAIN, e a rotina RTtask1 atende às interrupções das entradas SPKIN1 e SPKIN2. A rotina RTtask2 além de registrar o *timestamp* deve enviar os dados de estímulo, tendo maior tempo de execução. Esta medida visa caracterizar o tempo máximo de execução da rotina de interrupção, no pior caso, a rotina RTtask2.

Comparando a rotina disparada pela entrada TLA, com maior tempo de execução, entre os computadores hospedeiros utilizados, a diferença entre velocidade de processamento e memória RAM disponível, não há um ganho significativo para esta aplicação. Isto acontece devido ao fato de que operações de E/S ainda consomem a maior parte do tempo, principalmente em operações assíncronas, conforme medidas apresentadas nas figuras 44 e 45.

A análise dos *timestamps* gerados e armazenados pelo segundo sistema, no pior caso, utilizando o computador hospedeiro mais antigo é apresentada na figura 46.

O sistema de aquisição de dados e geração de sinal de controle para estímulos visuais utilizando um computador hospedeiro controlado por um sistema operacional de tempo real, mostrou ser uma opção para este tipo de instrumentação, apresentando um *jitter* da ordem de $50\mu s$ para os *timestamps* registrados, com resolução compatível a um sinal amostrado em uma taxa de 40KHz, aproximadamente.

Figura 44 – Medida de tempo máximo de execução da rotina de interrupção - CPU K6II 400MHz, 256MB RAM, Linux-RT 32bits. Esta medida visa caracterizar o tempo máximo de execução da rotina de interrupção, no pior caso, a rotina RTtask2. (Aproximadamente $30\mu s$).

Figura 45 – Medida de tempo máximo de execução da rotina de interrupção - CPU Athlon64X2, 2GHz, 2GB RAM, Linux-RTAI 64bits. Esta medida visa caracterizar o tempo máximo de execução da rotina de interrupção, no pior caso, a rotina RTtask2. (Aproximadamente $24\mu s$)

	Max μ s	Min μ s	Média μ s	Jitter max μ s
* <i>Timestamp</i> SPKin-1(100Hz)	10.021	9.972	9.999,6018	49
* <i>Timestamp</i> SPKin-2(100Hz)	10.028	9.978	9.999,8572	50
* <i>Timestamp</i> TLAIN (500Hz)	2.013	1.969	1.991,0677	44

*Número de *timestamps* analisados da entrada SPKin1 e SPKin2 = 18.833, 18.834

*Número de *timestamps* analisados da entrada TLAIN = 94.217

Figura 46 – Medida de *jitter* máximo produzido pelo segundo protótipo.

4.4 Testes com o sistema integrado

Foram efetuadas medidas no sistema operando de maneira integrada, para verificação dos tempos de atraso entre o sinal de sincronismo vertical do VSImG, que alimenta a entrada TLAIN do *hardware* digital dedicado, em relação ao sinal de controle para o estímulo e a consequente movimentação da imagem na tela do VSImG. Um sensor baseado em fotodetector construído para esta finalidade, foi posicionado em frente à tela do VSImG, com sua saída conectada à entrada do discriminador, conforme ilustrado no diagrama de blocos da figura 47.

Figura 47 – Medidas com o sistema operando de forma integrada.

O fotodetector é posicionado em frente à tela do monitor de vídeo Tektronix 608. Uma barra vertical é apresentada na tela, e movimentada no sentido horizontal, com sua posição controlada pela saída analógica do sinal de estímulo. Quando a barra luminosa passa em sua frente ao fotodetector, este gera um pulso em sua saída, que conectada ao circuito discriminador gera um pulso digital em sua saída, conforme figura 48.

A cada transição de descida do sinal que controla o movimento da barra no vídeo, o fotodetector dispara um pulso, que corresponde à passagem da barra luminosa à sua frente.

Figura 48 – Fotodetector e monitor de vídeo. Na tela capturada do osciloscópio, a saída do fotodetector no traço superior e no traço inferior a saída do discriminador.

A medida do atraso entre a descida do sinal de saída do DAC e do sinal do fotodetector após discriminação, é de aproximadamente $30\mu\text{s}$. Esta medida representa o tempo de resposta do sistema como um todo, desde o sinal de estímulo para uma nova posição da imagem, a resposta efetiva do monitor de vídeo com a movimentação da imagem luminosa na tela, incluindo persistências do fósforo, atrasos do *front end* analógico, estando ilustrada na figura 49, a direita.

Na figura 49 a esquerda, a tela capturada do osciloscópio mostra uma medida da repetibilidade de posicionamento da imagem com o fotodetector. O traço superior apresenta o sinal analógico de estímulo, que posiciona a imagem a cada quadro. No traço inferior o sinal do fotodetector já discriminado, disparado quando a barra luminosa passa em sua frente, posição equivalente a anotação no traço superior da tela do osciloscópio correspondente a posição do fotodetector. Nota-se a resposta do fotodetector apenas quando a tensão de controle da posição da imagem atinge o valor correspondente à posição do mesmo na tela do monitor. O tempo de resposta de aproximadamente $30\mu\text{s}$ é extremamente rápido e determinístico, considerando que esta medida representa o tempo de resposta do sistema integrado como um todo. Esta característica é importante também para experimentos com realimentação.

segmentos com duração de 20s que são repetidos durante o tempo do experimento.

Os tempos de resposta do neurônio H1 da mosca em relação aos estímulos visuais apresentados, podem ser observadas em um gráfico do tipo *raster plot* na figura 51, obtido com os *timestamps* dos spikes do neurônio H1 da mosca.

Figura 51 – Gráfico do tipo *raster plot* com as respostas do neurônio H1 em função do estímulo apresentado. Nos primeiros 10s o estímulo se repete, enquanto no ultimos 10s, o estímulo é composto por segmentos aleatórios, como mostra o gráfico abaixo do raster plot.

Observamos o alinhamento vertical das sequências de spikes na primeira metade do gráfico tipo *raster plot*, indicando a repetibilidade da resposta dos trens de *spikes* do neurônio H1 para um mesmo estímulo visual apresentado. O alinhamento vertical da parte do estímulo repetido prova a boa funcionalidade do sistema integrado desenvolvido, validando desta forma, a operação do sistema de aquisição e controle de estímulos visuais para experimentos com a mosca.

5 *Aplicações*

Os vários sistemas desenvolvidos estão em funcionamento e permitiram a realização de diversos experimentos originais utilizados na elaboração de várias dissertações e teses na área de neurobiofísica no IFSC, tendo seus resultados divulgados em vários artigos nos últimos anos.

A seguir, descrições de algumas aplicações viabilizadas pelas características do sistema desenvolvido.

5.1 Medidas de acuidade visual da mosca

A abordagem híbrida de circuitos analógicos e digitais utilizada no VSIImG torna possível o controle sobre a posição da imagem na tela com grande resolução, tendo capacidade de gerar movimentos na imagem apresentada com resolução de deslocamentos menor que 0,002mm por quadro exibido, permite a execução de experimentos descritos em (50), para medidas de acuidade visual da mosca, utilizando estímulos projetados para tal finalidade, que inclui deslocamentos cada vez menores, gradativamente. Deslocamentos de imagens com controle desta magnitude só foram possíveis com a implementação do controle analógico de deslocamento sobre a imagem digital.

5.2 Estímulos visuais de translação e rotação

A geração de estímulos visuais utilizando dois monitores de vídeo com controle de deslocamentos da imagem independentes, permite a simulação de movimentos de translação ou rotação entre outros. Estas características foram exploradas em experimentos efetuados para estudos descritos em (50–51).

O arranjo da instrumentação para a geração de estímulos visuais utilizados nestes experimentos é apresentado nas figuras 52 e 53.

Figura 52 – Disposição dos dois monitores e da mosca para geração de estímulos visuais de translação e rotação. Os monitores são dispostos formando um ângulo de 90°. A mosca é fixada entre os monitores. No detalhe, cabeça da mosca ampliada, a seta indica a posição da mosca na fotografia

Figura 53 – Diagrama da instrumentação para experimentos com estímulos visuais de translação e rotação.

5.3 Estímulos visuais por projeção de imagem

A modularidade do sistema construído possibilitou nestes experimentos, a utilização de um sistema de projeção de imagens com movimentação através de espelhos acoplados a motores lineares, com o intuito de fornecer imagens naturalísticas de alta luminância e campo largo de visão. Este módulo para geração de estímulos foi projetado de forma a manter a compatibilidade, integrando-se com o sistema construído conforme ilustra a figura 54. Estes experimentos estão descritos em (52).

Figura 54 – Modularidade do sistema desenvolvido aplicada à geração de estímulos visuais naturais. O circuito que controla o movimento do espelho no sistema de projeção, utiliza o mesmo sinal analógico para o controle do estímulo gerado pelo VSImG.

5.4 Futuros trabalhos

A arquitetura modular da instrumentação desenvolvida permite a inserção de módulos de *hardware* com circuitos digitais e analógicos para execução de tarefas específicas com determinismo e alta velocidade, mantendo compatibilidade e facilidade de integração ao sistema, disponibilizando ao pesquisador uma flexível plataforma para experimentos “in vivo” em neurobiofísica.

Como exemplo, podemos citar módulos em desenvolvimento, para experimentos com realimentação em *hard real time*, também chamados de experimentos em *closed loop*.

Os módulos em desenvolvimento atualmente são:

Módulo Conversor Analógico ISI(*Inter Spike Interval*) para Voltagem

A estrutura temporal de um trem de *spikes* contém informação codificada a ser transmitida a outros neurônios. A análise destes intervalos (ISI) é normalmente feita *off-line*, devido a limitações de instrumentação e computacionais utilizadas nestes experimentos. O conversor ISI para Voltagem (ISI/V) produz valores de voltagens correspondentes a cada intervalo de tempo entre *spikes*. Através deste sinal analógico, torna-se possível controlar variações ou modificações no estímulo em tempo real, viabilizando experimentos realimentados com precisão baseado nos intervalos entre *spikes*.

Por ser um circuito misto analógico e digital, tem sua saída imediata em função de sua entrada, garantindo especificações de *hard real time* com grande simplicidade. Através

de comparadores acoplados em sua saída, estímulos podem ser acionados em função de determinados valores ou intervalo de valores ou janelas de voltagens correspondentes aos ISIs no trem de *spikes* monitorado. Este módulo utiliza como entrada o sinal de saída do discriminador. O diagrama em blocos do conversor ISI/V é ilustrado na figura 55.

Figura 55 – Diagrama em blocos do conversor ISI/V. A cada pulso SPKin o capacitor C é descarregado pelo SCR e inicia sua carga por uma fonte de corrente constante. Assim q chega um novo pulso de SPKin, o valor carregado em C é transferido para o circuito *Sample and Hold* e em seguida descarregado pelo SCR. Na saída V-isi (no gráfico a esquerda, em vermelho) temos uma voltagem que varia em função dos ISIs do trem de spikes em observação.

Módulo Reconhecedor de palavras neurais

Este módulo detecta a ocorrência de uma sequência de *Bins* de tamanho arbitrário configurado pelo usuário que coincida com palavras pré-determinadas. Trata-se de um circuito digital, para reconhecer palavras de até 8 bits nos trens de *spikes* neurais, possibilitando experimentos com controle direto sobre a geração de estímulos, perante uma mesma palavra neural. A comparação é feita a cada ciclo, podendo gerar comandos que variam desde o chaveamento do tipo de estímulo apresentado, a geração de outros estímulos concomitantes. O diagrama em blocos do comparador de palavras em trens de *spikes* neurais está ilustrado na figura 56.

A figura 57 ilustra a arquitetura da instrumentação modular para experimentos “in vivo” com realimentação, a ser implementado com a mosca utilizando o módulo reconhecedor de palavras. Neste tipo de experimento, a resposta do sistema biológico em estudo, atua sobre o estímulo aplicado ao mesmo.

A geração de estímulos visuais, elétricos ou mecânicos em função de respostas neurais, com tempos de atrasos ajustáveis em tempo real, possuem larga gama de aplicações em neurobiofísica, não se limitando apenas para experimentos com sistema visual das moscas, conforme testes em experimentos com peixes elétricos de campo fraco em andamento e com resultados preliminares já divulgados em (53).

Figura 56 – Diagrama em blocos do comparador de palavras em trens de *spikes* neurais.

Figura 57 – Modularidade - O módulo “*Closed loop RT*” representa a Inserção de módulos com circuitos digitais e analógicos para execução de tarefas específicas, como o reconhecimento de padrões nos trens de *spikes* neurais.

6 Conclusões

A instrumentação desenvolvida neste trabalho preenche uma lacuna criada pela indisponibilidade comercial deste tipo de equipamento, viabilizando experimentos inéditos e configuráveis adicionando-se novos módulos com as funcionalidades desejáveis conforme o objetivo do experimento. As características do sistema modular permitem a adição de novos módulos e funcionalidades, dependendo da demanda dos experimentos.

A instrumentação eletrônica descrita neste trabalho está concluída e em funcionamento nos laboratórios de neurobiofísica do IFSC, comprovando a confiabilidade, viabilidade e utilidade da instrumentação eletrônica computacional dedicada desenvolvida e utilizada extensivamente para experimentos em neurobiofísica.

O desenvolvimento do sistema completo, desde circuitos analógicos para captação e condicionamento dos sinais extra-celulares, como amplificadores, filtros e discriminadores, juntamente com os sistemas digitais, incluindo *hardware e software*, para controle e aquisição de dados e o desenvolvimento do gerador de estímulos visuais, viabilizou a implantação de experimentos “in vivo” no laboratório Dipteralab do IFSC, e obtenção do *know-how* de todas as etapas necessárias para implantação de sistemas de instrumentação eletrônica computacional desta natureza.

A arquitetura modular adotada, utilizando técnicas mistas com circuitos analógicos e digitais de maneira modular, permite a realização de experimentos em neurobiofísica de forma flexível e adaptável com a inclusão de novos requisitos para medidas ou geração de diversos tipos de estímulo, mantendo a sincronização com a aquisição de sinais eletrofisiológicos.

Esta arquitetura modular integrada permite o paralelismo de processamento e funcionalidades ao experimento com a inserção de circuitos com técnicas mistas analógicas e digitais com funções otimizadas para desempenho em *hard real time*, executando processamento analógico ou digital pré-fixados, chaveamento de estímulos diversos em função de limiares determinados a partir de respostas eletrofisiológicas.

Viabiliza também uma rápida integração em sistemas já existentes (53), permitindo a geração de estímulos através de realimentação em tempo real com determinismo. Proporciona ao pesquisador meios para a monitoração e mudanças de parâmetros de controle durante os experimentos, fornecendo um *framework* para pesquisas em neurobiofísica em

termos de instrumentação eletrônica computacional.

O desenvolvimento de um gerador de estímulos visuais para invertebrados com sistemas visuais capazes de detectar movimentos rápidos, exige especificações não convencionais para monitores de vídeo. O gerador VSImG desenvolvido é um equipamento de baixo custo e sua concepção baseada em *hardware* misto digital e analógico oferece vantagens em termos de simplicidade, recursos e precisão.

O uso de técnicas digitais permite que o gerador VSImG armazene qualquer imagem digital com 256 níveis de intensidades na memória interna. A imagem armazenada é visualizada com temporização precisa a 500 quadros por segundo em um monitor de vídeo tipo XY, e o usuário pode determinar a cada quadro, a posição da imagem exibida. O circuito de controle digital garante que cada novo estímulo, ou novo posicionamento da imagem, seja aplicado durante o retraço da varredura vertical, proporcionando deslocamentos da imagem no quadro sem artefatos. É importante salientar que não existem comercialmente monitores de vídeo com taxas de varredura determinísticas, maiores que 200 quadros por segundo.

O uso de soma analógica do sinal de deflexão de varredura com o sinal de controle do estímulo, amplia os recursos de posicionamento da imagem do VSImG muito além da grade digital da imagem no quadro, oferecendo uma capacidade de posicionamento de alta resolução com 16 bits, o que não seria possível através de manipulação digital diretamente na imagem *bitmap*.

O gerador produz todos os sinais analógicos necessários para apresentar uma imagem no modo *raster* em um monitor XY como o Tektronix 608 entre outros equivalentes e opera em modo sincronizado com o sistema de aquisição de dados.

Devido às suas características, o sistema permite pesquisas com os neurônios de sistemas nervosos sensoriais visuais, sensíveis ao movimento. Para permitir estudos com os insetos que possuem fotoreceptores rápidos, a taxa de atualização de quadro de 500 Hz foi estabelecida como um requisito importante do projeto. Muitos experimentos foram realizados com este sistema, para o registro de respostas de neurônios do sistema visual da mosca *Chrysomya megacephala*, sensíveis aos movimentos horizontais. A capacidade de utilizar simultaneamente dois canais de estímulos ao VSImG permitiu a realização de experimentos usando configurações com dois monitores, para aumento do campo de visão apresentado e aplicação de estímulos independentes para cada olho composto. Com esta configuração podem ser exibidos movimentos de rotação e / ou translação. Atrasos de fase ou movimentos correlacionados também podem ser aplicados em experimentos com

a utilização de dois monitores de vídeo.

A capacidade do VSImG de gerar deslocamentos de imagem com alta resolução permite ao sistema apresentar mudanças de posição da imagem muito pequenas no monitor. Esta característica pode também ser explorada em experimentos onde movimentos lentos da imagem são obrigatórios.

Muitas das pesquisas científicas recentes em visão ainda fazem uso das vantagens oferecidas por monitores de vídeo do tipo XY, de forma que o VSImG venha a estender o uso desses monitores para muitos experimentos em neurociências.

Este trabalho explora também a importância e as limitações no uso de computadores hospedeiros para controle de sistemas em *hard real time*.

Foram comparados em termos de performance necessária para o controle deste tipo de instrumentação, desde computadores e sistemas operacionais antigos até computadores tecnologicamente atualizados, com sistemas operacionais de 64 bits. As medidas efetuadas mostram que necessidades como determinismo e interfaces de E/S assíncronas com *handshake* e interrupções por *hardware* não são beneficiadas com o histórico do desenvolvimento tecnológico nos computadores pessoais. Estes atingiram apenas um grande aumento na velocidade de processamento, velocidade de comunicação para barramentos internos ou externos, e capacidade para armazenamento de dados. O determinismo e operações que envolvem E/S continuam como fator limitante para controle de instrumentação em *hard real time*. Os barramentos atualmente disponíveis para interfaces externas são seriais, de alta velocidade, operando no modo *stream*. Os barramentos internos são de difícil acesso para desenvolvimento e prototipação em nossos laboratórios, devido a questões tecnológicas.

Todos os experimentos em neurobiofísica com o duto óptico da mosca efetuados no Dipteralab - IFSC foram realizados com a utilização dos sistemas acima descritos. Baseados nos dados experimentais obtidos, foram elaboradas várias dissertações de mestrado, teses de doutorado, trabalhos de eventos, tendo seus resultados já divulgados em vários artigos nos últimos anos (50–52, 54).

REFERENCIAS

- 1 KANDEL, E. R.; SCHWARTZ, J.; JESSELL, T. *Principles of neural science*. New York: McGraw-Hill, 2000.

- 2 DAYAN, P.; ABBOTT, L. *Theoretical neuroscience: computational and mathematical modeling of neural systems*. Cambridge: MIT Press, 2005. (Computational neuroscience). ISBN 9780262541855.

- 3 KOCH, C.; SEGEV, I. The role of single neurons in information processing. *Nature Neuroscience*, v. 3, n. 4, p. 1171-1177, 2000.

- 4 SCHNEIDMAN, E. et al. Universality and individuality in a neural code. 2000. Disponível em: < <http://arxiv.org/abs/physics/0005043> >. Acesso em: 23 nov. 2012.

- 5 STRONG, S. P.; KOBERLE, R.; STEVENINCK, R. R.; BIALEK, W. Entropy and information in neural spike trains. *Physical Review Letters*, v. 80, n. 1, p. 197-200, 1998.

- 6 BOEDDEKER, N.; LINDEMANN, J.; EGELHAAF, M.; ZEIL, J. Responses of blowy motion-sensitive neurons to reconstructed optic flow along outdoor flight paths. *Journal of Comparative Physiology A: neuroethology, sensory, neural and behavioral physiology*, v. 191, n. 12, p. 1143-1155, 2005.

- 7 TATLER, B.; O'CARROLL, D. C.; LAUGHLIN, S. Temperature and the temporal resolving power of fly photoreceptors. *Journal of Comparative Physiology A: neuroethology, sensory, neural and behavioral physiology*, v. 186, n. 4, p. 399-407, 2000.

- 8 WAGNER, H. Aspects of the free flight behaviour of houseflies (*Musca domestica*). In: GEWECKE, M.; WENDLER, G. (Ed.). *Insect locomotion*. Berlin: Paul Parey, 1985. p. 223-232.

- 9 LAND, M. F.; COLLETT, T. S. Chasing behavior of houseflies (*Fannia canicularis*) - description and analysis. *Journal of Comparative Physiology*, v. 89, n. 4, p. 331-357, 1974.

- 10 KRAPP, H. G.; HENGSTENBERG, B.; HENGSTENBERG, R. Dendritic structure and receptive-field organization of optic flow processing interneurons in the fly. *Journal of Neurophysiology*, v. 79, n. 4, p. 1902-1917, 1998.

11 BRISCOE, A. D.; CHITTKA, L. The evolution of color vision in insects. *Annual Review of Entomology*, v. 46, n. 4, p. 471-510, 2001.

12 DOUGLASS, J. K.; STRAUSFELD, N. J. Anatomical organization of retinotopic motion-sensitive pathways in the optic lobes of ies. *Microscopy Research and Technique*, v. 62, n. 2, p. 132-150, 2003.

13 STRAUSFELD, N. J. Functional neuroanatomy of the blowy's visual system. In: ALI, M. A. (Ed.). *Photoreception and vision in invertebrates*. New York: Plenum Press, 1982. v. 74.

14 HAUSEN, K. Motion sensitive interneurons in the optomotor system of the fly: the horizontal cells - receptive-field organization and response characteristics. *Biological Cybernetics*, v. 46, n. 1, p. 67-79, 1982.

15 GARCIA-PEREZ, A. M.; PELI, E. Luminance artifacts of cathode-ray tube displays for vision research. *Spatial Vision*, v. 14, n. 12, p. 201-215, 2001.

16 BRAINARD, D. H. et al. Display characterization. In: HORNAK, J. P. (Ed.) *Encyclopedia of imaging science and technology*. New York: J. Wiley, 2002. p. 172-188.

17 ZELE, A. J.; VINGRYS, A. J. Cathode-ray-tube monitor artefacts in neurophysiology. *Journal of Neuroscience Methods*, v. 141, n. 1, p. 1-7, 2005.

18 STRAW, A. D. Vision egg: an open-source library for real-time visual stimulus generation. *Frontiers in Neuroinformatics*, v. 2, n. 4, 2008. DOI: [10.3389/neuro.11.004.2008](https://doi.org/10.3389/neuro.11.004.2008).

19 PEIRCE, J. PsychoPy-psychophysics software in python. *Journal of Neuroscience Methods*, v. 162, n. 1-2, p. 8-13, 2007.

20 GABBIANI, F.; COHEN, I.; LAURENT, G. Time-dependent activation of feed forward inhibition in a looming sensitive neuron. *Journal of Neurophysiology*, v. 94, n. 3, p. 2150-2161, 2005.

21 ELZE, T.; TANNER, T.; LOCHMANN, T.; BECKER, M. LCD monitors in vision science. *Journal of Vision*, v. 7, n. 15, 2007. DOI: [10.1167/7.15.61](https://doi.org/10.1167/7.15.61).

22 KALTWASSER, C.; HORN, F.; KREMERS, J.; JUENEMANN, A. A comparison of the suitability of cathode ray tube and liquid crystal display monitors as visual stimulators in

mfERG diagnostics. *Documenta Ophthalmologica: advances in ophthalmology*, v. 118, n. 3, p. 179-189, 2008.

23 HUSAIN, A. M. et al. Visual evoked potentials with CRT and LCD monitors: when newer is not better. *Neurology*, v. 72, n. 2, p. 162-164, 2009.

24 REISER, M. B.; DICKINSON, M. A modular display system for insect behavioral neuroscience. *Journal of Neuroscience Methods*, v. 167, n. 2, p. 127-139, 2008.

25 LINDEMANN, J. P.; KERN, R.; MICHAELIS, C.; MEYER, P.; HATEREN, J. H.; EGELHAAF, M. FliMax, a novel stimulus device for panoramic and highspeed presentation of behaviourally generated optic ow. *Vision Research*, v. 43, n. 7, p. 779-791, 2003.

26 SEELIG, J.; CHIAPPE, M.; LOTT, G.; DUTTA, A.; OSBORNE, J.; REISER, M.; JAYARAMAN, V. Two-photon calcium imaging from head-fixed *Drosophila* during optomotor walking behavior. *Nature Methods*, v. 7, n. 7, p. 535-540, 2010.

27 MALANIA, M.; HERZOG, M. H.; WESTHEIMER, G. Grouping of contextual elements that affect vernier thresholds. *Journal of Vision*, v. 7, n. 1, p. 1-7, 2007.

28 KURTZ, R. et al. Adaptation accentuates responses of motion-sensitive visual neurons to sudden stimulus changes. *Proceedings of the Royal Society B*, v. 7, n. 276, p. 3711-3719, 2009.

29 THEOBALD, J. C.; WARRANT, E. J.; O'CARROLL, D. C. Wide-field motion tuning in nocturnal hawkmoths. *Proceedings of the Royal Society B*, v. 277, n. 1683, p. 853-860, 2010.

30 SCHARNOWSKI, F.; RUTER, J.; JOLIJ, J.; HERMENS, F.; KAMMER, T.; HERZOG, M. H. Long-lasting modulation of feature integration by transcranial magnetic stimulation. *Journal of Vision*, v. 9, n. 6, p. 1-10, 2009.

31 TARTAGLIA, E. M.; ABERG, K. C.; HERZOG, M. H. Perceptual learning and roving: stimulus types and overlapping neural populations. *Vision Research*, v.49, n.12, p.1420-27, May 2009.

32 ALMEIDA, L. O. B. de; SLAETS, J. F. W.; KOBERLE, R. VSIImG: a high frame rate bitmap based display system for neuroscience research. *Neurocomputing*, v. 74, n. 10, p. 1762-1768, 2011.

- 33 TEXAS Instruments. ALS/AS logic data book. Dallas: Texas Instruments, 1986. ISBN 0895121530.
- 34 TEKTRONIX. TEK instruction manual: 608 monitor with options. Oregon, USA: Beaverton, 1987.
- 35 SHOHAM, S.; NAGARAJAN, S. The theory of central nervous system recording. In: HORCH, K. W.; DHILLON, G. S.(Ed.) *Neuroprosthetics: theory and practice*. New York: World Scientific, 2008. cap. 2.4. ISBN 981238022.
- 36 MILLAR, J. *Extracellular single and multiple unit recording with microelectrodes*-monitoring neuronal activity, a practical approach. Oxford: Oxford University Press, 1992. ISBN 019963243.
- 37 GOLD, R. S. *The Axon guide for electrophysiology - biophysics: laboratory techniques*. Foster City, CA: Axon Instruments, Inc., 1993.
- 38 STULIK, K. Microelectrodes: definitions, characterization, and applications(Technical report). *Pure and Applied Chemistry*, v. 72, n. 8, p. 1483-1492, 2000.
- 39 ROBINSON, D. The electrical properties of metal microelectrodes. *Proceedings of the IEEE*, v. 56, n. 6, p. 1065-1071, June 1968.
- 40 STITT, R. M. AC coupling instrumentation and difference amplifiers. Dallas: Texas Instruments; Burr-Brown, 2000. 3 p. (Application note)
- 41 PERELMAN, Y.; GINOSAR, R. An integrated system for multichannel neuronal recording with Spike/LFP separation and digital output. In: INTERNATIONAL IEEE EMBS CONFERENCE ON NEURAL ENGINEERING, 2., 2005. Arlington. *Proceedings* ...Arlington: IEEE, 2005.
- 42 BANKS, D. J.; EWINS, D. J.; BALACHANDRAN, W. The effects of high pass filtering on extracellularly recorded action potentials predicted by computer modelling. *Biomedical Engineering - applications, basis and communications*, v. 9, n. 6, p. 363-366, 1997.
- 43 ALTERA Corporation. *CPLDs vs. FPGAs - comparing high-capacity programmable logic*. San Jose, Ca: Altera Corporation, 1995. 12p. (Product Information Bulletin, 18).

- 44 BETZ, W.; CEREIA, M.; BERTOLOTTI, I. Experimental evaluation of the linux rt patch for real-time applications. In: IEEE CONFERENCE ON EMERGING TECHNOLOGIES FACTORY AUTOMATION, ETFA, 2009, Malorca. *Proceedings....* Malorca: IEEE, 2009. p. 1-4. ISSN1946-0759.
- 45 LAPLANTE, P. Real-time systems design and analysis. Hoboken, N.J: Wiley, 2004. ISBN 0471228559.
- 46 JOIOSO, A. L.; KAKUDA C. M.; ALMEIDA, L. O. B. *RTLinux* - sistema operacional de tempo real. Trabalho de Conclusão da Disciplina (Sistemas Operacionais) – Instituto de Ciências Matemáticas e de Computação, Universidade de São Paulo, São Carlos, 2005.
- 47 MATIAS, P. *Instrumentação eletrônica para neurobiofísica: implementação de módulos de monitoramento e visualização de dados neurais em tempo real no DipteraLab*. São Carlos: IFSC, 2009. Projeto de iniciação científica - FAPESP, IFSC-USP.
- 48 SALA, L. E. V. Front-end analógico para captação de sinais neurais do tipo Spikes, Local Field Potential e musculares e a implementação de sistema dedicado de aquisição dos dados eletrofisiológicos para experimentos in vivo com invertebrados em neurobiofísica. In: SIMPÓSIO INTERNACIONAL DE INICIAÇÃO CIENTÍFICA DA UNIVERSIDADE DE SÃO PAULO, 19., SIICUSP, 2011, São Paulo. *Resumos...*São Paulo: IFSC-USP, 2011.
- 49 ALMEIDA, L. O. B. Desenvolvimento de instrumentação eletrônica para estudos de codificações neurais no duto optico em moscas. 2006. 86 p. Dissertação (Mestrado) - Instituto de Física de São Carlos, Universidade de São Paulo, São Carlos, 2006.
- 50 FERNANDES, N. M. Acuidade visual e codificação neural da mosca *Chrysomya megacephala*. 2010. 102 p. Tese (Doutorado em Física Básica) – Instituto de Física de São Carlos, Universidade de São Paulo, São Carlos, 2010.
- 51 FERNANDES, N. M.; PINTO, B. D. L.; ALMEIDA, L. O. B.; SLAETS, J. F. W.; KOBERLE, R. Recording from two neurons: second order stimulus reconstruction from spike trains and population coding. *Neural Computation*, v. 22, n.10, p. 2537-2557, 2010.
- 52 ESTEVES, I. M. Gerador de estímulos visuais naturalísticos para pesquisar o sistema visual de moscas. 2010. 76 p. Dissertação (Mestrado) - Instituto de Física de São Carlos, Universidade de São Paulo, São Carlos, 2010.

53 FORLIM, C. G.; ALMEIDA, L. O. B.; VARONA, P.; RODRIGUEZ, F.; PINTO, R. D. Study of electric and motor behavior in weakly electric fish, *Gymnotus carapo* and *Gnathonemus petersii*, using Information theory tools. In: NEUROSCIENCE MEETING, Oct. 2012, New Orleans. *Resumos eletrônicos...* San Diego: Society for Neuroscience, 2012.

54 GAZZIRO, M.; FERNANDES, N.; ALMEIDA, L. O. B.; MATIAS, P.; SLAETS, J. F. W. Expanding the horizontal capabilities of crt monitors using artificial inter-pixel steps for neuroscience experiments. *Digital Signal Processing*, v. 22, n. 2, p. 367-375, 2012. ISSN 1051-2004.