UNIVERSIDADE DE SÃO PAULO
FFCLRP – DEPARTAMENTO DE FÍSICA
PÓS-GRADUAÇÃO EM FÍSICA APLICADA À MEDICINA E
BIOLOGIA

PLATAFORMA DE ULTRASSOM PROGRAMÁVEL DEDICADA À PESQUISA

Danilo Januário Câmara

Dissertação apresentada à Faculdade de Filosofia, Ciências e Letras de Ribeirão Preto da Universidade de São Paulo, como parte das exigências para a obtenção do título de Mestre em Ciências. Área: Física Aplicada à Medicina e Biologia.

DANILO JANUÁRIO CÂMARA

PLATAFORMA DE ULTRASSOM PROGRAMÁVEL DEDICADA À PESQUISA

Dissertação apresentada à Faculdade de Filosofia, Ciências e Letras de Ribeirão Preto da Universidade de São Paulo, como parte das exigências para a obtenção do título de Mestre em Ciências.

Área de concentração:

Física Aplicada à Medicina e Biologia.

Orientador:

Prof. Dr. Antonio Adilton Oliveira Carneiro

Autorizo a reprodução e divulgação total ou parcial deste trabalho, por qualquer meio convencional ou eletrônico, para fins de estudo e pesquisa, desde que citada a fonte.

FICHA CATALOGRÁFICA

Câmara, Danilo Januário

Plataforma de ultrassom programável dedicada à pesquisa / Danilo Januário Câmara; orientador Prof. Dr. Antonio Adilton Oliveira Carneiro. Ribeirão Preto. 2015. 84 p.

Dissertação (Mestrado – Programa de Pós-graduação em Física Aplicada à Medicina e Biologia) – Faculdade de Filosofia, Ciências e Letras de Ribeirão Preto da Universidade de São Paulo.

1. FPGA. 2. Ultrassom. 3. Fotoacústica.

Nome: Danilo Januário Câmara

Título: Plataforma de ultrassom programável dedicada à pesquisa

Dissertação apresentada à Faculdade de Filosofia, Ciências e Letras de Ribeirão Preto da Universidade de São Paulo, como parte das exigências para a obtenção do título de Mestre em Ciências.

Aprovado em: ____/____/____.

BANCA EXAMINADORA

Prof. Dr.: _____ Instituição: _____

Julgamento: _____ Assinatura: _____

Prof. Dr.: _____ Instituição: _____

Julgamento: _____ Assinatura: _____

Prof. Dr.: _____ Instituição: _____

Julgamento: _____ Assinatura: _____

Dedico este trabalho aos meus pais, Sérgio e Vera e à minha namorada, Marjory, pela paciência, incentivo, carinho e compreensão em todos os momentos.

Obrigado!

AGRADECIMENTOS

A Deus, por ter me dado uma vida com tantas possibilidades de ser feliz.

Aos meus pais, Sérgio e Vera, por não medirem esforços para que meus sonhos sejam realizados, e que sempre primaram pela minha educação.

À minha família pelo carinho e incentivo sempre.

À minha namorada Marjory por me querer como sou e me apoiar tanto neste trabalho, pelo carinho e companheirismo.

Ao meu orientador Prof. Dr. Antonio Adilton Oliveira Carneiro, por ter acreditado em mim e ter tornado esse trabalho possível.

Ao Leonardo Santos, amigo, que me apresentou o Programa de Pós-Graduação da Física Médica, o que me proporcionou um crescimento profissional imensurável.

Ao grupo GIIMUS por toda amizade, companheirismo e ajuda em diversos momentos, e por terem tornado meus dias no laboratório mais felizes.

Ao Prof. Dr. Théo Zeferino Pavan pelo auxílio e preciosos ensinamentos.

Ao Prof. Dr. Amauri Assef pelo conhecimento e dicas transmitidas que auxiliaram no desenvolvimento desse projeto.

Ao Rogério Bulha Siqueira, Thiago Almeida e todo o grupo Figlabs pela disponibilização dos *kits* de desenvolvimento utilizados e pelas dicas transmitidas.

Aos técnicos do Departamento de Física Médica, em especial ao Élcio Navas, por toda ajuda e suporte no decorrer do desenvolvimento do projeto.

À Altera pela doação do *software* de programação, essencial para a realização deste trabalho.

Aos meus amigos que sempre estiveram presentes, colaborando cada um a sua forma.

À Coordenação de Aperfeiçoamento de Pessoal de Nível Superior (CAPES) pelo importante auxílio financeiro que contribuiu para a realização deste.

“A mente que se abre a uma nova idéia jamais voltará ao seu tamanho original”.

Albert Einstein

RESUMO

CÂMARA, D. J. **Plataforma de ultrassom programável dedicada à pesquisa**. 2015. 84f. Dissertação (Mestrado – Programa de Pós-graduação em Física Aplicada à Medicina e Biologia) – Faculdade de Filosofia, Ciências e Letras de Ribeirão Preto, Universidade de São Paulo, Ribeirão Preto – SP, 2015.

Para o aperfeiçoamento das técnicas existentes e para o desenvolvimento de novas técnicas de diagnóstico por ultrassom equipamentos dedicados à pesquisa são necessários. Esses equipamentos devem possibilitar controle total da forma de excitação dos elementos piezoelétricos e acesso aos dados recebidos na sua forma pré-processada. Apesar de existirem equipamentos com essa finalidade, alguns deles ainda são limitados em relação aos controles de emissão e acesso aos dados *raw* por permitirem acesso apenas após a realização de um *beamforming* de recepção, como a aplicação de soma e atraso e apodização. Outro fator relevante sobre as máquinas voltadas para a pesquisa é o seu alto custo. Nesse projeto foi proposto um sistema de ultrassom de 8 canais, *open source* voltado à pesquisa, permitindo assim que seja reduzido o custo relacionado a propriedade intelectual do equipamento, e que permita controle completo dos parâmetros de emissão e recepção das ondas acústicas. Esse sistema de ultrassom foi construído utilizando kits de desenvolvimento comerciais. Os resultados adquiridos mostram que foram alcançadas variações de frequência de emissão de 1,79 MHz a 50 MHz, controles dos atrasos de emissão para controle de focalização dinâmica com resolução de 10 ns, controle de codificação do pulso, amplitude de excitação entre 10 e 140 V e acesso aos mapas RF na forma pré-processada, amostrados à uma frequência de 40 MHz. Os mapas de pressão acústica máxima foram adquiridos para diferentes profundidades de foco utilizando um hidrofone agulha e as imagens obtidas foram similares às simuladas anteriormente no *software* K-Wave. A etapa de recepção permitiu o acesso aos dados pré-*beamforming* de recepção, possibilitando o uso em técnicas que utilizam reconstrução por reversão no tempo, por exemplo. O sinal recebido utilizando o código desenvolvido permaneceu com aquisição incorreta de algumas amostras devido à problemas de *timings* internos do controlador do sistema que precisam ser corrigidos. Ao final do projeto foi demonstrada a utilização da plataforma construída na modalidade de imagem de fotoacústica.

Palavras-chave: FPGA, Ultrassom, Fotoacústica

ABSTRACT

CÂMARA, D. J. **Programmable ultrasound research platform**. 2015. 84f. Dissertation (Master) – Postgraduate program in Physics applied to Medicine and Biology – Faculdade de Filosofia, Ciências e Letras de Ribeirão Preto, Universidade de São Paulo, Ribeirão Preto – SP, 2015.

In order to improve existed techniques and to help the development of new diagnostic techniques for ultrasound, research ultrasound equipment is needed. This equipment is focused on providing flexibility for those who involved in improvement of existing and new diagnostic techniques for ultrasound imaging. However, most of the equipment dedicated to research are expensive and sometimes do not provide unrestricted access to the very basic level. For instance, the full control of the form of excitation of piezoelectric elements and accessing to pre-beamformed data are two examples. For this purpose, we developed an 8-channel, open source ultrasound system to overcome *beamforming* limitations, providing access to raw data before sum-and-delay and apodization. Our purpose was focused on providing an open source ultrasound research system in which we reduced the high-cost related to intellectual property of the commercial available equipment. The system developed allows complete control of emission parameters and reception of acoustic waves, which permitted variations in transmission frequency of 1.79 MHz to 50 MHz, dynamic focusing with 10 ns resolution, pulse coding control, amplitude excitation with range 10 V to 140 V and access to pre-processed signals sampled with 40 MHz frequency. The effects of different configurations were evaluated acquiring sound pressure maps. The maps obtained were in agreement with simulated pressure maps, which were generated using K-Wave software. One example is presented in the project from the evaluation of the system in photoacoustic application. The data acquired were used for reconstruction of photoacoustic imaging, using time-reversal reconstruction. Nevertheless, due to internal system timing, a sampling problem during acquisition needs to be corrected. Although, at the end of the project, a photoacoustic imaging was provided to demonstrate the system's functionality.

Keywords: FPGA, Photoacoustic, Ultrasound

LISTA DE ABREVIATURAS

ADC	Conversor Analógico/ Digital	<i>Analog/Digital Converter</i>
ASIC	Circuito Integrado de Aplicação Específica	
CI	Circuito Integrado	
CPLD	Dispositivo Complexo de Lógica Programável	<i>Complex Programmable Logic Device</i>
CW	Onda Contínua	<i>Continuous Wave</i>
DLL	Biblioteca de Vínculo Dinâmico	<i>Dynamic-Link Library</i>
DDR		<i>Dual Data Rate</i>
FDA	Administração de Alimentos e Fármacos	<i>Food and Drug Administration</i>
FIFO	Primeiro a entrar, primeiro a sair	<i>First In, First Out</i>
FPGA	Arranjo de Portas Programável em Campo	<i>Field-Programmable Gate Array</i>
GIIMUS	Grupo de Inovação em Instrumentação Médica e Ultrassom	
GPL	Licença Pública Geral	<i>General Public License</i>
HSDC		<i>High Speed Data Converter</i>
I/O	Entrada/ Saída	<i>Input/ Output</i>
IP	Propriedade Intelectual	<i>Intellectual Property</i>
LSB	<i>Bit</i> menos Significativo	<i>Less Significant Bit</i>
LVDS	Sinal Diferencial de Baixa Tensão	<i>Low Voltage Differential Signal</i>
MPSSE		<i>Multi-Protocol Synchronous Serial Engine</i>
MSB	<i>Bit</i> mais Significativo	<i>Most Significant Bit</i>
NL0	Nível Lógico “0”	
NL1	Nível Lógico “1”	
PLD	Dispositivo lógico programável	<i>Programmable Logic Device</i>
PRF	Frequência de Repetição do Pulso	<i>Pulse Repetition Frequency</i>

PLL	Malha de Captura de Fase	<i>Phase Locked Loop</i>
RF	Radiofrequência	
SPI	Interface Periférica Serial	<i>Serial Peripheral Interface</i>
SS	Seletor de escravo	<i>Slave Select</i>

LISTA DE FIGURAS

Figura 1 - Exemplo de um transdutor com varredura mecânica angular. (Adaptado de <i>Diagnostic Ultrasound</i> [2]).	5
Figura 2 - Atrasos aplicados para focalização do campo (Adaptado de <i>Diagnostic Ultrasound Imaging: Inside Out</i> [1]).	6
Figura 3 - Geração de <i>steering</i> através da aplicação de atrasos de fase nos pulsos de excitação (Adaptado de <i>Diagnostic Ultrasound Imaging: Inside Out</i> [1]).	7
Figura 4 - Demonstração da geometria do transdutor, sendo “S” a distância do centro de um elemento ao ponto focal, “F” a distância focal, “d” a distância entre os centros de elementos ativos adjacentes e “n” o número do elemento, sendo n=0 o elemento mais próximo do centro da abertura.	8
Figura 5 - Esquema de ligação dos pinos entre os dispositivos mestre e escravo.	13
Figura 6 - Exemplo da ocorrência de <i>Jitter</i> . A linha contínua representa o instante teórico de ocorrência da transição do <i>clock</i> , enquanto a linha tracejada representa a ocorrência real desta transição.	15
Figura 7 - Exemplo de um circuito no qual o tempo de setup é satisfeito (Adaptado de VLSI Concepts [33]).	16
Figura 8 - Exemplo de um circuito em que o tempo <i>hold</i> é violado (Adaptado de VLSI Concepts [33]).	17
Figura 9 - Placa controladora TSW1400evm utilizada no presente projeto.	19
Figura 10 - Diagrama de blocos do CI AFE5805 (Retirado de <i>Texas Instruments</i> ® [42])	21
Figura 11 – <i>Kit</i> de desenvolvimento AFE5805evm para aquisição simultânea (8 canais).	22
Figura 12 - <i>Kit</i> de desenvolvimento TX810evm, utilizado como seletor Rx/Tx.	23
Figura 13 - Circuito interno de um canal do TX810 (Retirado de <i>Texas Instruments</i> ® 2009 [45])	23
Figura 14 - Diagrama de blocos do controle de corrente quiescente interno do TX810 (Retirado de <i>Texas Instruments</i> ® 2009 [45]).	24
Figura 15 - Diagrama de blocos da plataforma de pesquisa em ultrassom desenvolvida.	25
Figura 16 - Foto da plataforma de pesquisa em ultrassom desenvolvida. TSW1400evm (a), AFE5805 (b), TX810evm (c), HV7351db1 (d), fonte de alta tensão AN-H59DB1 (e), fonte ± 5 e $\pm 3,3$ V (f) e transdutor ultrassônico (g).	25
Figura 17 - Fonte multi-tensão utilizada no projeto para alimentar a placa de emissão.	26

Figura 18 - (a) - HV7351db1 antes da remoção dos CPLDs. (b) HV7351db1 após remoção dos CPLDs.....	27
Figura 19 - Sequência de endereços da memória 1 para armazenamento dos padrões de codificação do pulso de emissão (Retirado de Supertex [46]).	28
Figura 20 - Sequência de endereços da memória 2 para armazenamento da constante de divisão e dos valores de atrasos para cada elemento disponível (Retirado de Supertex [46]).	28
Figura 21 - Ligação dos elementos ao sistema de emissão. Os elementos foram ligados de forma espelhada para aumentar a área de abertura do transdutor e a profundidade de focalização do feixe.	31
Figura 22 - Módulo da impedância da carga presente em cada canal do emissor.....	32
Figura 23 - Diagrama de blocos da programação feita para o sistema de emissão.	33
Figura 24 - Fluxograma do código de interface usuário/plataforma para configuração dos parâmetros de emissão. O comando CW, quando ativo, permite que após um pulso de <i>trigger</i> o sistema permaneça efetuando disparos continuamente, INV inverte a amplitude do sinal de codificação configurado e o parâmetro CH indica em qual dos quatro bancos de memória será armazenado o padrão de codificação do pulso de emissão.	35
Figura 25 - Montagem experimental utilizada para mapeamento do campo acústico do transdutor.	39
Figura 26- Resposta da cerâmica ao pulso de excitação. Cada ponto do vetor de tempo corresponde a um incremento de 10 ns.	40
Figura 27 - Sincronização dos sinais de saída do CI AFE5805 (Retirado de <i>Texas Instruments</i> [42])	41
Figura 28 - Fluxograma do código utilizado para transferência dos dados de recepção do ultrassom.....	44
Figura 29- Montagem experimental para a realização do teste de fotoacústica.	47
Figura 30 - Codificação de pulso de sequência [-, +] (a), [-, +] com inversão de pulso (b), <i>chirp</i> crescente (c) e <i>chirp</i> decrescente (d).	48
Figura 31 – Número de ciclos de <i>clock</i> de atraso aplicado a um elemento após a ocorrência de um pulso de <i>trigger</i> (localizado no canto esquerdo de cada gráfico): após 1 pulso (a) e após 200 pulsos (b).	49
Figura 32 – Alteração do parâmetro de PRF, configurado para 20 kHz (a) e 2,5 kHz (b).....	50
Figura 33 – Frequência configurada para 1,79 MHz (a) e 10 MHz (b).....	50
Figura 34 – Configuração para diferentes tensões de excitação. 20 Vpp (a) e 130 Vpp (b). ...	50

Figura 35 - Comparação do mapeamento de pressão máxima com foco do transdutor configurado para 20 mm de profundidade. O resultado experimental é mostrado na imagem superior enquanto o simulado é mostrado na imagem inferior. Em ambos os casos o transdutor esta localizado do lado esquerdo a 5 mm do início da imagem.	51
Figura 36 - Comparação do mapeamento de pressão máxima com foco do transdutor configurado para 30 mm de profundidade. O resultado experimental é mostrado na imagem superior enquanto o simulado é mostrado na imagem inferior. Em ambos os casos o transdutor esta localizado do lado esquerdo a 5 mm do início da imagem.	52
Figura 37 - Comparação do mapeamento de pressão máxima com foco do transdutor configurado para 40 mm de profundidade. O resultado experimental é mostrado na imagem superior enquanto o simulado é mostrado na imagem inferior. Em ambos os casos o transdutor esta localizado do lado esquerdo a 5 mm do início da imagem.	53
Figura 38 - Comparação entre simulações de campo acústico variando o número de elementos para uma mesma abertura, utilizando um cálculo de profundidade de foco igual a 20 mm. ...	54
Figura 39 - Comparação entre simulações de campo acústico variando o número de elementos para uma mesma abertura, utilizando um cálculo de profundidade de foco igual a 40 mm. ...	55
Figura 40 - Aquisição de sinal em rampa utilizando a plataforma desenvolvida.....	56
Figura 41 - Aquisição de sinal em rampa utilizando o <i>hardware</i> da plataforma com o <i>software</i> fornecido pela Texas Instruments®.....	56
Figura 42 – Mapa de RF de um fio metálico (0,5 mm de diâmetro) imerso em água, adquirido com a plataforma de ultrassom desenvolvida e utilizando a técnica de fotoacústica.	57
Figura 43 – Imagem de fotoacústica reconstruída por <i>time-reversal</i> a partir do mapa de RF apresentado na figura 42.....	57
Figura 44 - Mapa de RF de um fio metálico (0,5 mm de diâmetro) imerso em água, adquirido com o equipamento SonixRP e utilizando a técnica de fotoacústica.	58
Figura 45 – Imagem de fotoacústica reconstruída por <i>time-reversal</i> a partir do mapa de RF apresentado na figura 44.....	58

LISTA DE TABELAS

Tabela 1 - Níveis de tensão especificados no <i>datasheet</i> do <i>kit</i> de desenvolvimento HV7351db1	26
Tabela 2 – Valores de saída do HV7351 para diferentes combinações de entradas.	28
Tabela 3 - Valores do divisor de <i>clock</i> disponíveis no HV7351evm para configuração da frequência de emissão do transdutor.	29
Tabela 4 - Pinos de configuração do CI-HV7351 e os respectivos <i>Test Points</i> que possibilitam os seus acessos.....	30
Tabela 5 - Impedância elétrica das cargas conectadas à saída da placa HV7351db1.	32
Tabela 6 - Parâmetros configurados no FPGA para emissão das ondas ultrassônicas.....	39
Tabela 7 - Parâmetros configurados no <i>software</i> K-Wave para simulação do campo de pressão máxima	40

SUMÁRIO

Introdução	1
Motivação	2
Objetivos	3
Objetivos Específicos	3
1 Fundamentação teórica	5
1.1 Formação de feixe ultrassônico	5
1.1.1 Focalização Dinâmica	5
1.1.2 Cálculo dos atrasos de emissão	7
1.1.3 Codificação do pulso	9
1.2 K-Wave	10
1.3 FPGA	11
1.4 Protocolo SPI	12
1.4.1 Transmissão de Dados	13
1.5 Problemas associados à sincronização de eventos	14
1.5.1 Clock Skew	14
1.5.2 <i>Clock Jitter</i>	14
1.5.3 Erros causados por excesso de <i>clock skew</i> e <i>clock jitter</i>	15
1.6 Fotoacústica	18
1.7 Kits de desenvolvimento utilizados	18
1.7.1 TSW1400evm	18
1.7.2 HV7351db1	20
1.7.3 AFE5805	20
1.7.4 TX810evm	22
2 Materiais e Métodos	25
2.1 Sistema de Emissão	26
2.1.1 Fonte	26
2.1.2 Conexão entre HV7351db1 e TSW1400evm	26
2.1.3 Divisor de <i>clock</i>	28
2.1.4 Conexão dos cabos interligando TSW1400evm e HV7351db1	30
2.1.5 Montagem do conector do transdutor	30
2.1.6 Impedância Elétrica	31
2.1.7 Programação do FPGA para <i>software</i> de emissão	32
2.1.8 Código para configuração do envio da onda ultrassônica	34
2.1.9 Desenvolvimento de código em Labview para sistema de rastreo	36
2.1.10 Teste do sistema de emissão sem instalação do transdutor	37

2.1.11	Teste do foco dinâmico do sistema de emissão	37
2.1.12	Simulação com <i>toolbox</i> k-wave.....	40
2.2	Sistema de Recepção	41
2.2.1	Código FPGA	42
2.2.2	Desenvolvimento <i>software</i> em linguagem C para receber os dados	43
2.2.3	Teste do sistema de recepção.....	45
2.3	Fotoacústica	46
2.3.1	Arquitetura do sistema.....	46
2.3.2	Experimento	46
3	Resultados e Discussão.....	48
3.1	Sistema de Emissão	48
3.1.1	Teste do sistema de emissão sem instalação do transdutor	48
3.1.2	Comparação entre simulação e experimento	51
3.2	Recepção.....	55
3.3	Fotoacústica	56
4	Conclusão	60
5	Referências	61

INTRODUÇÃO

O ultrassom é um método de diagnóstico por imagem baseado em fenômenos acústicos, utilizado para visualizar estruturas internas do corpo humano [1]. Tem suas raízes em 1794 quando o biólogo italiano Lázaro Spallanzani observou que os morcegos se orientavam mais pela audição do que pela visão. Foi descoberto que os morcegos voavam emitindo sons em alta frequência, e se guiavam através dos ecos destes sons. Com base neste fenômeno surgiram sonares, radares e posteriormente seu uso foi expandido para aplicações terapêuticas e para realização de diagnósticos médicos [2].

Seu princípio de operação baseia-se na emissão de ondas mecânicas em alta frequência e recepção dos ecos causados devido à presença de microestruturas que refletem total ou parcialmente essa onda [1]. Um único transdutor é capaz de converter eletricidade em vibração mecânica, emitindo assim uma onda ultrassônica e realizar o processo inverso, isto é, gerar um sinal elétrico proporcional à variação de pressão recebida (efeito piezoelétrico) [1].

Quando a onda ultrassônica emitida encontra interfaces com diferentes impedâncias mecânicas, parte dela pode ser refletida de volta ao transdutor. A outra parcela dessa onda pode ser espalhada devido a não homogeneidade do meio, ou refratada, podendo posteriormente, em qualquer um dos casos, produzir outros ecos que retornem ao transdutor. Em geral, somente uma pequena fração da energia sonora incidente é refletida na direção do receptor, o restante é atenuado pelos tecidos. A absorção é um componente da atenuação da onda pelo qual a energia acústica é dissipada principalmente na forma de energia térmica, fato importante na utilização do ultrassom em fisioterapia. Os sinais de eco recebidos pelo transdutor ultrassônico também são chamados de sinais de radiofrequência (RF). Após serem processados, extraem-se informações desses sinais, como profundidade e intensidade do sinal refletido, que é proporcional à impedância mecânica da interface que ocasionou a reflexão, possibilitando a criação de imagens [1], [2], [3].

Diversos parâmetros contribuíram para a melhoria da qualidade das imagens geradas por ultrassom desde o início de sua aplicação na área médica. Pode-se citar, por exemplo, o desenvolvimento de materiais piezoelétricos mais sensíveis e com maior largura de banda, surgimento dos transdutores multi elementos [2], excitação com pulso codificado [4], surgimento de novas técnicas de processamento [5], sendo que diversas dessas melhorias foram possíveis graças à evolução da instrumentação eletrônica.

A frequência da onda ultrassônica está associada à resolução da imagem gerada. Quanto maior a frequência dessa onda maior é a resolução axial da imagem produzida.

Porém, a atenuação da propagação da onda aumenta com a frequência, e, desta forma, frequências mais altas são utilizadas geralmente para investigações em regiões menos profundas [1]. Os transdutores ultrassônicos utilizados para diagnóstico médico operam, em geral, em frequências entre 1 MHz e 14 MHz [1], embora frequências até 100 MHz já foram testadas para realizar microscopia por ultrassom na área oftalmológica [6].

Diversas características da técnica contribuem para torná-la uma importante ferramenta diagnóstica, destacando-se a capacidade de gerar imagens em tempo real em qualquer orientação espacial do interior dos tecidos. Além disso, não apresenta efeitos nocivos para diagnósticos em medicina quando utilizado na faixa de intensidade permitida, é minimamente invasivo, não possui radiação ionizante e permite a visualização de diferentes tipos de tecidos [7].

A análise em tempo real permite que o ultrassom seja utilizado quando a análise dinâmica é fundamental, como em casos de visualização de movimentos de estruturas internas [8], guia de procedimentos intervencionistas (citologias aspirativas e biópsias) [9], entre outros casos [10]. Os dados adquiridos, quando processados, podem retornar diversas informações importantes, por exemplo, dados sobre o fluxo sanguíneo, devido ao efeito Doppler [1] ou análises de rigidez de tecidos por meio da elastografia. Seus campos de aplicação aumentaram e continuam aumentando graças ao surgimento de novas técnicas de aquisição e novas modalidades de imagens [11] [12] [13].

Equipamentos dedicados à pesquisa são necessários para promover melhorias nas modalidades de imagens por ultrassom existentes e para o desenvolvimento de novas técnicas. Esses equipamentos devem permitir controle total da emissão/recepção, como profundidade de foco, controle de *steering* (emissão do feixe em ângulo), codificação do pulso da onda, frequência de repetição do pulso (PRF), frequência de amostragem e acesso aos sinais dos ecos antes de serem processados (dados *raw*) [14] [15] e em qualquer etapa do pós-processamento. O acesso aos dados adquiridos é feito por meio de interfaces de *softwares* comerciais, que salvam dados em modo de RF.

Motivação

O Grupo de Inovação em Instrumentação Médica e Ultrassom (GIIMUS) desenvolve pesquisas em diversas área relacionadas a ultrassom. Algumas das técnicas desenvolvidas pelo grupo necessitam de uma plataforma aberta que possibilite total controle na emissão e aquisição dos dados. Técnicas como fotoacústica, magneto-acustografia e elastografia

poderiam ser realizadas sem a necessidade de utilização de um equipamento de alto custo, com a vantagem de possuir controle de baixo nível de seus parâmetros e possibilitando o acesso aos dados de RF em formato *raw*, necessários em algumas aplicações.

A necessidade de plataformas desse tipo certamente se estende também a outros grupos de pesquisa em ultrassom. Apesar de existirem equipamentos desse tipo disponíveis no mercado, o custo dos mesmos ainda é alto. Uma contribuição importante à formação desse custo é que o conhecimento sobre construção e programação desses equipamentos ainda encontra-se sob o domínio intelectual de poucos fabricantes. A redução do custo de plataformas de pesquisa em ultrassom pode proporcionar um aumento no seu campo de aplicação. A liberação do conhecimento associado à construção desse tipo de equipamento ao domínio público pode ampliar o acesso de grupos de pesquisa a esta tecnologia, permitindo ainda que usuários interessados contribuam para o seu aperfeiçoamento.

Objetivos

Este projeto visou o desenvolvimento de uma plataforma para pesquisa em ultrassom, de baixo custo, *open source*, contendo oito canais para emissão e recepção de ondas ultrassônicas, possibilitando total controle dos parâmetros de emissão e também acesso aos dados de RF recebidos em seu formato bruto (*raw*). O desenvolvimento foi feito utilizando *kits* comerciais.

Objetivos Específicos

- Controlar amplitude e frequência de excitação na faixa entre 1,56 MHz e 100 MHz,
- Número de pulsos e PRF,
- Modo *burst* ou onda contínua,
- Codificação do pulso,
- Controle dos atrasos de emissão - possibilitando focalização dinâmica e *steering* de onda.
- Amostrar os 8 canais simultaneamente a uma frequência de 40 MHz,
- Possibilitar acesso aos mapas de RF em formato *raw*,
- Realizar a validação do sistema através de um experimento de fotoacústica.

ESTRUTURA DOS CAPÍTULOS

Capítulo I – fundamentação teórica básica necessária para o desenvolvimento do presente trabalho;

Capítulo II – materiais e métodos utilizados no desenvolvimento do projeto;

Capítulo III – apresentação e discussão dos resultados;

Capítulo IV – conclusão do trabalho desenvolvido.

1 FUNDAMENTAÇÃO TEÓRICA

Neste capítulo serão apresentados alguns conceitos sobre ultrassom, eletrônica digital, controladores de *hardware* e sobre as placas utilizadas. O objetivo dele é facilitar a compreensão do leitor sobre o desenvolvimento descrito nos capítulos seguintes.

1.1 Formação de feixe ultrassônico

1.1.1 Focalização Dinâmica

As primeiras imagens de ultrassonografia foram realizadas por transdutores constituídos por uma única cerâmica piezoelétrica que era movimentada angularmente ou linearmente por um sistema mecânico [1], realizando uma varredura e assim possibilitando a formação das várias linhas necessárias para a composição da imagem. Na figura 1 é ilustrado um transdutor desse tipo.

Figura 1 - Exemplo de um transdutor com varredura mecânica angular. (Adaptado de *Diagnostic Ultrasound* [2]).

O desenvolvimento dos transdutores multi-elementos na década de 70, resultou em várias melhorias com relação à técnica anterior, dentre elas a possibilidade de controlar a profundidade de foco sem variar qualquer parâmetro mecânico [1], [16]. Com transdutores compostos por vários elementos piezoelétricos¹, foi possível controlar o instante de acionamento de cada cerâmica e dessa forma produzir um feixe focalizado em uma profundidade desejada, devido ao padrão de interferências das ondas a partir de cada

¹ Geralmente alcançado separando-se eletricamente um único bloco de Titanato Zirconato de Chumbo (PZT) [17]

elemento [1]. Na figura 2 é possível visualizar como é gerada uma região focal com um arranjo de elementos planos através da aplicação de atrasos na excitação de cada elemento.

Figura 2 - Atrasos aplicados para focalização do campo (Adaptado de *Diagnostic Ultrasound Imaging: Inside Out* [1]).

Quando a aplicação de atrasos nos elementos piezoelétricos não é feita de forma simétrica o ponto focal fica deslocado em relação ao centro da abertura² do transdutor. Essa técnica recebe o nome de *steering*. A variação desses atrasos entre cada elemento permite que o foco seja direcionado formando o ângulo de *steering* [1]. Na figura 3 é ilustrado a geração de uma frente de onda em ângulo através de atrasos de fase nos pulsos de excitação.

² Abertura corresponde ao comprimento do setor ativo do transdutor. Para um transdutor composto por um único elemento a abertura corresponde ao tamanho desse elemento. Para transdutores *phased array* a abertura corresponde ao tamanho do arranjo dos elementos que funcionam juntos.

Figura 3 - Geração de *steering* através da aplicação de atrasos de fase nos pulsos de excitação (Adaptado de *Diagnostic Ultrasound Imaging: Inside Out* [1]).

1.1.2 Cálculo dos atrasos de emissão

Para encontrar os valores de atrasos necessários a serem aplicados a cada elemento para a formação do foco, foi utilizado o cálculo trigonométrico descrito por Azar *et al* [17], no qual é utilizado a geometria do transdutor e a posição focal no meio. Caso o transdutor esteja inserido em um meio homogêneo a velocidade de propagação de todas as ondas ultrassônicas produzidas será a mesma. Dessa forma, conhecendo a distância de cada elemento ao ponto de focalização desejado e a velocidade da onda ultrassônica no meio, é possível encontrar o tempo de percurso da onda produzida por cada elemento. Assim, considerando que a focalização desejada encontra-se no eixo central da abertura do transdutor, conclui-se que o tempo de percurso será menor para os elementos mais centralizados quando comparados aos das extremidades.

Figura 4 - Demonstração da geometria do transdutor, sendo “S” a distância do centro de um elemento ao ponto focal, “F” a distância focal, “d” a distância entre os centros de elementos ativos adjacentes e “n” o número do elemento, sendo n=0 o elemento mais próximo do centro da abertura.

O cálculo dos atrasos inicia-se traçando um vetor (S) que liga o centro de um elemento ao ponto focal conforme é mostrado na figura 4. A decomposição desse vetor nos eixos x e y resulta, respectivamente, na distância focal (F) e na distância lateral entre o elemento analisado (n) e a posição do foco no referido eixo (sendo d o valor do $pitch^3$ do transdutor). Deve ser atribuída à variável “n” o valor 0 para o elemento mais próximo ao centro da abertura. Essa variável não pode conter números negativos, devendo, dessa forma, ser utilizado apenas metade da abertura para a realização do cálculo, espelhando o resultado para a outra metade posteriormente. A partir dessa decomposição, utilizando o Teorema de Pitágoras é calculada a distância de propagação da onda em função do número do elemento, conforme é mostrado na equação 1.

$$S(n) = \left\{ F^2 + \left[d \left(n - \frac{1}{2} \right) \right]^2 \right\}^{\frac{1}{2}}$$

Equação 1

³ Distância entre o centro de dois elementos adjacentes.

Conhecendo-se a velocidade de propagação da onda no meio e a distância encontrada na equação 1, encontra-se o tempo de propagação da onda entre o centro do elemento analisado e o ponto focal, mostrado na equação 2.

$$t(n) = \frac{1}{c} \left\{ F^2 + \left[d \left(n - \frac{1}{2} \right) \right]^2 \right\}^{\frac{1}{2}}$$

Equação 2

Subtraindo-se os valores calculados ($t(n)$) do tempo máximo de propagação encontram-se os tempos de atraso que devem ser inseridos a cada elemento na emissão do sinal para que o feixe ultrassônico seja focalizado na posição desejada (F).

$$delay(n) = [max\ t - t(n)]$$

Equação 3

Visando um melhor domínio na formação do feixe acústico simulações foram realizadas em ambiente K-wave.

1.1.3 Codificação do pulso

Os principais parâmetros que determinam a qualidade da imagem por ultrassom são: resolução e penetração [8]. A melhoria da resolução axial é diretamente proporcional ao aumento da frequência de emissão, o que causa uma redução na profundidade de penetração da onda acústica [1]. Uma forma de solucionar este problema é aumentar a potência de emissão acústica, alcançada através do aumento da amplitude ou da duração do pulso de excitação [8]. Porém, o aumento da duração do pulso resulta na perda indesejada de resolução axial, enquanto o aumento da amplitude do sinal de excitação aumenta a potência acústica instantânea, parâmetro que está limitado a valores pré-estabelecidos pelo *Food and Drug Administration* (FDA) [9] devido às preocupações com os efeitos causados pela interação dessa energia com o tecido, podendo causar ablação e cavitação [8]. Para superar essa limitação um método de excitação por pulso codificado foi proposto por O'Donnell em 1992 [4]. Nesse método, a excitação da cerâmica é feita através de um sinal modulado em frequência ou em amplitude, e os ecos recebidos são correlacionados com o sinal de emissão, que é utilizado para extrair informações do meio (e.g. tecidos biológicos) [5]. A melhoria de relação sinal-ruído, segundo O'Donnell, podem chegar a 20 dB, viabilizando imagens com resolução axial aumentada mesmo em grandes profundidades [4]. Diversas pesquisas têm explorado diferentes codificações de excitação, filtragem e métodos de reconstrução buscando explorar melhorias da técnica ultrassônica, [10] [11] [18] e, por esse motivo, vários

equipamentos voltados à pesquisa permitem que os usuários possam controlar a forma de onda do sinal de excitação.

1.2 K-Wave

K-wave é um *toolbox* para Matlab® *open source* que simula propagação de ondas ultrassônicas no domínio do tempo [19]. Seu método numérico de simulação baseia-se nas seguintes equações.

$$\frac{\partial \mathbf{u}}{\partial t} = -\frac{1}{\rho_0} \nabla p \quad (\text{conservação de momento})$$

$$\frac{\partial \rho}{\partial t} = -\rho_0 \nabla \cdot \mathbf{u} \quad (\text{conservação de massa})$$

$$p = c_0^2 \rho \quad (\text{relação pressão-densidade})$$

Quando combinadas, essas equações resultam na equação de onda:

$$\nabla^2 p - \frac{1}{c_0^2} \frac{\partial^2 p}{\partial t^2} = 0 \quad (\text{Equação de onda})$$

Legenda

$\mathbf{u}$ – velocidade da partícula;
 p – pressão acústica;
 ρ_0 – densidade média;
 c_0 – velocidade do som no meio.

A simulação resolve as equações de primeira ordem ao invés de resolver a equação de onda diretamente pelos seguintes motivos: permite que fontes de massa e força sejam incluídas de maneira simples nas equações discretas; valores de pressão e velocidade da partícula possam ser calculados no *grid* escalonado, o que melhora a acurácia da técnica; permite que seja criado um meio anisotrópico que absorve as ondas acústicas que alcançam as bordas, também conhecida como camada de acoplamento perfeito. O cálculo da velocidade da partícula permite que sejam calculados parâmetros de intensidade acústica, o que é útil, por exemplo, no cálculo de aquecimento do tecido devido à absorção acústica.

Essa ferramenta teve sua primeira versão liberada em julho de 2009 com a proposta inicial de realizar simulações e reconstruções de ondas ultrassônicas para a técnica de fotoacústica. Outras versões foram liberadas posteriormente, incorporando melhorias como a possibilidade de simulação de absorção do meio, simulações em meio não homogêneo e parâmetros de não linearidade [19]. Dessa forma, as equações que regem o funcionamento do

K-Wave dependem dos parâmetros configurados pelo usuário, podendo incluir parâmetros como absorção, variação da densidade, da velocidade do som no meio e parâmetros de não-linearidade.

1.3 FPGA

Diversos equipamentos utilizam circuitos integrados (CIs) dedicados para realização de funções, como microprocessadores, dispositivos de programação lógica (PLDs), matrizes de portas lógicas programáveis (FPGAs) ou circuitos integrados de aplicação específica (ASICs).

PLDs são CIs que possuem uma arquitetura definida, porém com possibilidade de serem programados para realizarem funções específicas. Em comparação com FPGA, esse tipo de CI possui um número reduzido de elementos lógicos, na ordem de dezenas de milhares, o que significa que os circuitos sintetizados em seu interior devem ser menores e mais simples.

ASICs são CIs construídos para aplicações específicas, ao contrário de FPGAs e PLDs que são construídos para aplicações gerais e programados para aplicações específicas. A quantidade de portas lógicas é da ordem de centenas de milhões, o que permite que esses componentes realizem funções de grande complexidade. Com esta construção dedicada, os ASICs são mais rápidos e necessitam de menor espaço para a síntese do circuito equivalente. Apesar das vantagens oferecidas, o custo, o tempo de desenvolvimento e o fato dele não permitir modificações após a sua construção são fatores negativos. O alto custo inicial fez com que apenas equipamentos produzidos em larga escala utilizassem essa tecnologia.

Com capacidade entre os PLDs e os ASICs, o FPGA, desenvolvido pela Xilinx em 1985 e utilizado pela Marinha Americana [20], é um CI que contém blocos customizáveis, que podem ser configurados para realizar diferentes funções, e para isso precisa ser programado pelo usuário [21]. Sua capacidade e desempenho encontram-se entre os PLDs e os ASICs. O FPGA trouxe uma alternativa à realização de tarefas e funções que antes só podiam ser realizados por ASICs, com a vantagem de possuir um custo de desenvolvimento inferior [21]. Ele também foi utilizado para prototipagem de ASICs e permitiu que áreas com menor potencial de produção tivessem acesso às vantagens de possuir um *hardware* imune a interferências eletromagnéticas e com capacidade de executar tarefas em paralelo, como controlador do seu produto atrelado a facilidade de programação de um *software* [21]. Dessa forma, mesmo com pesquisas mostrando superioridade de circuitos sintetizados em ASIC

para área ocupada, velocidade e consumo de potência [22] [23], a utilização do FPGA aumenta a cada ano [22].

Diferentemente da arquitetura de microcontroladores, que possuem blocos de memória com tamanhos definidos, contadores, controlador de interrupções, porta serial, entre outros elementos, a arquitetura do FPGA é composta basicamente por três tipos de elementos: blocos de I/O (*input/output*), elementos lógicos configuráveis e blocos de interconexão. Através de linguagens dedicadas para a programação em *hardware* o usuário pode descrever as funções desejadas para ser realizadas pelo CI [21]. Após a compilação do código um arquivo binário é gerado. Esse arquivo leva informações das associações entre portas lógicas, linhas de interconexão, nível lógico de portas de comunicação externas, entre outras e dessa forma o CI fica customizado para realizar as operações antes descritas pelo usuário. Por não ser baseado em processador possui capacidade de programação totalmente em paralelo (*Dataflow Language*). Cada elemento lógico é composto por um elemento de memória associado à *flip-flops*, multiplexadores e portas lógicas para implementar qualquer função possível de ser realizada por um circuito digital, contadores, somadores, multiplicadores, conversores serial-paralelo e paralelo-serial, memórias com qualquer largura (*bits/endereço*), entre outras [21].

Existem diversas linguagens disponíveis para programação de FPGA, são elas chamadas de Linguagem de Descrição de *Hardware*. Essas linguagens são utilizadas para descrever o funcionamento de circuitos digitais. Dentre elas destacam-se a VHDL e Verilog [24].

1.4 Protocolo SPI

O *Serial Peripheral Interface* (SPI) é um protocolo de comunicação serial que funciona de forma sincronizada e é utilizado para curtas distâncias. Foi desenvolvido pela Motorola em 1979 e posteriormente adotado por outras indústrias. Esse protocolo funciona em modo *Full Duplex* com topologia mestre/escravo, podendo ser composto por vários dispositivos escravos, porém por apenas um mestre [25], [26].

O dispositivo mestre fornece o *clock* para escrita e leitura dos *bits* e o seletor de escravo (SS). Como vários dispositivos escravos são permitidos o dispositivo mestre seleciona, através dos pinos SS, qual *chip* escravo será ativado [25], [26].

O SPI é composto por 4 fios para funcionamento em modo *duplex*, porém podendo utilizar apenas 3 fios caso seja desejado a comunicação simples. Os 4 sinais presentes na comunicação SPI são:

- SCLK: *Serial Clock* – Responsável por garantir a sincronia da transferência de dados;
- MOSI: *Master Out, Slave In* – Usado para enviar os dados pelo dispositivo mestre e para receber nos dispositivos escravos;
- MISO: *Master In, Slave Out* – O contrário do anterior, esse pino é usado para receber dados no mestre e enviar no escravo.
- SS ou CS: *Slave Select ou Chip Select* – Usado para ativar ou desativar o *chip* escravo. Cada escravo possui um sinal individual de SS, permitindo que os dados enviados pelo mestre sejam direcionados a um receptor específico (quando houver vários dispositivos escravos na comunicação).

1.4.1 Transmissão de Dados

O *clock* da comunicação é fornecido pelo *chip* mestre em uma frequência suportada pelo escravo. O mestre seleciona o escravo alterando o estado do pino SS. A partir desse momento a cada borda de subida ou descida do SCLK o mestre envia um *bit* pelo MOSI que é lido pelo escravo. Na mesma borda de *clock* o escravo envia um *bit* pelo MISO e o mestre lê [25], [26]. Na figura 5 é mostrado o esquema de ligação para comunicação SPI entre um dispositivo mestre e um dispositivo escravo.

Figura 5 - Esquema de ligação dos pinos entre os dispositivos mestre e escravo.

1.5 Problemas associados à sincronização de eventos

1.5.1 Clock Skew

Em circuitos digitais síncronos, os eventos como atualização da saída de registradores são coordenados por um sinal de onda quadrada que parte de uma única fonte e é distribuído para diversas partes do circuito. Esse sinal de sincronia é chamado de *clock*. A execução desses eventos é sincronizada com a ocorrência de uma transição do *clock* do nível lógico 0 (NL0) para o nível lógico 1 (NL1), conhecido por disparo por borda de subida, ou com a transição entre NL1 e NL0, conhecido disparo por borda de descida [27].

Em teoria o *clock* conectado a dois registradores adjacentes deveria ocorrer no mesmo instante para ambos, porém, na prática pode ser observada uma diferença entre esses tempos de chegada, denominado *Clock Skew* [28] [29]. Alguns fatores podem contribuir para a ocorrência do *clock skew*, como diferença no tamanho dos caminhos que o sinal deve seguir dentro do CI entre a fonte do *clock* e cada registrador, variações de temperatura e variações de capacitância. O *clock skew* de um sinal pode ser positivo, quando o *clock* chega no registrador que envia antes do que recebe, negativo, para o caso contrário, ou nulo, quando chega ao mesmo tempo em ambos os registradores.

Um caminho longo pode introduzir atrasos que prejudicam o desempenho do circuito. Esse problema se torna mais crítico quando a frequência de *clock* é aumentada. A redução da diferença de tamanho entre os caminhos ou a inserção de *buffers* em linha são formas de minimizar as diferenças de tempos de chegada entre os elementos do circuito [28]. Existem programas de computador que auxiliam na resolução desses problemas, nos quais o usuário deve informar quais são os caminhos críticos e quais os tempos máximos e mínimos para que a propagação do sinal de *clock* em um devido caminho não gere erros [30].

1.5.2 Clock Jitter

Apesar do período de *clock* em um sistema ser considerado fixo, devido a fatores como ruídos e outros tipos de distúrbios ele não é constante em todos os ciclos em um sistema real. Essa diferença entre o período ideal e o período real ocorrido é conhecida como *Clock Jitter* [31]. Excesso de *jitter* pode fazer com que o sistema tenha um funcionamento não esperado, como por exemplo, aumentar a taxa de erro de *bits* de um *streaming* de dados [32].

Na figura 6 é apresentado um exemplo de ocorrência de *clock jitter*, na qual a linha contínua representa o instante ideal de ocorrência da transição e as linhas tracejadas representam o instante real de transição do *clock*.

Figura 6 - Exemplo da ocorrência de *Jitter*. A linha contínua representa o instante teórico de ocorrência da transição do *clock*, enquanto a linha tracejada representa a ocorrência real desta transição.

1.5.3 Erros causados por excesso de *clock skew* e *clock jitter*

Para o correto funcionamento de um circuito digital síncrono o dado de entrada deve ser atribuído à entrada do *flip-flop* algum tempo antes da ocorrência da borda do *clock* e deve ser mantido durante algum tempo após a ocorrência do mesmo. Esse tempo varia em relação ao *flip-flop* utilizado e à eles são dados os nomes, respectivamente, tempo de *setup* e tempo *hold*. Quando esses tempos não são respeitados ocorrem erros que resultam em valores não esperados na saída do *flip-flop*, denominados erros *setup violation* e *hold violation*.

Na figura 7 é apresentado um circuito com entrada no *flip-flop* FF1 e saída no *flip-flop* FF2. Os atrasos internos da transmissão dos dados são mostrados no diagrama. Nesse caso, o *clock* de ambos os *flip-flops* ocorrem no mesmo instante. Apesar do atraso provocado pela lógica combinacional presente entre os *flip-flops* o tempo de *setup* requerido ainda é satisfeito, não ocorrendo portanto uma violação. Os sinais FF1.Q e FF2.Q representam, respectivamente, a saída do *flip-flop* 1 e a saída do *flip-flop* 2.

Figura 7 - Exemplo de um circuito no qual o tempo de setup é satisfeito (Adaptado de VLSI Concepts [33]).

Na figura 8 é mostrado um circuito em que ocorre a violação do tempo *hold*. Nesse caso repare que existem *buffers* que ocorreram na linha de *clock*. Por esse motivo, apesar da linha de *clock* ser a mesma, eles são representados por nomes diferentes, sendo CLK o *clock* do FF1 e CLKB o *clock* do FF2. No instante que ocorreu a segunda borda de subida do CLKB o valor presente na entrada FF2.D era “0”, porém esse valor não permaneceu constante durante o tempo necessário, ocorrendo portanto uma violação do tempo *hold*.

Figura 8 - Exemplo de um circuito em que o tempo *hold* é violado (Adaptado de VLSI Concepts [33]).

Apesar dos atrasos na linha de *clock* serem muitas vezes indesejados, eles se tornam inevitáveis devido a diferenças nos tamanhos das linhas de *clock*. Algumas soluções para esse problema são a ressintetização do circuito no FPGA para adequar os tempos ou então a inclusão de *buffers* em outras linhas para deixá-las com o mesmo atraso. Em geral, como os circuitos digitais sintetizados em FPGAs possuem grande complexidade, seria impossível a implementação dessas soluções sem o auxílio de *softwares* de avaliação. Programas como o *TimeQuest Timing Analyzer*, presente no próprio *software* de design *Quartus II* – Altera®, realizam a simulação do circuito e auxiliam na identificação dos pontos críticos do circuito, da frequência máxima para operação correta, além de fornecer ferramentas que ajudam na solução dos problemas de tempo [34].

1.6 Fotoacústica

A fotoacústica é uma modalidade de imagem híbrida, na qual ondas ultrassônicas são geradas a partir da interação de um pulso de laser com o tecido. É utilizada para geração de imagens biomédicas com alto contraste⁴ e alta definição espacial [36]. O efeito fotoacústico ocorre devido à absorção da energia dos fótons pelo meio, gerando expansão termoelástica. A amplitude do sinal de fotoacústica depende do espectro de absorção e do coeficiente de expansão térmica, gerando ondas acústicas que são adquiridos pelo transdutor ultrassônico e por um *pulse-receiver* configurado como receptor [35]. Vários grupos de pesquisa têm usado a técnica de reversão no tempo (*time-reversal*) para reconstruir sinais de fotoacústica [37] [38] [39]. Nessa técnica a pressão acústica inicial presente no meio é determinada simulando a retransmissão do sinal adquirido invertido no tempo [19] [37].

A maioria das plataformas de pesquisa em ultrassom permitem acesso aos dados recebidos pelo transdutor em seu formato *raw* e a sincronização através de pulso de *trigger*, permitindo conexão com o laser [14] [15] [40]. Porém, muitas vezes, essas plataformas possuem alto custo ou não permitem flexibilidade suficiente para realizar avaliações em várias técnicas híbridas, como ausência de sinal de sincronia entre equipamentos ou o não fornecimento de níveis pré-processados do sinal para o usuário. Para fornecer maior flexibilidade, grupos de pesquisa tem desenvolvido plataformas dedicadas, implementando *hardware* e *software* para controlar o *beamforming* de recepção e permitir o acesso aos primeiros níveis da recepção dos dados, sem a ocorrência de apodização referente ao controle de amplitude ou outros processamentos de sinais comuns presentes em plataformas de pesquisa em ultrassom. Implementações efetivas promovem acesso aos dados brutos e oportunidades para estudos, utilizando diferentes métodos de reconstrução como reversão no tempo.

1.7 Kits de desenvolvimento utilizados

1.7.1 TSW1400evm

É um *kit* de desenvolvimento fabricado pela Texas Instruments® que possui conectores dedicados para outros *kits* também fabricados pela empresa, como diversos

⁴ O contraste da técnica não depende de propriedades mecânicas e elásticas como no ultrassom, mas de parâmetros ópticos, principalmente absorção óptica [35].

modelos de conversores analógico/digital (ADCs) e conversores digital/analógico (DACs). Esse *kit*, mostrado na figura 9, possui um FPGA de alta performance – Altera® Stratix IV, mod. EP4SGX70HF353N – que está interligado a outros recursos disponíveis na placa.

Os principais recursos disponíveis na TSW1400evm são:

- Conversor Serial/USB – o que permite a transferência de dados entre um computador e o FPGA através de comunicação USB;
- Memória SDRAM 1 GB DDR2;
- Conector dedicado para ligação do conversor AD;
- Conector CMOS;
- *Clock* interno de 50 MHz.

Figura 9 - Placa controladora TSW1400evm utilizada no presente projeto.

A Texas Instruments® também disponibiliza o programa *High Speed Data Converter Pro (HSDC Pro)* com suporte à diversos modelos de ADCs. Utilizando o programa disponibilizado é possível adquirir dados através da placa ADC, plotar esses dados na tela do programa e salvá-los para posterior análise, sem a necessidade da criação do próprio código.

Apesar disso, o código fonte do programa não é disponibilizado, não permitindo portando a customização do mesmo por parte do usuário. Caso isso seja desejado, deve ser criado um novo *firmware*, que poderá ser programado diretamente pelo USB utilizando o *software* HSDC Pro.

1.7.2 HV7351db1

É uma placa de demonstração do CI HV7351. Esse CI é um *driver* de 8 canais para geração de ondas ultrassônicas que pode ser programado por comunicação SPI. Cada canal possui a capacidade de fornecer ± 70 V com corrente de até 3 A, utilizando a tipologia *Push-Pull*. Nessa placa de demonstração a configuração do CI é feita através de dois *Complex Programmable Logic Devices* (CPLDs) presentes na placa. Dessa forma, o usuário pode utilizar o sistema de ultrassom controlando os parâmetros através de botões presentes na placa, sem a necessidade de utilização de qualquer outro equipamento adicional. Porém, a utilização da placa dessa forma não permite controle de alguns parâmetros como dos atrasos para disparo dos elementos, variação de frequência de excitação ou então controle da codificação do pulso diferente dos 4 tipos disponíveis [41].

1.7.3 AFE5805

AFE5805 é um dispositivo de 8 canais desenvolvido pela Texas Instruments® para *Front-End* de sistemas de ultrassom [42]. Possui um conversor analógico/digital com frequência de amostragem de até 50 MHz e resolução de 12 *bits*. Além do conversor, o dispositivo possui outros blocos, como mostrado na figura 10.

O primeiro bloco do CI é um Amplificador de Baixo Ruído (LNA – *Low Noise Amplifier*) que aplica um ganho de fixo 20 dB a cada canal de entrada e possui um ruído típico de 0,75 nV/ $\sqrt{\text{Hz}}$. A saída desse bloco entra em um atenuador controlado por tensão (VCA – *Voltage Controller Amplifier*), podendo variar até 46 dB do sinal com tensão de controle variando entre 0 e 1,2 V. Após isso um Amplificador de Ganho Programável (PGA – *Programmable Gain Amplifier*) pode ser configurado para fornecer ganhos de 20 dB, 25 dB, 27 dB ou 30 dB. O Filtro Passa-Baixa de 2ª ordem também pode ser programado para corte em 10 MHz ou 15 MHz.

Após a amplificação e filtragem do sinal ele é digitalizado pelo conversor analógico/digital e as saídas são serializadas para reduzir o número de canais necessários para recepção destes sinais. Assim, os 12 *bits* de cada canal são enviados através de um único par

Figura 11 – *Kit* de desenvolvimento AFE5805evm para aquisição simultânea (8 canais).

1.7.4 TX810evm

Em modalidades de imagem por ultrassom pulso-eco convencionais, o mesmo elemento piezoelétrico é responsável pela emissão da onda ultrassônica e pela recepção da mesma. Porém, os dispositivos da linha de recepção da onda ultrassônica operam com baixa tensão, enquanto a excitação da cerâmica piezoelétrica é produzida por sinais com alta amplitude. Para evitar que os transientes produzidos pela excitação da cerâmica danifiquem a linha de recepção do sistema é necessário um seletor Rx/Tx [44]. Nesse trabalho foi utilizada a placa seletora modelo TX810evm, fabricada pela Texas Instruments® e apresentada na figura 12.

Figura 12 - Kit de desenvolvimento TX810evm, utilizado como seletor Rx/Tx.

O TX810 é um dispositivo que ceifa a tensão de entrada em uma amplitude que não seja prejudicial aos componentes conectados em sua saída. Esse dispositivo possui 8 canais sendo que cada canal é composto por diodos internos de alta velocidade que limitam a tensão de saída. O diagrama de bloco do circuito de um canal pode ser visto na figura 13 [45].

Figura 13 - Circuito interno de um canal do TX810 (Retirado de Texas Instruments® 2009 [45])

Ele permite que a corrente quiescente do circuito seja controlada através de chaves localizada na placa, possibilitando a alteração da tensão de corte. Através da decodificação dos 3 interruptores configurados pelo usuário o sistema comuta 7 transistores o que permite controlar a corrente quiescente entre 0mA a 7mA, conforme é mostrado na figura 14 [45].

Figura 14 - Diagrama de blocos do controle de corrente quiescente interno do TX810 (Retirado de Texas Instruments® 2009 [45]).

2 MATERIAIS E MÉTODOS

Plataformas de pesquisa em ultrassom devem possibilitar controle de parâmetros de emissão e recepção de ondas ultrassônicas. A etapa de emissão é composta por um gerador de sinal, um amplificador do sinal de emissão, e a etapa de recepção possui um amplificador de sinal, um conversor A/D e um filtro passa-baixa. Além desses componentes também são necessários um chaveador Rx/Tx, para permitir que o mesmo elemento piezoelétrico possa ser utilizado na emissão (dezenas de volts) e na recepção do sinal (centésimos de volts), fonte de tensão, responsável por alimentar o circuito de emissão e recepção, e um controlador para coordenar o funcionamento integrado dos sistemas. A seguir são mostrados o diagrama de bloco (figura 15) e a foto (figura 16) da plataforma de ultrassom desenvolvida nesse projeto.

Figura 15 - Diagrama de blocos da plataforma de pesquisa em ultrassom desenvolvida.

Figura 16 - Foto da plataforma de pesquisa em ultrassom desenvolvida. TSW1400evm (a), AFE5805 (b), TX810evm (c), HV7351db1 (d), fonte de alta tensão AN-H59DB1 (e), fonte ± 5 e $\pm 3,3V$ (f) e transdutor ultrassônico (g).

Essa seção está dividida em três partes: sistema de emissão, sistema de recepção e fotoacústica, onde é mostrada a metodologia empregada para avaliar a utilização da plataforma na aquisição de imagem de fotoacústica.

2.1 Sistema de Emissão

2.1.1 Fonte

A placa HV7351db1, mostrada na figura 17, requer vários níveis de tensão para seu funcionamento [41]. Para suprir esses níveis de tensão foi utilizada uma fonte fabricada pela Supertex® – AN-H59DB1.

Figura 17 - Fonte multi-tensão utilizada no projeto para alimentar a placa de emissão.

Os ajustes foram configurados a partir dos *trimpots* presentes na fonte para atingir os níveis de tensão exigidos pela HV7351db1.

Tabela 1 - Níveis de tensão especificados no *datasheet* do kit de desenvolvimento HV7351db1

+Vcc	+3,3V Fonte de tensão para a lógica digital
+Vdd / -Vss	$\pm 5,0V$ Fonte de tensão
Vrp / -Vrn	± 5 a $\pm 12,0V$ Fonte de tensão para modo de onda contínua (CW)
+Vpp / -Vnn	$\pm 3,0$ a $\pm 70V$ Fonte de alta tensão

2.1.2 Conexão entre HV7351db1 e TSW1400evm

Utilizando o a placa HV7351db1 da forma original, as possibilidades de alterações dos parâmetros de configuração do sistema eram restritas, não permitindo controle dos atrasos de cada canal ou variação da frequência de emissão. Assim, para possibilitar alterações mais

amplas que as permitidas, foi necessário realizar a remoção dos dois CPLDs utilizados para fazer as configurações padrões do *kit* de emissão, como mostrado na figura 18. Após a remoção os pinos de configuração foram conectados à placa TSW1400evm. Assim, o FPGA enviaria as sequências necessárias para programação do *chip*. O protocolo para envio dos dados foi seguido a partir da descrição fornecida no *datasheet* do *chip* HV7351.

Figura 18 - (a) - HV7351db1 antes da remoção dos CPLDs. (b) HV7351db1 após remoção dos CPLDs.

A configuração do HV7351 foi realizada através de comunicação SPI e os dados foram armazenados em duas memórias FIFO internas ao HV7351, sendo que uma é responsável por gravar os parâmetros da codificação do pulso de onda e a outra os parâmetros relacionados a frequência do transdutor utilizado e dos atrasos necessários a cada canal.

O bloco 1, responsável pelo armazenamento dos parâmetros de codificação do pulso de onda, deve receber dois vetores – um contendo informações sobre a parte positiva da onda e o segundo sobre a parte negativa da onda - cada um com tamanho de 32 *bits*. Através dos dois vetores é possível “desenhar” a forma de onda desejada utilizando 3 níveis de tensão, VNN, 0 ou VPP. Além disso, é possível definir da mesma forma o número de ciclos de excitação desejado, podendo chegar até 16 ciclos. Na tabela 2 são mostrados os valores de saída para as diferentes combinações possíveis de entrada. Nessa tabela pode ser visto que existe uma proteção interna para evitar que ambas as saídas fiquem em estado ligado caso as entradas N e P sejam colocadas em nível lógico alto ao mesmo tempo, o que ocasionaria curto-circuito e queima do canal. A sequência necessária para envio dos *bits* dos vetores de configuração para esse primeiro bloco de memória é apresentada na figura 19.

Tabela 2 – Valores de saída do HV7351 para diferentes combinações de entradas.

Figura 19 - Sequência de endereços da memória 1 para armazenamento dos padrões de codificação do pulso de emissão (Retirado de Supertex [46]).

A sequência de configuração do bloco dois, responsável por armazenar os valores de divisão do *clock*, frequência de excitação do transdutor e valores de atrasos para cada elemento, é apresentada na figura 20.

Figura 20 - Sequência de endereços da memória 2 para armazenamento da constante de divisão e dos valores de atrasos para cada elemento disponível (Retirado de Supertex [46]).

2.1.3 Divisor de *clock*

O clock fornecido pelo pino TCK serve como referência para a frequência de emissão do transdutor e para o controle dos atrasos para variação da profundidade de focalização. Essa frequência de referência define a máxima e a mínima frequência de emissão. Fornecendo um clock de 100 MHz a este pino da placa HV7351db1 atinge-se um incremento mínimo de atraso de 10 ns, o que significa que todos os valores de atrasos serão múltiplos desse número. A frequência de emissão do transdutor é calculada a partir de constantes de divisão fornecidas pelo usuário que operam sobre esse valor de clock, através da equação 4. Essas constantes podem variar entre 1 a 64, permitindo assim o ajuste de frequência para diferentes tipos de transdutores. Na equação 4

tabela 3 são mostradas as frequências possíveis de serem obtidas a partir da frequência do clock de referência de 100 MHz, cuja faixa cobre as frequências dos transdutores disponíveis no laboratório.

$$Freq. de Emissão = \frac{100 \text{ MHz}}{\text{Constante de divisão}}$$

Equação 4

Tabela 3 - Valores do divisor de *clock* disponíveis no HV7351evm para configuração da frequência de emissão do transdutor.

<i>Clock de entrada de 100 MHz</i>					
Const.	Freq. [MHz]	Const.	Freq. [MHz]	Const.	Freq. [MHz]
1	100,00	23	4,35	45	2,22
2	50,00	24	4,17	46	2,17
3	33,33	25	4,00	47	2,13
4	25,00	26	3,85	48	2,08
5	20,00	27	3,70	49	2,04
6	16,67	28	3,57	50	2,00
7	14,29	29	3,45	51	1,96
8	12,50	30	3,33	52	1,92
9	11,11	31	3,23	53	1,89
10	10,00	32	3,13	54	1,85
11	9,09	33	3,03	55	1,82
12	8,33	34	2,94	56	1,79
13	7,69	35	2,86	57	1,75
14	7,14	36	2,78	58	1,72
15	6,67	37	2,70	59	1,69
16	6,25	38	2,63	60	1,67
17	5,88	39	2,56	61	1,64
18	5,56	40	2,50	62	1,61
19	5,26	41	2,44	63	1,59
20	5,00	42	2,38	64	1,56
21	4,76	43	2,33		
22	4,55	44	2,27		

A configuração da constante do divisor foi feita através do *software* de interface com o usuário, não necessitando recompilação do código ou regravação do FPGA. Caso seja necessário, a alteração da frequência deverá ser feita diretamente no módulo *Phase Locked Loop* (PLL) do código Verilog, e então o processo de compilação e gravação deverá ser

novamente realizado. É necessário salientar que caso isso seja realizado os cálculos de *beamforming* e valores do divisor serão alterados e essa nova base deverá ser considerada.

2.1.4 Conexão dos cabos interligando TSW1400evm e HV7351db1

Após a remoção dos CPLDs da placa todos os sinais necessários precisaram ser fornecidos pelo FPGA. Para isso foi utilizado a conexão CMOS da placa TSW1400evm configurado para fornecer saídas com 2,5 V e capacidade de 12 mA. Na tabela 4 são apresentados os pinos de configuração do CI-HV7351 e os respectivos *Test Points* que possibilitaram os seus acessos pela placa TSW1400evm.

Tabela 4 - Pinos de configuração do CI-HV7351 e os respectivos *Test Points* que possibilitam os seus acessos.

Pino	Descrição	Test Point
CS2	Ativa DIN2. NL1 = off NL0 = on	TP18
SIZE	Configura tamanho do vetor de configuração da codificação do pulso. NL0 = 16-bits, NL1 = 32-bits	TP4
INV	Inverte a forma de onda da saída TX	TP6
CW	Ativa modo CW NL0 = modo CW desligado NL1 = modo CW ligado	TP12
EM	Ativa e desativa o dispositivo. NL0 = off NL1 = on	TP8
SCK	Entrada de <i>clock</i> serial para promover o deslocamento dos registradores	TP14
TRIG	Referência para disparo das saídas TX	TP16
TCK	<i>Clock</i> de referência para o contador de atrasos e para a entrada do divisor de frequência de emissão	TP5
CS1	Ativa DIN1. NL1 = off NL0 = on.	TP18
A0	Bits que permitem escolher 1 entre 4 padrões disponíveis de forma de onda	TP7
A1		TP9
DIN1	Entrada de dados serial	TP15

2.1.5 Montagem do conector do transdutor

Os testes de emissão foram realizados utilizando um transdutor de 7,5 MHz (L14-5 / 38, Ultrasonix). Para promover a conexão entre o transdutor e a plataforma de ultrassom utilizou-se o conector fêmea compatível, modelo DL1-156p, ao qual foi soldado os cabos de saída da placa HV7351db1, seguindo o *pin map* fornecido pelo fabricante. Como esse transdutor possuía 128 elementos, foi realizado uma ligação deixando dois elementos desligados entre cada elemento ativo.

Figura 21 - Ligação dos elementos ao sistema de emissão. Os elementos foram ligados de forma espelhada para aumentar a área de abertura do transdutor e a profundidade de focalização do feixe.

Com o objetivo de aumentar o número de elementos de excitação e a variação da profundidade de focalização do feixe, foi utilizado um par de elementos para cada canal de saída do HV7351db1. Esse par de elementos foi distribuído simetricamente em forma espelhada conforme ilustrado na figura 21. Com essa ligação obteve-se uma abertura de 14,02 mm. Dessa forma, mesmo possuindo apenas 8 canais de emissão foi possível emitir com 16 canais do transdutor. A desvantagem dessa abordagem do problema foi não conseguir realizar *steering* da onda.

Após a ligação, para evitar que interferências eletromagnéticas causadas pelo sistema de excitação influenciassem nas entradas de alta impedância de outros componentes, foi utilizada uma blindagem metálica aterrada nos cabos que interligavam a placa de emissão ao transdutor.

2.1.6 Impedância Elétrica

A impedância elétrica de cada carga conectada às saídas do HV7351db1 foi caracterizada utilizando o impedancímetro Agilent 4294a. Os gráficos de saída de todos os canais retornaram o mesmo perfil, conforme é possível observar na figura 22. Os valores da impedância para a frequência de 7,15 MHz foram adquiridos e são mostrados na tabela 5.

Figura 22 - Módulo da impedância da carga presente em cada canal do emissor.

Tabela 5 - Impedância elétrica das cargas conectadas à saída da placa HV7351db1.

nº canal	Módulo (Ω) $\pm 0,9$	Fase ($^\circ$) $\pm 3,6$
1	13,1	48,7
2	12,5	43,9
3	13,2	49,5
4	12,1	46,6
5	10,5	38,1
6	11,5	42,9
7	12,1	45,8
8	11,6	44,4
Média	12,0	45,0

Esta medida foi executada para garantir que a impedância elétrica da carga, conectada a cada canal, não fosse menor do que a impedância de saída do gerador HV7351db1, que é de 7Ω , o que poderia ocasionar a queima dos *mosfets* internos do CI HV7351.

2.1.7 Programação do FPGA para *software* de emissão

A placa TSW1400evm utiliza um FPGA Altera® modelo EP4SGX70HF35C3N. Para programação do FPGA foi utilizado o *software* Quartus II *Subscription Edition* obtido através de doação da Altera® para desenvolvimento do projeto. A programação, feita em linguagem Verilog, foi realizada em módulos, o que facilitou a compreensão, as etapas de simulação e correção de erros. Na figura 23 é apresentado o diagrama de blocos da programação desenvolvida para o controle de emissão.

Figura 23 - Diagrama de blocos da programação feita para o sistema de emissão.

O módulo *ftdiTswDataReceiver* foi usado para adquirir os *bits* enviados pelo FT4232, presente na placa TSW1400evm. Para a comunicação SPI, foram utilizadas as mesmas configurações de envio conforme programadas no código feito no Visual C, tais como como borda de *clock* que ocorreria a transmissão, estado do pino CS, sequência e sentido dos *bits* enviados. Após a recepção dos dados configurados pelo usuário, os dados no FPGA foram organizados em vetores e disponibilizados a dois módulos. O módulo OUT_TRIG recebeu o valor do PRF do sinal, e o módulo Out_Data recebeu os outros dados.

O pino CS permaneceu em NL0 enquanto o conversor USB/Serial estava enviando dados. Ao encerrar o envio o pino CS retornava ao estado de NL1, o que fazia com que o FPGA enviasse um vetor de configuração o CI HV7351. Esse vetor de configuração continha informações dos atrasos no disparo de cada canal, da frequência de emissão da onda e da codificação do pulso. Além desses parâmetros, o módulo OUT_DATA também fornecia sinais de configuração da emissão como inversão do pulso, onda contínua, canal da memória utilizada para gravação da codificação do pulso, além das saídas para os *leds* de indicação ao usuário.

O valor do PRF era recebido pelo módulo *TRIGGER*. Enquanto a entrada B_Trig fosse mantida em NL0 o módulo realizava o acionamento sucessivo do *trigger*, de forma a causar o disparo da emissão da onda ultrassônica. A entrada B_Trig podia ser acionada manualmente

através do *pushbutton 3* ou eletronicamente, através da entrada SMA J14, ambos localizados na placa TSW1400evm.

O módulo CLOCK_DIVISOR teve a função de reduzir a frequência da comunicação SPI entre o FPGA e a placa HV7351db1, ajustando-a assim para um valor aceito pela última.

O módulo ENABLE permitia que o usuário ativasse e desativasse o CI HV7351 manualmente através do *pushbutton 2* presente na placa TSW1400evm.

2.1.8 Código para configuração do envio da onda ultrassônica

Foi desenvolvido um código em linguagem C, utilizando o *software* Visual C++ 2008, para realizar a configuração dos parâmetros necessários ao funcionamento do sistema de emissão. O desenvolvimento desse *software* possibilitou alterações nos parâmetros de emissão de maneira rápida e simples, evitando que o código fonte necessitasse ser alterado, compilado e reprogramado diretamente no FPGA.

Utilizou-se a biblioteca de vínculo dinâmico (DLL) ft2xx.dll fornecida pela empresa FTDI®, fabricante do CI conversor USB/serial, possibilitando controlar os parâmetros de baixo nível da comunicação serial.

Para o desenvolvimento do código, utilizou-se a porta B em configuração Multi-Protocol Synchronous Serial Engine (MPSSE). Essa porta está fisicamente ligada aos pinos do FPGA, e possibilita acessá-lo diretamente do computador via USB. Por meio dos comandos disponíveis no cabeçalho da DLL, a saída do FT4232 se comunicou com o FPGA utilizando o protocolo SPI. Os dados enviados pelo usuário através do FT4232 chegaram ao FPGA, onde foram carregados em vetores que posteriormente foram utilizados para configurar a placa HV7351db1.

A execução do código com o cabo USB conectado ao TSW1400evm inicializa a porta B do FT4232 e através de uma tela o usuário pode escolher qual parâmetro deseja configurar. Através dessa tela de interface PC/FPGA é possível controlar os seguintes parâmetros:

- 1 – Alterar a constante de divisão do *clock*;
- 2 – Configurar o tipo de onda – onda contínua ou pulsada (função CW);
- 3 – Inverter a forma de onda (função INV);
- 4 – Aplicar atrasos para os 8 canais;
- 5 – Codificar do Pulso;
- 6 – Escolher o canal para gravação do padrão de codificação do pulso (CH1 a CH4);

7 – Determinar a frequência de repetição do pulso.

Posteriormente foram incluídos nesse código parâmetros para configuração da recepção da onda ultrassônica, que serão tratadas no próximo capítulo.

Figura 24 - Fluxograma do código de interface usuário/plataforma para configuração dos parâmetros de emissão. O comando CW, quando ativo, permite que após um pulso de *trigger* o sistema permaneça efetuando disparos continuamente, INV inverte a amplitude do sinal de codificação configurado e o parâmetro CH indica em qual dos quatro bancos de memória será armazenado o padrão de codificação do pulso de emissão.

O vetor de emissão não era composto apenas por *bytes* que seriam transmitidos. Nele deviam estar contidas informações como:

- 1 – a direção de fluxo de dados;
- 2 – o estado do pino SS durante o envio;
- 3 – em qual borda do SCLK ocorreria a saída;
- 4 – configuração do *Loopback*;
- 5 – informação do *bit* a ser enviado primeiro: o *bit* mais significativo (MSB) ou o menos significativo (LSB);
- 6 – quantidade de *bytes* a serem enviados;
- 7 – os *bytes* a serem enviados;
- 8 – configurava o estado dos pinos após finalização do envio.

Após a construção do vetor de envio foi inserido um comando FT_Write, que enviava os dados ao *chip* FT4232 seguindo configuração feita. Para garantir uma comunicação bem sucedida entre o FT4232 e o FPGA os mesmos parâmetros de comunicação foram implementados em ambos os dispositivos.

Foi conectado um osciloscópio aos *test-points* correspondentes a saída do FTDI na placa TSW1400 e conferido se os *bits* recebidos correspondiam aos configurados no computador pelo usuário.

Para a construção desse código foram utilizados documentos fornecidos pelo fabricante do conversor USB/Serial [47] [48] [49].

2.1.9 Desenvolvimento de código em Labview para sistema de rastreo

O laboratório GIIMUS possui um tanque acústico para apoio a pesquisa em campos ultrassônicos. Esse tanque possui um sistema de rastreo controlado pela placa PCI-7350 da National Instruments® e possui 3 graus de liberdade, em que cada eixo possui um motor de passo e um eixo que combinados resultam em uma precisão de 12,5 µm por passo. Cada eixo possui um sistema de *feedback* do posicionamento composto por um *encoder* com precisão de 2000 passos/revolução e seu controlador correspondente. Além disso, o sistema conta com uma placa digitalizadora NI PCI-5122 com amostragem de até 100 MSa/s e amplitude com 14 *bits* de resolução, da National Instruments®.

Para realizar o mapeamento do campo acústico do transdutor foi desenvolvido um código em Labview. Este código foi responsável pelo rastreamento do hidrofone de agulha ao

longo de um plano, pré-programado pelo usuário, adquirindo ao longo desse mapeamento um sinal de pressão para cada ponto desse plano. A aquisição desse sinal de pressão foi sincronizada com a emissão da onda acústica pelo transdutor.

O programa desenvolvido recebe como entrada três vetores de posição, um para cada eixo. O valor presente no índice “n” de cada vetor corresponde a n-ésima posição espacial parada do hidrofone. Dessa forma, os três vetores devem possuir o mesmo tamanho, que indicam quantas paradas havia durante a varredura, e, conseqüentemente, quantos sinais adquiridos. A configuração dos parâmetros de recepção devia ser feita na própria interface do programa. O usuário deveria entrar com parâmetros como frequência de amostragem, tempo de aquisição, amplitude máxima e mínima do sinal, número de aquisições no mesmo ponto para cálculo da média e o nome e localização da pasta que os arquivos seriam salvos.

Após carregar os vetores de posição e configurar os parâmetros de recepção a varredura pode ser iniciada clicando-se em RUN. Após atingir cada posição contida no primeiro índice de cada vetor o programa entra no bloco de aquisição onde ficará aguardando o recebimento de um *trigger* para adquirir um sinal de pressão. O nome de cada arquivo foi composto por um nome escolhido pelo usuário, pela posição de cada *encoder* e pelo número da aquisição realizada.

2.1.10 Teste do sistema de emissão sem instalação do transdutor

Após conclusão da programação do *software* no computador e do FPGA a saída do sistema de emissão foi conectada a um osciloscópio ‘modelo MSO7104B – Agilent Technologies® utilizando uma ponta atenuadora que reduzia o sinal em 10 vezes. As saídas do CI HV7351 estavam conectadas a um resistor 2,55 k Ω em paralelo com um capacitor 330 pF. A fim de verificar se os sinais gerados na saída da plataforma de emissão correspondiam aos programados pelo usuário, variou-se os parâmetros de PRF, atraso de emissão, codificação do pulso, frequência de excitação e amplitude, comparando-os em seguida.

2.1.11 Teste do foco dinâmico do sistema de emissão

Após realizar os testes da placa de emissão, foram feitos experimentos para avaliar os mapas de pressão máxima produzidos pelo transdutor ultrassônico quando focalizado em diferentes profundidades.

Removeu-se a carga conectada a cada saída (par capacitor/ resistor) e conectou-se então o transdutor ultrassônico (L14-5/38, Ultrasonix) às saídas da placa HV7351db1. A face

ativa do transdutor ultrassônico foi imersa no tanque acústico e a plataforma de ultrassom foi configurada para realizar uma emissão para cada *trigger* recebido na entrada SMA da placa TSW1400evm. O *trigger* foi gerado por um gerador de função (Agilent®, modelo 33220A) configurado para fornecer pulsos com 3,3 V de amplitude e frequência de 50 Hz.

Para adquirir o mapa de pressão acústica utilizou-se um hidrofone de agulha (*Precision Acoustic*), com elemento ativo de 1 mm de diâmetro, voltado para a face do transdutor e fixado no sistema de rastreo disponível no laboratório GIIMUS, como exemplificado na figura 25. Utilizando o *software* criado em *Labview*, descrito na seção 2.1.9, foi realizada uma varredura de um plano de 20 mm de largura por 50 mm de profundidade, respectivamente com 81 pontos por 101 pontos, resultando em uma resolução de 0,25 mm na largura e 0,5 mm na profundidade.

O sistema de rastreo movimentou o hidrofone para as posições pré-programadas. A movimentação do sistema realizava uma pausa ao atingir cada uma dessas posições, e aguardava o recebimento de um *trigger*. Ao receber o *trigger* o transdutor efetuava uma emissão e simultaneamente iniciava-se a aquisição da pressão acústica pelo hidrofone. O período de aquisição foi de 35 μ s, tempo aproximado de propagação da onda para uma distância de 50 mm, e após esse período o sistema de rastreo movimentava o hidrofone para a posição seguinte, onde o processo se repetia. Ao fim do experimento havia um arquivo contendo um sinal de RF para cada posição do plano configurado. Posteriormente, utilizando o *software* Matlab®, encontrou-se o valor máximo de amplitude no sinal de RF e atribuiu-se um valor em escala de cores. O valor de tensão de cada ponto foi convertido para pressão utilizando a tabela disponível no certificado de calibração da ponta do hidrofone.

A montagem experimental utilizada para a realização do mapeamento acústico pode ser visualizado na figura 25. Os parâmetros de emissão configurados na plataforma de ultrassom criada podem ser vistos na Tabela 6.

Figura 25 - Montagem experimental utilizada para mapeamento do campo acústico do transdutor.

Tabela 6 - Parâmetros configurados no FPGA para emissão das ondas ultrassônicas.

Frequência:	7,14 MHz
Tensão:	± 70 V (máxima permitida pela placa)
Quantidade de ciclos de excitação:	1 ciclo (+ -)
Elementos ativos:	42, 45, 48, 51, 54, 57, 60, 63, 66, 69, 72, 75, 78, 81, 84 e 87
Foco:	20 mm, 30 mm e 40 mm

2.1.12 Simulação com *toolbox* k-wave

Foram feitas simulações do campo de pressão acústica máxima do transdutor utilizando o *toolbox* k-wave para Matlab®. Para isso modelou-se um transdutor com a mesma quantidade de elementos ativos e na mesma posição. O sinal acústico configurado como resposta da cerâmica ao pulso de excitação na programação foi uma senóide na frequência fundamental do transdutor modulada por uma janela hanning. Pode-se observar a similaridade entre o sinal configurado na simulação (figura 26a) e o sinal (figura 26b), medido no experimento através de uma aquisição feita com o hidrofone a 5 mm da face do transdutor. Os parâmetros configurados para a simulação podem ser vistos na tabela 7.

Figura 26- Resposta da cerâmica ao pulso de excitação. Cada ponto do vetor de tempo corresponde a um incremento de 10 ns.

Tabela 7 - Parâmetros configurados no *software* K-Wave para simulação do campo de pressão máxima

Atenuação	Não Utilizado
Tipo do Meio	Homogêneo
Grid	460x1020 (20 mm X 100m)
Freq. Máx	17,13 MHz
Velocidade do Som no Meio	1480 m/s
Densidade	1000 kg/m ³
Parâmetro de não linearidade	Não Utilizado

2.2 Sistema de Recepção

Os *kits* de desenvolvimento AFE5805evm e TSW1400evm foram conectados utilizando a placa de interface dedicada, também fabricada pela *Texas Instruments*®. Foi utilizado o oscilador de 40 MHz disponível na placa AFE5805evm. Dessa forma os sinais adquiridos pelos 8 canais de entrada eram digitalizados simultaneamente a uma frequência de 40 MHz. Esses dados eram enviados para a saída do AFE5805 serialmente. Como a resolução do conversor A/D do AFE5805 é de 12 *bits*, seria necessária uma frequência de *clock* 12 vezes a frequência de amostragem para realizar o envio serial, o que resultaria em uma frequência de transmissão de 480 MHz, agravando alguns problemas como *Clock Skew* e *Clock Jitter*. Para reduzir esses problemas o CI-AFE5805 permite que envio serial dos dados seja feito em ambas as bordas *clock*, o que fez com que a frequência necessária para serialização dos dados seja reduzida para seis vezes a frequência de amostragem. Por este motivo a frequência do *clock* de transmissão dos dados serial foi de 240 MHz.

Na figura 27 é mostrada a sincronia entre os *bits* de saída (Serial Data), *clock* de transmissão serial (LCLK) e *clock* de amostragem (ADCLK), além de mostrar a sequência de envio dos *bits*.

Figura 27 - Sincronização dos sinais de saída do CI AFE5805 (Retirado de *Texas Instruments* [42])

Foi desenvolvido um código no FPGA para adquirir os sinais provenientes das saídas dos 8 canais da placa AFE5805evm. Esse código consistiu na implementação de duas memórias FIFO (*First In, First Out*) com *clocks* de entrada e saída separados. Inicialmente nenhum bloco IP (*Intellectual Property*) da Altera® foi utilizado, porém, posteriormente, como tentativa de sanar os problemas de erros de *bits* recebidos, utilizamos alguns IPs, como um PLL e um bloco deserializador (SERDES).

Também foi desenvolvida uma interface para permitir que o usuário configurasse o número de amostras que seriam adquiridas⁵, e que possibilitasse a transferência de dados entre o FPGA e o computador. Essa interface foi desenvolvida utilizando o programa Visual C.

Foram feitas configurações de parâmetros do CI AFE5805 utilizando o *software* do kit disponibilizado pela Texas Instruments®. Através desse *software* o CI foi configurado para aplicar um filtro passa baixa com frequência central em 15 MHz. Além disso, o AFE5805 também foi programado para fornecer uma saída conhecida para todos os canais, permitindo que os valores fossem conferidos para avaliar o funcionamento desta etapa do projeto.

2.2.1 Código FPGA

Foram desenvolvidos dois códigos para o FPGA para realizar a recepção dos dados. Na primeira abordagem, como o FPGA da Altera® não possuía registradores que podiam ser programados para receber dados em ambas as bordas de *clock*, foi construído um código com o objetivo de implementar duas memória FIFO assíncronas, que possuíam *clocks* diferentes para entrada e para saída de dados. Cada memória FIFO era carregada por uma transição diferente, a primeira era carregada pela borda de subida do sinal LCLK, enquanto a segunda era carregada pela borda de descida. Utilizando *buffers* e uma lógica de controle os dados de saída de ambas as memórias eram concatenados para serem enviados em uma única borda de *clock* para o computador. Para a construção de ambas as FIFOs assíncronas foi seguido um desenvolvimento já descrito por *Cummings C.E.* [50]. A partir desse trabalho foram acrescentados registradores intermediários para remover a metaestabilidade⁶ proporcionada pelos *clocks* assíncronos.

Na segunda abordagem para construção do sistema de recepção foi utilizado um bloco deserializador desenvolvido pela Altera. Uma vantagem da utilização desses blocos já desenvolvidos, também chamados de blocos de propriedade intelectual da Altera® (IP), é que eles possuem um documento associado ao seu uso. Desvantagens dessa utilização incluem a impossibilidade de alteração do código, já que ele é uma “caixa preta” e a necessidade de obtenção de licença caso o protótipo passe a ser produzido.

⁵ Para encontrar o tempo de aquisição deve-se dividir esse valor pela frequência de amostragem do sinal.

⁶ Erro que ocorre devido a transferência de dados entre registradores com *clocks* assíncronos. Isso pode proporcionar uma violação dos tempos de setup e hold [51].

A utilização desse bloco SERDES resultou em menores taxas de *bits* errados durante a aplicação dos testes. Ele possui a capacidade de lidar diretamente com a deserialização em ambas as bordas do *clock* (DDR), além de possuir um PLL interno que auxilia na redução do *jitter* do *clock*. Uma memória FIFO assíncrona foi criada para armazenar os *bits* recebidos.

O *toolbox* TimeQuest Timing Analyzer, disponível no Quartus II – Altera, foi utilizado para reduzir a taxa de *bits* errados durante a recepção dos dados de saída do AFE5805. Esse programa auxilia na solução de problemas de tempos de propagação do sinal, como *clock skew*, otimizando a performance dos caminho críticos, no caso as linhas de transmissão serial dos dados.

2.2.2 Desenvolvimento *software* em linguagem C para receber os dados

Após o desenvolvimento e teste em *software* do código em FPGA foi feita uma programação em Visual C para promover a recepção dos dados enviados pelo FPGA e a gravação desses dados em arquivo no computador. O fluxograma deste código é mostrado na figura 28.

Nesse programa o usuário entrava com o número de amostras que seriam adquiridas durante a recepção. Quando o FPGA recebia um pulso de *trigger* ele adquiria os dados até o enchimento da memória interna criada. Nesse momento o carregamento dos dados era interrompido e iniciava-se o envio desses dados para o computador. Os dados recebidos eram salvos em um arquivo no computador que posteriormente era processado no Matlab® para serem atribuídos a cada entrada, possibilitando assim a geração da plotagem da linha de RF adquirida.

Figura 28 - Fluxograma do código utilizado para transferência dos dados de recepção do ultrassom.

2.2.3 Teste do sistema de recepção

O sistema foi testado configurando o CI AFE5805 para liberar saídas conhecidas ao FPGA. Os valores dessas saídas possuíam um sinal de padrão em rampa, em que a cada amostra de 12 *bits* enviada pelo AFE5805 era somado o valor 1, de forma que os valores de saída variassem de 0 a 4095 reiniciando a contagem após atingir esse último valor. Também foram realizadas aquisições utilizando padrões de sinal fornecidos por um gerador de função Agilent 33220A.

Utilizando o *software* de interface, foi configurado o tempo de aquisição do sinal para 7 μ s. Um gerador de sinal Agilent 33220A foi conectado na entrada de *trigger* para determinar o início da aquisição do sinal. Os dados dessa recepção foram plotados com o auxílio do *software* Matlab®. Posteriormente foi realizada uma aquisição utilizando o *software* de aquisição *High Speed Data Converter Pro*, fornecido pela Texas Instruments® [52]. Os gráficos dessa aquisição também foram reconstruídos através do *software* Matlab®.

2.3 Fotoacústica

Nesta seção é demonstrado o uso da plataforma de ultrassom desenvolvida na aquisição de dados em experimentos utilizando a técnica de fotoacústica. Para a reconstrução dos sinais e formação das imagens foi utilizado um algoritmo de reversão no tempo (*time reversal*) [19].

2.3.1 Arquitetura do sistema

O pulso de excitação foi gerado por um laser Nd:YAG de comprimento de onda de 1064nm (neodymium-doped yttrium aluminium garnet; Nd:Y3Al5O12). Esse laser foi focalizado em um fio de metal com 0,5 mm de diâmetro. A aquisição do sinal foi realizada por um transdutor ultrassônico modelo (L14-5 / 38, Ultrasonix®). Utilizou-se o *hardware* da plataforma de ultrassom montado nesse trabalho em conjunto com o *firmware* e *software* provido pela Texas Instruments® [52] adaptado para este estudo.

2.3.2 Experimento

O transdutor ultrassônico foi fixado a um sistema de posicionamento para a realização de uma varredura perpendicular à extensão do fio. Como o sistema construído possui apenas 8 canais, foram necessárias 16 aquisições em posições diferentes para gerar uma imagem equivalente a fornecida por equipamentos de ultrassom com 128 elementos, adquirindo 8 sinais de RF em cada posição.

A sequência de operação consistiu em captar os sinais de RF utilizando o transdutor ultrassônico de 7,5MHz. Os sinais foram digitalizados pelo AFE5805evm, transferidos para o *kit* de FPGA e salvo no computador. O sistema de posicionamento permitiu que o transdutor de ultrassom fosse movimentado pela seção transversal do fio de ferro galvanizado. O equipamento de ultrassom forneceu o *trigger* para o laser realizar a emissão de fótons, iniciando a aquisição nesse mesmo instante. Os dados adquiridos foram reconstruídos e processados utilizando o *software* Matlab®.

Após a aquisição feita com a plataforma de ultrassom proposta nesse trabalho, foi realizada uma segunda aquisição com o equipamento SonixRP. Utilizou-se a mesma montagem experimental para ambos os experimentos, mantendo inclusive o mesmo transdutor. Para a realização do segundo experimento foi criada uma sequência de recebimento personalizado utilizando o *kit* de desenvolvimento de *software* Texo 5.7.4,

(Ultrasonix®) para adquirir os mapas de RF utilizando os 128 elementos do transdutor. Na figura 29 é mostrada a montagem experimental utilizada para a realização deste experimento.

Figura 29- Montagem experimental para a realização do teste de fotoacústica.

Os dados foram reconstruídos usando um algoritmo de reversão no tempo disponível no *toolbox* K-Wave. Antes da reconstrução, os sinais de RF de cada linha da imagem foram submetidos a um filtro passa-alta de 1 kHz para remover o *offset*, e ruídos de baixas frequências.

3 RESULTADOS E DISCUSSÃO

3.1 Sistema de Emissão

3.1.1 Teste do sistema de emissão sem instalação do transdutor

Nesta seção são mostradas as imagens obtidas através da conexão do osciloscópio na saída do sistema de emissão.

Na figura 30, são mostrados as respostas do sistema para as variações de pulsos codificados por 3 níveis de tensão, $-V$, 0 e $+V$, São demonstrados padrões de padrão $[-, +]$ com 16 pulsos (figura 30a), inversão de pulso (figura 30b), pulsos *chirp* crescente (figura 30c) e decrescente (figura 30d). Outros padrões que utilizem esses 3 níveis de tensão podem ser construídos.

Figura 30 - Codificação de pulso de sequência $[-, +]$ (a), $[-, +]$ com inversão de pulso (b), *chirp* crescente (c) e *chirp* decrescente (d).

A possibilidade da variação da configuração de pulso, como a aplicação da inversão de fase do sinal ou excitação por varredura frequencial (*chirp*), permite que sejam exploradas técnicas da redução de ondas estacionárias. Através da exploração de diferentes formas de onda de excitação, em 2013, Furuhashi H. e Saito O. [53], alcançaram um fator de redução de até 9,6 dessas ondas estacionárias, quando comparadas com uma excitação senoidal.

Outra vantagem proporcionada por esse recurso é a possibilidade de geração de imagens harmônicas do sinal de ultrassom do tecido. Utilizando duas emissões consecutivas,

a primeira com um pulso padrão e a segunda com o mesmo pulso invertido de polaridade, adquire-se os dois mapas de RF. Quando esses mapas são somados, a frequência central da transmissão e suas harmônicas ímpares são canceladas, porém os sinais das harmônicas pares são somados possibilitando a geração de imagens harmônicas por inversão.

O sistema de emissão desenvolvido mostrou-se flexível e eficiente nos testes de codificação do pulso.

Na figura 31 são mostrados os controles dos atrasos na emissão de um elemento após a ocorrência de um pulso de *trigger*. O instante do *trigger* foi alinhado à esquerda dos gráficos e o atraso mensurado pode ser visto ao lado de cada forma de onda. O sistema possui um atraso de aproximadamente 118 ns.

Figura 31 – Número de ciclos de *clock* de atraso aplicado a um elemento após a ocorrência de um pulso de *trigger* (localizado no canto esquerdo de cada gráfico): após 1 pulso (a) e após 200 pulsos (b).

O incremento mínimo dos atrasos para o sistema desenvolvido foi de 10 ns, Esse valor poderia ter sido diminuído para 5 ns, o que em tese permitiria um maior controle da focalização dinâmica do feixe ultrassônico, porém foi observado que para essa configuração a frequência mínima de excitação do transdutor seria de 3,12 MHz. Dessa forma optou-se por permitir um *range* maior da frequência de excitação, podendo controlá-la a partir de 1,56 MHz e mantendo a resolução temporal em 10 ns. Esse tempo é similar aos encontrados em equipamentos comerciais disponíveis para pesquisa, como no SonixRP®, com resolução temporal de 25 ns [54] e Verasonics®, com resolução temporal de 4 ns [55].

O controle do PRF do sistema de emissão foi configurado através do parâmetro “tempo de *trigger*” para atingir valores de 20 kHz, 10 kHz e 2,5 kHz. Utilizando essa configuração o sistema realiza a emissão sem a necessidade de entrada de *trigger* externo. Os gráficos adquiridos, após a configuração de PRF igual a 20 kHz (figura 32a) e 2,5 kHz (figura 32b), mostram a capacidade de controle desse parâmetro através do *software* de interface.

Figura 32 – Alteração do parâmetro de PRF, configurado para 20 kHz (a) e 2,5 kHz (b).

Os valores de divisor de frequência foram configurados para 56, e 10, conforme equação 4

tabela 3. Os cursores do osciloscópio foram alinhados ao início das bordas de transição do sinal para realizar a medição da frequência gerada. Nesse caso a configuração foi feita para 1 ciclo de emissão (- +) . As frequências resultantes foram, respectivamente, 1,79 MHz e 10 MHz, e são mostradas na figura 33.

Figura 33 – Frequência configurada para 1,79 MHz (a) e 10 MHz (b).

Os valores de tensão foram variados manualmente através dos *trimpots* presentes na fonte de alimentação AN-H59DB1. Nesse teste os valores de tensão configurados foram aproximadamente 20 Vpp (figura 34a) e 130 Vpp (figura 34b).

Figura 34 – Configuração para diferentes tensões de excitação. 20 Vpp (a) e 130 Vpp (b).

3.1.2 Comparação entre simulação e experimento

O resultado das simulações feitas, descritos na seção 2.1.12, são mostrados e comparados com os resultados obtidos no experimento do mapeamento de pressão acústica (figura 35, figura 36 e Figura 37). A profundidade das regiões focais foi próxima entres os casos real e simulado. Para o caso de maior profundidade testado, 40 mm, o ponto de maior pressão ficou 4 mm deslocado quando comparado com o simulado.

Devido à área ativa do elemento sensor ser de 1 mm, ocorreu uma média espacial do sinal o que justifica a dificuldade de visualizar o resultado das interferências causadas no campo próximo do transdutor. Outro parâmetro que influenciou na resolução do sinal, além dessa média espacial, foi o *grid* escolhido para mapeamento de campo acústico.

Figura 35 - Comparação do mapeamento de pressão máxima com foco do transdutor configurado para 20 mm de profundidade. O resultado experimental é mostrado na imagem superior enquanto o simulado é mostrado na imagem inferior. Em ambos os casos o transdutor está localizado do lado esquerdo a 5 mm do início da imagem.

Figura 36 - Comparação do mapeamento de pressão máxima com foco do transdutor configurado para 30 mm de profundidade. O resultado experimental é mostrado na imagem superior enquanto o simulado é mostrado na imagem inferior. Em ambos os casos o transdutor está localizado do lado esquerdo a 5 mm do início da imagem.

Figura 37 - Comparação do mapeamento de pressão máxima com foco do transdutor configurado para 40 mm de profundidade. O resultado experimental é mostrado na imagem superior enquanto o simulado é mostrado na imagem inferior. Em ambos os casos o transdutor está localizado do lado esquerdo a 5 mm do início da imagem.

A formação do foco foi definida de acordo com o cálculo dos atrasos de emissão (equação 3), porém a posição observada na medida experimental diferiu do calculado. A investigação por simulação realizada no K-Wave mostrou o mesmo efeito (figura 35b). Aumentando-se, na simulação, o número de elementos e mantendo-se a abertura fixa, observou-se uma redução da distância axial do foco (figura 38 e figura 39).

Figura 38 - Comparação entre simulações de campo acústico variando o número de elementos para uma mesma abertura, utilizando um cálculo de profundidade de foco igual a 20 mm.

Figura 39 - Comparação entre simulações de campo acústico variando o número de elementos para uma mesma abertura, utilizando um cálculo de profundidade de foco igual a 40 mm.

3.2 Recepção

Os resultados dos testes do sistema de recepção utilizando a plataforma proposta são mostrados nas figuras Figura 40 e Figura 41. O sinal adquirido pela plataforma de ultrassom possui o padrão esperado, função dente de serra, porém alguns desses valores amostrados são discrepantes do valor esperado. Esses valores incorretos são devidos a problemas de *timings* internos da recepção do sinal pelo FPGA. Uma possível solução do problema seria o monitoramento dos sinais adquiridos pelo FPGA através da ferramenta *SignalTap Analyser*, a qual possibilita depurar o funcionamento do FPGA diretamente em hardware, para assim encontrar as linhas mais críticas de transmissão de dados entre o AFE5805 e o FPGA Stratix IV da Altera. Conhecendo em quais linhas estavam ocorrendo os erros de transmissão seria possível realizar a minimização desses problemas de *timings* apresentados. A capacidade da plataforma em realizar a aquisição de dados é provada através da figura 41, em que é utilizado um *software* ambos fornecido pela Texas Instruments® [52], mostrando que os problemas

apresentados podem ser solucionados apenas pelo melhoria no desenvolvimento do código do FPGA. Nessa figura foram adquiridas 28000 amostras e não houve nenhum erro apresentado.

Figura 40 - Aquisição de sinal em rampa utilizando a plataforma desenvolvida

Figura 41 - Aquisição de sinal em rampa utilizando o *hardware* da plataforma com o *software* fornecido pela Texas Instruments®.

3.3 Fotoacústica

Os sinais de ultrassom produzidos pela incidência do feixe de laser no alvo, adquiridos pelo transdutor são mostrados a seguir. A figura 42 mostra o sinal adquirido pela plataforma de ultrassom desenvolvida nesse trabalho. Na figura 43 é mostrada a imagem produzida pela reconstrução em utilizando o método de reversão no tempo. As imagens podem ser comparadas utilizando como referência o sinal adquirido do mesmo *set-up* pelo equipamento comercial SonixRP, mostrado na figura 42.

Figura 42 – Mapa de RF de um fio metálico (0,5 mm de diâmetro) imerso em água, adquirido com a plataforma de ultrassom desenvolvida e utilizando a técnica de fotoacústica.

Figura 43 – Imagem de fotoacústica reconstruída por *time-reversal* a partir do mapa de RF apresentado na figura 42.

Figura 44 - Mapa de RF de um fio metálico (0,5 mm de diâmetro) imerso em água, adquirido com o equipamento SonixRP e utilizando a técnica de fotoacústica.

Figura 45 – Imagem de fotoacústica reconstruída por *time-reversal* a partir do mapa de RF apresentado na figura 44.

Pode-se observar que apesar do perfil dos mapas de RF e das imagens reconstruídas adquiridas com ambos os sistemas de ultrassom serem similares, as proporcionadas pelo sistema desenvolvido apresentam maior interferência após reconstrução. Isso é devido, provavelmente a aplicação de um *beamforming* de recepção do equipamento SonixRP,

composto por aplicação de filtros e outros processamentos internos do equipamento, que apesar de ser destinado à pesquisa, possui etapas desconhecidas pelos usuários.

Como o acesso aos mapas de RF do equipamento SonixRP ocorre após implementação de *beamforming* de recepção e apodização do sinal, a sequência criada fez com que apenas 1 elemento do transdutor fosse adquirido por emissão de laser. Dessa forma nesse teste foram necessárias 128 disparos do laser para a aquisição completa dos dados necessários à formação da imagem pelo equipamento SonixRP. Em contrapartida, a aquisição utilizando a plataforma desenvolvida nesse projeto necessitou de apenas 16 disparos do laser para formar uma imagem com a mesma resolução de 128 elementos.

Mesmo permitindo aquisição simultânea de 8 elementos, o tempo gasto pela aquisição, utilizando a plataforma de pesquisa em ultrassom desenvolvida, ainda é alto devido a necessidade da movimentação mecânica do transdutor ultrassônico. Esse problema pode ser sanado aumentando-se o número de elementos de recepção disponíveis ou realizando a multiplexação dos canais de recepção, o que permitiria que os 8 elementos disponíveis para recepção pudessem realizar uma varredura eletrônica.

4 CONCLUSÃO

Conforme proposto nesse trabalho, a foi desenvolvida uma plataforma de pesquisa em ultrassom de baixo custo, utilizando *kits* de desenvolvimento comerciais. A etapa de emissão dos sinais apresentou os resultados esperados, possibilitando, através de uma interface no computador, controle de diversos parâmetros do equipamento, tais como geração de pulsos *chirp* ou com inversão de pulso para emissão, alteração de frequência da onda entre 1,56 MHz e 100 MHz, controle de atrasos de fase para formação do feixe acústico com resolução de 10 ns e PRF. A etapa de recepção apresentou problemas em algumas amostras recebidas devido à digitalização incorreta de alguns valores do sinal de entrada. Porém, foi mostrado que esses problemas não estão associados ao *hardware* utilizado, e que a solução pode ser alcançada melhorando a síntese do código de recepção no FPGA.

Os testes realizados com a técnica de fotoacústica mostram a viabilidade de utilizar essa plataforma de ultrassom *open source* como ferramenta de apoio a pesquisa em ultrassonografia.

A disponibilização do conhecimento associado ao desenvolvimento de uma plataforma para geração e recepção de ondas ultrassônicas em ambiente GPL permite uma redução de custo do equipamento, além de possibilitar que os usuários possam colaborar em uma contínua melhoria do sistema. Diversas características e configurações podem ser incorporadas ou melhoradas no projeto, como por exemplo o aumento do número de canais, transmissão dos dados em tempo real, para possibilitar uma visualização instantânea das imagens geradas, inclusão de módulos de pré-processamento do sinal diretamente no FPGA para reduzir a quantidade de dados a serem transmitidos ao computador, entre outras diversas características.

5 REFERÊNCIAS

- [1] T. L. Szabo, *Diagnostic ultrasound imaging: inside out*. Amsterdam ; Boston: Elsevier Academic Press, 2004.
- [2] K. K. Shung, *Diagnostic ultrasound: imaging and blood flow measurements*. Boca Raton, FL: Taylor&Francis, 2006.
- [3] R. S. C. Cobbold, *Foundations of biomedical ultrasound*. Oxford ; New York: Oxford University Press, 2007.
- [4] M. O'Donnell, "Coded excitation system for improving the penetration of real-time phased-array imaging systems," *IEEE Trans. Ultrason. Ferroelectr. Freq. Control*, vol. 39, no. 3, pp. 341–351, Mai 1992.
- [5] K. E. Thomenius, "Evolution of ultrasound beamformers," in , *1996 IEEE Ultrasonics Symposium, 1996. Proceedings*, 1996, vol. 2, pp. 1615–1622 vol.2.
- [6] C. J. Pavlin, *Ultrasound biomicroscopy of the eye*. New York: Springer-Verlag, 1995.
- [7] S. D. Yarmenitis, A. Karantanas, A. Bakantaki, Y. Papantoniou, and N. Gourtsoyiannis, "Detection of colorectal cancer hepatic metastases with contrast-enhanced ultrasound: comparison with conventional B-mode ultrasound," *Dig. Dis. Basel Switz.*, vol. 25, no. 1, pp. 86–93, 2007.
- [8] J. H. Stein, C. E. Korcarz, R. T. Hurst, E. Lonn, C. B. Kendall, E. R. Mohler, S. S. Najjar, C. M. Rembold, and W. S. Post, "Use of Carotid Ultrasound to Identify Subclinical Vascular Disease and Evaluate Cardiovascular Disease Risk: A Consensus Statement from the American Society of Echocardiography Carotid Intima-Media Thickness Task Force Endorsed by the Society for Vascular Medicine," *J. Am. Soc. Echocardiogr.*, vol. 21, no. 2, pp. 93–111, Fev. 2008.
- [9] H. Gharib, E. Papini, R. Paschke, D. Duick, R. Valcavi, L. Hegedüs, and P. Vitti, "American Association of Clinical Endocrinologists, Associazione Medici Endocrinologi, and European Thyroid Association Medical Guidelines for Clinical Practice for the Diagnosis and Management of Thyroid Nodules," *Endocr. Pract.*, vol. 16, no. 0, pp. 1–43, Mai 2010.
- [10] P. Marhofer, M. Greher, and S. Kapral, "Ultrasound guidance in regional anaesthesia," *Br. J. Anaesth.*, vol. 94, no. 1, pp. 7–17, Jan. 2005.
- [11] M. W. Urban, C. Chalek, R. R. Kinnick, T. M. Kinter, B. Haider, J. F. Greenleaf, K. E. Thomenius, and M. Fatemi, "Implementation of vibro-acoustography on a clinical ultrasound system," *IEEE Trans. Ultrason. Ferroelectr. Freq. Control*, vol. 58, no. 6, pp. 1169–1181, Jun. 2011.
- [12] A. Colello Bruno, T. Z. Pavan, O. Baffa, and A. A. Oliveira Carneiro, "A hybrid transducer to magnetically and ultrasonically evaluate magnetic fluids," *IEEE Trans. Ultrason. Ferroelectr. Freq. Control*, vol. 60, no. 9, pp. 2004–2012, Set. 2013.
- [13] J. Bercoff, M. Tanter, and M. Fink, "Supersonic shear imaging: a new technique for soft tissue elasticity mapping," *IEEE Trans. Ultrason. Ferroelectr. Freq. Control*, vol. 51, no. 4, pp. 396–409, Abr. 2004.
- [14] T. Wilson, J. Zagzebski, T. Varghese, Q. Chen, and M. Rao, "The ultrasonix 500RP: A commercial ultrasound research interface," *IEEE Trans. Ultrason. Ferroelectr. Freq. Control*, vol. 53, no. 10, pp. 1772–1782, Out. 2006.
- [15] P. J. Kaczkowski and R. E. Daigle, "The Verasonics ultrasound system as a pedagogic tool in teaching wave propagation, scattering, beamforming, and signal processing concepts in physics and engineering.," *J. Acoust. Soc. Am.*, vol. 129, no. 4, p. 2648, 2011.

- [16] F. L. Thurstone and O. T. von Ramm, "A New Ultrasound Imaging Technique Employing Two-Dimensional Electronic Beam Steering," in *Acoustical Holography*, P. S. Green, Ed. Springer US, 1974, pp. 249–259.
- [17] L. Azar, Y. Shi, and S.-C. Wooh, "Beam focusing behavior of linear phased arrays," *NDT E Int.*, vol. 33, no. 3, pp. 189–198, Abr. 2000.
- [18] M. O'Donnell and Y. Wang, "Coded excitation for synthetic aperture ultrasound imaging," *IEEE Trans. Ultrason. Ferroelectr. Freq. Control*, vol. 52, no. 2, pp. 171–176, Fev. 2005.
- [19] B. E. Treeby and B. T. Cox, "k-Wave: MATLAB toolbox for the simulation and reconstruction of photoacoustic wave fields," *J. Biomed. Opt.*, vol. 15, no. 2, pp. 021314–021314–12, 2010.
- [20] "Field Programmable Gate Array Chips: History," 12-Apr-2007. [Online]. Disponível em <https://web.archive.org/web/20070412183416/http://filebox.vt.edu/users/tmagin/history.htm>. [Accessado 18-Mar-2015].
- [21] C. Maxfield, *The design warrior's guide to FPGAs: devices, tools, and flows*. Boston: Newnes/Elsevier, 2004.
- [22] I. Kuon and J. Rose, "Measuring the Gap Between FPGAs and ASICs," *IEEE Trans. Comput.-Aided Des. Integr. Circuits Syst.*, vol. 26, no. 2, pp. 203–215, Fev. 2007.
- [23] A. Amara, F. Amiel, and T. Ea, "FPGA vs. ASIC for low power applications," *Microelectron. J.*, vol. 37, no. 8, pp. 669–677, Ago. 2006.
- [24] J.-M. Bergé, A. Fonkoua, S. Maginot, and J. Rouillard, "Verilog and VHDL," in *VHDL Designer's Reference*, Springer US, 1992, pp. 231–317.
- [25] Motorola, Inc., "SPI Block Guide V03.06." 04-Fev-2003. [Online]. Disponível em: <http://www.ee.nmt.edu/~teare/ee3081/datasheets/S12SPIV3.pdf>. [Accessado 18-Mar-2015].
- [26] F. Leens, "An introduction to I2C and SPI protocols," *IEEE Instrum. Meas. Mag.*, vol. 12, no. 1, pp. 8–13, Fev. 2009.
- [27] C. Maxfield, *Bebop to the Boolean boogie: an unconventional guide to electronics*, 3. ed. Amsterdam: Elsevier, Newnes, 2009.
- [28] P. Ramanathan, A. J. Dupont, and K. G. Shin, "Clock distribution in general VLSI circuits," *IEEE Trans. Circuits Syst. Fundam. Theory Appl.*, vol. 41, no. 5, pp. 395–404, Mai 1994.
- [29] Texas Instruments, "Defining Skew, Propagation-Delay, Phase Offset." Nov-2001. Disponível em: <http://www.ti.com/lit/an/scaa055/scaa055.pdf>. [Accessado 18-Mar-2015].
- [30] Altera, "Timing Closure and Optimization." Nov-2013. Disponível em: https://www.altera.com/en_US/pdfs/literature/hb/qts/qts_qii52005.pdf. [Accessado 18-Mar-2015].
- [31] "Clock Jitter Definitions and Measurement Methods." Jan-2014. Disponível em: <http://www.sitime.com/support2/documents/AN10007-Jitter-and-measurement.pdf>. [Accessado 18-Mar-2015].
- [32] Altera, "Jitter on PLL Clocks." Nov-2014. Disponível em: <https://www.altera.com/support/support-resources/devices/pll-and-clock-management/pll-jitter.html>. [Accessado 18-Mar-2015].
- [33] VlsiExpertGroup, "'Setup and Hold Time Violation': Static Timing Analysis (STA) basic (Part 3b) [VLSI Concepts]." Disponível em: <http://www.vlsi-expert.com/2011/04/static-timing-analysis-sta-basic-part3b.html>. [Accessado 18-Mar-2015].

- [34] Altera, "Using TimeQuest Timing Analyzer." Jan-2011. Disponível em: ftp://ftp.altera.com/up/pub/Altera_Material/10.1/Tutorials/Timequest.pdf. [Accessado 18-Mar-2015].
- [35] P. Beard, "Biomedical photoacoustic imaging," *Interface Focus*, p. rsfs20110028, Jun. 2011.
- [36] S. Y. Emelianov, P.-C. Li, and M. O'Donnell, "Photoacoustics for molecular imaging and therapy," *Phys. Today*, vol. 62, no. 8, pp. 34–39, Mai 2009.
- [37] R. Kowar, "Time reversal for photoacoustic tomography based on the wave equation of Nachman, Smith and Waag," *Phys. Rev. E*, vol. 89, no. 2, Fev. 2014.
- [38] B. E. Treeby, E. Z. Zhang, and B. T. Cox, "Photoacoustic tomography in absorbing acoustic media using time reversal," *Inverse Probl.*, vol. 26, no. 11, p. 115003, Nov. 2010.
- [39] R. Kowar, "On Time Reversal in Photoacoustic Tomography for Tissue Similar to Water," *SIAM J. Imaging Sci.*, vol. 7, no. 1, pp. 509–527, Jan. 2014.
- [40] J. A. Jensen, H. Holten-Lund, R. T. Nilsson, M. Hansen, U. D. Larsen, R. P. Domsten, B. G. Tomov, M. B. Stuart, S. I. Nikolov, M. J. Pihl, Y. Du, J. H. Rasmussen, and M. F. Rasmussen, "SARUS: A synthetic aperture real-time ultrasound system," *IEEE Trans. Ultrason. Ferroelectr. Freq. Control*, vol. 60, no. 9, pp. 1838–1852, Set. 2013.
- [41] Supertex inc., "HV7351DB1." Disponível em: http://www.datasheetlib.com/datasheet/1371783/hv7351db1_supertex.html?page=3#data sheet. [Accessado 18-Mar-2015].
- [42] Texas Instruments, "Fully-Integrated, 8-Channel Analog Front-End For Ultrasound 0.85nV/ $\sqrt{\text{Hz}}$, 12-Bit, 50MSPS, 122mW/Channel." 28-Mar-2008. Disponível em: <http://www.ti.com/lit/ds/symlink/afe5805.pdf>. [Accessado 18-Mar-2015].
- [43] Texas Instruments, "User's Guide - AFE5805EVM." Disponível em: <http://www.ti.com/lit/ug/slou222c/slou222c.pdf>. [Accessado 18-Mar-2015].
- [44] "TX810, 8-Channel, Current-Programmable, Low-Noise, Transmit/Receive Switch Evaluation Module." Mai-2011. Disponível em: <http://www.ti.com/lit/ug/sllu141a/sllu141a.pdf>. [Accessado 18-Mar-2015].
- [45] Texas Instruments, "TX810." Abr-2010. Disponível em: <http://www.ti.com/lit/ug/sllu141a/sllu141a.pdf>. [Accessado 18-Mar-2015].
- [46] "Eight Channel Programmable High Voltage Ultrasound Transmit Beamformer." Disponível em: <http://pdf1.alldatasheet.com/datasheet-pdf/view/637645/SUTEX/HV7351.html>. [Accessado 18-Mar-2015].
- [47] Future Technology Devices International Limited (FTDI), "Command Processor for MPSSE and MCU Host Bus Emulation Modes," 09-Set-2011. Disponível em: http://www.ftdichip.com/Support/Documents/AppNotes/AN_108_Command_Processor_for_MPSSE_and_MCU_Host_Bus_Emulation_Modes.pdf. [Accessado 18-Mar-2015].
- [48] "FTDI MPSSE Basics." Future Technology Devices International Limited (FTDI), 03-Dez-2010. Disponível em: http://www.ftdichip.com/Support/Documents/AppNotes/AN_135_MPSSE_Basics.pdf. [Accessado 18-Mar-2015].
- [49] Future Technology Devices International Limited, "FT4232H Quad High Speed USB to Multipurpose UART/MPSSE IC." 11-Jan-2012. Disponível em: http://www.ftdichip.com/Support/Documents/DataSheets/ICs/DS_FT4232H.pdf. [Accessado 18-Mar-2015].
- [50] C. E. Cummings, "Simulation and synthesis techniques for asynchronous FIFO design," *SNUG Synopsys Users Group Conf. San Jose CA 2002*, p. 23, Apr. 2002.

- [51] Altera, "Understanding Metastability in FPGAs." Jul-2009. Disponível em: https://www.altera.com/content/dam/altera-www/global/en_US/pdfs/literature/wp/wp-01082-quartus-ii-metastability.pdf. [Accessado 18-Mar-2015].
- [52] Texas Instruments, "High Speed Data Converter Pro *Software*." Disponível em: <http://www.ti.com/tool/dataconverterpro-sw>, 27-Out-2014. Disponível em: <http://www.ti.com/tool/dataconverterpro-sw>. [Accessado 18-Mar-2015].
- [53] Furuhashi, Hiroshi, and Osamu Saito. "Comparative study of standing wave reduction methods using random modulation for transcranial ultrasonication." *Ultrasound in medicine & biology* 39.8 (2013): 1440-1450.
- [54] Ultrasonix, "Texo Parameters." Disponível em: http://www.ultrasonix.com/wikisonix/index.php/Texo_Parameters. [Accessado 18-Mar-2015].
- [55] Verasonics, "Verasonics - The New Vantage 256, Vantage 128, & Vantage 64 Systems." Disponível em: [http://www.verasonics.com/uploads/files/Vantage%20Family%20Brochure%20and%20Specifications\(1\).pdf](http://www.verasonics.com/uploads/files/Vantage%20Family%20Brochure%20and%20Specifications(1).pdf). [Accessado 18-Mar-2015].