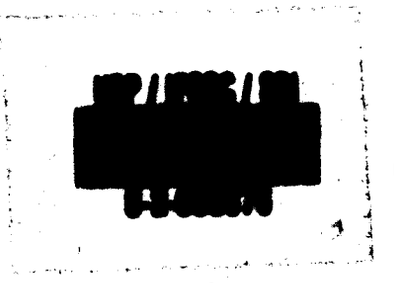
UNIVERSIDADE DE SÃO PAULO
INSTITUTO DE FÍSICA E QUÍMICA DE SÃO CARLOS

CONSTRUÇÃO DE UM GERADOR DE PULSOS PROGRAMÁVEL PARA EXPERIÊNCIAS EM RMNp

MARIA STELA VELUDO DE PAIVA



Dissertação apresentada ao Instituto de Física e Química de São Carlos, USP, para a obtenção do Título de Mestre em Física Aplicada.

Orientador: Prof. Dr. Jan Frans Willen Slaets

Departamento de Física e Ciências dos Materiais

MEMBROS DA COMISSÃO JULGADORA DA DISSERTACÃO DE MESTRADO DE ____

MARIA STELA VELUDO DE PAIVA

APRESENTADA AO INSTITUTO DE FÍSICA E QUÍMICA DE SÃO CARLOS, DA UNIVERSIDADE DE SÃO PAULO, EM *19* DE *DEZEMBRO* DE 198*4*.

COMISSÃO JULGADORA:

Dr. *Jan F.W. Slaets* - Orientador

Dr. *Horácio Carlos Panepucci*

Dr. *João Antonio Zuffo*

AGRADECIMENTOS

Ao Prof. Jan F.W. Slaets que me orientou neste trabalho, pela paciência, dedicação e incentivo constante.

Ao Ailton B. Alves e Lírio O. Batista, pelo auxílio prestado na montagem.

Ao Álvaro Garcia Neto e Edson dos Santos Moreira, pela amizade e apoio.

Ao Pedro Donoso, pelo auxílio prestado na redação do capítulo de RMNp.

Aos colegas Annie F. Frere, Adilson Gonzaga e Marcelo B. Joaquim, pelo inestimável auxílio prestado durante o desenvolvimento do trabalho.

À Sylvia Helena Morette, José Augusto L. da Rocha e Antonio Miassi, pelo auxílio prestado na parte de desenho.

À Sra. Wilma Provinciali Vall, pelo excelente trabalho de datilografia.

A meus pais e

irmãs.

Este trabalho foi realizado com o apoio do CNPq e FINEP.

ÍNDICE

LISTA DE FIGURAS i

RESUMO v

ABSTRACT vi

SÍMBOLOS E CONVENÇÕES vii

INTRODUÇÃO 1

CAPÍTULO I - INTRODUÇÃO À TEORIA DA RESSONÂNCIA MAGNÉTICA NUCLEAR

I.1 - Conceitos Básicos 4

I.2 - Deteção do sinal de RMN 7

I.3 - Parâmetros Medidos 8

CAPÍTULO II - CARACTERÍSTICAS DO GERADOR DE PULSOS

II.1 - Considerações Gerais 15

II.2 - Características Elétricas do Gerador de Pulsos 17

CAPÍTULO III - DESCRIÇÃO DO PAINEL

III.1 - Programação das Memórias 19

III.2 - Geração da Cadeia de Pulsos 22

CAPÍTULO IV - DIAGRAMA EM BLOCOS SIMPLIFICADO

IV.1 - Programação e Verificação 24

IV.2 - Geração da Cadeia de Pulsos 26

CAPÍTULO V - DIAGRAMA EM BLOCOS COMPLETO

V.1 - Programação e Verificação 29

V.1.1 - Circuito de Controle 3.1 29

V.1.2 - Circuito de Controle 3.2 32

V.1.3 - Circuito de Controle 1.1 e Contador de Endereço 1.2 35
V.1.4 - Circuito de Controle 1.4 36

V.2 - Geração da Cadeia de Pulsos 37

V.2.1 - Circuito de Controle 3.1 37
V.2.2 - Circuito de Geração de Endereço 1 .. 41
V.2.3 - Circuito de Repetição 4 45
V.2.4 - Contadores de Tempo e Memórias 2 ... 46
V.2.5 - Circuito das Memórias de Saída e Circuito de Controle de Saída 52
V.2.6 - Circuito de Proteção ao Amplificador de RF 54
V.2.7 - Circuito de Disparo 6 56

CAPÍTULO VI - INTERFACE PARA O MICROCOMPUTADOR

V.1 - Hardware 58

V.2 - Software 63

CAPÍTULO VII - RESULTADOS E CONCLUSÕES 70

APÊNDICE I - OPERAÇÃO DO APARELHO 72

APÊNDICE II - MANUTENÇÃO DO APARELHO 79

APÊNDICE III - DESCRIÇÃO DOS COMPONENTES 93

APÊNDICE IV - EXEMPLO DE UTILIZAÇÃO DO PROGRAMA DESENVOLVIDO PARA O MICROCOMPUTADOR 104

APÊNDICE V - LISTAGEM DO PROGRAMA DE CONTROLE DESENVOLVIDO 108

REFERÊNCIAS BIBLIOGRÁFICAS 128

LISTA DE FIGURAS

FIG. 1 - Efeito de um campo magnético aplicado a uma amostra 5

FIG. 2 - Comportamento do vetor $\vec{M}$, na aplicação de um campo B_1 perpendicular a B_0 5

FIG. 3 - Aplicação de um campo B_1 a uma amostra 6

FIG. 4 - Exemplos de pulsos de RF 7

FIG. 5 - Sinal induzido na bobina após a aplicação de um pulso de RF 7

FIG. 6 - Retorno de M ao equilíbrio após a aplicação de um pulso de grau α 11

FIG. 7 - Comportamento das componentes longitudinal e transversal do vetor M, após a aplicação de um pulso de grau α 12

FIG. 8 - Sequência utilizada na determinação do tempo T_2 12

FIG. 9 - Sequências para determinação de T_1 14

FIG. 10 - Diagrama em blocos do equipamento envolvido numa experiência de RMNp 16

FIG. 11 - Exemplo de sequências de pulsos que o Gerador de Pulsos pode produzir 17

FIG. 12 - Painel frontal 20

FIG. 13 - Diagrama em blocos simplificado 25

FIG. 14 - Passos executados pelo Gerador de Pulsos na geração de uma sequência 27

FIG. 15 - Diagrama em blocos completo do Gerador de Pulsos 30

FIG. 16 - Diagrama em blocos da fase de Programação e Verificação 31

FIG. 17 - Circuito do bloco ◇3.2◇ 32

FIG. 18 - Diagrama de tempo para o Circuito de Controle ◇3.2◇ 33

FIG. 19 - Circuito de Controle ◇1.1◇ e Contador de Endereço ◇1.2◇ 35

FIG. 20 - Diagrama de tempo para o circuito da Fig. 19 36

FIG. 21 - Diagrama em blocos do Circuito de Controle ◇1.4◇ 36

FIG. 22 - Circuito de Controle ◇3.1◇ 38

FIG. 23 - Controle do início da Geração da Cadeia de Pulsos 40

FIG. 24 - Controle do término da Cadeia de Pulsos ... 40

FIG. 25 - Diagrama em blocos do Circuito Gerador de Endereços 42

FIG. 26 - Diagrama de tempo para o Gerador de Endereços 44

FIG. 27 - Diagrama em blocos do Circuito de Repetição 45

FIG. 28 - Diagrama de tempo para o Circuito de Repetição 46

FIG. 29 - Diagrama em blocos do Circuito das Memórias e Contadores de Tempo 46

FIG. 30 - Diagrama de tempo para o circuito da Fig. 29 47

FIG. 31 - Exemplo de dois contadores em cascata 48

FIG. 32 - Circuito de Sincronização 49

FIG. 33 - Diagrama de tempo para o circuito da Fig. 32 50

FIG. 34 - Tempo de atraso ocorrido entre entradas e saídas dos contadores de tempo 51

FIG. 35 - Diagrama em blocos do Circuito de Saída ◇5◇ 52

FIG. 36 - Diagrama de tempo para o circuito da Fig. 35 53

FIG. 37 - Circuito de Proteção ao amplificador de RF 54

FIG. 38 - Diagrama de tempo para o circuito da Fig. 37 55

FIG. 39 - Constantes de tempo para o diagrama da Fig. 38 55

FIG. 40 - Circuito de Disparo 56

FIG. 41 - Diagrama de interface para o microcomputador 58

FIG. 42 - Configuração funcional escolhida para o 8255 60

FIG. 43 - Seleção das portas do 8255 61

FIG. 44 - Endereço Selecionado para as portas do 8255 . 61

FIG. 45 - Conexão dos sinais do gerador às portas do 8255 62

FIG. 46 - Configuração funcional do 8255 quando utilizado somente para entrada 63

FIG. 47 - Diagrama em blocos do Programa Principal .. 66

FIG. 48 - Diagrama em blocos da subrotina VERIF 67

FIG. 49 - Diagrama em blocos da subrotina GERAR 67

FIG. 50 - Diagrama em blocos da subrotina GRAVAR 68

FIG. 51 - Diagrama em blocos da subrotina PARAR 69

FIG. 52 - Exemplo de programação de três sequências de pulsos 74

FIG. 53 - Tabela de dados para as sequências da Fig. 52 75

FIG. 54 - Sequência sugerida para deteção de defeitos 81

FIG. 55 - Configuração dos pinos para o 74192 ou 74193 94

FIG. 56 - Sequência ilustrando as funções do CLEAR, LOAD e COUNT UP/DOWN para o 74192 95

FIG. 57 - Diagramas de tempo para o 74192 96

FIG. 58 - Configuração dos pinos e tabela de funções para o 7489 97

FIG. 59 - Diagramas de tempo para o 7489 98

FIG. 60 - Configuração dos pinos e tabela de funções para o 74120 99

FIG. 61 - Diagrama de tempo para o 74120 100

FIG. 62 - Características do CI 74S85 101

FIG. 63 - Configuração dos pinos de outros integrados TTL utilizados 102

FIG. 64 - Configuração dos pinos de integrados utilizados, não pertencentes à linha TTL 104

R E S U M O

Este trabalho descreve o desenvolvimento e a construção de um gerador de pulsos de 8 canais, com interface para controle externo por microcomputador.

O gerador possui 16 passos programáveis definindo a largura do pulso entre 200 ns e 10 segundos. Permite também a repetição automática de um intervalo selecionado.

O microcomputador tem controle total do gerador de pulsos, incluindo programação de memórias e execução e interrupção de sequências de pulso.

Este gerador foi construído para ser usado em experiências de Ressonância Magnética Nuclear Pulsada, no controle de portas de RF e sistema de deteção.

A B S T R A C T

This work describes the development and construction of a 8 channel pulse generator with interface for external microcomputer control.

The generator has 16 programmable steps defining pulse widths between 200 nsec and 10 seconds, with 100 nsec resolution. Automatic repeat of a selected step range is also provided

The microcomputer has full control of the pulse generator including programming of memories and execution an interruption of pulse sequences.

The generator was built to be used in Pulsed Nuclear Magnetic Resonance experiments to control the high power RF gate and the detection system.

SÍMBOLOS E CONVENÇÕES UTILIZADOS

a) O símbolo do losango (◇) com um número interno, é utilizado para especificar a função do bloco do diagrama em blocos:

◇1 Circuito gerador de endereços

- ◇1.1 Circuito de controle
- ◇1.2 Contador de endereços
- ◇1.3 Comparador
- ◇1.4 Circuito de controle das chaves "ENDEREÇO" e "RINICIO"

◇2 Circuito das memórias de tempo e dos contadores de tempo

- ◇2.1 Memórias de tempo
- ◇2.2 Contadores de tempo e circuito de sincronização

◇3 Circuito de controle

- ◇3.1 Controle do início e fim da cadeia de pulsos
- ◇3.2 Controle da leitura e gravação

◇4 Circuito de repetição

◇5 Circuito de saída

- ◇5.1 Memórias de saída
- ◇5.2 Circuito de controle de saída

◇6 Circuito de disparo

b) Palavras com letras maiúsculas e entre aspas que aparecem no texto, indicam os controles do painel.

c) Todas as funções dos circuitos lógicos são descritas utilizando-se a convenção de lógica positiva.

Lógica positiva é um modo de notação onde o mais positivo de dois níveis é o verdadeiro ou estado 1, e o mais negativo é o falso ou estado zero. Na descrição lógica, o estado verdadeiro é referido como nível alto ou nível um, enquanto que o estado falso é referido como nível baixo ou nível zero.

d) Palavras com letras minúsculas entre aspas que aparecem no texto, indicam termos em inglês, comumente utilizados em eletrônica.

INTRODUÇÃO

Entre o equipamento utilizado na técnica do RMNP, encontra-se o gerador de pulsos, que é um aparelho que deve gerar diferentes sequências de pulsos, em diferentes canais simultaneamente, indispensáveis para o controle da radiofrequência e sistema de deteção.

Este aparelho, acompanhando a evolução da eletrônica, vem sofrendo constantes alterações, procurando satisfazer as exigências dos diferentes experimentos, que se realizam nos diversos laboratórios de RMN existentes. Assim é que firmas especializadas em instrumentação, como é o caso da BRUKER*, já apresentam um equipamento completo para estas experiências, e bastante sofisticado. Mas o alto custo deste equipamento somado às dificuldades de importação e manutenção, levou a considerar a conveniência de desenvolvê-lo em nossos laboratórios, o que apresentaria algumas vantagens:

a) baixo custo,

b) conhecimento completo do circuito desenvolvido, implicando em facilidades de manutenção, e de obtenção no mercado dos dispositivos eletrônicos para substituição,

c) construção do aparelho, satisfazendo somente às exigências das experiências de RMNp desenvolvidas no laboratório deste departamento.

Até o momento, diferentes trabalhos têm sido publicados, descrevendo a construção de geradores de pulsos, mas a maioria limitando-se à resolução de no máximo 500 ns.

---

* USA BRUKER INSTRUMENTS, INC: Manning Park, Billerica, Mass. 01821.

Em alguns trabalhos, encontra-se a descrição de geradores mais simples, que se restringem apenas à geração das sequências utilizadas em experiências específicas, como é o caso de Venhuizen e Sawatzky [1] e Jurga [2]. Nestes geradores, além da resolução estar limitada a no máximo 500 ns, a seleção da largura dos pulsos é feita por mono-estáveis, o que acarreta a obtenção de valores não exatos. Problema idêntico ocorre no gerador descrito por Dick [3], embora neste caso possam ser geradas diferentes sequências de pulso.

Podemos ainda ver este mesmo problema no artigo descrito por Conway-Cotts [4], mas que não deixou de ser um excelente trabalho na época, pois foi obtida a resolução de 100 ns, além de possibilitar a geração de sequências diferentes, entre outros recursos.

No artigo de Bertrand-Bader-Cand [5], publicado mais recentemente, já se utiliza um microprocessador na construção do gerador de pulsos, no entanto, limitado à resolução de 1 ms.

O uso de computadores também já está sendo feito, como é o caso do trabalho de Dart-Burum-Rhim [6], onde o computador PDP 11/10 é utilizado para armazenar a representação da sequência de pulso desejada, numa memória. Este trabalho mostrou que bastante flexibilidade foi obtida quanto à geração de sequências diversas, tendo sido conseguida a geração de pulsos de 100 ns. Mas a largura do intervalo entre pulsos ficou restrita aos 500 ns. Uma observação interessante deve ser feita neste trabalho, em relação ao comentário feito pelos autores, quanto à inconveniência do uso de longas palavras de instrução (acima de 16 bits), na construção do gerador de pulsos. Atualmente, com o desenvolvimento da integração em larga escala (LSI), este problema encontra-se superado, pois são encontrados integrados contendo até 3 portas de entrada/saída, fornecendo um total de 24 bits por integrado.

Em resumo, podemos concluir, pelo que foi visto, que poucos foram os trabalhos descritos onde se conseguiu a resolução de 100 ns, e ainda assim, apresentando os inconvenientes já descritos.

A dificuldade encontrada na construção do gerador de pulsos descrito nestre trabalho, foi justamente na obtenção da resolução de 100 ns, possibilitada apenas pela utilização dos circuitos lógicos TTL de alta velocidade.

É interessante ressaltar aqui que, diferente do que foi obtido no trabalho de Dart-Burum-Rhim [6], no gerador desenvolvido pode-se selecionar valores a partir de 200 ns, com resolução de 100 ns, tanto para o pulso como para o intervalo entre pulsos, sendo estes programáveis em 16 passos. Outra característica que este gerador apresenta, é a possibilidade de repetir a sequência de pulsos até 999 vezes, podendo ser escolhido o intervalo da sequência a ser repetida. O fato de possuir oito canais de saída programáveis, dá a este gerador toda flexibilidade necessária para efetuar suas funções de controle, nas experiências de RMN. No entanto, estas características tornam a programação manual deste aparelho, trabalhosa. A utilização da programação por microcomputador elimina todos estes inconvenientes, já que tanto a formação das sequências quanto sua programação no gerador de pulso, podem ser executadas pelo microcomputador, tornando extremamente fácil e rápida sua utilização em sequências de pulsos padrões, tais como a de Carr-Purcell.

CAPÍTULO I

INTRODUÇÃO À TEORIA DE RESSONÂNCIA MAGNÉTICA NUCLEAR (RMN)

I.1 - CONCEITOS BÁSICOS DE RMN

A Ressonância Magnética Nuclear é uma técnica limitada somente aos isótopos dos elementos que apresentam momento magnético nuclear distinto de zero, tais como: H^1, H^{19}, Na^{23}, P^{31}, etc.

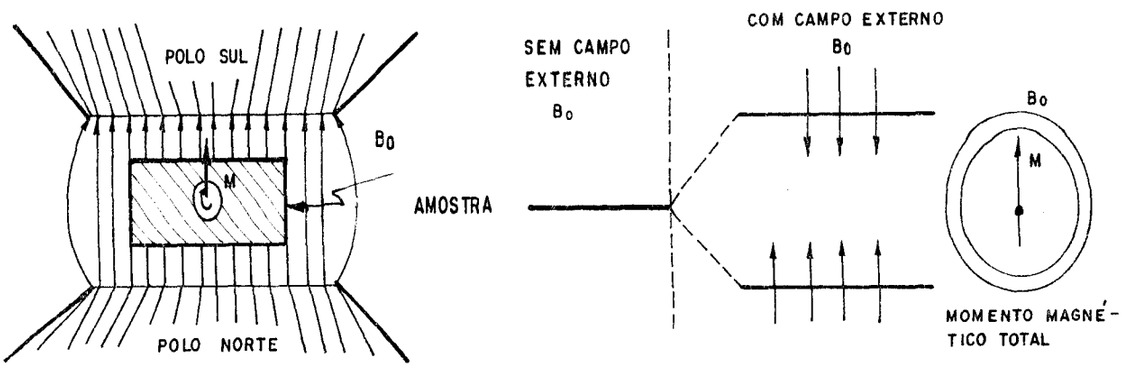
Consideremos os núcleos de hidrogênio com spin 1/2, num campo magnético Bo constante. Devido à presença deste campo, dois níveis de energia são estabelecidos. À temperatura ambiente, se os protons encontram-se em equilíbrio térmico, haverá um número ligeiramente maior de protons no estado de menor energia, com seus momentos direcionados paralelamente ao campo, do que no estado de maior energia.

Este pequeno número de protons excedentes e alinhados no estado de energia mais baixa, resultará num vetor de magnetização macroscópico $\vec{M}$, que pode ser estudado em experiências de RMN.

A Fig. 1 ilustra estes fatos. Na Fig. 1.a, uma amostra colocado num campo estático Bo, apresenta um vetor de magnetização $\vec{M}$ alinhado com o campo Bo. Na Fig. 1.b, devido ao campo Bo, dois níveis de energia são estabelecidos para núcleos com spins 1/2, apresentando um excesso de núcleos no estado de energia inferior.

Na presença de Bo, $\vec{M}$ vai precessar ao redor do eixo z, como mostra a Fig. 2.a.

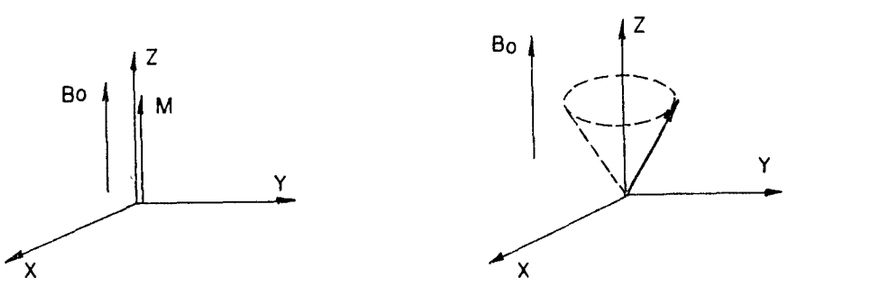
A observação direta do alinhamento destes protons, naturalmente seria muito difícil. O que se faz então, em experiências de RMN, é perturbar o vetor de magnetização, deslocando-o da posição de equilíbrio em relação ao eixo z, e observando seu retorno à condição original (Fig. 2.b), ou seja, a relaxação nuclear.



a) APLICAÇAO DE UM CAMPO MAGNÉTICO A UMA AMOSTRA

b) EFEITO DO CAMPO B_o SOBRE NÚCLEOS COM SPIN 1/2

Fig. 1 EFEITO DE UM CAMPO MAGNÉTICO APLICADO A UMA AMOSTRA



a) APLICAÇÃO SOMENTE DO CAMPO MAGNETICO BO

b) APLICAÇÃO DO CAMPO B_o e DO CAMPO B_1

Fig. 2 COMPORTAMENTO DO VETOR M, NA APLICAÇÃO DE UM CAMPO B_1 PERPENDICULAR A Bo

Se a magnetização total $\vec{M}$ for deslocada do eixo $\vec{z}$, ela ficará precessando ao redor deste eixo.

Este deslocamento pode ser provocado aplicando-se, durante um certo instante, um campo magnético B1, muito menor que Bo, e que gira no plano xy, perpendicular a Bo.

Na prática, este campo B1 é aplicado, envolvendo-se a amostra com uma bobina conectada a uma fonte de rádio-frequência (RF), conforme mostra a Fig. 3.

Para inclinar o vetor de magnetização em relação ao eixo z, a frequência de RF aplicada, deve ser igual à frequência

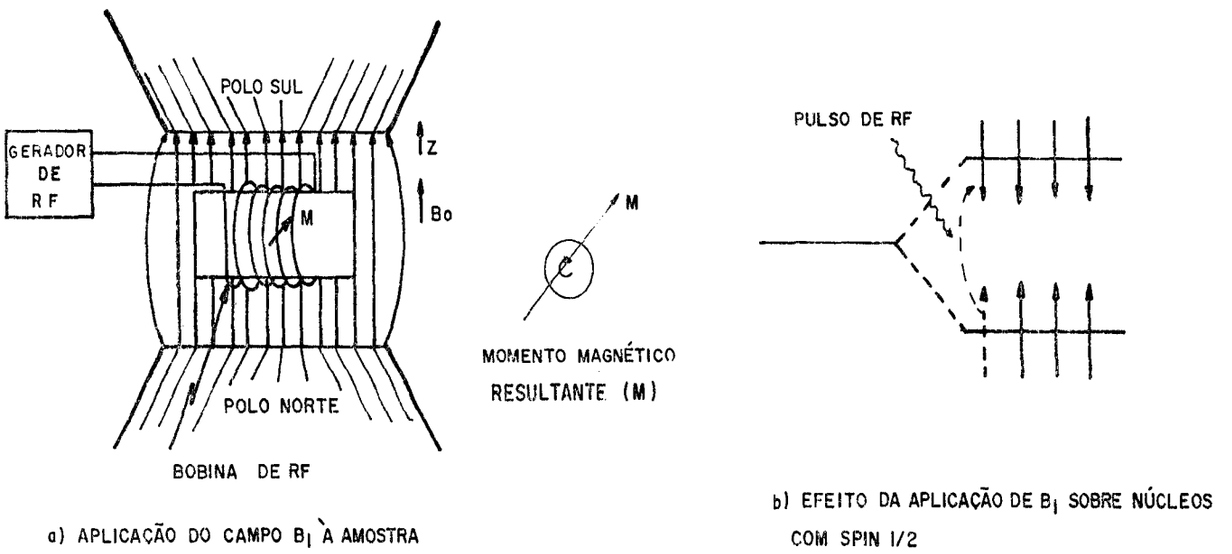


Fig 3 APLICAÇÃO DE UM CAMPO B_1 A UMA AMOSTRA

natural de precessão do núcleo em questão, denominada frequência de Larmor. Esta é a condição de ressonância.

Do ponto de vista quântico, a inclinação do vetor de magnetização de sua posição de equilíbrio, é equivalente a uma transição do estado de energia baixa ao de energia mais alta. Esta transição somente é efetuada, quando a energia de quanta de RF, for exatamente igual à diferença de energia magnética entre os dois níveis.

Em Ressonância Magnética Nuclear pulsada (RMNp), o campo magnético B1, não é aplicado em forma contínua, mas em forma pulsada, isto é, aplica-se um campo de RF de intensidade e duração controláveis, o que é denominado de pulso.

Um pulso de RF, com a duração e intensidade necessária para inclinar o vetor de magnetização num ângulo de 15^{o} em relação ao eixo z, é descrito como pulso de 15 graus (Fig. 4.a).

Igualmente são descritos os pulsos de 90^{o} ou $\pi/2$ e o de 180^{o} ou π (Figs. 4.b e 4.c).

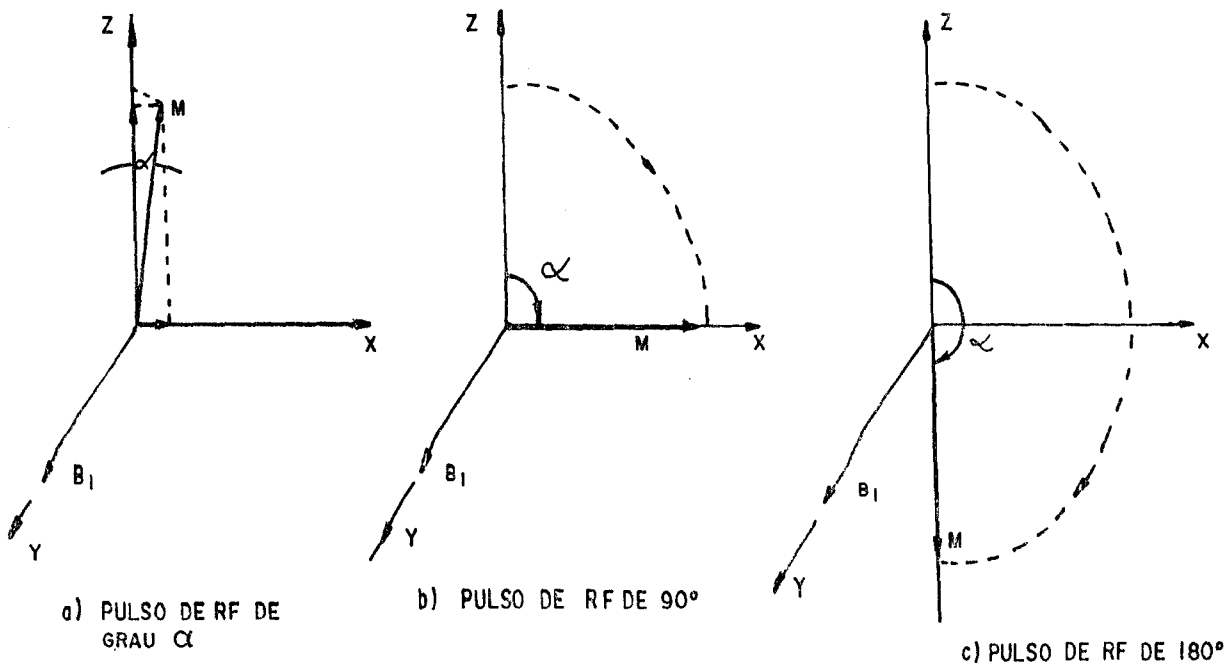


Fig 4 EXEMPLOS DE PULSOS DE RF.

Desta maneira, o ângulo de inclinação tende a aumentar enquanto o campo B1 for aplicado à amostra, ou seja, o valor do ângulo de inclinação vai depender do tempo de aplicação do campo B1, enquanto que a taxa de aumento deste ângulo vai depender da potência do campo aplicado.

I.2 - DETEÇÃO DO SINAL DE RMN

Como já explicado anteriormente, numa experiência de RMN pulsada, coloca-se a amostra e a bobina de RF no campo de um eletroimã, de maneira tal que o campo magnético de RF gerado na bobina, seja perpendicular ao campo magnético constante, Bo (Fig. 5.a).

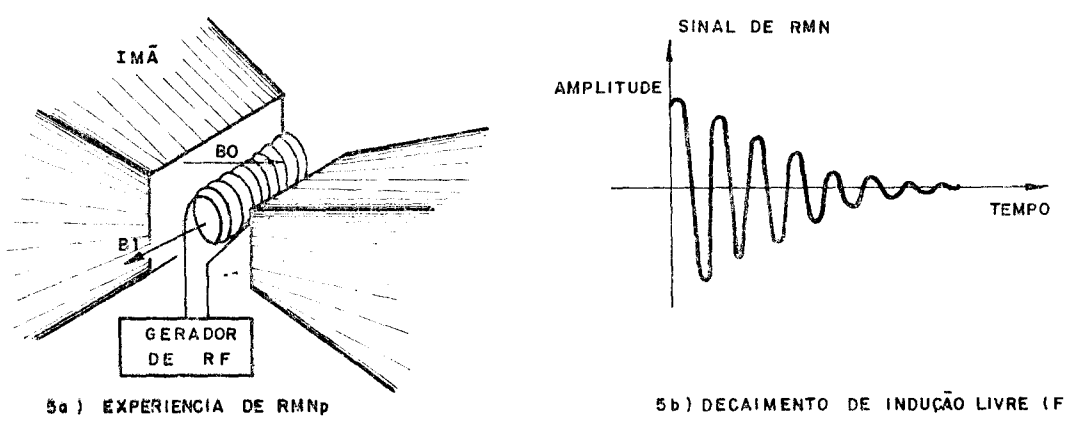


Fig. 5 SINAL INDUZIDO NA BOBINA APÓS A APLICAÇÃO DE UM PULSO DE RF

Após a polarização dos momentos magnéticos dos núcleos pelo eletroimã, tem-se a magnetização M dirigida na direção do campo Bo.

Ligando-se o gerador de RF, a corrente que circula pela bobina gera o campo B1, que faz com que a magnetização M seja inclinada de um ângulo α, em relação à sua direção inicial.

Imediatamente após o desligamento do campo de RF, a magnetização continuará precessando livremente. Numa experiência real, M irá decair pela ação de alguns mecanismos, que normalmente são o objetivo de estudo de RMN, e que serão vistos no item I.3.

Numa bobina cujo eixo esteja perpendicular ao campo magnético Bo, este decaimento de $\vec{M}$, induzirá uma corrente de RF na frequência de Larmor.

O sinal induzido na bobina é denominado de decaimento de indução livre ou FID (Free Induction Decay), e é mostrado na Fig. 5.b.

Quânticamente, este sinal é gerado quando o núcleo retorna de seu estado excitado ao estado fundamental, de energia mais baixa.

I.3 - PARÂMETROS MEDIDOS

Como foi visto no item I.1, após o término do pulso de excitação, o vetor de magnetização do núcleo, M, retorna para sua posição de equilíbrio, ao longo do eixo z. O retorno ao equilíbrio é caracterizado por dois tempos de relaxação principais, T1 e T2.

O tempo T2, denominado tempo de relaxação spin-spin, ou tempo de relaxação transverso, descreve o decaimento da magnetização no plano xy.

O fenômeno de relaxação spin-spin influencia o tempo de vida natural do sinal de indução livre (FID). Quando o pulso de excitação termina, cada núcleo continua a sentir não somente o campo estático externo Bo, mas também os campos locais vizinhos, associados com as distribuições dos núcleos vizinhos, e a não homogeneidade do campo Bo. Como resultado disto, os núcleos terão pequenas diferenças nas frequências de precessão, provocando defasagem na indução livre.

Se o campo magnético estático fosse prefeitamente uniforme, T2 poderia ser determinado simplesmente pela medida da taxa de decaimento do sinal de indução livre (Fig. 5.b).

Entretanto, mesmo os melhores imãs reais, apresentam pequenas imperfeições e, consequentemente, diferentes partes da amostra estarão submetidas a diferentes campos. Assim, a magnetização daquelas porções da amostra com campos magnéticos um pouco maiores, irão precessar mais rápido do que aquelas com um campo menor e portanto, as diferentes contribuições da magnetização vão sair fora de fase. Isto fará com que o sinal de indução livre decaia mais rapidamente, do que cairia se o campo magnético fosse perfeitamente homogêneo.

A constante de tempo definindo a taxa real de decaimento do sinal em um campo imperfeito é designada por T_2^*, para distinguí-la do tempo de relaxação verdadeiro T2.

A duração de T2 é diferente para sólidos e líquidos: em líquidos, a duração de T2 é da ordem de segundos, enquanto que em sólidos é da ordem de microsegundos.

Simultaneamente ao fenômeno de relaxação spin-spin, está ocorrendo o processo de relaxação spin-rede. Este é o tempo T1 necessário para que o sistema de spin retorne ao equilíbrio térmico com a rede, após terminado o pulso de RF.

O retorno de M ao equilíbrio, traduz-se numa transfe

rência de energia à rede. Esta transferência pode ser induzida diretamente pelos fonons que modulam a interação bipolar entre núcleos, ou no caso de metais, a parte flutuante da interação hiperfina com os eletrons de condução, ou por outros processos de acoplamento com a rede, que se traduzem ao nível do núcleo, por um campo flutuante, onde a densidade espectral na frequência nuclear não é nula e pode induzir transições. A taxa de relaxação medida ($1/T_1$), é a soma de todas as contribuições.

Este processo de relaxação pode ser fraco (em sólidos rígidos), ou muito forte (em soluções ou sólidos que apresentem movimento molecular). Em sólidos, T_1 pode adquirir valores muito maiores que T_2^*, enquanto que em líquidos, aproxima-se de T_2^*. A Fig. 6 ilustra os processos de relaxação T_1 e T_2:

a) o vetor de magnetização encontra-se em sua posição de equilíbrio;

b) um pulso de RF de grau α, causa a inclinação do vetor $\vec{M}$, aparecendo uma componente no plano X-Y;

c) as componentes da magnetização começam a precessar com diferentes taxas, devido à interação magnética dos núcleos com a não homogeneidade do campo;

d) a componente M, no plano xy diminui, e a amplitude do sinal de RMN, decai exponencialmente com uma constante de tempo T_2^*;

e) pode-se notar simultaneamente o aumento da componente longitudinal, de acordo com o retorno de M ao equilíbrio, definindo T_1.

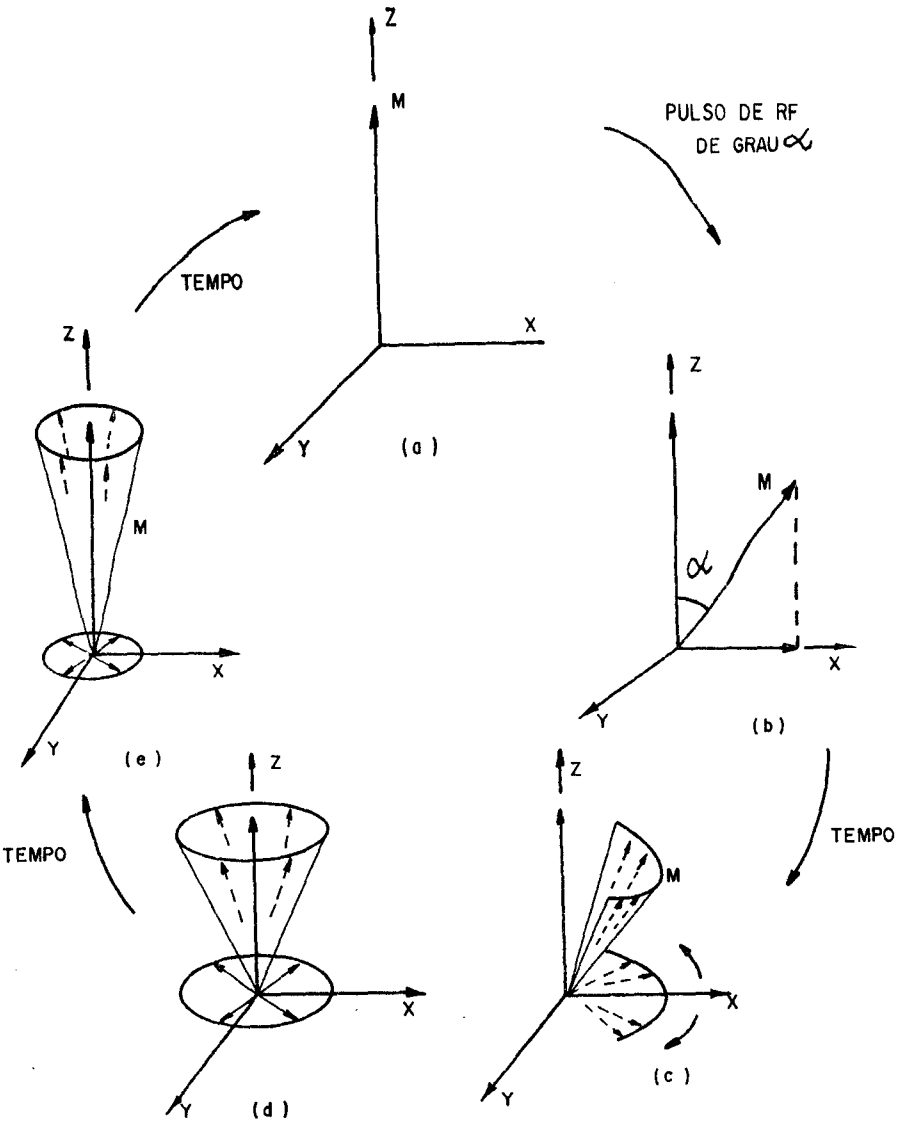
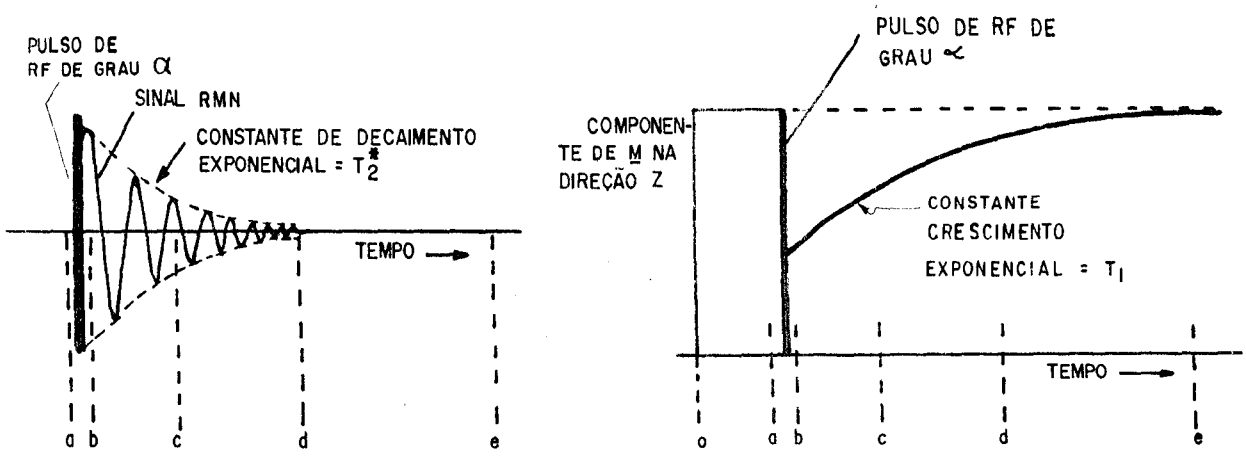


Fig. 6 RETORNO DE M AO EQUILÍBRIO APÓS A APLICAÇÃO DE UM PULSO DE GRAU α

Na Fig. 7 são mostrados o pulso e a evolução posterior do sinal, de acordo com as diferentes etapas da figura anterior.

Em a), a componente resultante de M no plano XY diminui, e a amplitude do sinal de RMN decai exponencialmente com uma constante de tempo T_2^*.

Simultaneamente, a componente longitudinal da magnetização alinhada ao eixo z, aumenta de acordo com o retorno de $\vec{M}$ à posição de equilíbrio. Com a amplitude do FID obtido, pode-se levantar a curva mostrada em b).



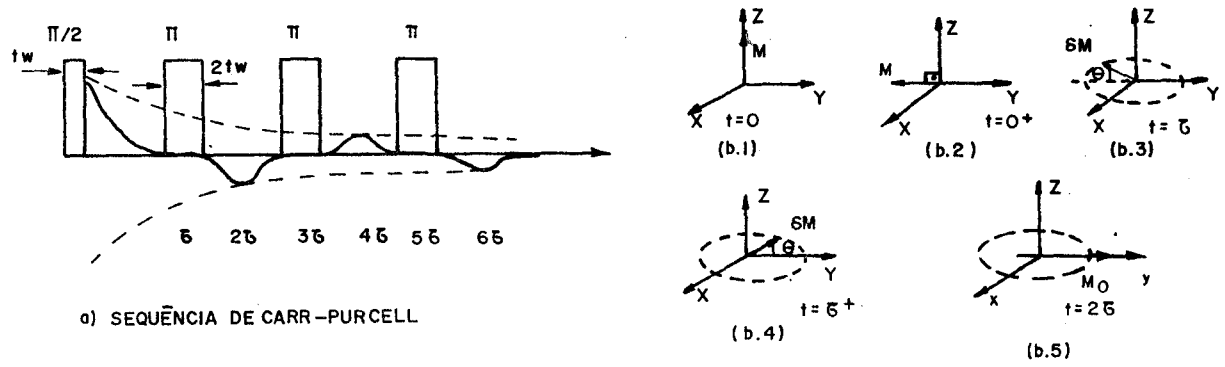
a) COMPONENTE DE M NO PLANO x y

b) COMPONENTE DE M NO PLANO Z

Fig. 7 COMPORTAMENTO DAS COMPONENTES LONGITUDINAL E TRANSVERSAL DO VETOR M, APÓS A APLICAÇÃO DE UM PULSO DE GRAU α

Experimentalmente, na determinação de T_2 e T_1 para uma dada amostra, são utilizadas sequências padrões de pulsos de RF.

Para a determinação de T_2, é comum a utilização do método dos ecos de spin, onde um padrão especial de pulsos de RF, denominado de sequência de Carr-Purcell-Gill Meiboom (Fig. 8) é aplicado à amostra.



a) SEQUÊNCIA DE CARR-PURCELL

b) FORMAÇÃO DO ECO DE SPIN

Fig.8 SEQUÊNCIA UTILIZADA NA DETERMINAÇÃO DO TEMPO T_2

Esta sequência é bastante utilizada por ser menos sensível a efeitos de difusão, e eliminar os efeitos devidos à aplicação de um pulso imperfeito. Um pulso imperfeito pode causar desvios no ângulo de deslocamento dos componentes do vetor de magnetização M, e este efeito é cumulativo, aumentando o ângulo de desvio conforme pulsos vão sendo aplicados.

A sequência de Carr-Purcell é formada por um trem de ecos de spin. Um eco de spin é formado a partir de uma sequência $\pi/2$-π. A Fig. 8.b mostra a formação do eco de spin:

1) o vetor M encontra-se em equilíbrio térmico na direção z;

2) pode-se observar a magnetização imediatamente após a aplicação do pulso $\pi/2$;

3) um elemento de magnetização δM está precessando com um ângulo θ adicional, devido à não homogeneidade do campo magnético;

4) pode-se observar o efeito do pulso π sobre δM;

5) observa-se que no tempo 2τ todos elementos de magnetização já convergiram para a direção +y.

Na sequência de Carr-Purcell-Gill-Meiboom, cada um dos ecos de spin individuais decaem com uma constante de tempo T_2^*. No entanto, a envoltória dos ecos de spin, decaem de acordo com uma curva exponencial da forma $e^{-2\tau/T_2}$, o que permite a determinação de T_2.

Na determinação do tempo de relaxação T_1, todas as sequências utilizadas iniciam o sistema de spin e monitoram sua evolução, ou atingem uma situação de estado estável, na qual o tamanho do sinal depende de T_1.

O primeiro esquema envolve um pulso (ou um grupo de pulsos) que preparam os spins nucleares em uma configuração de não equilíbrio e, então, após um período de espera durante o qual os spins podem relaxar, um pulso monitora o estado dos spins.

A recuperação da população de spins nuclear é monitorada como uma função do tempo de espera.

As sequências mais comumente utilizadas na determinação do tempo de relaxação T_1 são mostradas na Fig. 9.

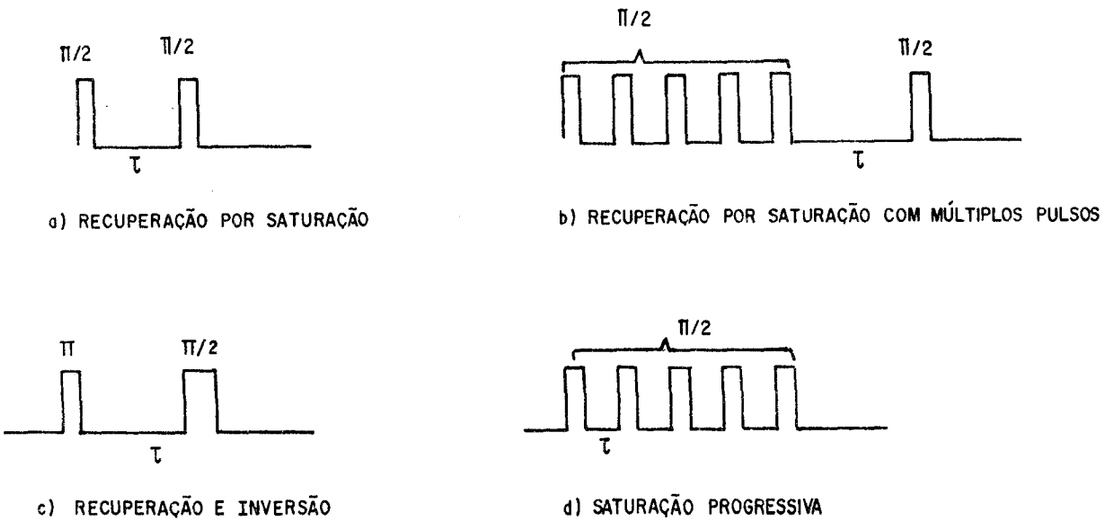


Fig 9 SEQUÊNCIAS PARA DETERMINAÇÃO DE TI

Em toda sequência da Fig. 9.a, a amplitude do sinal da magnetização nuclear após o segundo pulso, é medida como uma função do espaçamento do pulso, τ. O primeiro pulso simultaneamente fornece o valor da magnetização no equilíbrio.

A sequência da Fig. 9.b, é a própria sequência da Fig. 9.a, onde o primeiro pulso foi substituído por um trem de pulsos. Sob circunstâncias favoráveis, isto conduz à saturação completa da magnetização nuclear, e nenhum estado de espera T após a aquisição de dados é necessário.

Na sequência da Fig. 9.c, o primeiro pulso (π) inverte a magnetização nuclear completamente, de forma que mais pontos sobre a curva de relaxação podem ser obtidos.

A Fig. 9.d mostra uma sequência de pulsos, onde os espaçamentos entre eles são pequenos comparados com T_1. A acumulação inicia após a magnetização ter se tornado estacionária.

CAPÍTULO II

CARACTERÍSTICAS DO GERADOR DE PULSOS

II.1 - CONSIDERAÇÕES GERAIS

A construção do gerador de pulsos apoiou-se em quatro características básicas,

A primeira delas foi o tempo de resolução de 100 ns, necessário para produzir com precisão os pulsos π e $\pi/2$, já descritos no Capítulo I.

Na análise das Figs. 8 e 9, que apresentam algumas das sequências utilizadas em RMN, observa-se a necessidade de gerar pulsos com durações diferentes, podendo ser repetidos num intervalo pré-determinado, o que vem definir as características de programação e capacidade de repetição do gerador de pulsos.

A necessidade de se ter vários canais de saída, é observado no diagrama em blocos do sistema de RMN, ilustrado na Fig. 10. Neste sistema,os sinais de RF provenientes do gerador de RF e convenientemente amplificados, são aplicados à bobina que envolve a amostra, durante o tempo correspondente à duração dos pulsos, provenientes de um canal do gerador de pulsos.

O sinal obtido da amostra é detetado e amplificado pelo receptor, podendo ser aplicado a um osciloscópio ou um "averager", por exemplo.

Pulsos provenientes de outro canal do gerador de pulsos, podem ser utilizados como sinais de disparo para o osciloscópio, no momento em que se deseja registrar uma resposta.

Assim, enquanto um ou mais canais do gerador podem controlar uma ou mais portas de RF, outros canais podem ser utilizados para o controle de outros aparelhos (JURGA 2).

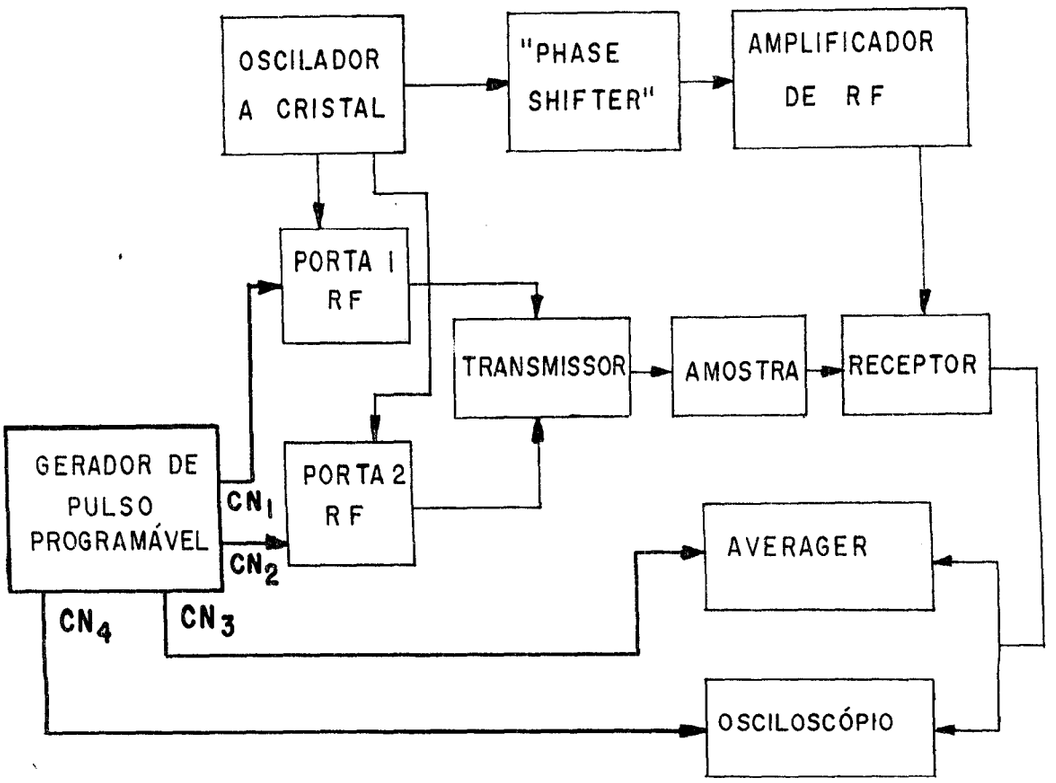


Fig. 10 DIAGRAMA EM BLOCOS DO EQUIPAMENTO ENVOLVIDO NUMA EXPERIÊNCIA DE RMN_p

As quatro características podem então ser resumidas assim:

a) resolução de 100 ns;

b) geração de pulsos de diferentes larguras;

c) repetição de um intervalo da sequência de pulsos n vezes;

d) geração simultânea de diferentes sequências.

Para exemplificar, a Fig. 11 mostra quatro sequências que poderiam ser obtidas simultaneamente em quatro canais do gerador descrito neste trabalho.

É importante observar que os canais não são totalmente independentes entre si, uma vez que, se o intervalo de t_4 a t_8 for repetido n vezes no canal 1, o intervalo correspondente nos outros canais também será repetido o mesmo número de vezes.

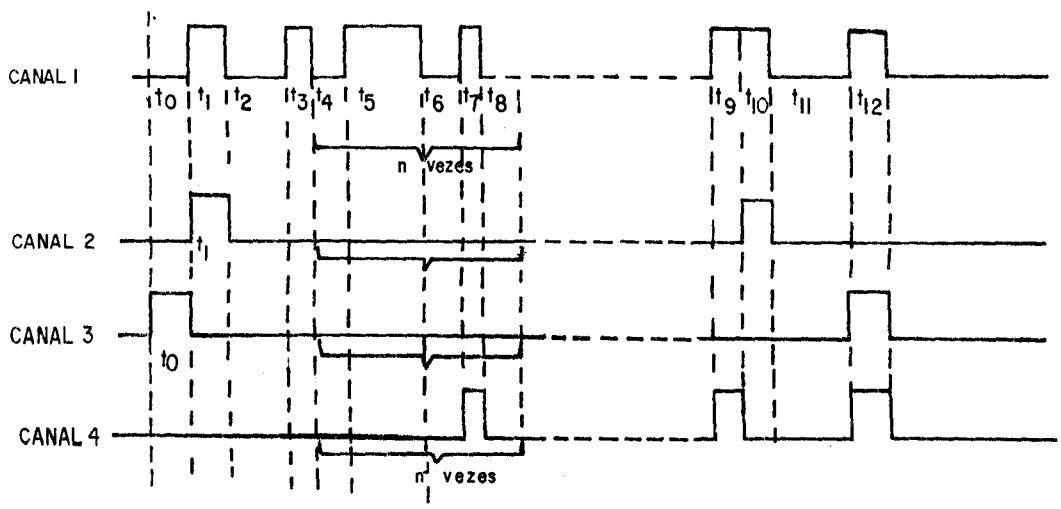


Fig II EXEMPLO DE SEQUÊCIAS DE PULSOS QUE O GERADOR DE PULSOS PODE PRODUZIR

II.2 - CARACTERÍSTICAS ELÉTRICAS DO GERADOR DE PULSOS

II.2.1 - CARACTERÍSTICAS DA PROGRAMAÇÃO

- operação: manual ou por microcomputador
- número de passos: 16
- taxa de repetição dos pulsos:
  - . opção: escolha do intervalo da sequência a ser repetida
  - . número máximo de repetições: 999
- largura dos pulsos: programável entre 200 ns e 10 s com resolução de 100 ns.

II.2.2 - CARACTERÍSTICAS DO "CLOCK"

- modo interno: oscilador a cristal de quartzo de 10MHz
- modo externo:
  - . frequência: 10 MHz
  - . nível de tensão: padrão TTL

II.2.3 - CARACTERÍSTICAS DO DISPARO

- modo interno:

  . disparo pela chave "GERAR" do painel

  . execução do comando GERAR pelo microcomputador

- modo externo:

  . habilitado após o disparo interno

  . nível de tensão: padrão TTL, transição ↓

  . atraso entre o disparo e início da cadeia:

    400 ns + (0 a 100) ns , devido à sincronização com o "clock" interno.

  . duração mínima do pulso: 50 ns

II.2.4 - CANAIS DE SAÍDA

- número de canais: 8 canais paralelos
- impedância de saída : 50 Ω
- proteção de saída : o canal 1 e 2 apresentam proteção ao amplificador de RF, utilizado em experiências de RMNp.
- atraso entre canais: < 10 ns

II.2.5 - TENSÃO DE ALIMENTAÇÃO

220 V

CAPÍTULO III

DESCRIÇÃO DO PAINEL

O painel mostrado na Fig. 12, permite que se tenha uma noção do controle do aparelho, além de possibilitar uma visão de seu funcionamento.

No painel, as chaves de controle foram agrupadas em dois blocos distintos:

- Programação das Memórias
- Geração da Cadeia de Pulsos.

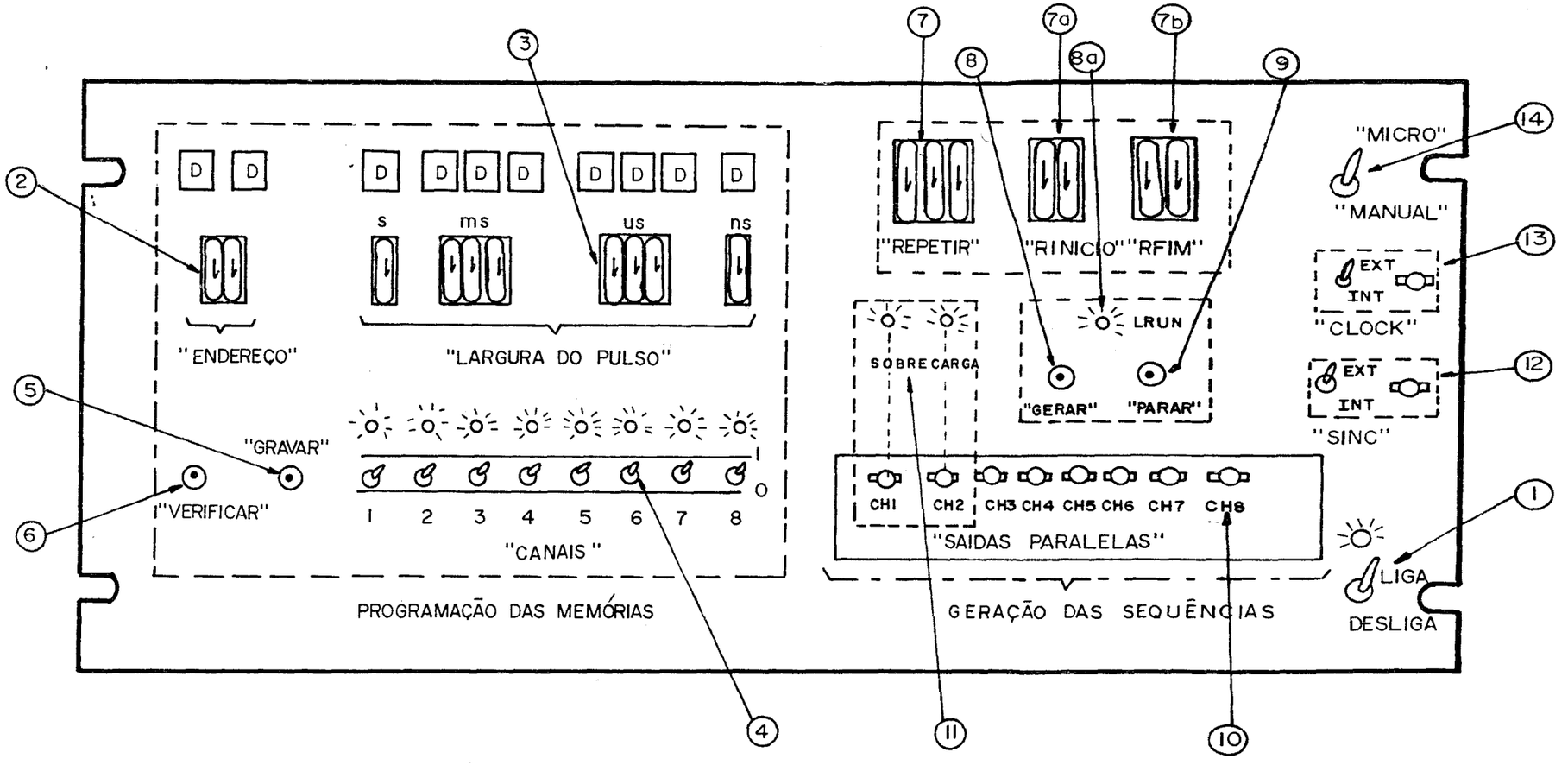
A função de cada chave contida nestes blocos é descrita a seguir.

III.1 - PROGRAMAÇÃO DAS MEMÓRIAS

(1) "LIGA/DESLIGA" - Uma vez que o aparelho tenha sido ligado à rede, esta chave na posição "LIGA", permite que todos os circuitos internos do aparelho sejam alimentados convenientemente.

(2) "ENDEREÇO" - Com estas chaves seleciona-se qualquer endereço da memória, entre "0" e "15". No endereço selecionado deve ser armazenada a largura de pulso escolhida (chaves "LARGURA DE PULSO"), e os níveis dos canais de 1 a 8. O valor do endereço é visível nos mostradores D.

(3) "LARGURA DE PULSO" - Estas oito chaves permitem a escolha da largura de pulso entre 10 s e 200 ns. Este valor deve ser armazenado em memórias, no endereço que se escolhe pela chave "ENDEREÇO".



D MOSTRADOR

CHAVE TUMBELWEEL

LED

CHAVE LIGA_DESLIGA

CHAVE DE CONTATO MOMENTÂNEO

SAIDA OU ENTRADA BNC

Fig 12 PAINEL FRONTAL

Os mostradores D devem indicar a largura do pulso selecionado por estas chaves.

Aqui uma observação deve ser feita com relação à escolha da largura de pulso. O valor a ser selecionado deverá sempre ser subtraído de 100 ns. Isto se deve ao fato de que os pulsos de 100 ns correspondem ao valor zero de largura de pulso.

(4) "CANAIS 1 a 8" - Com estas chaves, programa-se o nível lógico (0 ou 1) que se deseja nos canais de saída ("SAÍDAS PARALELAS"), para a largura de pulso selecionada. Estes valores também devem ser armazenados em memórias, simultaneamente com o valor da largura de pulso selecionada, e podem ainda ser visualizados nos "led's" correspondentes.

(5) "GRAVAR" - Esta chave é utilizada durante a programação, para enviar um sinal de gravar dados, para as memórias. Quando acionada, são gravados nas memórias, no endereço escolhido pelas chaves "ENDEREÇO", a largura do pulso e os níveis lógicos selecionados pelas chaves correspondentes aos canais de 1 a 8.

(6) "VERIFICAR" - Uma vez que as memórias tenham sido programadas, esta chave possibilita verificar se os dados foram corretamente gravados. Cada vez que é acionada, incrementa o endereço, indicando nos mostradores D o endereço e o valor da largura de pulso correspondente, e nos "led's", os níveis lógicos dos canais de 1 a 8.

III.2 - GERAÇÃO DA CADEIA DE PULSOS

(7) "REPETIR". "RINICIO" e "RFIM" - Com as chaves "REPETIR", seleciona-se o número de vezes que um determinado intervalo de passos da cadeia deve ser repetido.

Com a chave "RINICIO", escolhe-se o endereço correspondente ao passo inicial, e com a chave "RFIM", o endereço correspondente ao passo final.

(8) "GERAR" - O acionamento desta chave faz com que seja iniciada a geração da cadeia de pulsos, e mantém aceso o "led" LRUN (8a) durante a geração da cadeia.

8a "LRUN" - "Led" que indica que a cadeia está sendo gerada quando aceso. Quando apagado, indica que as memórias podem ser programadas e que a geração da cadeia de pulsos foi interrompida.

(9) "PARAR" - Esta chave permite que, quando acionada, seja interrompida a geração da cadeia de pulsos, caso em que o "led" 8a apaga-se. Neste caso as memórias podem ser reprogramadas.

(10) "SAÍDAS PARALELAS" - Correspondem aos 8 canais de saída, onde são obtidas as 8 cadeias de pulso em paralelo.

(11) "SOBRECARGA" - "Led's" que, se acesos, indicam a ocorrência de sobrecarga no amplificador do circuito da Fig. 10. Neste caso, em aplicações de RMNp, após a interrupção da cadeia com a chave "PARAR", novos dados devem ser programados.

(12) "SINC EXT/INT" - Com esta chave seleciona-se disparo interno ou externo. O disparo interno pode ser feito pelo acionamento da chave "GERAR".

Na escolha de disparo externo, a cadeia será gerada somente quando um sinal externo for aplicado na entrada BNC ao lado desta chave, após o acionamento da chave "GERAR".

(13) "CLOCK EXT/INT" - Escolhendo-se a posição correspondente a INT, pulsos de frequência de 10 MHz são gerados internamente.

Na posição EXT, pulsos com frequência de 10 MHz, gerados externamente, devem ser aplicados na entrada BNC ao lado desta chave.

CAPÍTULO IV

DIAGRAMA EM BLOCOS SIMPLIFICADO

O diagrama em blocos da Fig. 13, permite uma visão global do funcionamento do gerador, que pode ser analisado dentro de dois itens distintos:

1. PROGRAMAÇÃO E VERIFICAÇÃO: fase em que os dados correspondentes à largura dos pulsos e níveis lógicos dos canais de saída devem ser gravados, podendo ser verificados posteriormente.

2. GERAÇÃO DA CADEIA: fase em que as seqüências de pulsos são geradas.

IV.1 - PROGRAMAÇÃO E VERIFICAÇÃO

Antes que uma determinada cadeia de pulsos possa ser gerada, as seguintes informações, obtidas das chaves do painel, devem ser fornecidas aos blocos correspondentes da Fig. 13:

a) endereço ao bloco ◇1◇

b) largura do pulso ao bloco ◇2◇

c) nível lógico dos canais de 1 a 8, ao bloco ◇5◇

Os itens b) e c) são os dados que serão memorizados no endereço selecionado. O endereço é fornecido às memórias dos blocos ◇2◇ e ◇5◇ através do gerador de endereços, quando for acionada a chave "GRAVAR" do painel. Ao mesmo tempo, o circuito de controle ◇3◇, já enviou às memórias os sinais convenientes que selecionam uma gravação.

Para cada dado a ser gravado, todos os passos descri-

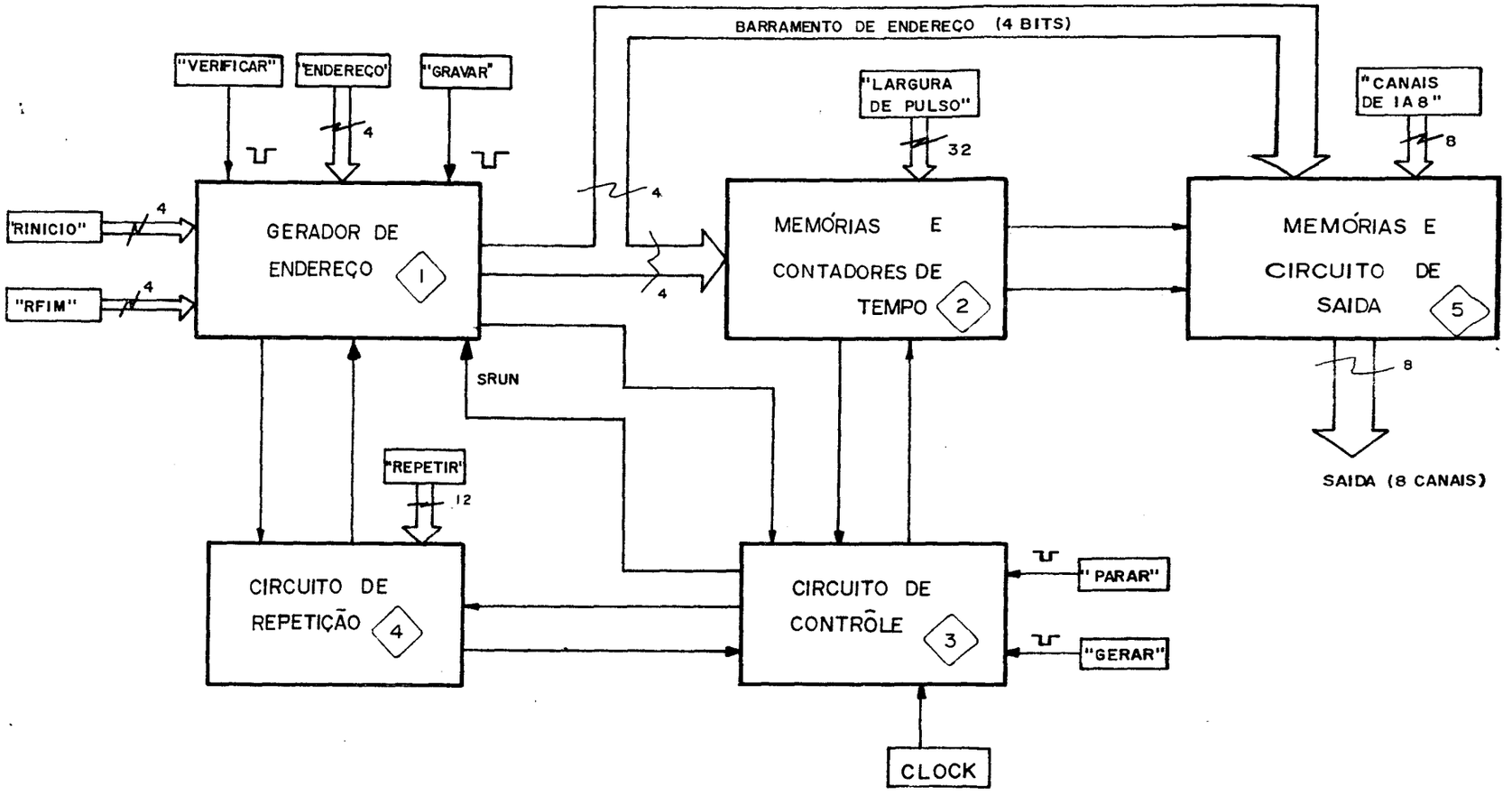


Fig 13 DIAGRAMA EM BLOCOS SIMPLIFICADO

tos anteriormente devem ser repetidos, iniciando-se pelo item a.

O conteúdo das memórias pode ser verificado através da chave "VERIFICAR", conectada ao bloco ◇1◇. Esta chave, quando acionada, incrementa de 1 o endereço presente nas saídas do gerador de endereços. Ao mesmo tempo, as memórias são colocadas em posição de leitura, pelo circuito de controle ◇3◇.

Tanto o endereço como o conteúdo correspondente das memórias, podem ser visualizados em "led's" e mostradores, conforme mostra o painel da Fig. 12.

E assim, na ocorrência de um valor errôneo, para um determinado endereço, o conteúdo deste endereço, para qualquer memória, pode ser modificado, bastando para isso fazer a seleção deste endereço, da largura de pulso e dos níveis dos canais de 1 a 8 correspondentes e, a seguir, acionar a chave "GRAVAR".

É importante observar que durante a programação dos dados, o "led" "RUN" da Fig. 12, deve permanecer apagado. Caso contrário, os dados não serão memorizados. Este controle é executado pelo sinal SRUN, gerado pelo circuito de controle ◇3◇, e pode ser visto na Fig. 13. Quando em nível alto, este sinal impede a execução da fase de Programação e Verificação dos dados, ao mesmo tempo em que permite a Geração da Cadeia de Pulsos.

Uma vez confirmado que os dados foram corretamente memorizados, seleciona-se o intervalo de passos a ser repetido, colocando o valor do passo inicial na chave "RINICIO" e o do passo final na chave "RFIM". O número de vezes que este intervalo deve ser repetido é colocado na chave "REPETIR".

IV.2 - GERAÇÃO DA CADEIA DE PULSOS

Para se dar início à geração da cadeia de pulsos, a chave "GERAR" do painel, deve ser acionada.

Ao ser acionada, antes que o "clock" seja liberado pelo circuito de controle ◇3◇ ao bloco ◇2◇, os seguintes blocos são iniciados, na ordem que se segue:

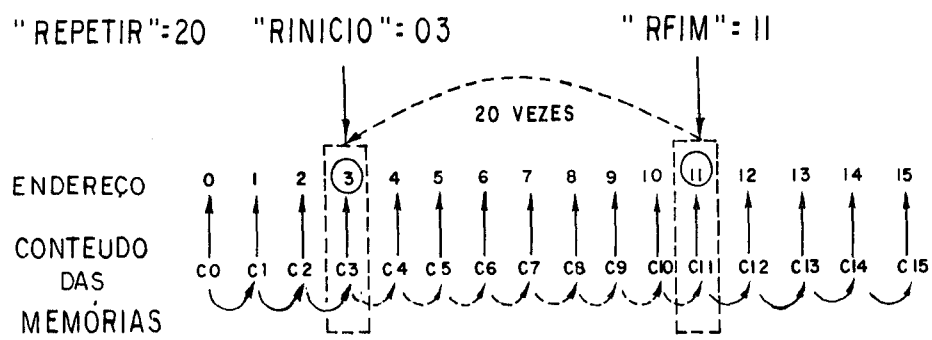


Fig.14 PASSOS EXECUTADOS PELO GERADOR DE PULSOS NA GERAÇÃO DE UMA SEQUÊNCIA

a) O gerador de endereços carrega-se com o endereço inicial zero.

b) As memórias de largura de pulso ◇2◇, e as de saída ◇5◇ apresentam em suas saídas, o conteúdo deste endereço.

c) Os contadores de tempo recebem um sinal de "Clear" e carregam-se com o valor inicial zero.

d) Os contadores de repetição, carregam-se com o valor presente nas chaves "REPETIR".

Agora, o "clock" pode ser enviado ao bloco ◇2◇. Os contadores de tempo carregam-se então com o valor Co presente nas saídas das memórias de largura de pulso (Fig. 14), ao mesmo tempo em que enviam um sinal para incrementar o endereço.

O valor Co é decrementado até zero, quando então os contadores de tempo carregam-se com o conteúdo C1 do próximo endereço (01), ao mesmo tempo em que enviam ao bloco ◇1◇, um sinal para incrementar o endereço. O valor C1 é decrementado e tudo se repete para os endereços seguintes.

Para a repetição de um determinado intervalo de passos

(Fig. 14), é fornecido ao circuito gerador de endereços, o passo inicial e o passo final, através das chaves "RINICIO" e "RFIM" do painel. Ao mesmo tempo, o circuito de repetição já foi informado, através das chaves do painel, o número de repetições que deve executar. Na Fig. 14, o intervalo de passos a ser repetido é mostrado em pontilhado. O circuito gerador de endereços, após o endereço "RFIM", retorna ao endereço "RINICIO", ao mesmo tempo em que informa ao contador de repetição que este intervalo vai ser repetido uma vez. A execução dos passos entre "RINICIO" e "RFIM", continua até que o número de repetições desejada tenha sido executado, após o que o gerador de endereços continua a incrementar até o endereço 15, conforme mostra a Fig. 14. Atingido este endereço, a cadeia deixa de ser gerada.

A cadeia pode ainda ser interrompida pela chave "PARAR" do painel, a qualquer instante em que estão sendo gerados os pulsos.

CAPÍTULO V

DIAGRAMA EM BLOCOS COMPLETO

Para uma análise mais detalhada do funcionamento do circuito do gerador, o diagrama em blocos da Fig. 13, foi subdividido em blocos menores, apresentando agora na Fig. 15, todos os sinais enviados e recebidos por cada bloco, tanto na fase de Programação quanto na de Geração da Cadeia de Pulsos.

Cada bloco será visto em particular, nos itens que se seguem, e será analisado o seu funcionamento separadamente em cada fase.

V.1 - PROGRAMAÇÃO E VERIFICAÇÃO

Nesta fase, nem todos os blocos da Fig. 15 estão envolvidos, motivo pelo qual a Fig. 16 apresenta um diagrama em blocos exclusivo para esta fase.

V.1.1 - Circuito de controle ◇3.1◇

Neste circuito, somente o sinal SRUN e seu complemento $\overline{SRUN}$, contribuem na fase de programação das memórias.

Sua função é permitir a atuação das chaves do painel "VERIFICAR", "GRAVAR" e "ENDEREÇO", ao mesmo tempo em que inibe a chave "RINICIO" e indiretamente os blocos restantes não presentes na Fig. 16, através do bloqueio do "clock".

Na verdade, o sinal SRUN é que é o responsável pela separação do funcionamento do circuito em duas fases (Programação e Geração de Cadeia).

Este circuito torna-se verdadeiramente importante na fase dinâmica, como será visto no item V.2.1.

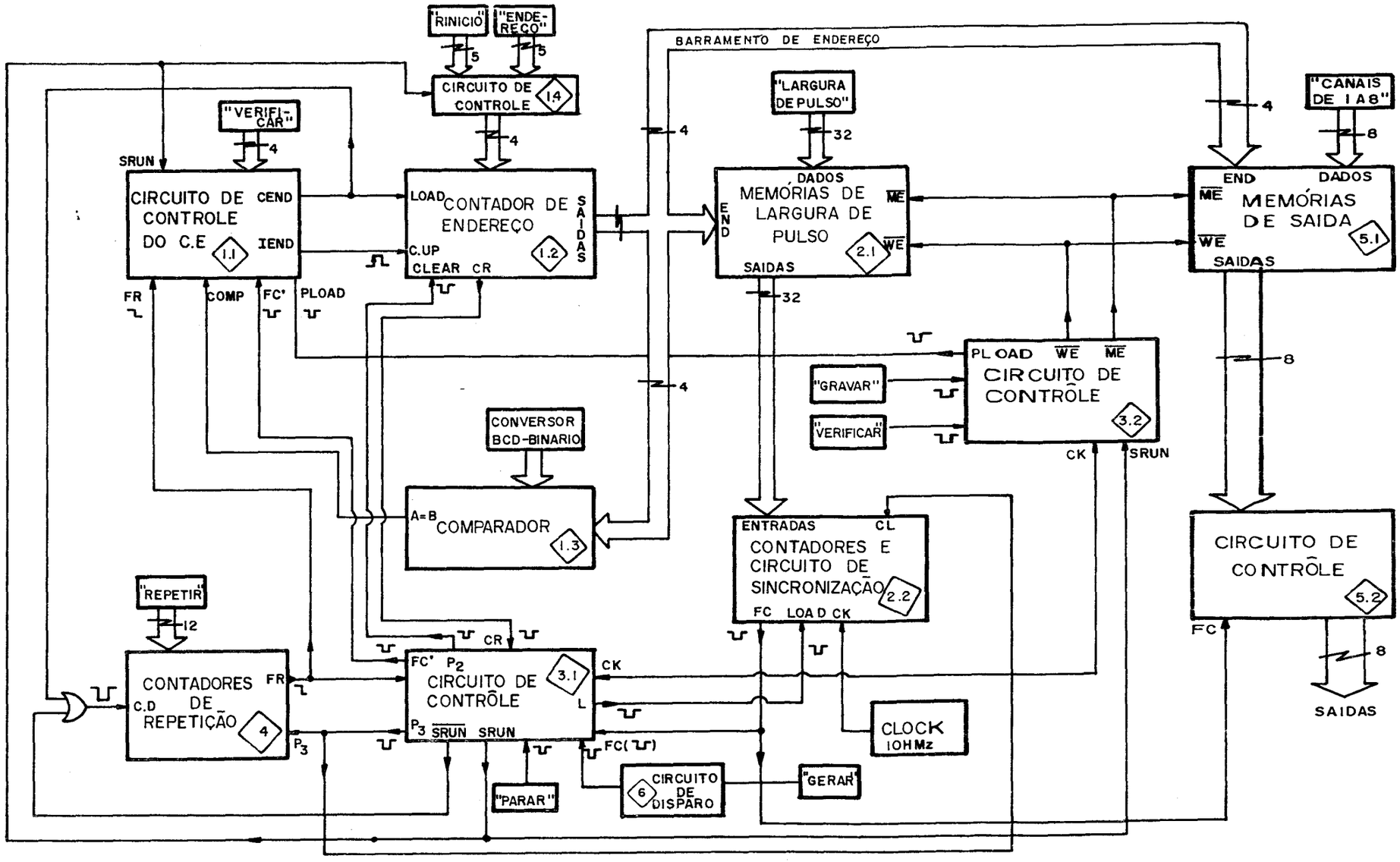


Fig. 15 DIAGRAMA EM BLOCOS COMPLETO DO GERADOR DE PULSOS

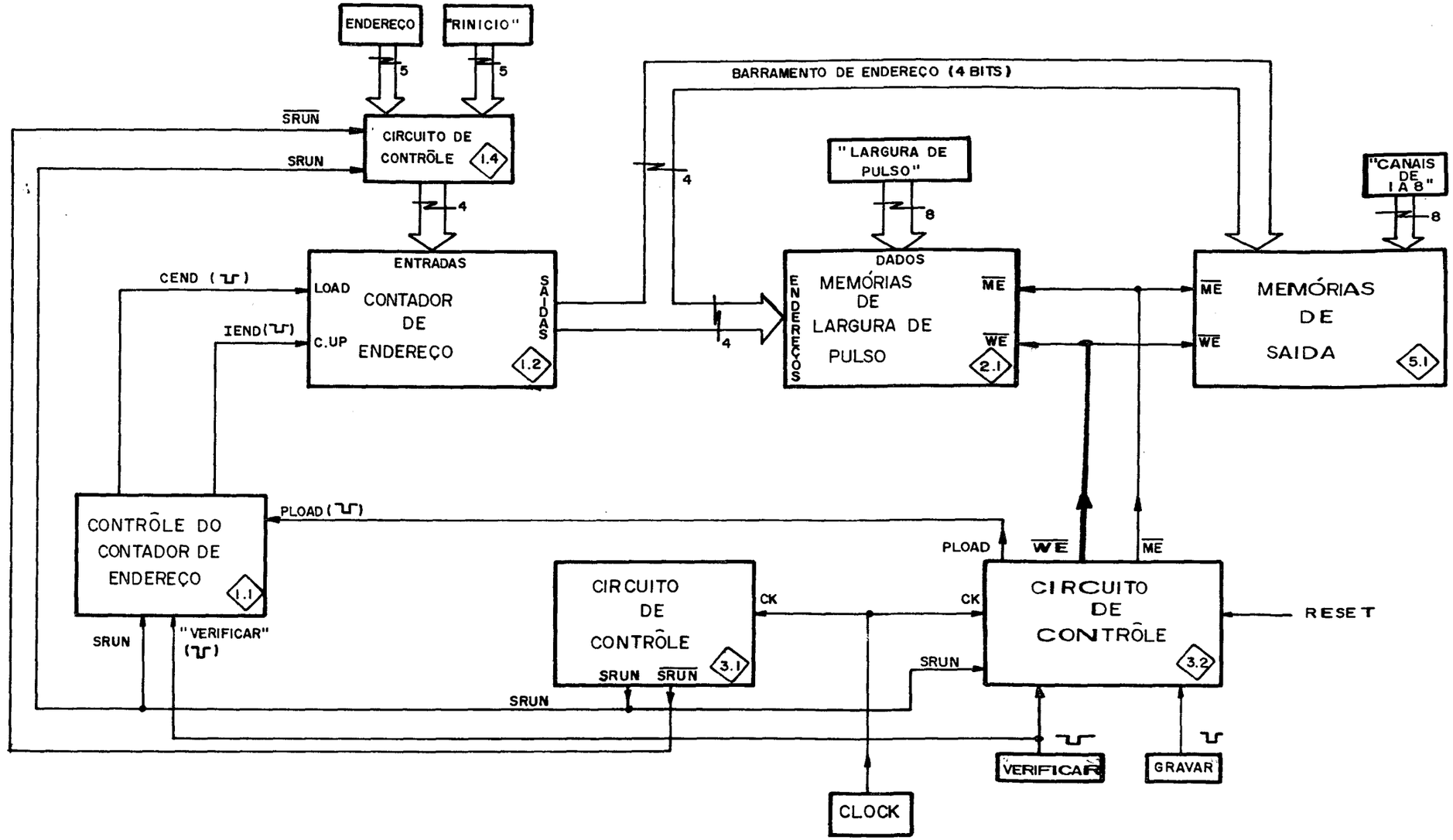


Fig 16 DIAGRAMA EM BLOCOS DA FASE DE PROGRAMAÇÃO E VERIFICAÇÃO

V.1.2 - Circuito de Controle ◇3.2◇

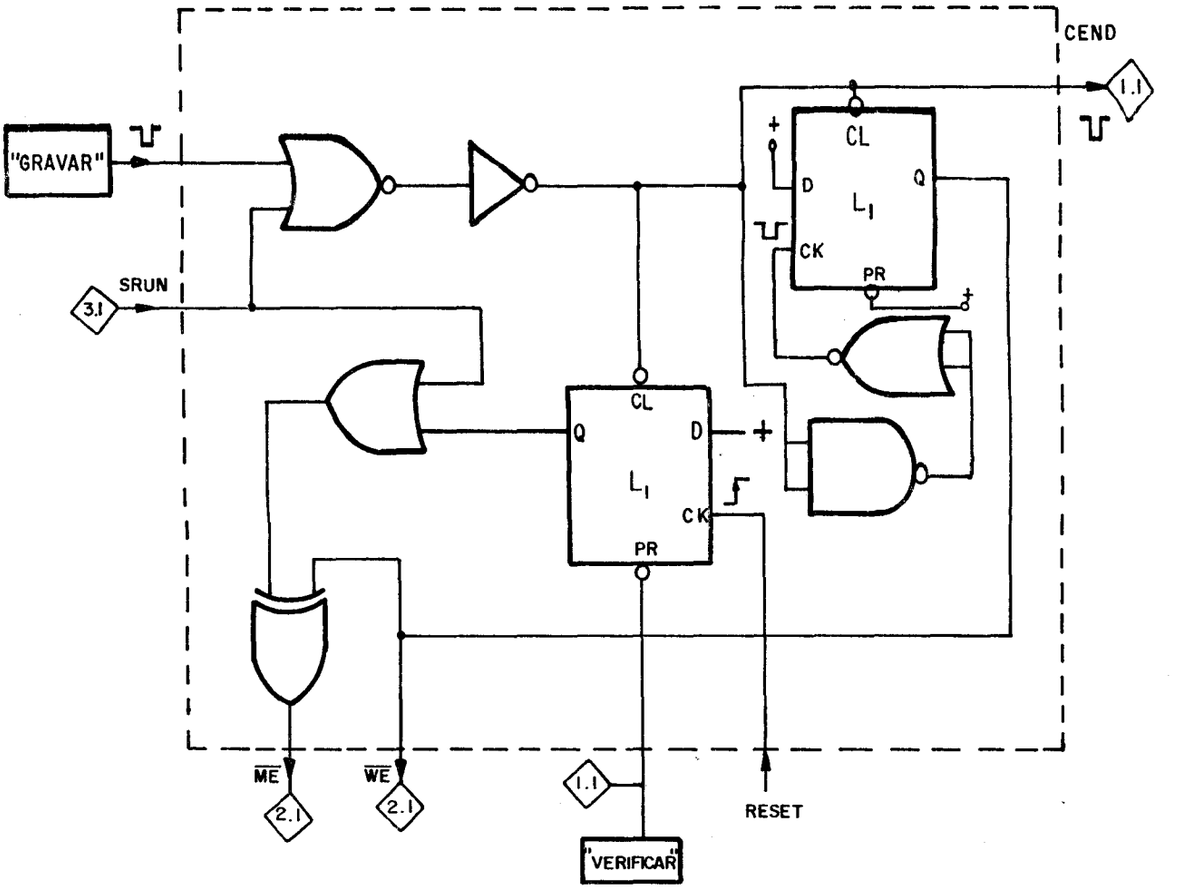


Fig 17 CIRCUITO DO BLOCO ◇3.2◇

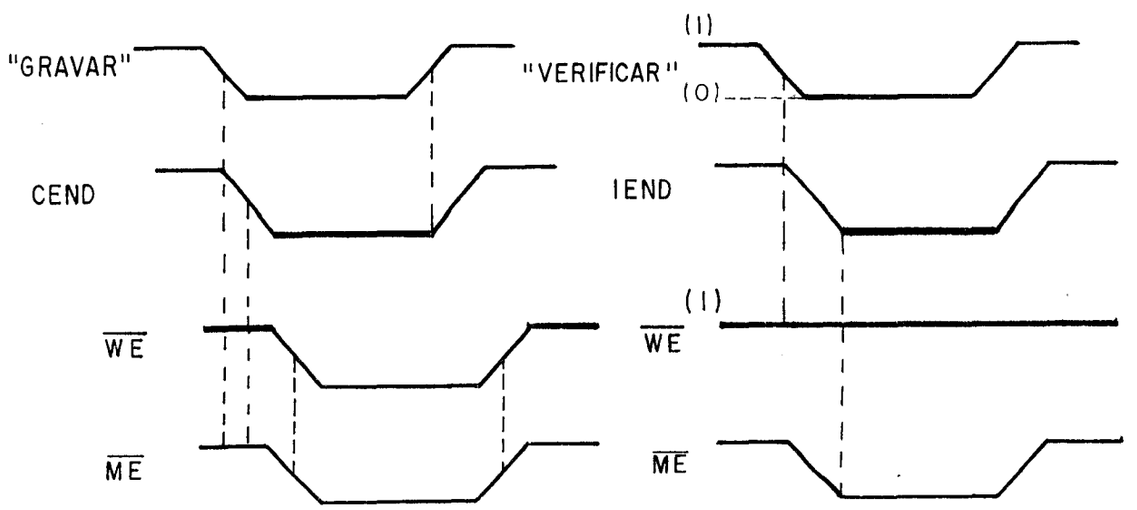
A Fig. 17 mostra o circuito correspondente ao bloco ◇3.2◇.

A função principal deste bloco é o controle de leitura e gravação das memórias, que é feito através dos sinais $\overline{ME}$ e $\overline{WE}$.

No acionamento da chave "GRAVAR", deseja-se executar uma gravação de dados ($\overline{ME} = 0$ e $\overline{WE} = 0$), enquanto que com a chave "VERIFICAR", deve ser permitida uma leitura do conteúdo das memórias ($\overline{ME} = 0$ e $\overline{WE} = 1$).

O sinal SRUN deve impedir a atuação destas duas chaves, quando o gerador encontrar-se na fase de Geração da Cadeia de Pulsos. Tanto a chave "GRAVAR" como a "VERIFICAR", quando acionadas, produzem um pulso negativo, com duração aproximada de 150ms.

Os diagramas das Figuras 17a) e b) ilustram o funcionamento deste circuito.



(a) DIAGRAMA DE TEMPO PARA A FUNÇÃO DE GRAVAÇÃO

(b) DIAGRAMA DE TEMPO PARA A FUNÇÃO DE LEITURA

Fig. 18 - DIAGRAMA DE TEMPO PARA O CIRCUITO DE CONTROLE ⟨3.2⟩

Com relação à chave "GRAVAR" na Fig. 17, pode-se notar que este sinal é também enviado ao bloco ⟨1.1⟩, de geração de endereços. Da mesma forma o sinal proveniente da chave "VERIFICAR", utilizada para verificação do conteúdo das memórias, é enviado também ao bloco ⟨1.1⟩.

O sinal "reset" é recebido quando da ligação do aparelho à rede, a fim de garantir ao flip flop L1, um nível alto na saída Q.

A Tabela 1 resume as funções executadas pelas memórias, quando do acionamento das chaves "GRAVAR" ou "VERIFICAR".

TABELA 1

SRUN	"GRAVAR"	"VERIFICAR"	$\overline{ME}$	$\overline{WE}$	FUNÇÃO DA MEMÓRIA	
0	1	1	1 ou 0	1 ou 1	FAZ NADA (**) LEITURA	Fase de Programação e Verificação
0	1	⊓	0	1	LEITURA	
0	⊓	1	0	⊓	GRAVAÇÃO	
0	⊓	⊓	-		(*)	
1	⊓	⊓	-		(*)	Fase de Geração da Cadeia
1	⊓	1	0	1	LEITURA	
1	1	⊓	0	1	LEITURA	
1	1	1	0	1	LEITURA	

* O acionamento das chaves "GRAVAR" e "VERIFICAR" não deve ocorrer simultaneamente, já que ambas estão conectadas ao mesmo "flip flop" (Fig. 17).

** Após o acionamento da chave "GRAVAR"

V.1.3 - Circuito de Controle ⟨1.1⟩ e Contador de Endereço ⟨1.2⟩

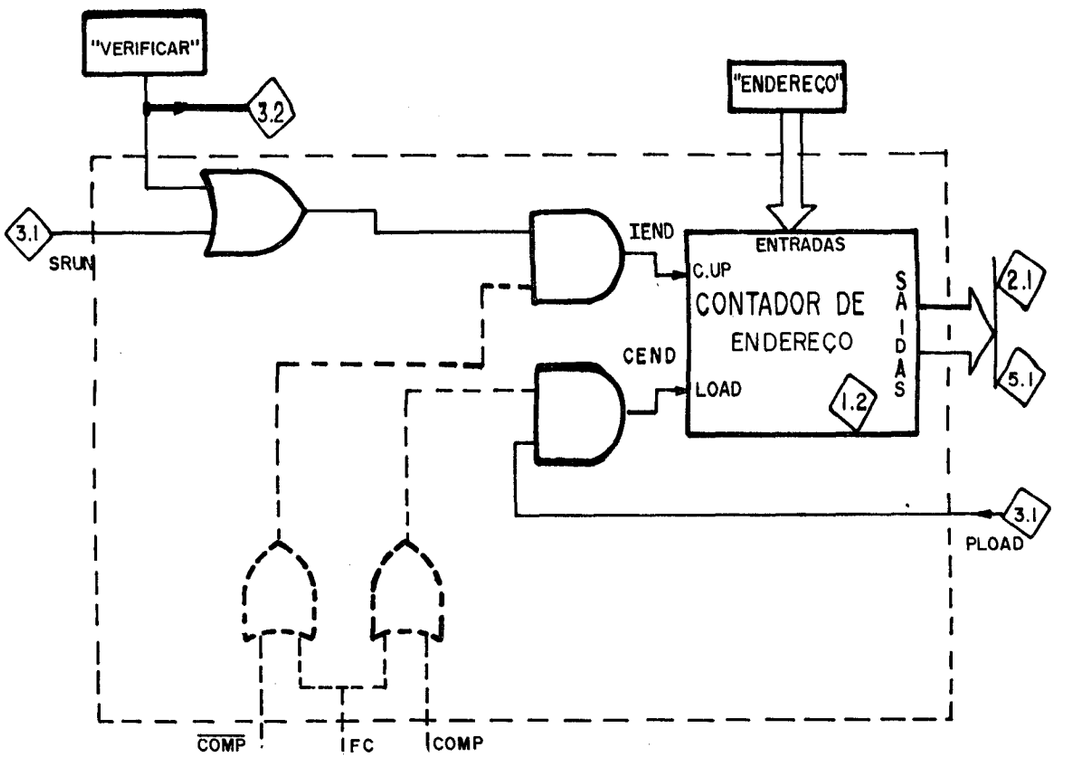


Fig 19 CIRCUITO DE CONTRÔLE ⟨1.1⟩ E CONTADOR DE ENDEREÇO ⟨1.2⟩

A função do controle ⟨1.1⟩, durante a programação das memórias, é apenas fornecer ao contador de endereços ⟨1.2⟩, os pulsos de carregar ou incrementar o endereço (C END ou I END).

Como já visto no item V.1.2, a chave "GRAVAR" é acionada quando se deseja memorizar qualquer conjunto de dados, e neste caso, o bloco ⟨3.2⟩ envia o pulso PLOAD ao circuito da Fig. 19, ao mesmo tempo em que seleciona a função de "gravar dados" para as memórias. Na Fig. 19, o sinal PLOAD recebido é transmitido ao contador de endereço (C END), que se carrega com os dados presentes em suas entradas. Este é o endereço que é transmitido às memórias dos blocos ⟨2.1⟩ e ⟨5.1⟩. A Figura 20a) ilustra estes fatos com diagramas de tempo.

Como já mencionado anteriormente, a chave "VERIFICAR" é utilizada na verificação do conteúdo das memórias. Ao ser acionada, seleciona a função de leitura para as memórias. Ao mesmo tempo, o sinal desta chave também é recebido pelo circuito da Fig. 19, que permite que o contador de endereços receba um pulso

de incrementar endereço (IEND). Assim, cada vez que esta chave é acionada, o endereço é incrementado de um, e todos os dados assim como o endereço correspondente, são apresentados nos mostradores do painel (Fig. 20b).

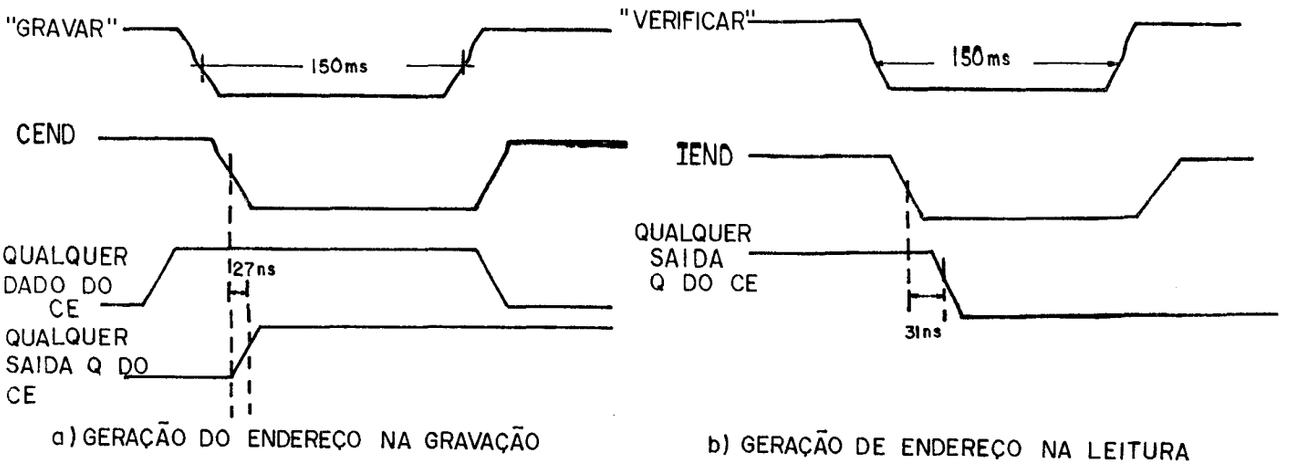


Fig 20 DIAGRAMA DE TEMPO PARA O CIRCUITO DA FIG 19

V.1.4 - Circuito de Controle ◇1.4◇

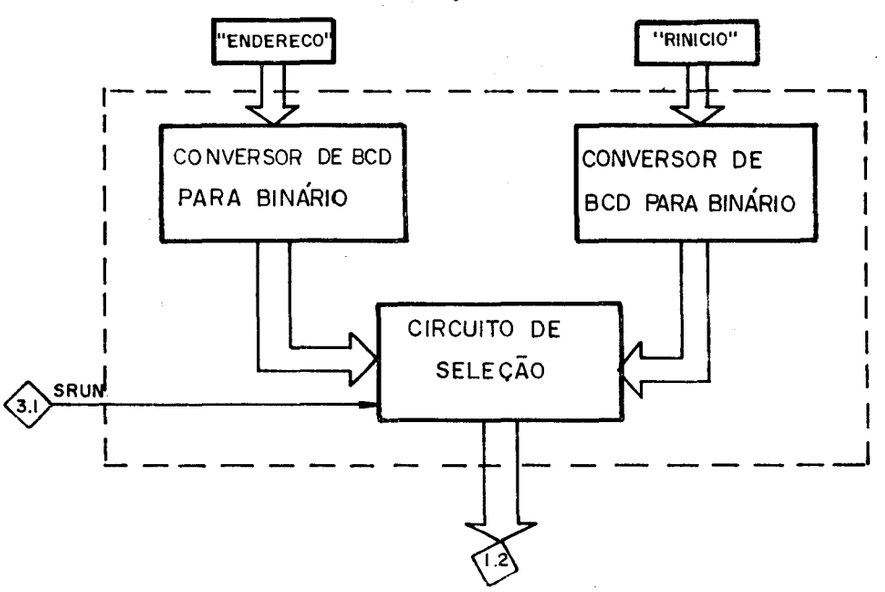


Fig 21 DIAGRAMA EM BLOCOS DO CIRCUITO DE CONTRÔLE ◇1.4◇

Na Fig. 21 podemos observar que este bloco consta basicamente de um circuito conversor de BCD para binário, e de um circuito de seleção.

As chaves de "ENDEREÇO" ou "RINICIO" são do tipo "tumbelwheel. Cada chave permite a obtenção de um valor entre 0 e 9 e

já fornece em suas saídas, o número correspondente no código BCD. Duas destas chaves são acopladas, permitindo a obtenção de valores de endereços entre 0 e 15. Um dos conjuntos de chaves "ENDEEÇO" ou "RINICIO", deve fornecer o endereço ao contador de endereços, que corresponde ao bloco ⟨1.2⟩. Como este contador é do tipo binário, primeiramente o endereço proveniente de cada chave é convertido para o código binário. O Circuito de Seleção, através do sinal SRUN, seleciona um destes endereços para ser a entrada ao bloco ⟨1.2⟩. Com SRUN em nível baixo, é selecionado o endereço proveniente da chave "ENDEREÇO".

V.2 - GERAÇÃO DA CADEIA DE PULSOS

Nesta fase são geradas as cadeias de pulsos com saída em 8 canais e, agora, as chaves do painel correspondentes ao bloco "Programação da Memória", estarão bloqueadas.

O diagrama em blocos da Fig.15 mostra os sinais de entrada e saída para cada bloco, sendo que as chaves "GRAVAR", "VERIFICAR" e o sinal PLOAD, agora encontram-se bloqueadas.

V.2.1 - Circuito de Controle ⟨3.1⟩

Este circuito tem a função básica de controlar o início e o fim da geração da cadeia de pulsos através dos sinais SRUN e $\overline{\text{SRUN}}$, que permanecerão estáveis durante a geração de uma cadeia de pulsos.

A Fig. 22 mostra o circuito correspondente a este bloco.

V.2.1.a - Início da Geração da Cadeia

Após a programação dos dados, para que a cadeia seja gerada, deve ser acionada a chave "GERAR", que envia um pulso a es

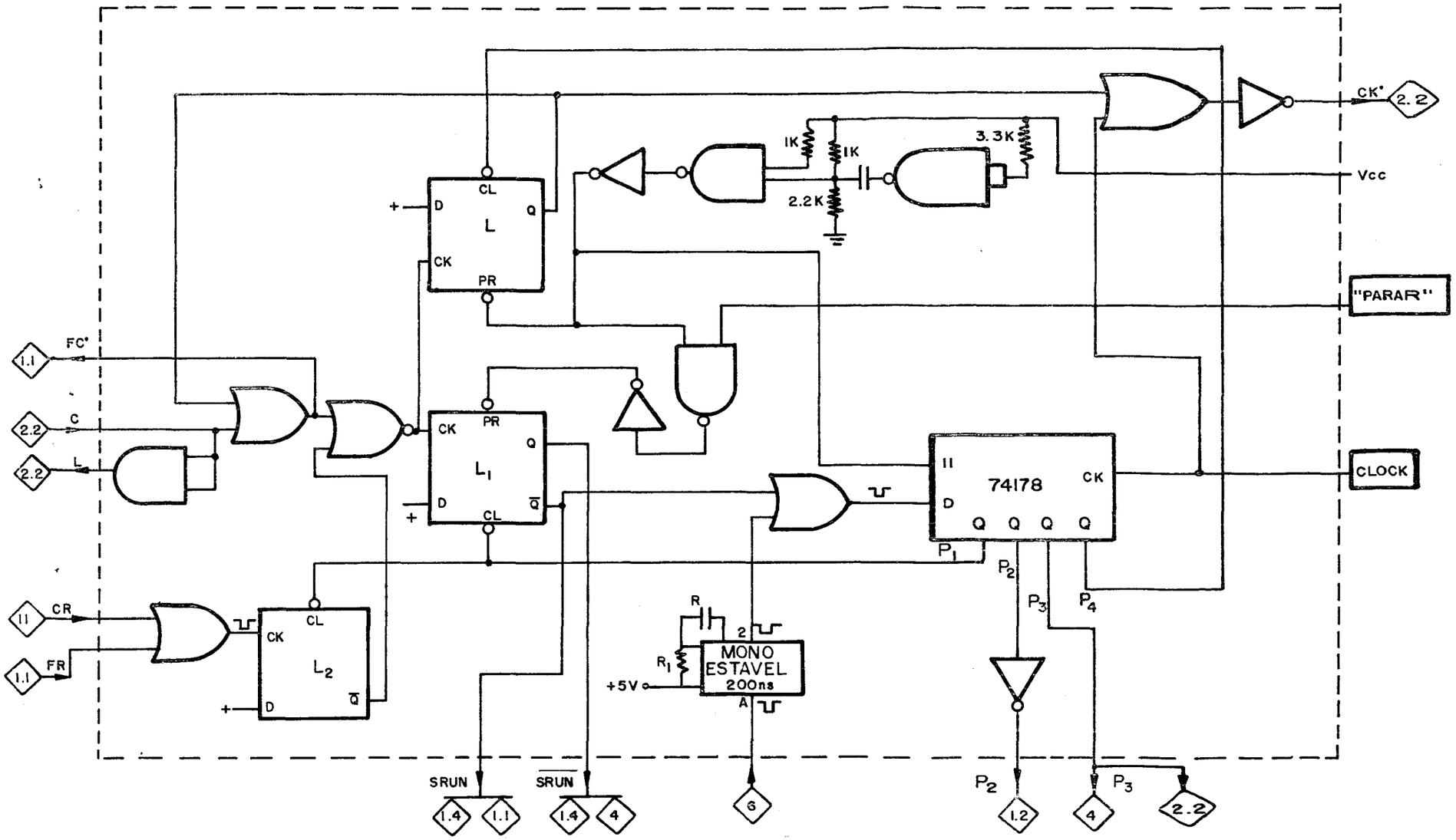


Fig 22 CIRCUITO DE CONTROLE (3.1)

te bloco ⟨3.1⟩ . Internamente são gerados 4 pulsos, P_1 ,P_2, P_3 e P_4 (Fig. 22), defasados de 100 ns , conforme mostra o diagrama de tempo da Fig. 23. Estes pulsos executam as seguintes funções:

1) Pulso P_1 - coloca o sinal SRUN em nível "1"($\overline{SRUN}$ =0), o que causa o bloqueio dos sinais das chaves "ENDEREÇO", "VERIFICAR", "GRAVAR".

2) Pulso P_2 - aplica um sinal de "clear" ao contador de endereço, que por sua vez fornece às memórias o endereço inicial zero.

3) Pulso P_3 - executa duas funções:

3.1) aplica um sinal de "clear" aos contadores de tempo ⟨2.2⟩

3.2) carrega os contadores de repetição com o valor presente nas chaves "REPETIR"

4) Pulso P_4 - libera o clock para os contadores de tempo, que têm como dado inicial, zero. Consequentemente é gerado um pulso FC, que carregará os contadores de tempo com os primeiros dados, e habilitará os canais de saída.

V.2.1.b) Término da Geração da Cadeia

Para a finalização da cadeia, este circuito de controle deve receber três sinais na ordem que se segue:

1. Sinal FR - este sinal, quando passa a nível zero, indica que o número de repetições selecionado para um determinado intervalo da cadeia, já foi executado. Neste momento deve também inibir o comparador, para que o contador de endereços continue a incrementar até o endereço 15.
2. Pulso CR - informa a este circuito, que o endereço final 15 já foi atingido.

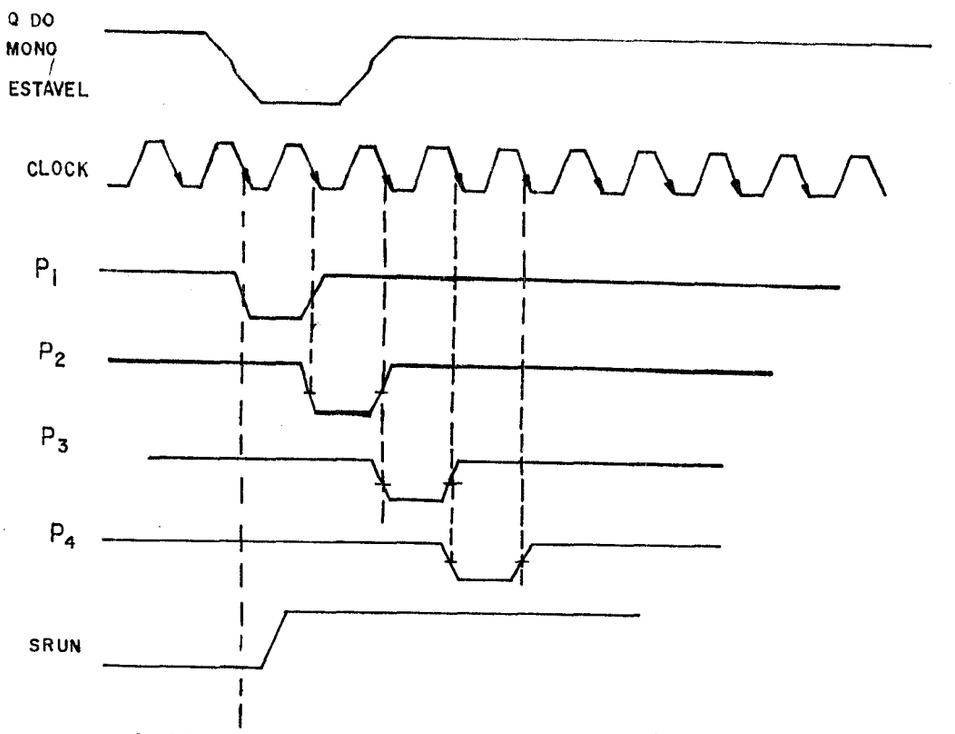


Fig 23 CONTROLE DO INICIO DA GERAÇÃO DA CADEIA DE PULSOS

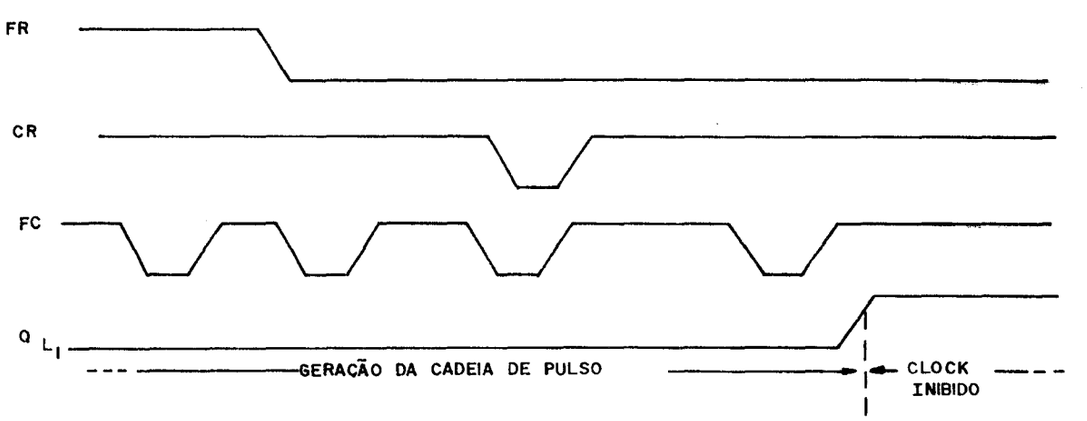


Fig 24 CONTROLE DO TÉRMINO DA CADEIA DE PULSOS

3. Pulso FC - indica, após a ocorrência dos sinais FR e CR, que o conteúdo do endereço 15 já foi decrementado. Ao receber este pulso, o "flip flop" L_1 inibe o clock e a geração da cadeia cessa. O gerador encontra-se agora pronto para uma reprogramação ou para a execução da mesma cadeia, caso seja acionada a chave "GERAR", ou caso receba um sinal de disparo externo. No circuito apresentado na Fig. 22, pode-se notar, ainda, que a chave "PARAR" atua diretamente sobre os flip flops L_1 e L_2, a fim de cessar a geração de pulsos. Quando acionada, envia um pulso às entradas PR (preset) destes "flip flops", inibindo o clock e possibilitando uma nova reprogramação de dados.

O diagrama de tempo da Fig. 24 ilustra a ocorrência destes pulsos. Nesta Figura, QL_1, é a saída Q do "flip flop" L_1, que deve inibir a passagem de pulsos de "clock" quando no estado 1 ($Q = 1$, $\overline{Q} = 0$).

V.2.2 - Circuito de Geração de Endereços ◇1◇

A função básica deste bloco, ilustrado na Fig. 25, é fornecer o endereço correto para as memórias. Para isso deve ser feito o controle dos pulsos IEND (incrementar endereço) e CEND (carregar endereço), aplicados nas entradas de C.UP e LOAD, respectivamente, do contador de endereço. Este contador é utilizado no modo crescente. Inicialmente recebe o pulso P_2, proveniente do bloco ◇5.1◇ , que é aplicado em sua entrada "Clear", fazendo com que se carregue com endereço inicial zero. O primeiro pulso FC' faz com que o endereço seja incrementado por um. A partir daí, cada pulso FC' recebido pelo circuito de controle ◇1.1◇ , pode fazer com que o endereço seja incrementado (IEND) ou, que o contador se carregue (CEND) com o valor presente na chave "RINICIO" (Fig. 26).

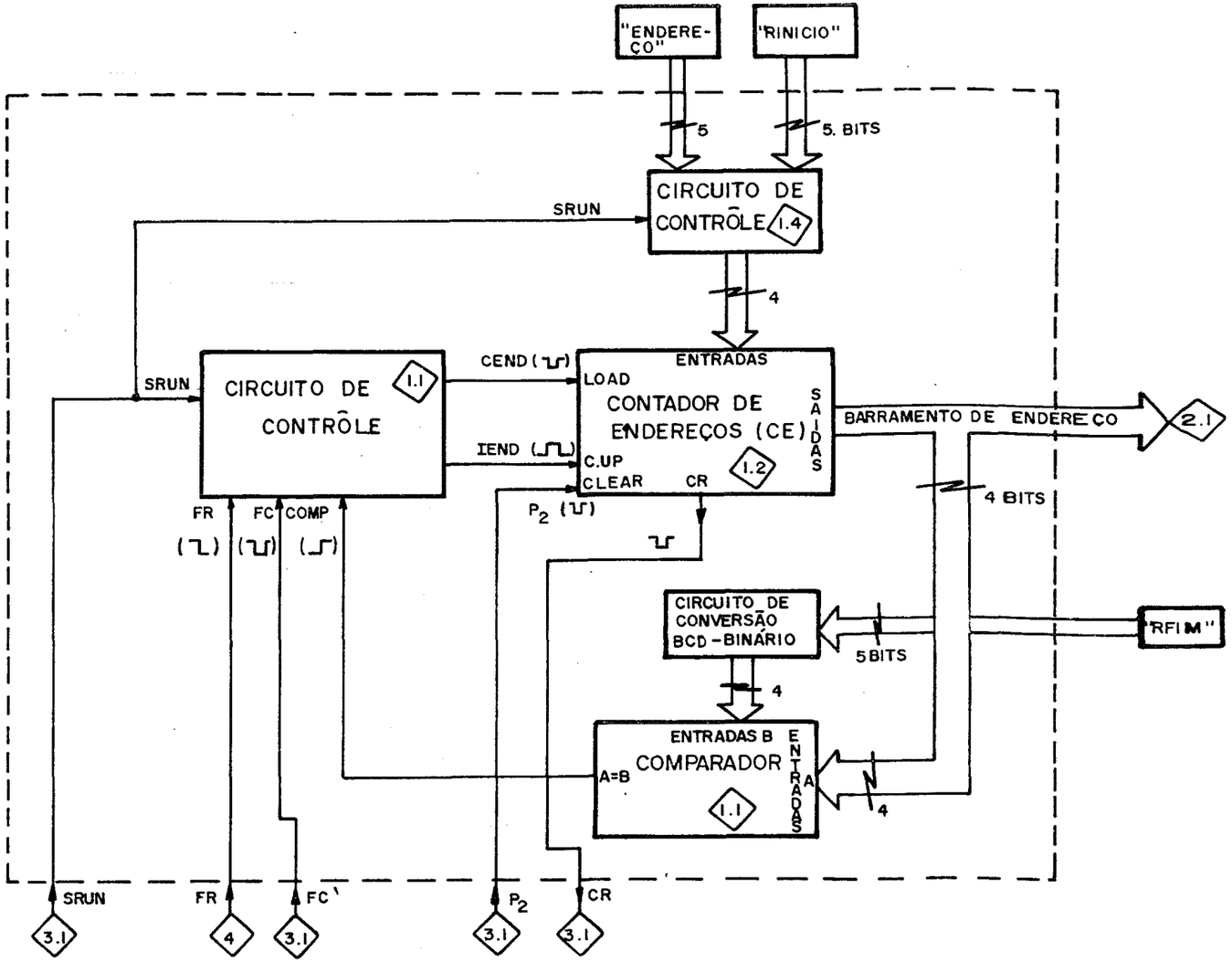


Fig 25 DIAGRAMA EM BLOCOS DO CIRCUITO GERADOR DE ENDEREÇOS

A seleção de um ou outro é feita pelo sinal FR e pelo comparador. O sinal FR quando em nível "1", indica que deve ser executado um determinado número de repetições de um intervalo da cadeia de pulsos.

O endereço final e o inicial deste intervalo é indicado pelas chaves "RFIM" e "RINICIO" do painel, respectivamente.

Assim, inicialmente o contador de endereços deve incrementar (IEND) o endereço até o valor de "RFIM". ao atingir este endereço, o sinal COMP, proveniente do comparador torna-se igual a 1, indicando que o contador de endereços deve se carregar (CEND) com o endereço presente nas chaves "RINICIO". A Fig. 26 mostra que neste instante, o sinal CEND (carregar endereço) é gerado enquanto que o IEND é inibido. No próximo pulso FC', o endereço é incrementado novamente, até o endereço RFIM, e tudo se repete.

Quando o número de repetições selecionado for executado, o sinal FR passa a nível "0", inibindo o comparador e fazendo desta maneira, com que o contador de endereços receba somente os pulsos para incrementar o endereço (IEND), até que o endereço final 15 seja atingido. Observe ainda, na Fig. 26, que neste caso, embora ocorra o sinal COMP, não ocorre o CEND, pois este encontra-se inibido por FR. Na Fig. 25, o sinal SRUN atua somente na seleção da chave "RINICIO" ou "ENDEREÇO".

A tabela 2 mostra os tempos de atraso esperados para a Fig. 26. De acordo com esta tabela, o tempo decorrido entre a emissão do sinal FC' e a geração do endereço (QA), é de no máximo 68.5 ns. Experimentalmente este tempo aproxima-se de 60 ns. Considerando o tempo de acesso das memórias, de 33 ns, o tempo máximo esperado, decorrido entre a emissão do pulso FC' e a presença dos novos dados nas saídas das memórias, é de 101,5 ns. Experimentalmente, este tempo aproxima-se de 100 ns.

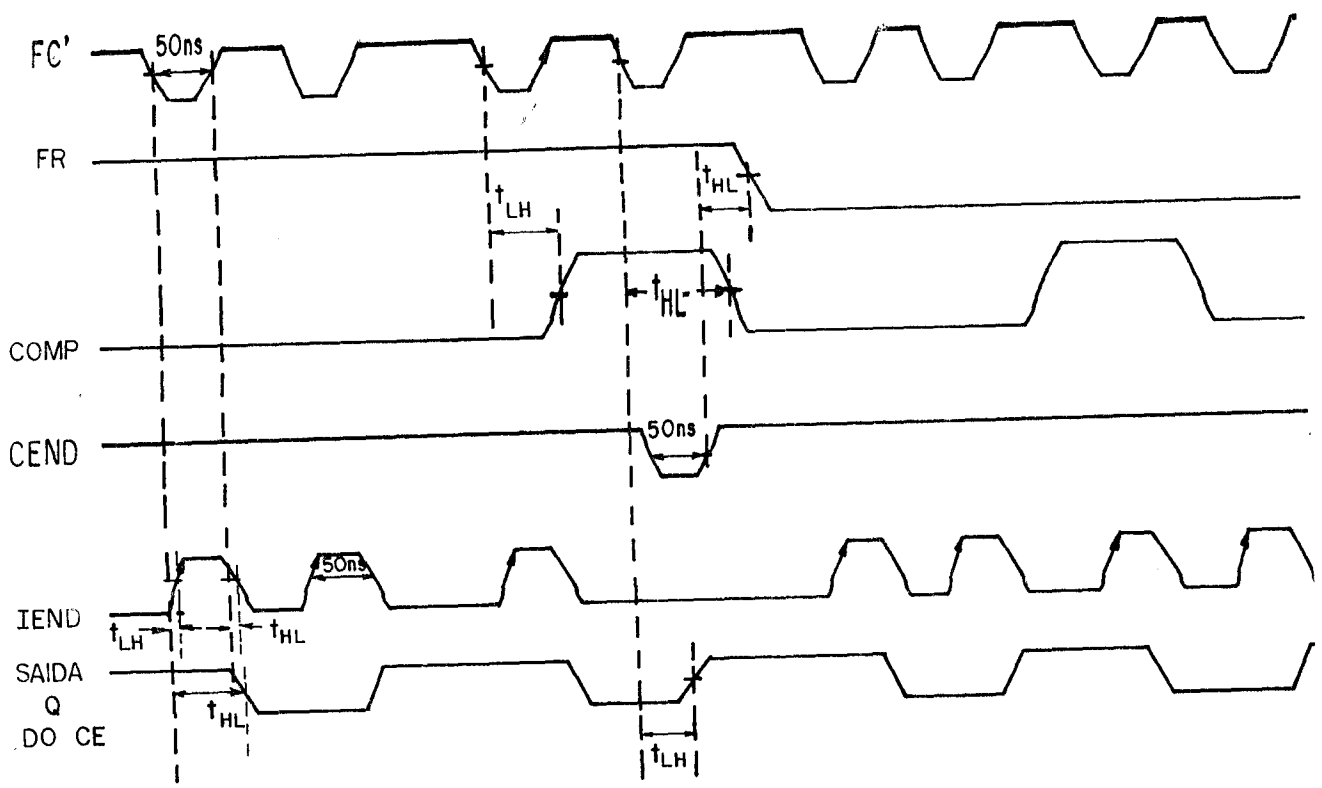


Fig 26 DIAGRAMA DE TEMPO PARA O GERADOR DE ENDEREÇOS

PARAMETRO	DE	PARA	tipico	maximo	UNIDADE
t_{HL}	CEND	FR	47.0	75.0	ns
t_{LH}	FC'	CEND ou IEND	12.5	21	ns
t_{HL}			13.0	21.5	
t_{LH}	FC'	SAIDA Q_A	37.5	59.0	ns
t_{HL}			44.0	68.5	
t_{LH}	FC'	COMP	49.5	86.2	ns
t_{LH}			50.5	77.5	

TAB 2 TEMPOS DE ATRASO PARA O DIAGRAMA DA FIG 26

V.2.3 - Circuito de Repetição ◇4◇

Este bloco, basicamente composto por contadores, tem a função de executar o número de repetições presentes nas chaves "REPETIR" do painel, com início no endereço "RINICIO" e término no endereço "RFIM" (Fig. 27). O número máximo de repetições do intervalo entre dois endereços é de 999 vezes.

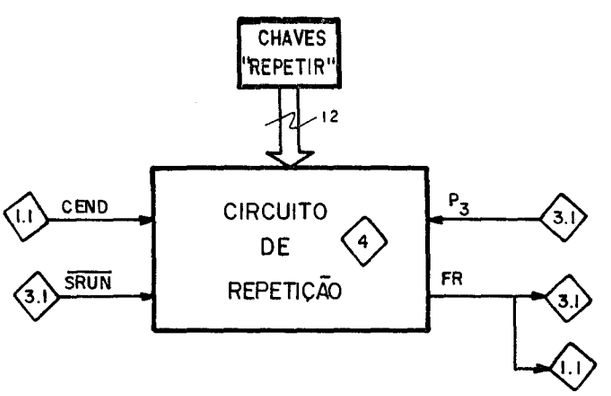


Fig 27 CIRCUITO DE REPETIÇÃO

Quando o gerador inicia a fase de Geração da Cadeia de Pulsos, os contadores deste bloco carregam-se com o conteúdo das chaves "REPETIR", através do pulso P_3, proveniente do bloco ◇3.1◇ (circuito de controle). Como os contadores deste bloco estão operando no modo decrescente, cada vez que recebem o pulso CEND, proveniente do bloco gerador de endereço, decrementam de um, o valor presente em suas saídas.

Quando as saídas atingem o valor zero, o sinal FR (fim da repetição), aplicado ao circuito ◇1.1◇, inibe a ação do circuito comparador ◇1.3◇, e prepara o circuito de controle ◇3.1◇ para o término da cadeia. Inibindo o circuito comparador, permite que o contador de endereços incremente o endereço até 15, a cada pulso FC, quando então cessa a geração de pulsos.

O diagrama de tempo da Figura 28 ilustra a explicação acima.

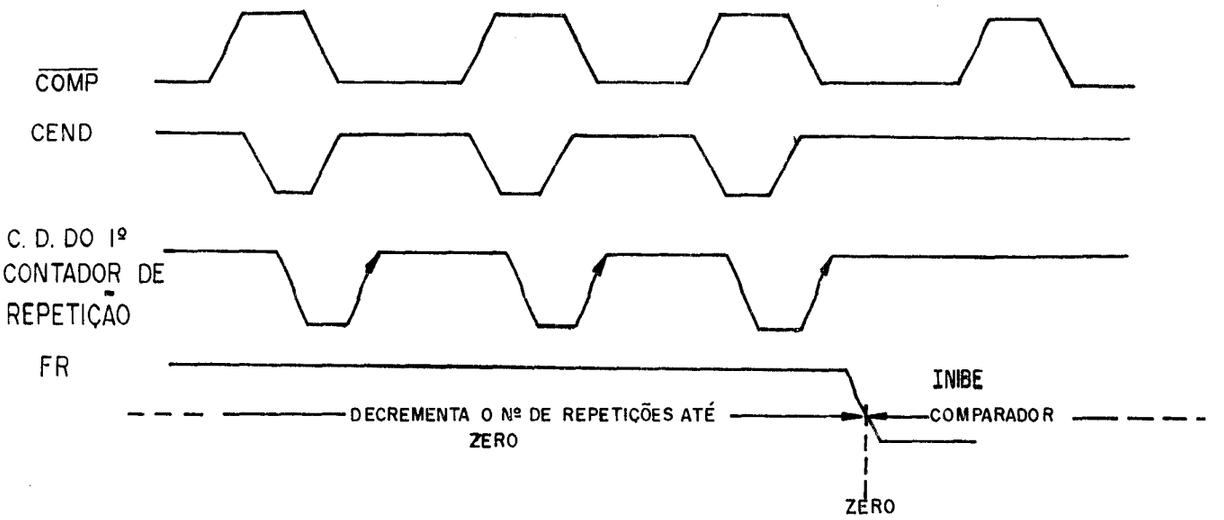


Fig 28 DIAGRAMA DE TEMPO PARA O CIRCUITO DE REPETIÇÃO

V.2.4 - Contadores de Tempo e Memórias (2)

Este bloco, composto pelas memórias 7489, os contadores de tempo 74192, mais os circuitos de sincronização, é responsável pela geração da largura correta de cada pulso.

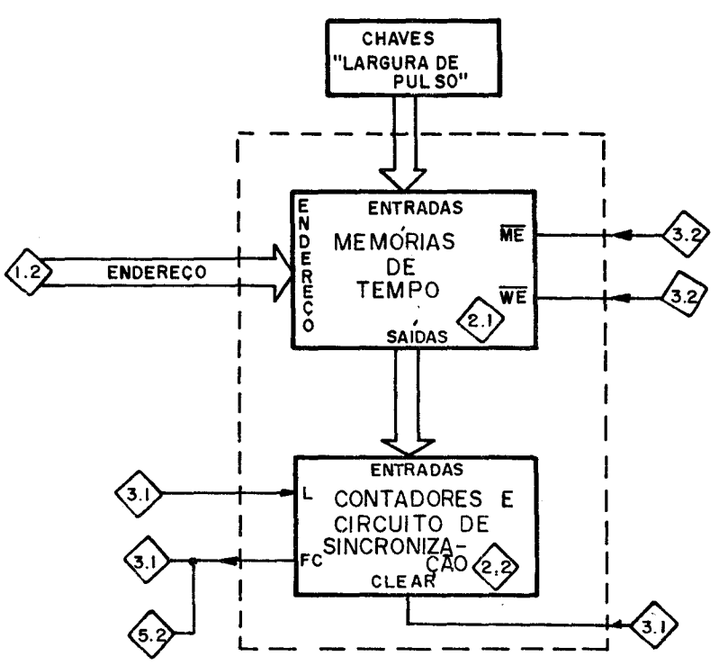


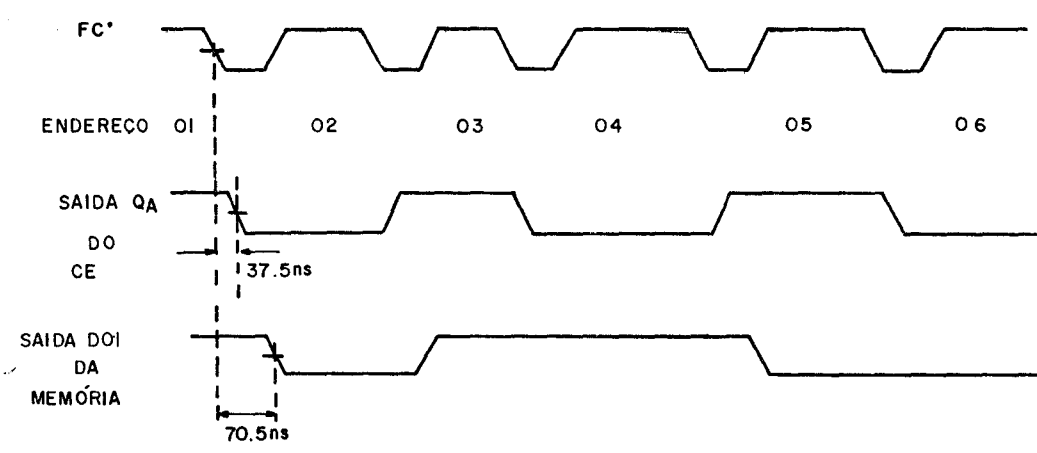
Fig 29 DIAGRAMA EM BLOCOS DO CIRCUITO DAS MEMÓRIAS E CONTADORES DE TEMPO

Durante a fase de geração da cadeia de pulsos, o circuito (3.2) envia às memórias os sinais convenientes para selecionar a função de leitura. As memórias recebem o endereço proveniente do contador de endereços, apresentando em suas saídas o valor da próxima largura de pulso, com a qual os contadores de

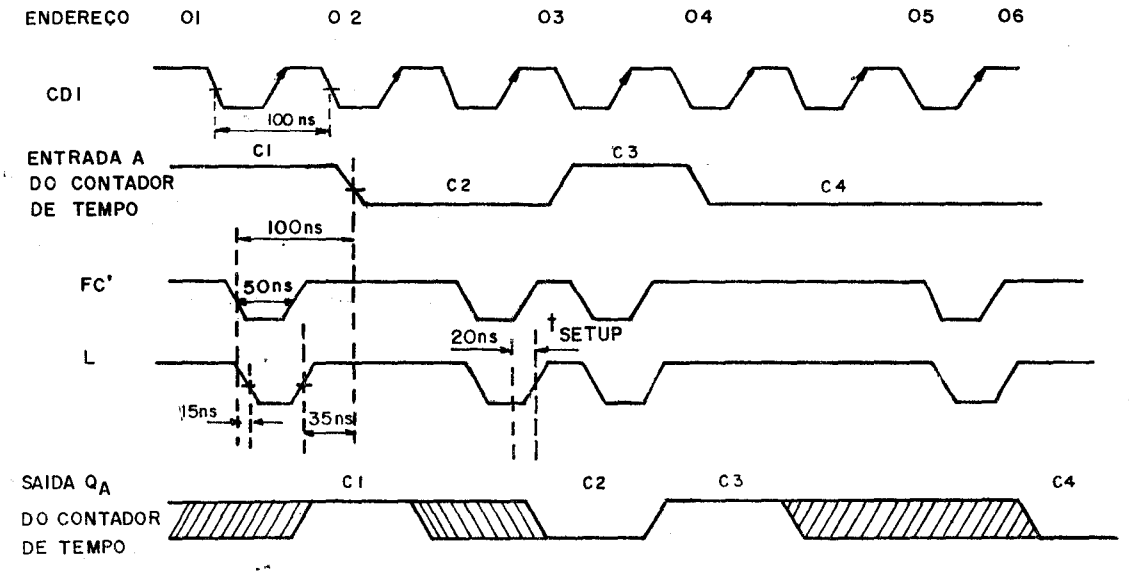
vem se carregar (Fig. 29)

Os contadores são conectados para contagem no modo decrescente e, a cada pulso de FC, que indica o fim da contagem, recebem um pulso para se carregarem com o próximo valor de largura de pulso, proveniente das saídas das memórias (Fig. 29), e envia um pulso para incrementar o endereço. A Fig. 30 ilustra, em termos de diagrama de tempo, o funcionamento deste bloco.

No diagrama da Fig. 30a, a saída Q_A do contador de endereços é apenas um bit da linha de endereços que pode variar a cada pulso FC' recebido pelo gerador de endereços. Este endereço



(a) DIAGRAMA DE TEMPO ILUSTRANDO A GERAÇÃO DE DADOS DA MEMÓRIA



(b) DIAGRAMA DE TEMPO PARA OS CONTADORES DE TEMPO

Fig 30 DIAGRAMA DE TEMPO PARA O CIRCUITO DA FIG 29

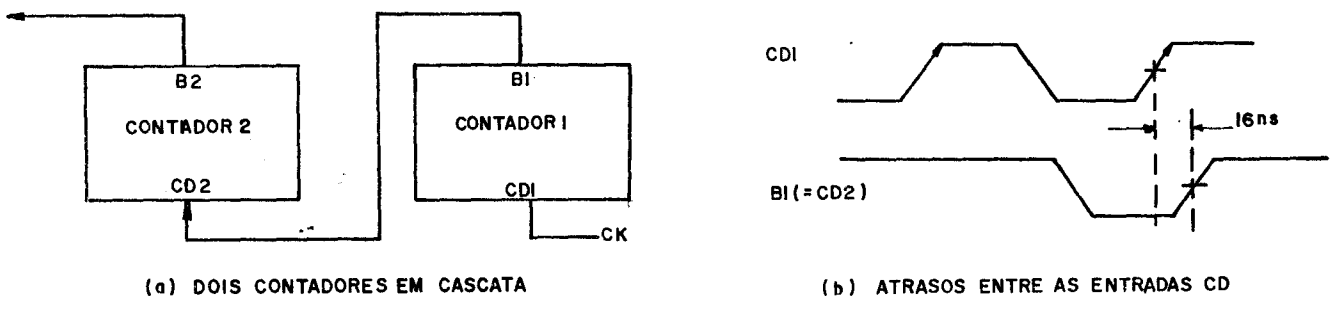
é enviado às memórias, que apresenta o seu conteúdo em suas saídas. DO_1 é então um bit das linhas de saída da memória.

Como se pode notar na Fig. 30a, os dados estarão "prontos" para os contadores de tempo após um tempo máximo de 100 ns, após cada pulso FC' recebido.

Na Fig. 30b , a entrada A é proveniente da saída DO_1 da memória. Podemos observar, nesta figura, que a cada pulso FC' corresponde um pulso L. Em outras palavras, ao término da contagem, os contadores carregam-se com os dados presentes em suas entradas, durante o pulso L. Para que os valores das entradas dos contadores sejam válidos durante o pulso L, é necessário que estejam presentes durante o tempo mínimo de 20 ns (tempo "set up") antes da ocorrência da borda de subida deste pulso.

Como os dados estarão prontos após aproximadamente 30 ns da ocorrência da borda de subida do pulso L, os contadores de tempo normalmente estarão carregando-se com o conteúdo do endereço anterior. Este é o motivo pelo qual o endereço está sempre adiantado em relação à contagem. É interessante notar, também, que, como é utilizado um período de clock para carregar os dados, o tempo máximo para os dados estarem prontos torna-se mais flexível, podendo chegar até aproximadamente 120 ns.

Na Fig. 29, a função dos circuitos de sincronização (74120) é forçar a ocorrência simultânea das transições em todos os contadores de tempo.



(a) DOIS CONTADORES EM CASCATA

(b) ATRASOS ENTRE AS ENTRADAS CD

Fig 31 EXEMPLO DE DOIS CONTADORES EM CASCATA

No cascateamento de dois ou mais contadores conectados para contagem decrescente, a saída "borrow" do primeiro (correspondente ao dígito menos significativo), deve ser conectada à entrada "count down" do segundo.

Como a saída "borrow" tem um atraso de 16 ns em relação à entrada "count down" (Fig. 31), a conexão de 8 contadores em cascata implica num atraso de 128 ns da saída "borrow" do oitavo contador, em relação à entrada C.D. do primeiro. Este atraso, maior que a resolução requerida (100 ns) para o aparelho, viria a causar um erro na largura de pulso produzida. Com a colocação de portas adicionais ao circuito de sincronização, como mostra a Fig. 32, este problema foi eliminado.

Nesta montagem, as entradas de controle do 74120 são selecionadas de maneira a permitir a passagem de um único pulso de clock, cada vez que a entrada de controle S_1 recebe um pulso FC_n. Um pulso FC_n, indica que um número n de contadores atingiu o fim da contagem, e permite então que o contador n+1 receba um pulso para decrementar (CD_n).

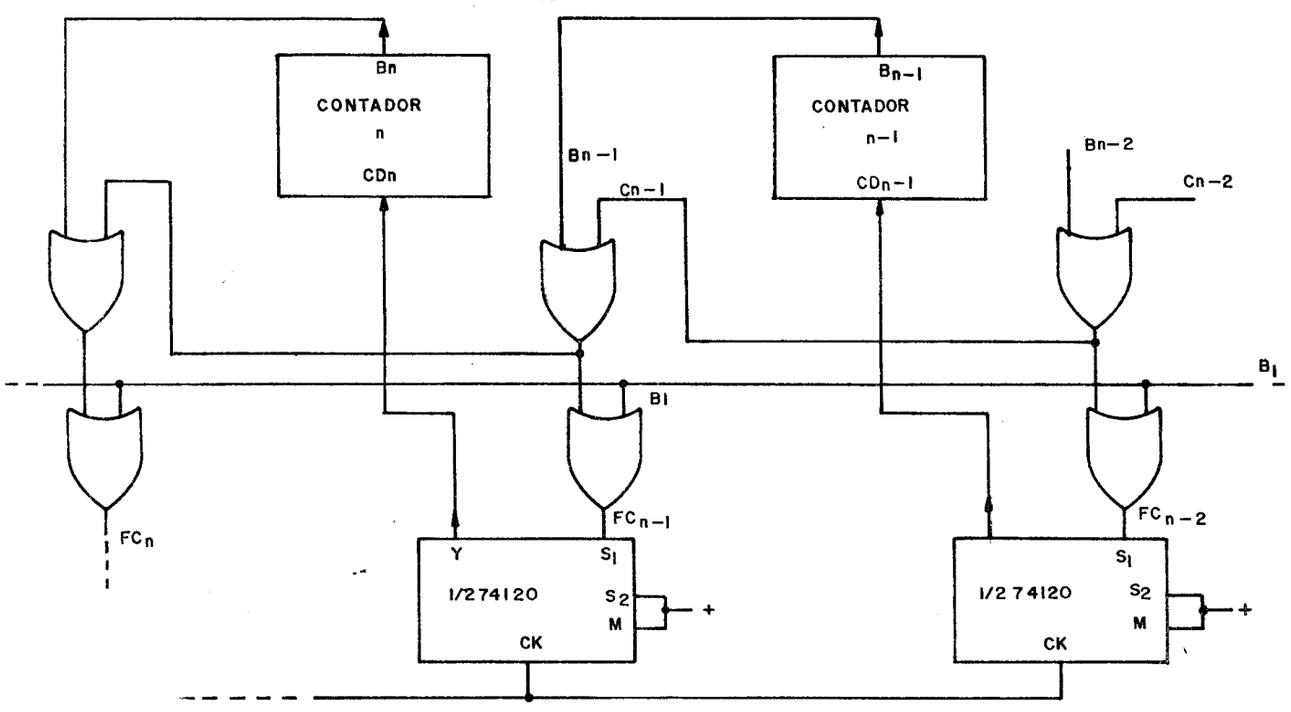


Fig 32 CIRCUITO DE SINCRONIZAÇÃO

Todos os circuitos sincronizadores recebem o mesmo sinal de "clock". Desta forma, as entradas "count down" de todos os oito contadores estarão completamente em fase, mas com um atraso, em relação ao pulso de clock, que se deve somente ao circuito de sincronização (máximo de 17 ns).

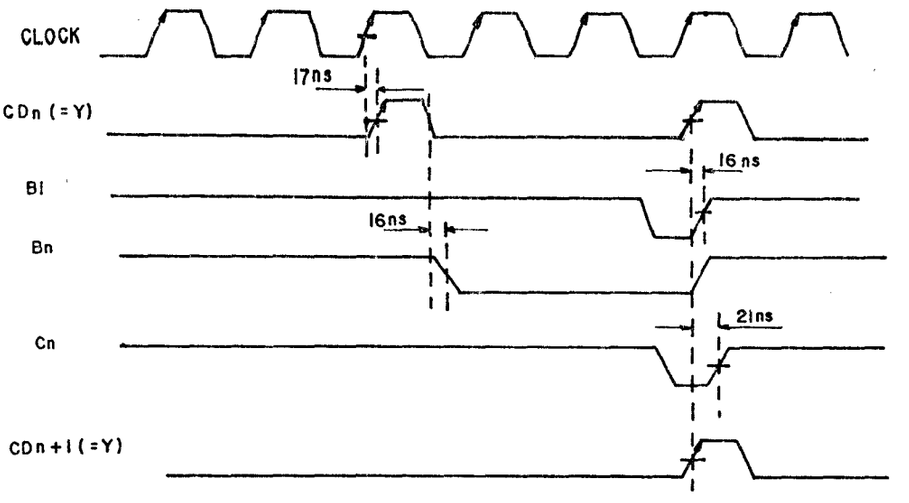


Fig 33 DIAGRAMA DE TEMPO PARA O CIRCUITO DA FIG 32

A Fig. 33 mostra o diagrama de tempo para o circuito da Fig. 32. Pode-se notar que a entrada "count down" n é perfeitamente coincidente com a "count down" n+1, enquanto que cada pulso FC_i apresenta um atraso de 21 ns em relação a qualquer entrada "count down", o que foi verificado experimentalmente.

Na Fig. 34, pode-se observar que o tempo para que o próximo valor da largura de pulso seja transmitido aos contadores de tempo, após o término de uma contagem, deveria ser no máximo 50 ns, já que a frequência de clock utilizada é de 10 MHz. Mas, com a linha lógica TTL, este tempo torna-se bastante difícil de ser obtido pois, só o tempo de acesso das memórias é de 33 ns. Assim, a solução encontrada foi gerar o endereço sempre adiantado em relação à largura do pulso que está sendo contada, e, nos contadores de tempo, utilizar um período de clock para carregar os dados (Fig. 34). Com isto, o tempo máximo para os dados estarem presentes nas saídas dos contadores de tempo, aumenta para 120ns.

Como consequência desta solução, surgem dois problemas:

1) O fato do endereço estar adiantado em relação à contagem leva á geração de níveis lógicos errados nas saídas das memórias do bloco ⟨5⟩. Para corrigí-lo foram utilizados biestáveis tipo D.

2) Os contadores de tempo devem sempre ser carregados com o valor da largura de pulso subtraído de 100 ns, pelo fato de se ter utilizado um período de clock para carregar os dados nos contadores de tempo.

Assim, para a ocorrência de um pulso de largura n, deve-se selecionar nas chaves "LARGURA DE PULSO", o valor (n-100) ns. Por exemplo, a seleção do valor 100 ns nas chaves de "LARGURA DE PULSO" do painel, deve produzir pulsos de 200 ns.

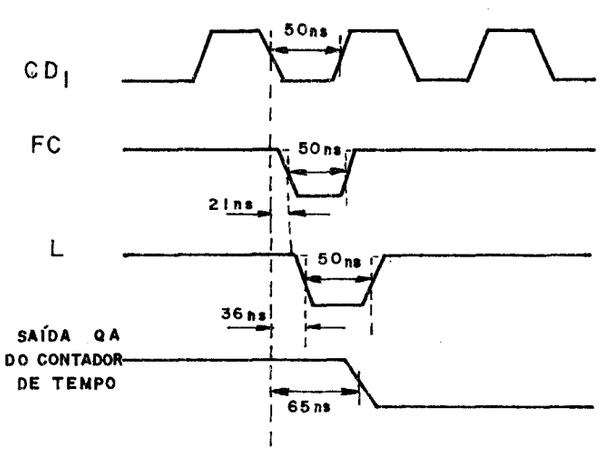


Fig. 34- TEMPO DE ATRASO OCORRIDO ENTRE ENTRADAS E SAÍDAS DOS CONTADORES DE TEMPO.

V.2.5 - Circuito das Memórias de Saída e Circuito de Controle de Saída (◇5◇).

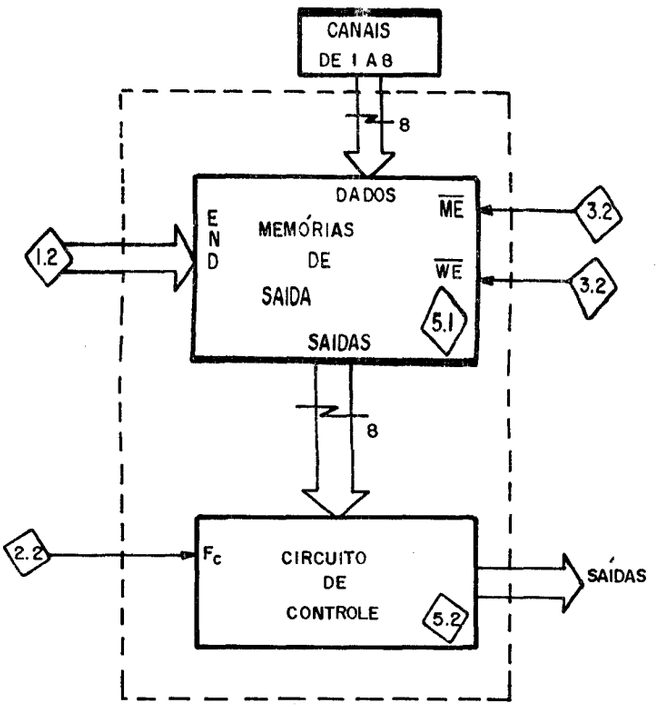


Fig 35 DIAGRAMA EM BLOCOS DO CIRCUITO DE SAIDA ◇5◇

Este é o circuito responsável pelo controle da saída de dados (Fig. 35).

Nas memórias de saída foram gravados os níveis correspondentes às chaves, referentes aos oito canais. As linhas de endereço destas memórias, estão conectadas às das memórias de tempo. O mesmo ocorre com os controles $\overline{ME}$ e $\overline{WE}$. Assim, a cada mudança de endereço, as memórias de saída colocam em suas saídas os níveis dos canais correspondentes a este endereço. Estes dados permanecem na saída durante o tempo determinado pelos contadores de tempo.

Aqui deve ser lembrado que o endereço encontra-se adiantado em relação à contagem executada pelos contadores de tempo. Assim, o dado decrementado pelo contador de tempo, refere-se ao endereço anterior ao que o gerador de endereços apresenta nes

te instante. Devido a isto, nas saídas destas memórias, estaria presente o conteúdo referente sempre ao próximo endereço a ser decrementado.

Para contornar este problema é que as saídas destas memórias passam pelo circuito de controle ⟨5.2⟩ (Fig. 32), composto basicamente por biestáveis tipo D controlados pelo pulso FC. A função deste circuito é colocar em suas saídas o conteúdo das memórias de saída que referem-se ao endereço anterior. Desta maneira, as saídas passam a estar em fase com a contagem dos contadores de tempo (Fig. 36).

Na Fig. 36, CK' é o "clock" que alimenta o bloco ⟨2⟩.

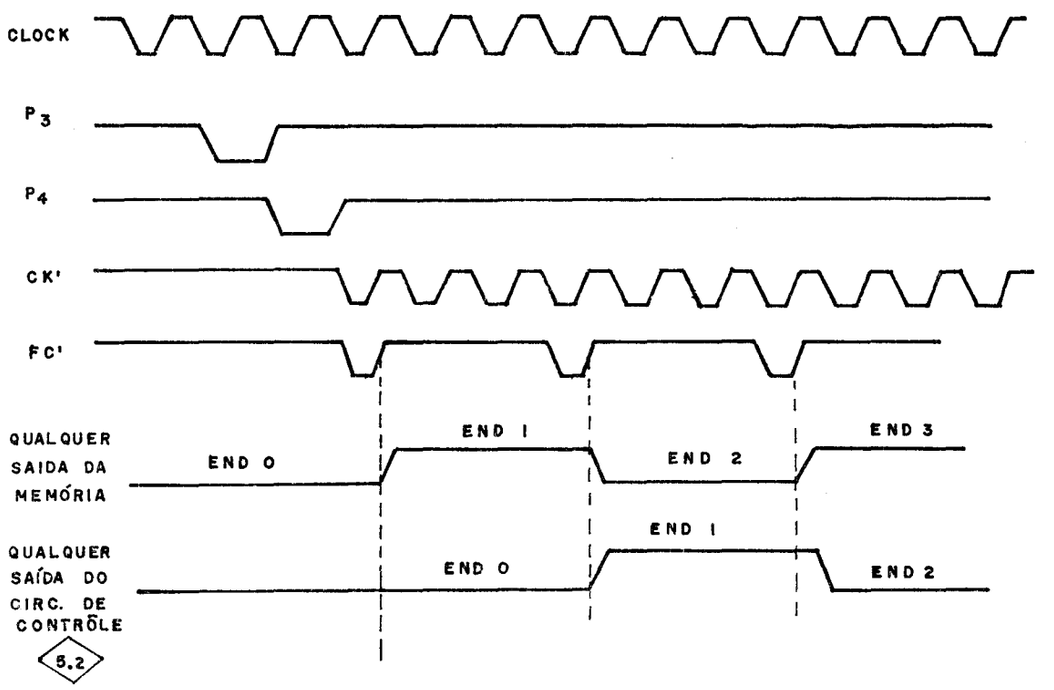


Fig. 36- DIAGRAMA DE TEMPO PARA O CIRCUITO DA FIG. 35.

V.2.6 - Circuito de Proteção ao Amplificador de RF

No Capítulo I, já foi mencionado que no sistema utilizado em experiências de RMNP está incluído um amplificador de RF (Fig. 10). Este amplificador não é dimensionado para trabalhar em regime contínuo. O circuito de proteção tem justamente a função de limitar a potência média solicitada, do gerador de RF. Este circuito, mostrado na Fig. 37, faz parte do bloco 5.2 e foi acoplado aos canais de saída 1 e 2 do gerador, tendo sido construído conforme informações obtidas das referências [24] e [16].

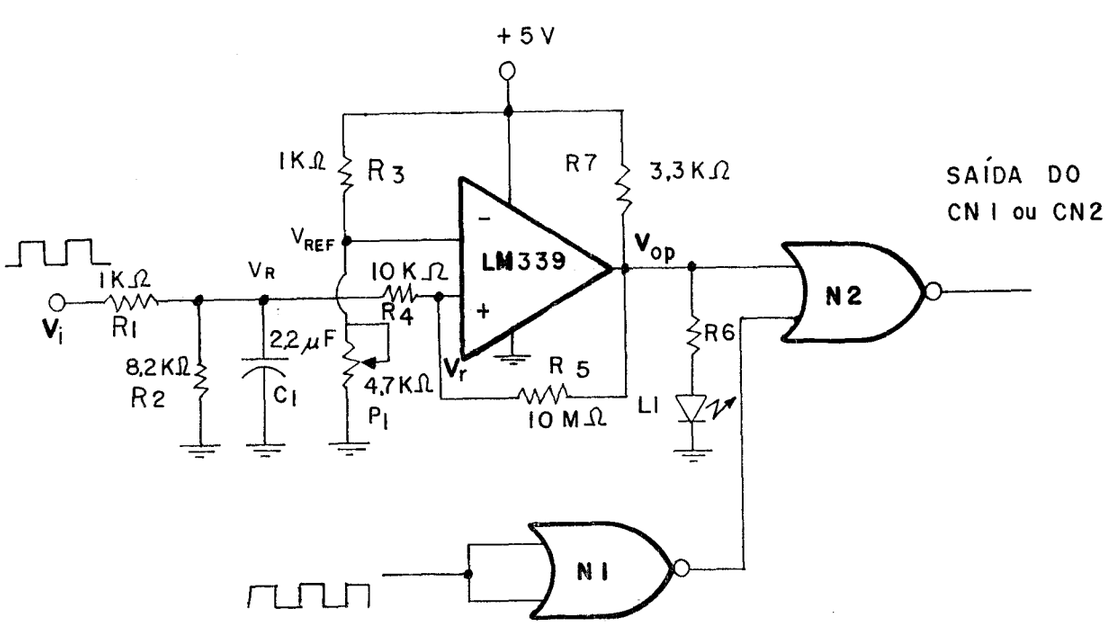


Fig. 37 CIRCUITO DE PROTEÇÃO AO AMPLIFICADOR DE RF

Neste circuito, o amplificador operacional opera como um comparador não inversor com histerese.

O sinal de saída v_i (t) passa por um integrador formado por R_1, R_2 e C, que dá a média do sinal v_i (t) no tempo, e é aplicado à entrada não inversora. Na entrada inversora é aplicada a tensão de referência, que pode ser ajustada pelo potenciômetro P_1.

Sempre que o sinal v_i encontrar-se abaixo da referência, a saída do operacional cai para zero. Quando v_i ultrapassar a referência, a saída do operacional irá para nível lógico "1", fazendo com que o "line driver" N_2, bloqueie a passagem dos pulsos provenientes de N_1, para a saída.

Ao mesmo tempo, o "led" L_1 acende, indicando a sobrecarga ocorrida (Fig. 37).

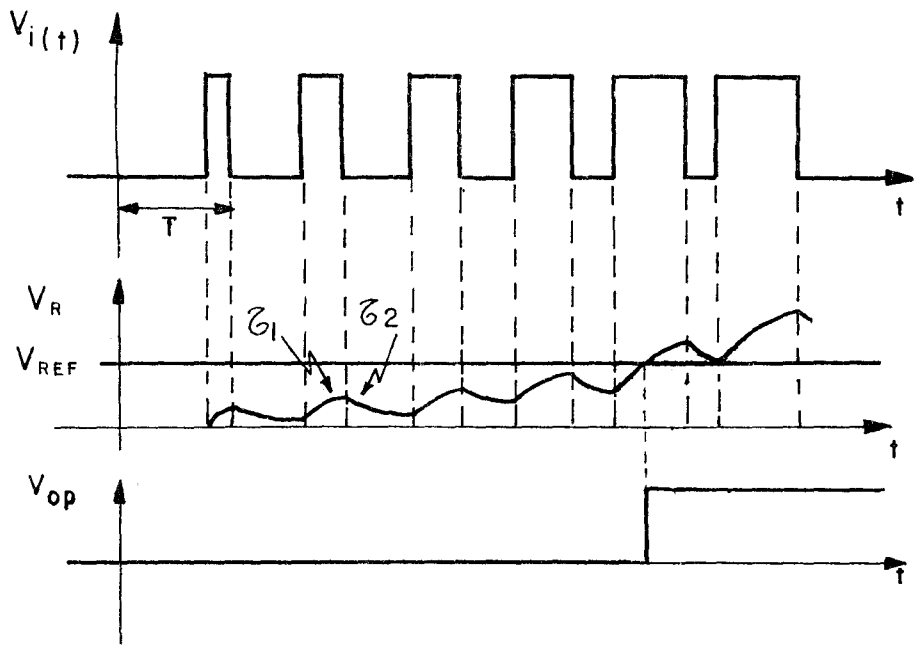


Fig.38 DIAGRAMA DE TEMPO PARA O CIRCUITO DE DISPARO

A Fig. 38 mostra o disparo do circuito de sobrecarga quando a largura do pulso (tempo que a RF é produzida), provoca um valor médio acima da referência estabelecida.

As duas constantes de tempo da Fig. 38, envolvidas no cálculo do valor médio do sinal de entrada, podem ser calculadas aproximadamente, conforme mostra a Fig. 39.

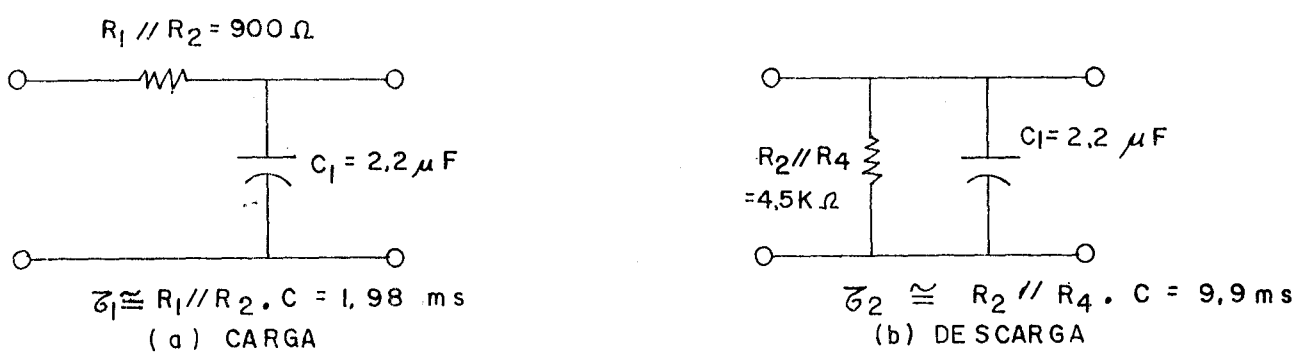


Fig.39 CONSTANTES DE TEMPO PARA O DIAGRAMA DA FIG. 38

V.2.7 - Circuito de Disparo ⟨6⟩

A função deste circuito é de dar início à geração das sequências de pulsos. Dois modos de operação podem ser selecionados, o interno ("INT") e o externo ("EXT"), através da chave "SINC INT/EXT" do painel. O esquema deste circuito é mostrado na Fig. 40.

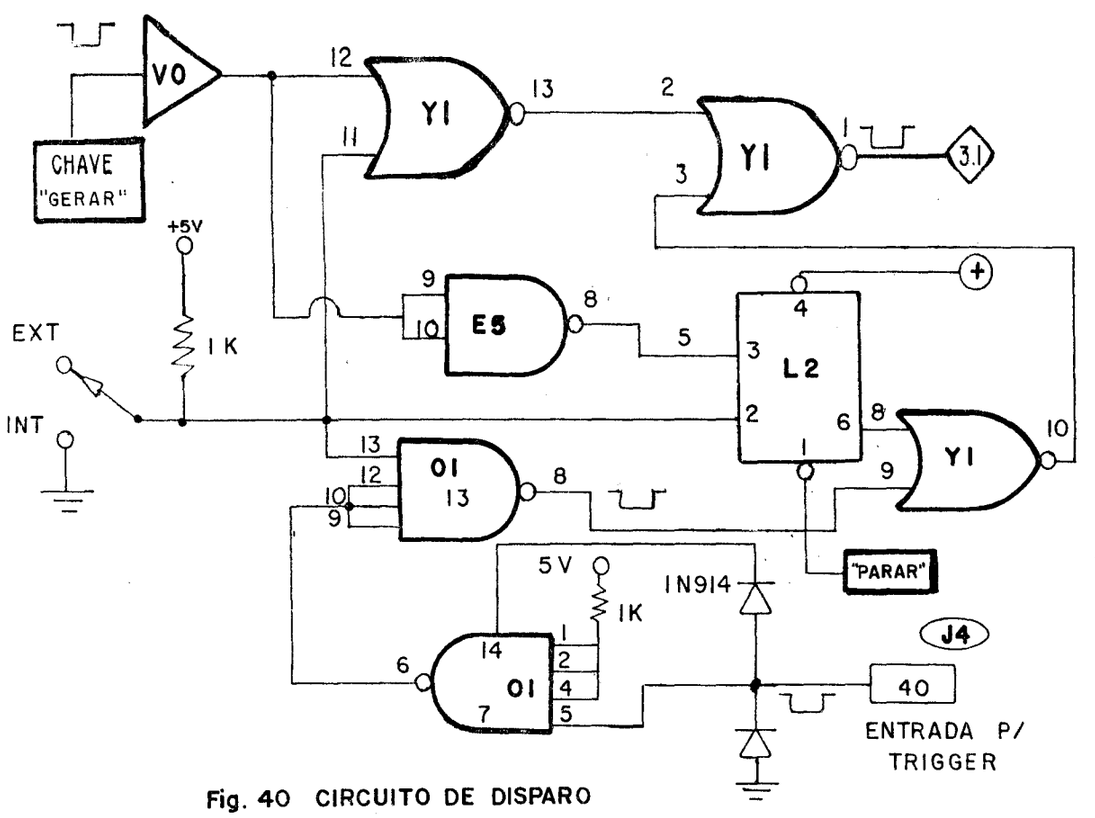


Fig. 40 CIRCUITO DE DISPARO

No modo interno, uma sequência é gerada cada vez que a chave "GERAR" for acionada.

No modo externo, uma sequência é gerada na ocorrência de um pulso de disparo, fornecido externamente, precedido do acionamento da chave "GERAR". Uma vez que esta chave é acionada no modo "EXT", o biestável da Fig. 40 é ativado e a passagem do pulso de disparo é permitida. Este, por sua vez, dispara o monoestável do bloco ⟨3.1⟩, que faz com seja iniciado o processo de geração das sequências de pulsos.

Para inibir a passagem dos pulsos de disparo externo, deve ser acionada a chave "PARAR". Neste caso, é interessante

observar que, embora pulsos de disparo possam estar ocorrendo, nenhuma sequência será gerada, se a chave "GERAR" não for acionada.

Na Fig. 40, as duas portas "schmitt trigger" e os dois diodos compõem o circuito de entrada para o disparo externo, com a função de proteger e condicionar o sinal externo no padrão TTL necessário.

CAPÍTULO VI

INTERFACE PARA O MICROCOMPUTADOR

Para permitir a programação do gerador de pulso através do microcomputador, foram utilizadas portas três estados, para isolar as chaves do painel, dos comandos fornecidos pelas portas 8255, ligadas ao barramento do microcomputador. Isto permite que todas as funções exercidas pelas chaves do painel, exceto "CLOCK INT/EXT" e "SINC INT/EXT", sejam executadas pelo micro.

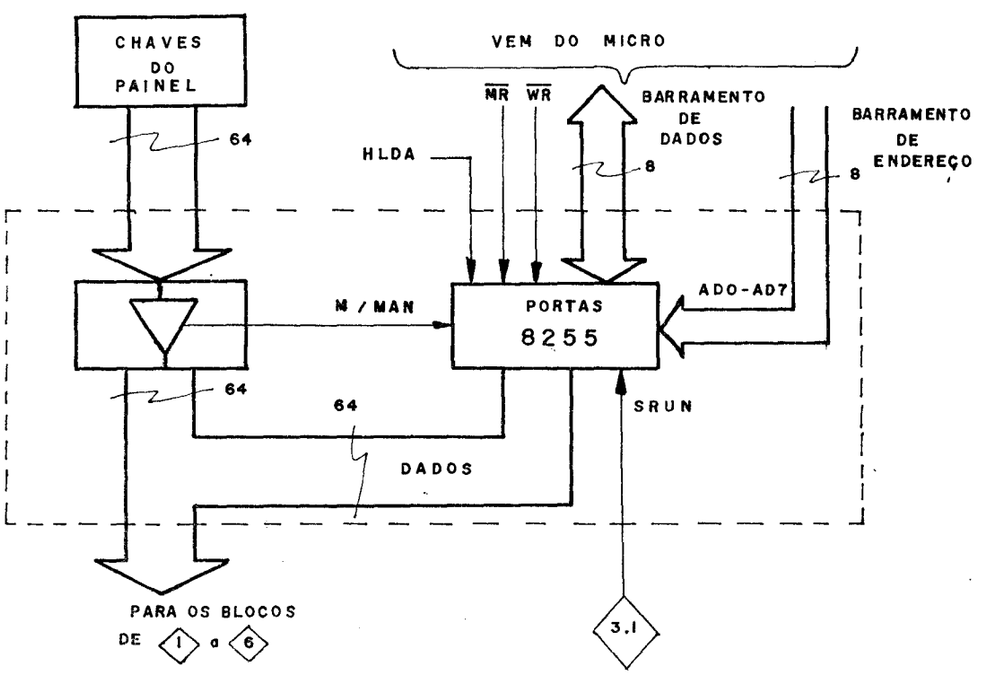


Fig. 41 - DIAGRAMA EM BLOCOS DA INTERFACE PARA O MICRO.

A Fig. 41 mostra que um total de 64 linhas de dados, deve receber as informações enviadas do micro para o 8255. Estes dados são controlados por cinco sinais de controle, sendo três provenientes do micro. Os outros dois são enviados do gera

dor para o micro e dão a indicação do "status" do gerador. É interessante observar aqui que, a grande vantagem de se ter incluído o periférico 8255 ao circuito do gerador, é que o número de linhas de informação entre o micro e o gerador ficou reduzido de 66 para 19 linhas. É importante mencionar também que, embora a chave "VERIFICAR", do painel, seja controlada pelo micro, a leitura das memórias continua sendo feita nos mostradores do painel do aparelho.

O motivo de se ter feito esta opção, deve-se primeiramente ao "hardware" envolvido, pois aumentaria o número de integrados do circuito e a complexidade da fiação, e depois, pelo fato de já se ter a opção de leitura no próprio painel.

Para a programação por micro é necessário implementar além do hardware, a parte de software, que deve fazer o controle das informações enviadas do micro para o gerador e vice-versa. Esta parte será discutida no item VI.2.

VI.1 - HARDWARE

Após o aparelho ser conectado ao micro, a linha "MICRO/MANUAL" do 8255 deve ser programada para o modo "MICRO". Quando assim programada, atua no circuito do gerador fazendo com que todas as chaves do painel, utilizadas para a programação manual, tornem-se desativadas pelas portas "tri-state". Isto vem permitir a comunicação do aparelho com o micro, através do periférico 8255.

Cada integrado 8255 contém três portas de 8 bits (A, B e C), sendo que cada porta deve ser programada por software como porta de entrada, ou de saída, ou como porta de controle, conforme seja conveniente.

Cada porta permite então, a transferência de informação do gerador para o micro e vice-versa, conforme a maneira como foi programada. A configuração funcional de cada porta, assim como uma descrição mais detalhada deste dispositivo, encontra-se na referência [25].

Foi utilizado um total de 9 portas e, portanto, 3 integrados 8255, denominados de Z_1, Z_2 e Z_3.

A seleção de cada integrado 8255 é feita através da seleção do endereço, que é associado a cada um. Para dar maior flexibilidade ao circuito, o endereço associado a cada integrado é selecionado através de chaves, o que permite que seja facilmente alterado se necessário, conforme a disponibilidade no mapeamento de memória ou entrada/saída. Neste caso, deve-se lembrar de fazer a alteração correspondente no programa de controle.

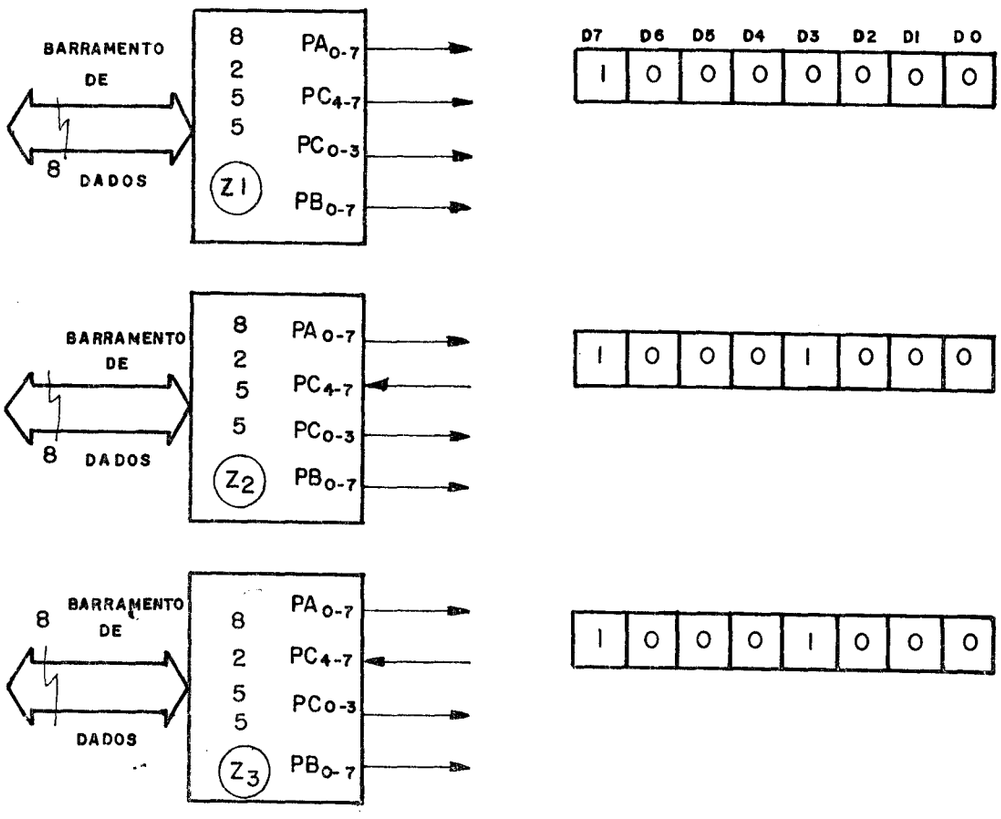


Fig. 42 - CONFIGURAÇÃO FUNCIONAL ESCOLHIDA PARA O 8255.

Para o 8255, o modo de operação escolhido foi o modo zero. A configuração selecionada para cada um, assim como a palavra de controle associada, é mostrada na Fig. 42.

No 8255, a seleção de cada porta A, B ou C, é feita através de uma das combinações das linhas de endereço, A_1 e A_0, sendo que uma destas combinações é destinada à palavra de controle (Fig. 43).

A_1	A_0	
0	0	PA
0	1	PB
1	0	PC
1	1	PALAVRA DE CONTROLE

FIG. 43 - Seleção das portas do 8255.

Para o exemplo do programa do Apêndice V, os endereços escolhidos para as portas são os mostrados na Fig. 44.

INTEGRADO	ENDEREÇO EM HEXADECIMAL, DAS PORTAS			
	A	B	C	Palavra de controle
Z_1	B0	B1	B2	B3
Z_2	B4	B5	B6	B7
Z_3	B8	B9	BA	BB

FIG. 44 - Endereço selecionado para as portas do 8255.

A tabela na Fig. 45 mostra como foi feita a conexão dos sinais do gerador às portas do 8255.

Ao término do programa, todas as portas são programadas como portas de entrada. Esta configuração, com a palavra de controle correspondente, é mostrada na Fig. 46.

		Z1	Z2	Z3
PORTA A	A0 - A3	MEMÓRIA K9	MEMÓRIA K3	LINHAS ENDEREÇO E RINICIO
	A4 - A7	MEMÓRIA K8	MEMÓRIA K4	RFIM
PORTA B	B0 - B3	MEMÓRIA K6	MEMÓRIA K1	REPETIR (CONTADOR H9)
	B4 - B7	MEMÓRIA K5	MEMÓRIA K0	REPETIR (CONTADOR H8) (- signif.)
PORTA C	C0 - C3	MEMÓRIA K7	MEMÓRIA K2	REPETIR (CONTADOR H10)(+ signif.)
	C4	CONTROLE GERAR	-	-
	C5	CONTROLE PARAR	-	-
	C6	CONTROLE VERIFICAR	-	-
	C7	CONTROLE GRAVAR	CONTROLE SRUN	CONTROLE MICRO/MANUAL

FIG. 45 - Conexão dos sinais do gerador às portas do 8255.

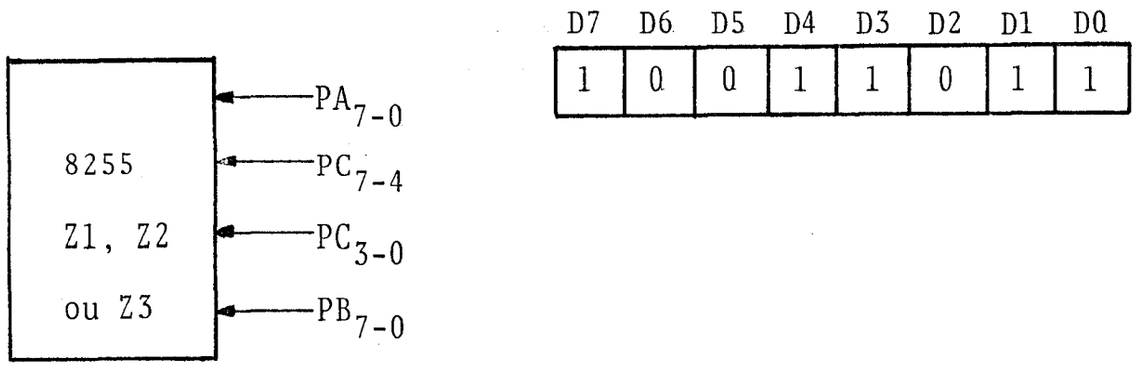


FIG. 46 - Configuração funcional do 8255 quando utilizado somente para entrada.

VI.2 - SOFTWARE

O objetivo principal da programação desenvolvida, foi demonstrar o controle do gerador de pulso pelo micro, e fornecer as rotinas básicas necessárias para efetuar tais controles. Não se buscou implementar a programação das sequências comumente utilizadas em RMNp, ou montagem automática das sequências. Acredita-se que tais programas possam ser facilmente desenvolvidos a partir das rotinas básicas fornecidas.

O programa desenvolvido tem como função de controle não só estabelecer a configuração funcional das portas, mas também determinar qual informação vai ser enviada num dado instante, a direção desta informação (micro para o aparelho e vice-versa), e a porta que vai enviar ou receber esta informação.

Como o aparelho foi testado no sistema MICROLIE, que utiliza o microprocessador 8085, as linguagens utilizadas foram o FORTRAN e o MACRO-ASSEMBLER, destinadas a este sistema.

A linguagem FORTRAN possibilita uma programação mais fácil para o usuário, enquanto que o ASSEMBLER foi utilizado nas rotinas de interfaceamento entre o gerador e o micro.

São as seguintes as rotinas desenvolvidas, que podem ser chamadas no programa principal:

1. VERIFICAR (FORTRAN): permite a verificação no painel, dos dados armazenados.

2. GERAR (FORTRAN): envia ao circuito os valores de "REPETIR", "RINICIO" e "RFIM" e inicia a geração das sequências de pulsos.

3. GRAVAR (FORTRAN): permite a gravação dos dados.

4. PARAR (FORTRAN): pára uma sequência que está sendo gerada.

5. LISTA (FORTRAN): mostra os últimos estados das portas 8255.

6. HELP (FORTRAN): mostra todas as rotinas existentes que podem ser utilizadas.

7. PROG 1 (ASSEMBLER): programa todas as portas do 8255 como portas de entrada (Fig. 46).

As demais subrotinas em ASSEMBLER, são chamadas por uma ou mais rotinas em FORTRAN e são as seguintes:

1. MMAN: coloca a chave "MICRO/MANUAL" na posição "MICRO". Guarda esta informação na variável MM.

2. SRUN: indica se o gerador está ou não gerando alguma sequência atualmente. Guarda esta informação na variável IRUN.

3. VER : tem atuação semelhante à chave manual "VERIFICAR".

4. GER : envia às portas do 8255, o número de repetições, o endereço inicial da repetição e o endereço final e, em seguida, tem uma atuação semelhante à chave "GERAR" do painel.

5. PAR : atua no gerador de pulsos de maneira idêntica à chave manual "PARAR".

6. GRAV: tem atuação semelhante à chave GRAVAR, no modo manual.

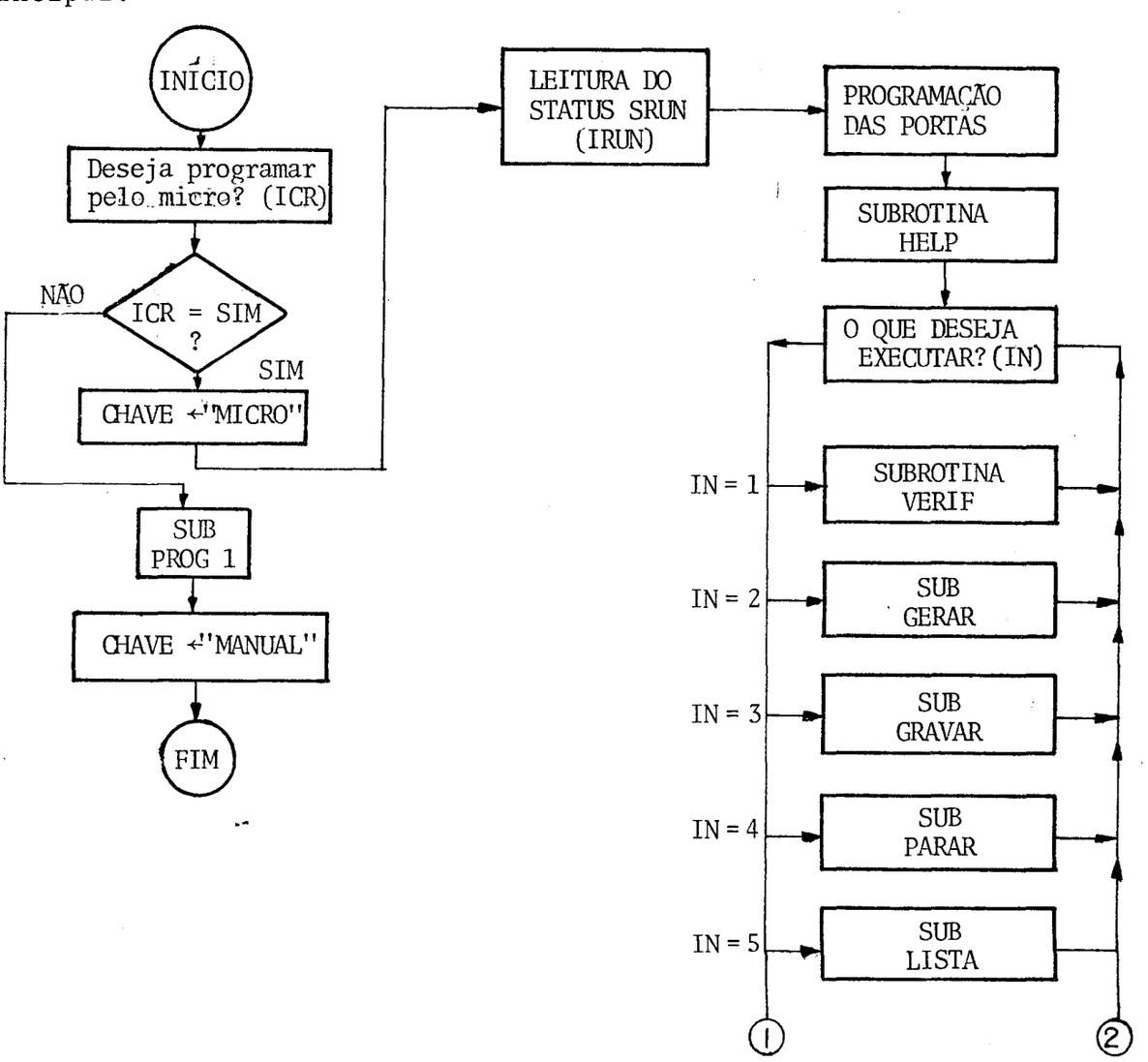
7. PROG: a função desta rotina é programar as portas do periférico 8255 conforme especificado na Fig. 42.

Uma listagem do programa de controle desenvolvido encontra-se no Apêndice V. Neste programa foram criadas áreas de dados em "COMMON", para permitir a comunicação dos dados entre subrotinas em ASSEMBLER e FORTRAN.

O diagrama em blocos de cada subprograma é apresentado nos próximos itens.

VI.2.1 - Programa Principal

A Fig. 47 mostra o diagrama em blocos do programa principal.



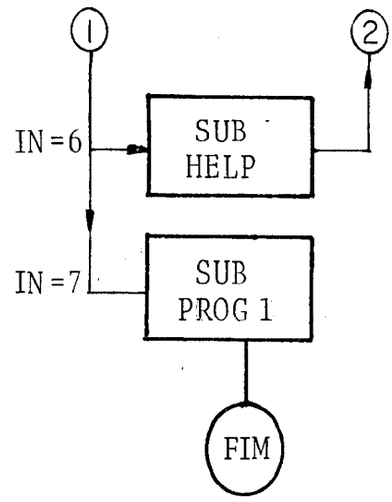


Fig. 47 - Diagrama em blocos do Programa Principal.

Este programa coloca inicialmente, a posição da chave MICRO/MANUAL em "MICRO". Uma vez que esta chave encontre-se na posição "MICRO", é testado o segundo "status" IRUN, e as portas 8255 são programadas, conforme mostra a Fig. 42. A seguir, é chamada a subrotina HELP, que informa ao usuário dos comandos existentes. O usuário deve então optar por um deles. Cada comando escolhido é executado, e sempre retorna ao programa principal. Novamente o usuário deve optar por um dos comandos, exceto se o escolhido anteriormente for o de número 7. Na execução deste comando, as portas I/O são programadas como portas de entrada, o gerador de pulso é colocado no modo MANUAL e o programa termina.

VI.2.2 - Subrotina VERIF (FORTRAN)

Esta subrotina tem a função de possibilitar ao usuário a verificação do conteúdo das memórias. Cada vez que é chamada, a subrotina VEF causa o incremento do endereço por 1 e o conteúdo correspondente aparece nos mostradores e "led's" do painel.

O diagrama em blocos é mostrado na Fig. 48.

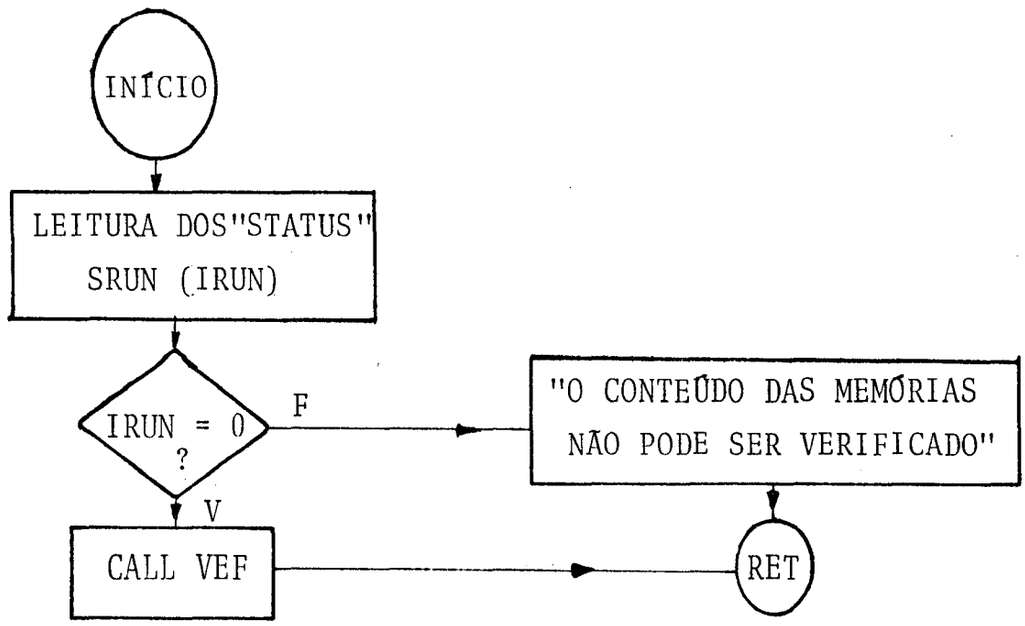


Fig. 48 - Diagrama em blocos da subrotina VERIF.

VI.2.3 - Subrotina GERAR (FORTRAN)

A função desta subrotina é obter do usuário as informações relativas ao número de vezes que as sequências de pulsos devem ser repetidas, o endereço inicial e o endereço final da repetição. A subrotina GER transfere estas informações ao aparelho e envia os sinais convenientes para o início da geração das sequências de pulsos que foram programadas.

A Fig. 49 mostra o diagrama em blocos desta subrotina.

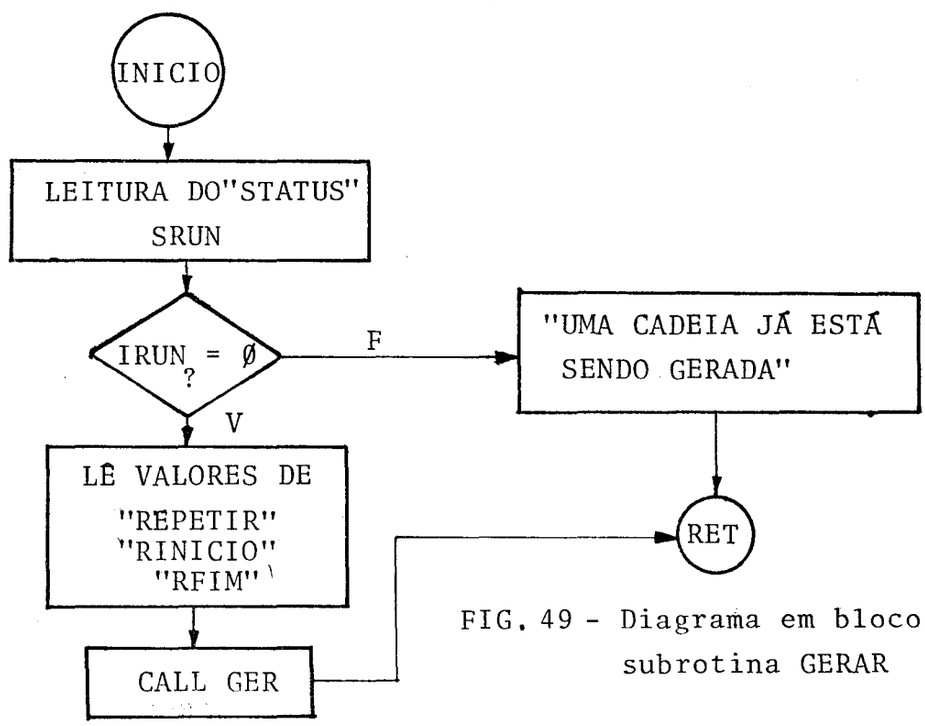


FIG. 49 - Diagrama em blocos da subrotina GERAR

VI.2.4 - Subrotina GRAVAR (FORTRAN)

A função desta subrotina é obter do usuário o endereço, a largura do pulso e os níveis dos oito canais. A subrotina GRAV transfere estas informações ao aparelho, juntamente com os pulsos para gravá-las em memórias.

O diagrama em blocos encontra-se na Fig. 50.

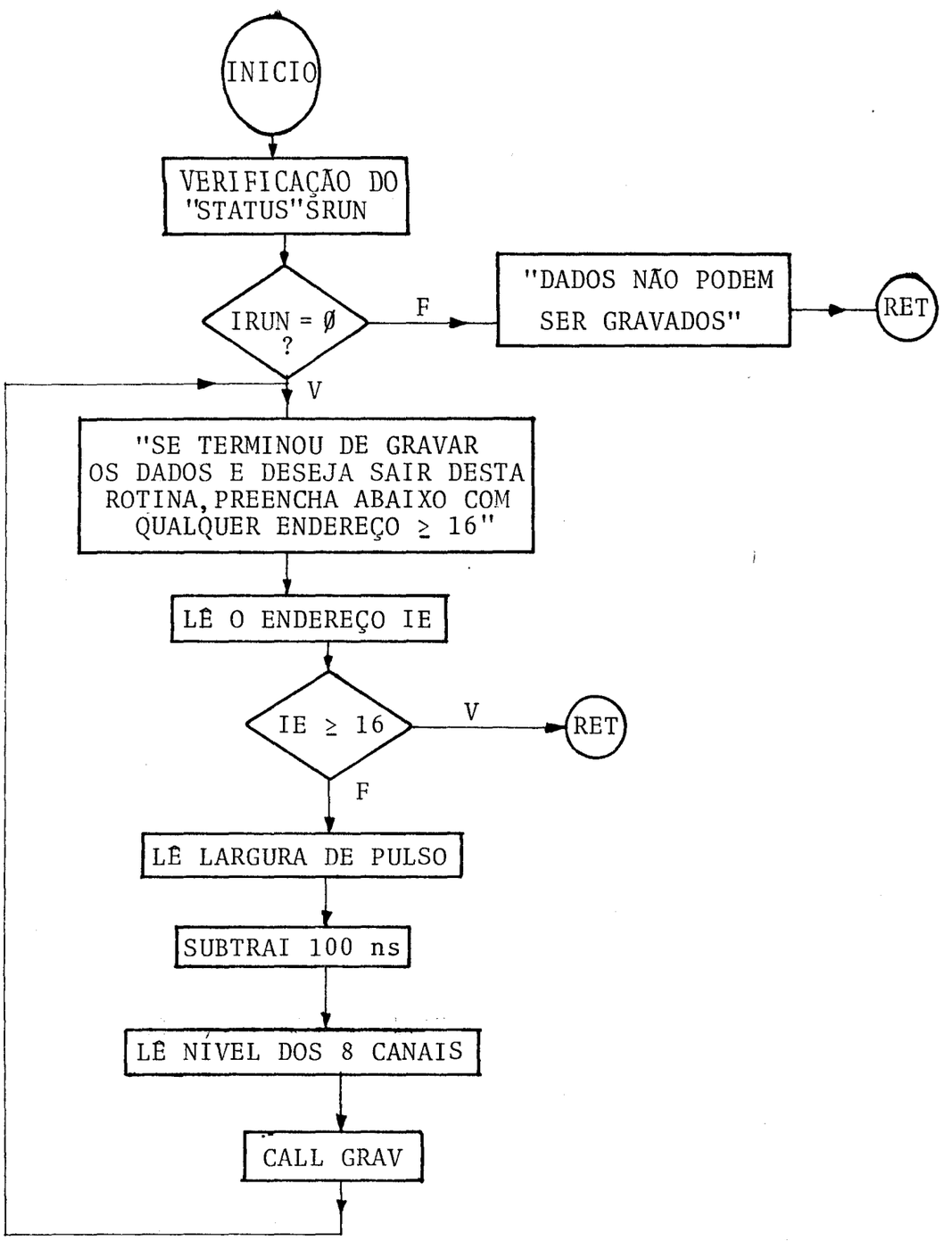


FIG. 50 - Diagrama em blocos da subrotina GRAVAR

VI.2.5 - Subrotina PARAR (FORTRAN)

Esta subrotina tem a função de causar uma interrupção nas sequências que possam estar sendo geradas, através da subrotina em ASSEMBLER, PAR.

O diagrama em blocos é apresentado na Fig. 51.

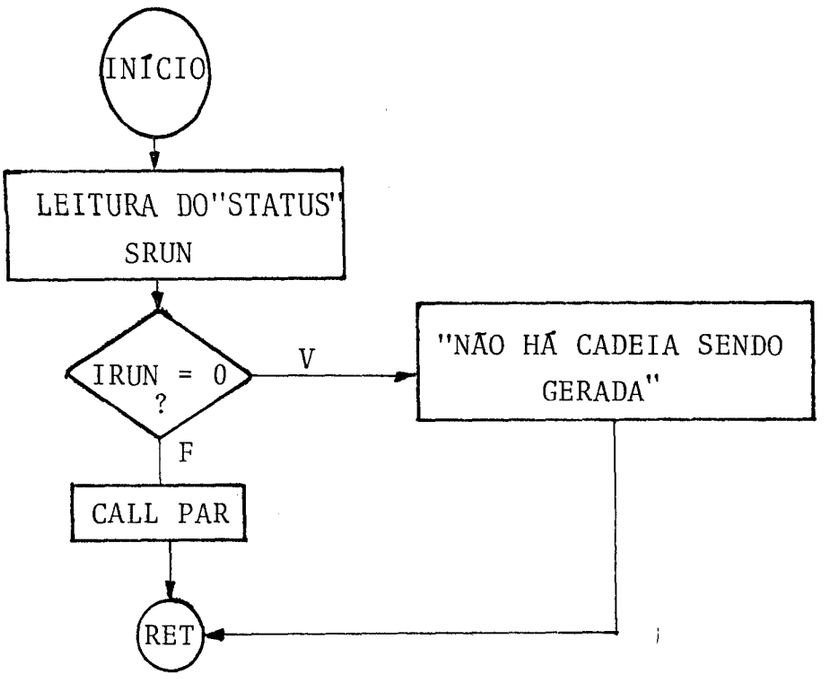


FIG. 51 - Diagrama em blocos da subrotina PARAR.

VI.2.6 - Subrotina HELP (FORTRAN)

Esta subrotina mostra todos os subprogramas que podem ser chamados, assim como o número associado a cada um. A cada subprograma está associado um número entre 1 e 7.

CAPÍTULO VII

RESULTADOS E CONCLUSÕES

O desenvolvimento deste projeto demonstrou a viabilidade de se construir com tecnologia TTL, um gerador de pulsos programável com 100 ns de resolução, na definição de tempos de até 10 segundos, e com recursos de repetição automático de um intervalo selecionado.

A única limitação introduzida nas especificações iniciais, foi restringir a largura mínima entre os intervalos programáveis, de 100 ns para 200 ns . Esta decisão foi tomada para evitar contagens errôneas, que espuriamente surgirem com a geração de larguras de 100 ns , devido a ruídos de chaveamento produzidos pelas memórias no momento da interpretação do conteúdo. A complexidade da lógica de carregamento destes dados, adicionada aos tempos críticos envolvidos (tudo deve se realizar em 100 ns), não permitiu a obtenção confiável desta largura mínima. Soluções mais complexas para este problema não foram implementadas, já que esta alteração nas especificações originais não apresentou qualquer limitação para as aplicações em RMNp.

A segunda alteração ocorreu na definição da programação dos tempos, onde o valor a ser colocado no painel do aparelho deve ser subtraído de 100 ns. Este problema não foi solucionado por duas razões:

- com a utilização da programação por microcomputador (modo de operação de maior interesse deste aparelho), esta correção pode ser feita por software, eliminando este inconveniente para o usuário do gerador de pulsos;

- a correção deste problema implicaria na adição de vários circuitos integrados, aumentando o custo e a complexidade do gerador.

Testes intensos com o analisador lógico, e com osciloscópio de memória, demonstraram a alta confiabilidade do aparelho na geração das cadeias de pulsos.

Conclui-se assim, que este projeto atingiu plenamente seu objetivo inicial, e representa o desenvolvimento de um instrumento de grande valor para experiências em RMNp.

APÊNDICE I - OPERAÇÃO DO APARELHO

I.1 - COMO LIGAR O APARELHO

I.1.1 - Ligue o aparelho à rede, observado a tensão de alimentação (110 ou 220 V)

I.1.2 - Passe a chave "LIGA/DESLIGA" para a posição "LIGA".

I.2 - COMO PROGRAMAR OS DADOS MANUALMENTE

I.2.1 - Acione a chave "PARAR"

I.2.2 - Observe se o "led" LRUN encontra-se apagado. A programação de dados só pode ser executada se este "led" estiver apagado, o que deve ocorrer quando a chave "PARAR" for acionada.

I.2.3 - Selecione um endereço, a largura de pulso correspondente e os níveis "0" ou "1" dos oito canais.

I.2.4 - Acione a chave "GRAVAR".

I.2.5 - Todos os endereços (0 até 15) devem ser programados. Assim, os passos I.2.3 e I.2.4 devem ser repetidos para cada endereço.

I.2.6 - É conveniente lembrar que uma vez desligado o aparelho, ou na falta de tensão de alimentação, os dados são perdidos.

I.3 - COMO VERIFICAR O CONTEÚDO DAS MEMÓRIAS

I.3.1 - Se o "led" LRUN estiver aceso, acione a chave "PARAR".

I.3.2 - Acione a chave "VERIFICAR". Um valor de endereço e a largura de pulso correspondente, podem ser visualizados nos mostradores do painel, e os níveis das chaves de 1 a 8 em "led's".

I.3.3 - Para incrementar o endereço de um, basta acionar uma vez a chave "VERIFICAR". A largura de pulso correspondente e os níveis das chaves de 1 a 8, automaticamente serão visualizados nos mostradores e "led's" do painel. Continue a incrementar o endereço até que todos os dados tenham sido conferidos.

I.3.4 - Ocorrendo algum dado errado em qualquer endereço, selecione nas chaves de "ENDEREÇO", o endereço onde ocorreu o erro, e repita os passos I.2.3 e I.2.4.

I.4 - POSICIONAMENTO DAS CHAVES PARA GERAÇÃO DA CADEIA DE PULSOS

I.4.1 - Selecione o número de repetições na chave "REPETIR", assim como o endereço inicial e o endereço final do intervalo de repetição.

I.4.2 - Posicione a chave de "clock" na posição INT ou EXT. Caso seja escolhido EXT, o "clock" externo deve ser conectado na entrada BNC ao lado desta chave.

I.4.3 - Posicione a chave de sincronização na posição INT ou EXT. A escolha de EXT implica na aplicação de um sinal externo na entrada BNC ao lado desta chave.

I.4.4 - Acione a chave "GERAR". As cadeias de pulso são obtidas nos oito canais de saída. Os canais 1 e 2 são os únicos que podem indicar sobrecarga do amplificador de RF, caso em que o "led" correspondente acende. Quando isto ocorre, a chave "PARAR" deve ser acionada e devem ser programados novos dados.

I.5 - EXEMPLO DE PROGRAMAÇÃO MANUAL

Deseja-se produzir as três cadeias de pulso da Fig. 52.

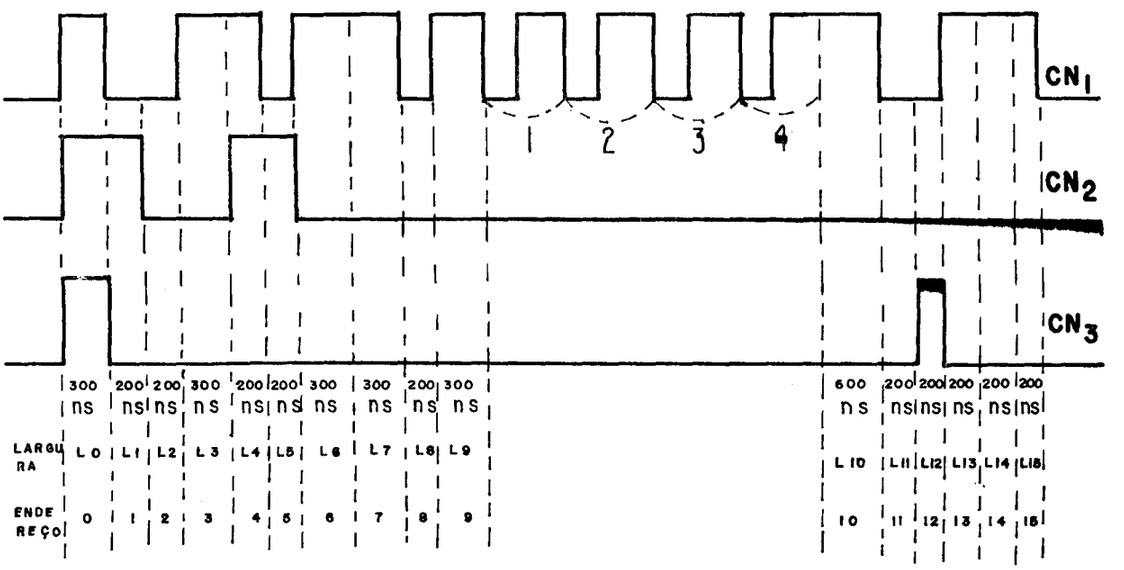


Fig.52 EXEMPLO DE PROGRAMAÇÃO PARA 3 SEQUENCIAS DE PULSOS

I.5.1 - Programação dos Dados

Primeiramente deve-se dividir as cadeias de pulso nos menores intervalos de tempo possíveis, verificando o intervalo que pode ser repetido. A cada intervalo é associado um endereço, uma largura de pulso e um nível lógico para cada canal.

A Fig. 52 mostra como deve ser feita a divisão das sequências e, a Fig. 53 já apresenta tabelados todos os dados que devem ser programados.

ENDEREÇO	LARGURA DO PULSO	LARGURA A SER PROGRAMADA	NÍVEL DOS CANAIS DE 1 A 8							
			1	2	3	4	5	6	7	8
00	L0 = 300 ns	0 000 000 2	1	1	1	0	0	0	0	0
01	L1 = 200 ns	0 000 000 1	0	1	0	0	0	0	0	0
02	L2 = 200 ns	0 000 000 1	0	0	0	0	0	0	0	0
03	L3 = 300 ns	0 000 000 2	1	0	0	0	0	0	0	0
04	L4 = 200 ns	0 000 000 1	1	1	0	0	0	0	0	0
05	L5 = 200 ns	0 000 000 1	0	1	0	0	0	0	0	0
06	L6 = 300 ns	0 000 000 2	1	0	0	0	0	0	0	0
07	L7 = 300 ns	0 000 000 2	1	0	0	0	0	0	0	0
08	L8 = 200 ns	0 000 000 1	0	0	0	0	0	0	0	0
09	L9 = 300 ns	0 000 000 2	1	0	0	0	0	0	0	0
10	L10= 600 ns	0 000 000 5	1	0	0	0	0	0	0	0
11	L11= 200 ns	0 000 000 1	0	0	0	0	0	0	0	0
12	L12= 200 ns	0 000 000 1	0	0	1	0	0	0	0	0
13	L13= 200 ns	0 000 000 1	1	0	0	0	0	0	0	0
14	L14= 200 ns	0 000 000 1	1	0	0	0	0	0	0	0
15	L15= 200 ns	0 000 000 1	1	0	0	0	0	0	0	0

FIG. 53 - Tabela de dados para as sequências da Fig. 5.2

Repetição:

"REPETIR"	"RINICIO"	"RFIM"
004	08	09

Para a programação dos dados, verifique primeiro se o led "LRUN" está apagado,e então selecione o endereço com a chave "ENDEREÇO"; a seguir, a largura de pulso com a chave "LARGURA DE PULSO"; e os níveis lógicos dos canais de 1 a 8. Feito isso acione a chave "GRAVAR".

Exemplo:

a) Para a primeira linha da tabela:

a.1) Acione a chave "PARAR" e verifique se o "led" "LRUN" está apagado.

a.2) Selecione o endereço "00" na chave "ENDEREÇO".

a.3) Como o valor da largura de pulso deve ser subtraído de 100 ns, selecione o valor "0 000 000 2" nas chaves "LARGURA DE PULSO": L = Lo - 100 ns = 300 - 100 = 200 ns .

a.4) Selecione os seguintes níveis lógicos nos canais de 1 a 8: 11100000. Acione a chave "GRAVAR".

b) Para a segunda linha da tabela:

b.1) Selecione o endereço "01" na chave "ENDEREÇO".

b.2) Selecione o valor 0 000 000 1 nas chaves "LARGURA DE PULSO", pois:

$$L = L_1 - 100ns = 200 - 100 = 100 \text{ ns}$$

b.3) Selecione os seguintes níveis lógicos nos canais de 1 a 8: 01000000

b.4) Acione a chave "GRAVAR".

c) Para a quinta linha da tabela:

c.1) Selecione o endereço "04" na chave "ENDEREÇO".

c.2) Selecione o valor 0 000 000 1 nas chaves "LARGURA DE PULSO", pois:

$$L = L_4 - 100 = 200 - 100 = 100 \text{ ns}$$

c.3) Selecione os seguintes níveis lógicos nos canais de 1 a 8: 1 100 000 0.

c.4) Acione a chave "GRAVAR".

Uma vez que todos os endereços tenham sido gravados, acione a chave "VERIFICAR".

Observe o valor do endereço no mostrador correspondente, e verifique se a largura de pulso que aparece nos mostradores e o nível lógico dos canais de 1 a 8 está correto.

Para verificar o próximo endereço, acione a chave "VERIFICAR" novamente. Confira o conteúdo da memória. E assim, cada vez que se aciona esta chave, o endereço é incrementado de um, e o conteúdo das memórias correspondente a este endereço pode ser verificado.

I.5.2 - Geração da Cadeia de Pulsos

Nas chaves "REPETIR" selecione o número de repetições, o passo inicial e o passo final. Assim, conforme os dados do exemplo, escolha o valor 004 nas chaves "REPETIR".

Na chave "RINICIO" selecione o valor 08 e, na chave "RFIM" o valor 09.

A seguir, acione a chave "GERAR" e as 3 sequências de pulsos devem ser produzidas.

Desejando-se observar estas cadeias de pulsos no osciloscópio, selecione a chave Volts/div para a escala 1V/div e a chave de base de tempo para 1 μs/div, para visualização de uma cadeia completa.

APÊNDICE II - MANUTENÇÃO DO APARELHO

Este capítulo é dirigido ao técnico de manutenção, procurando orientá-lo na localização dos possíveis defeitos que possam vir a ocorrer no aparelho.

Na ocorrência de qualquer defeito no aparelho, é conveniente que os três primeiros itens que se seguem, II.1, II.2 e II.3, sempre sejam verificados, pois possibilitam a deteção de defeitos devidos a problemas mais simples. Os itens restantes procuram dar uma orientação na localização de defeitos que venham a ocorrer em partes mais complexas do aparelho.

É conveniente observar também que, uma vez localizado o problema, a troca do componente danificado deve ser efetuada com o aparelho desconectado da rede.

II.1 - VERIFICANDO O FUNCIONAMENTO DOS CONTROLES

Verifique no apêndice I, OPERAÇÃO DO APARELHO, as instruções para a operação correta dos controles do painel.

II.2 - VERIFICANDO O EQUIPAMENTO ASSOCIADO

Assegure-se que qualquer equipamento utilizado com este aparelho esteja operando corretamente.

Verifique a tensão da fonte de alimentação, a ocorrência de defeitos em cabos de interconexão, conectores corretamente ligados e curto entre fios ligados aos conectores.

II.3 - VERIFICAÇÃO VISUAL

Execute uma inspeção visual. Esta verificação pode revelar quebra de conexões, componentes danificados, semiconduto-

res não firmemente montados, circuitos do painel danificados, etc.

II.4 - PROBLEMA ISOLADO À UM CIRCUITO

Para isolar o problema a um circuito em particular, note o sintoma do problema; normalmente o sintoma pode identificar o bloco ou circuito no qual o problema está localizado. Pode ocorrer ainda que o sintoma apareça em mais de um bloco. Neste caso, o funcionamento de todos os blocos envolvidos deve ser verificado.

Num bloco com defeito, a primeira coisa a ser feita é a verificação da tensão de alimentação em todos os integrados que compõem o bloco. A seguir, deve ser feita a verificação dos níveis lógicos dos sinais de entrada e saída do bloco correspondente.

II.5 - FLUXOGRAMA PARA A DETEÇÃO DE DEFEITOS

O fluxograma da Fig. 54, mostra a ordem em que deve ser feita a deteção de defeitos. Por exemplo, deve-se iniciar sempre pela verificação da tensão de alimentação.

A seguir deve ser verificado o contador de endereços, juntamente com as chaves "ENDEREÇO", "GRAVAR" e "VERIFICAR", que fazem parte do bloco ◇1◇, gerador de endereços. O não funcionamento de quaisquer circuitos envolvidos nesta parte, faz com que os dados externos sejam gravados erroneamente nas memórias, o que implicaria na geração de uma cadeia de pulsos não desejada.

O bloco seguinte que será abordado no item II.7, refere-se à verificação das memórias. Uma memória com defeito gera um dado não correto e consequentemente, uma cadeia de pulsos errônea será gerada.

Nota-se então, que a verificação do funcionamento de um bloco, normalmente será dependente do funcionamento perfeito do bloco anterior, motivo pelo qual foi sugerida a seqüência da Fig. 54.

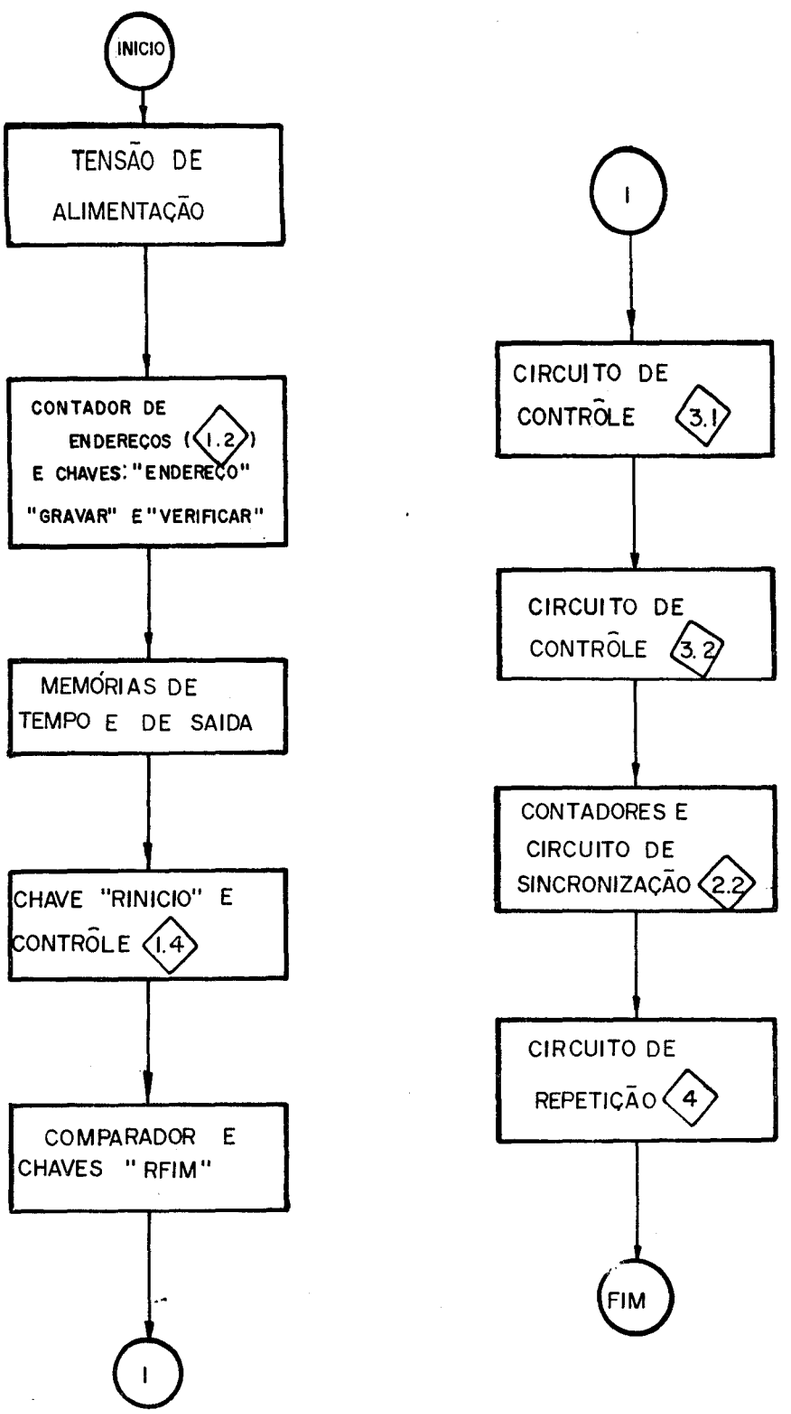


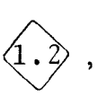
Fig.54 SEQUENCIA SUGERIDA PARA DETEÇÃO DE DEFEITOS

II.5.1 - Operação do "led" LRUN

Durante os testes, este "led" será bastante utilizado e portanto é necessário saber quando permanece aceso ou apagado. Este "led" permanecerá aceso enquanto o sinal SRUN, gerado no bloco , permanecer em nível alto, e estará apagado caso contrário.

No painel, quando se deseja que ele apague, deve ser acionada a chave "PARAR". Se ainda continuar aceso, verifique o nível do sinal SRUN no bloco , e o funcionamento da própria chave "PARAR".

Quando se deseja que ele acenda, a chave "GERAR" deve ser acionada.

II.6 - TESTE DO CONTADOR DE ENDEREÇOS  , CHAVES "ENDEREÇO", "GRAVAR" E "VERIFICAR"

Este teste pode ser feito durante a fase de "Programação e Verificação" e, portanto, o "led" LRUN deve permanecer APAGADO. Se estiver aceso, deve ser acionada a chave "PARAR".

II.6.1 - Procedimento para o Teste das Chaves "ENDEREÇO", "GRAVAR" e do CONTADOR DE ENDEREÇO:

a) verifique se o "led" "LRUN" do painel está apagado.

b) Selecione um endereço com as chaves "ENDEREÇO" do painel.

c) Acione a chave "GRAVAR" e verifique se o endereço correspondente aparece no mostrador.

d) Repita os passos b) e c) para todos os endereços entre "0" e "15".

DEFEITOS que podem ocorrer:

d.1) Alguns endereços não correspondem ao valor selecionado pela chave.

VERIFIQUE o bloco ◇1.4◇, circuito de conversão de BCD para binário.

d.2) O endereço que aparece no mostrador mantém-se num valor constante, mesmo quando se aciona a chave "GRAVAR" para diferentes endereços.

O defeito pode estar ocorrendo em diferentes circuitos e assim, VERIFIQUE:

d.2.1) bloco ◇1.4◇, circuito de seleção das chaves "ENDEREÇO" e "RINICIO", ou

d.2.2) bloco ◇1.2◇, contador de endereços - verifique se em suas entradas e em suas saídas está presente o endereço correto, ou

d.2.3) bloco ◇1.1◇, que deve transmitir o pulso "CEND" ao bloco ◇1.2◇.
Verifique se este pulso é transmitido ao pino 11 do contador de endereços quando a chave "GRAVAR" for acionada, ou

d.2.4) circuitos de decodificação e mostradores.

II.6.2 - Procedimento para o Teste da Chave "VERIFICAR"

A função desta chave é incrementar o endereço de um e colocar as memórias em posição de leitura.

a) Verifique se o led LRUN está apagado.

b) Acione esta chave observando no mostrador correspondente se o endereço foi incrementado de um,

Se isto não for verdade, VERIFIQUE:

b.1) bloco ⟨1.1⟩, circuito de controle - verifique se um pulso negativo, proveniente deste bloco é transmitido ao pino 5 do contador de endereços quando esta chave for acionada.

b.2) bloco ⟨1.2⟩, contador de endereços - verifique em suas saídas se ocorre a presença deste endereço.

b.3) circuitos de decodificação e mostradores.

c) Confirme se os níveis lógicos das entradas das memórias $\overline{ME}$ e $\overline{WE}$, foram selecionados para leitura ($\overline{ME}$ = 0, $\overline{WE}$ = 1) após o acionamento desta chave.
Se isto não ocorre, VERIFIQUE o bloco ⟨3.2⟩.

II.7 - TESTES DAS MEMÓRIAS DE TEMPO ⟨2.1⟩, E MEMÓRIAS DE SAÍDA ⟨5.1⟩

O funcionamento das memórias pode ser verificado somente quando for confirmado o funcionamento perfeito das chaves "ENDEREÇO" e "VERIFICAR", no item II.6.

II.7.1 - Verifique se o "led" LRUN está apagado.

II.7.2 - Grave dados diferentes em todos os endereços. Anote quais foram os dados gravados para cada endereço, a fim de que possa ser verificado posteriormente se o conteúdo das memórias está correto.
Com a chave "VERIFICAR" confirme se os dados foram memorizados corretamente.

DEFEITO POSSÍVEL: Conteúdo errado para um ou mais endereços.

Tente gravar um dado que aparentemente não foi memorizado corretamente e VERIFIQUE:

a) bloco ◇3.2◇ - Cada vez que a chave "GRAVAR" é acionada, este bloco envia um pulso negativo à entrada $\overline{WE}$ das memórias, e mantém a entrada $\overline{ME}$ das memórias em nível baixo.

b) entrada de dados das memórias - O valor presente nestas entradas deve ser idêntico ao complemento do valor das chaves que selecionam a largura de pulso.

c) conteúdo das memórias - com a chave "VERIFICAR" pode ser feita a leitura do conteúdo das memórias. O funcionamento desta chave já deve ter sido verificado no item II.6.2.c. Portanto, se o conteúdo lido nos mostradores ainda apresenta um valor errôneo, estando os itens II.7.2.a) e b) corretos, a memória provavelmente está danificada.

II.8 - TESTE DA CHAVE "RINICIO"

Procedimento para o teste:

II.8.1 - Selecione a chave clock para a posição "EXT" mas sem aplicar "clock" externo.

II.8.2 - Verifique se o "led" "LRUN" está aceso. Caso não esteja acione a chave "GERAR".

II.8.3 - Selecione um endereço nesta chave e verifique se o endereço selecionado aparece nas entradas do contador de endereço.

Repita o item II.8.3 para diferentes valores de endereço.

DEFEITOS que podem aparecer:

a) alguns valores de endereço não correspondem ao valor selecionado.

VERIFIQUE no bloco ◇1.4◇, o circuito que faz a conversão de BCD para binário.

b) um valor de endereço sempre constante aparece nas entradas do contador, independente da seleção de valores diferentes na chave "RINICIO".

VERIFIQUE no bloco ◇1.4◇, circuito de seleção das chaves.

II.9 - TESTE DO COMPARADOR

Procedimento para o teste:

II.9.1 - Verifique se o "led" "LRUN" está apagado. Caso não esteja acione a chave "PARAR".

II.9.2 - Selecione um valor de endereço idêntico para as chaves "ENDEREÇO" e "RFIM".

II.9.3 - Acione a chave "GRAVAR" e verifique se a saída do comparador (pino 6) encontra-se em nível lógico ALTO.

DEFEITO estará ocorrendo se esta saída encontrar-se em nível lógico baixo.

Neste caso VERIFIQUE as entradas A e B do comparador:

a) Se A e B são idênticos ao valor selecionado, o comparador encontra-se com defeito.

b) Se a entrada A, correspondente à chave "RFIM" for diferente do valor selecionado, VERIFIQUE o circuito de conversão de BCD para binário, desta chave.

c) Se a entrada B, correspondente ao endereço obtido das chaves "ENDEREÇO" for diferente do valor selecionado, VERIFIQUE o procedimento II.6 para a determinação do defeito.

II.9.4 - Sem alterar o endereço presente na saídas do contador de endereço, selecione endereços diferentes na chave "RFIM", de maneira tal que nas entradas A e B do comparador obtenha-se A ≠ B. A saída do comparador deve passar a nível lógico baixo.

Se isto não ocorre VERIFIQUE as entradas A e B do comparador:

a) A e B corretos, implica que o comparador encontra-se danificado.

b) Se os itens II.9.4.b) e c) já foram verificados, não há necessidade de repetí-los.

II.10 - TESTE DO CIRCUITO DE CONTROLE ◇3.2◇

Procedimento para o teste:

II.10.1 - Verifique se o "led" "LRUN" está apagado. Caso não esteja acione a chave "PARAR". O "led" deve apagar.

II.10.2 - Acione a chave "GRAVAR". Este bloco deve transmitir um pulso negativo na saída $\overline{WE}$, e manter a saída $\overline{ME}$ em nível baixo.

Se isto não ocorre, VERIFIQUE:

a) no bloco ⟨3.1⟩, se o sinal SRUN encontra-se em nível alto,

b) na entrada CK, se ocorre pulsos de "clock".

c) os circuitos do próprio bloco.

II.10.3 - Acione a chave "VERIFICAR". Este bloco deve transmitir um sinal de nível lógico alto na saída $\overline{WE}$, e manter a saída $\overline{ME}$ em nível lógico baixo.

Se isto não ocorre VERIFIQUE os itens II.10.2.a), b) e c).

II.10.4 - Acione a chave "GERAR" se o "led" "LRUN" estiver apagado.

Este bloco deve apresentar na saída $\overline{ME}$ um nível lógico baixo, e na saída $\overline{WE}$ um nível lógico alto.

Para a determinação de defeitos VERIFIQUE os itens II.10.2.a), b) e c).

II.11 - TESTE DO CIRCUITO DE CONTROLE ⟨3.1⟩

Este teste pode ser feito somente para o circuito de controle do início da cadeia. A chave "clock" tanto pode ser posicionada em "INT" como "EXT", desde que haja "clock" aplicado.

Procedimento para o teste:

II.11.1 - Verifique se o "led" "LRUN" está apagado.

II.11.2 - Desconecte o "clock" do bloco ⟨2.2⟩

II.11.3 - Acione a chave "GERAR"

Quando esta chave é acionada, verifique os seguintes blocos:

a) bloco ⟨1.2⟩, deve apresentar em suas saídas o endereço 00

b) bloco ⟨2.2⟩, deve apresentar em suas entradas o conteúdo do endereço zero das memórias de tempo.

c) bloco ⟨5.1⟩, deve apresentar nas saídas, o conteúdo do endereço zero das memórias de saída.

A não verificação dos itens a), b) e c) implica na ocorrência de qualquer defeito neste bloco. Sugere-se então que a descrição deste circuito seja analisada para a determinação dos defeitos.

II.12 -TESTE DO CIRCUITO DE SINCRONIZAÇÃO E DOS CONTADORES DE TEMPO ⟨2.2⟩

Antes de se testar este circuito é conveniente que se confirme o funcionamento de todos os circuitos anteriores.

Procedimento para o teste:

II.12.1 - Selecione o valor "000" nas chaves "REPETIR". Neste caso, a cadeia será gerada sem a repetição de quaisquer intervalos. Devido a isto, sugere-se para o teste, a utilização de um "clock" mais lento (f << 10 MHz).

II.12.1 - Grave quaisquer dados nos endereços de "0" a "15".

II.12.2 - Acione a tecla "GERAR". Observe o esquema deste bloco. Na

não ocorrência de pulsos na saída, verifique se há pulsos em FC. Se houver, VERIFIQUE o circuito de saída ◇5◇.

Caso contrário, passe ao item II.12.4.

II.12.4 - Consulte o esquema elétrico do gerador, para desconectar FC = FC_9 deste bloco, conectando-o a B_9 (pino 13 do último contador de tempo).

II.12.5 - Acione a tecla "GERAR". O "led""LRUN" deve acender.

Se ele apagar logo em seguida, é porque provavelmente o "clock"está muito rápido e a cadeia já foi gerada.

Na não ocorrência de pulsos na saída, DEFEITOS podem estar ocorrendo em quaisquer dos circuitos contadores, sincronizadores e portas lógicas deste bloco. Para detetá-los execute o passo seguinte.

II.12.6 - Observe o esquema elétrico e desconecte FC deste bloco, conectando-o a B (pino 13 do contador H), não se esquecendo de que antes deve ser acionada a chave "PARAR".

II.12.7 - Acione a chave "GERAR" e verifique se há ocorrência de pulsos no circuito de saída ◇5◇.

Caso não haja, VERIFIQUE:

a) presença de pulsos de "clock".

b) a presença de pulsos na saída Y do circuito sincronizador N.

c) a presença de pulsos na entrada CD (pino 4) e na saída B (pino 13) do contador H.

A ausência de pulsos nos itens a), b) ou c), implica

em defeito ocorrendo nos circuitos envolvidos no item correspondente.

II.12.8 - Conecte FC a FC_1, após ter acionado a chave "PARAR".

II.12.9 - Acione a tecla "GERAR" e verifique se há ocorrência de pulsos no circuito de saída ◇5◇.

Caso não haja, VERIFIQUE:

a) a presença de pulsos na saída Y do sincronizador N_1.

b) a presença de pulsos na entrada CD (pino 4) e na saída B_1 do contador H_1.

II.12.10 - Para o teste de qualquer contador i, conecte FC a FC_i, após ter acionado a chave "PARAR", e acione a tecla "GERAR", verificando a ocorrência de pulsos no circuito de saída ◇5◇.

Caso não haja, VERIFIQUE:

a) a presença de pulsos na saída do sincronizador N_i.

b) a presença de pulsos na entrada CD e saída B_i do contador H_i.

II.13 - TESTE DO CIRCUITO DE REPETIÇÃO

Procedimento para o teste:

II.13.1 - Grave dados nos endereços de "0" a "15".

II.13.2 - Selecione o valor "001" para a chave "REPETIR" e quaisquer valores nas chaves "RINICIO" e "RFIM", lembrando que o endereço da chave "RINICIO" deve ser sempre menor que o da chave "RFIM".

II.13.3 - Acione a chave "GERAR" e verifique se o intervalo entre "RINICIO" e "RFIM" é repetido uma única vez.

PROBLEMAS que podem ocorrer:

a) a não repetição deste intervalo.

Neste caso VERIFIQUE se há ocorrência de pulsos na entrada CD do contador H_8, provenientes do circuito gerador de endereços. A ocorrência de pulsos em sua entrada indica que o contador está com defeito. A não ocorrência de pulsos indica que o defeito pode estar nas portas lógicas envolvidas neste circuito, isto considerando que os testes dos blocos lógicos, dos itens anteriores, já foram executados.

b) o intervalo está sendo repetido mais de uma vez.

Neste caso verifique o valor presente nas entradas destes contadores, pois defeitos podem estar ocorrendo nos circuitos das chaves "REPETIR".

II.13.4 - Verifique o funcionamento dos outros contadores, selecionando valores maiores para a chave "REPETIR" ou trocando-os de posição com o contador H_8.

APÊNDICE III - DESCRIÇÃO DOS COMPONENTES

Este capítulo é dirigido mais ao técnico de manutenção e a alguns usuários que desejem se aprofundar no entendimento do funcionamento do aparelho.

A descrição das características da maioria dos componentes feita neste capítulo, restringiu-se somente às funções que estes componentes executam no aparelho. Assim para a obtenção de informações mais amplas, o interessado deve consultar as referências citadas.

III.1 - CIRCUITOS INTEGRADOS TTL

Para a obtenção da resolução de 100 ns , escolheu-se dentro da lógica TTL, as séries de alta velocidade, a 74H e a 74S. No entanto, devido à não existência de alguns integrados nestas séries, foi necessário também a escolha das séries 74LS e 74 padrão (V. ref.[9]).

As características dos principais circuitos utilizados são apresentadas a seguir.

III.1.1 - Contadores: 74192 e 74193

O integrado 74193, contador de 4 bits, utilizado para contagem binária, foi escolhido para operar no bloco do gerador de endereços; e o 74192, também de 4 bits, pelo fato de apresentar a lógica de comando modificada para contagem BCD (0 até 9), foi utilizado nos blocos ◇2◇ (Contadores de Tempo) e ◇4◇ (Circuito de Repetição).

A configuração dos pinos e os diagramas lógicos e de sequenciamento no tempo são mostrados para o 74192 nas Figs. 55 e 56, respectivamente.

Estas figuras são idênticas para o 74193, com a diferença única que a contagem, neste caso, deve ir de "0" até "15" (modo crescente), ou de "15" até "0". (modo decrescente).

Como se pode ver na Fig. 55, estes contadores apresentam uma entrada para contagem crescente (count up) e outra para contagem decrescente (count down). A direção da contagem é função da entrada utilizada, devendo-se conectar a entrada não utilizada em nível alto.

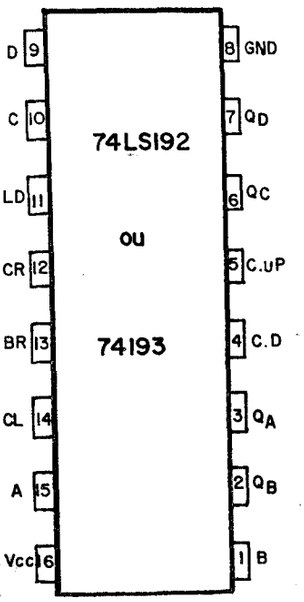


Fig. 55 CONFIGURAÇÃO DOS PINOS PARA O 74LS192 OU 74193

Especificação das funções dos pinos:

- Entrada de dados: A,B,C,D (15, 1 10, 9)
- Entrada para "CARREGAR": LD (11)
- Entrada para "LIMPAR": CL (CLEAR) (14)
- Entrada para Contagem:
  a) Crescente: C.UP (5)
  b) Decrescente: C.D (4)
- Saídas para Cascatear:
  a) BR(Borrow) (modo decrescente)
  b) CR(Carry) (modo crescente)
- Saídas: Q_A Q_B Q_C Q_D (3,2,5,6)

O contador pode ser carregado com os dados das entradas A, B, C e D, simultaneamente, na forma paralela, através de um pulso negativo aplicado na entrada LOAD (Fig. 56). Isto permite que os contadores sejam utilizados como divisores de módulo N, simplesmente pela modificação do valor dos dados nas entradas "preset" A, B, C e D.

Com a entrada "LOAD" em nível baixo, a operação de "carregar" é independente do estado do "clock" e do contador.

O mesmo sucede com a entrada "CLEAR", quando em nível alto, fazendo com que as saídas passem a nível lógico "zero".

Na operação de contagem, ao ser atingido o valor máximo para contagem crescente, ou mínimo para contagem decrescente, é emitido um pulso nas saídas "carry" (modo crescente) ou "borrow" (modo decrescente), cuja largura é igual à do clock, como mostra a Fig. 56.

Estas saídas podem ser utilizadas para o cascateamento de dois ou mais contadores, quando então, a saída utilizada CR (ou BR) é conectada à entrada C.UP (ou C.D) do contador subsequente.

As características de chaveamento para este contador são apresentadas na Fig. 57.

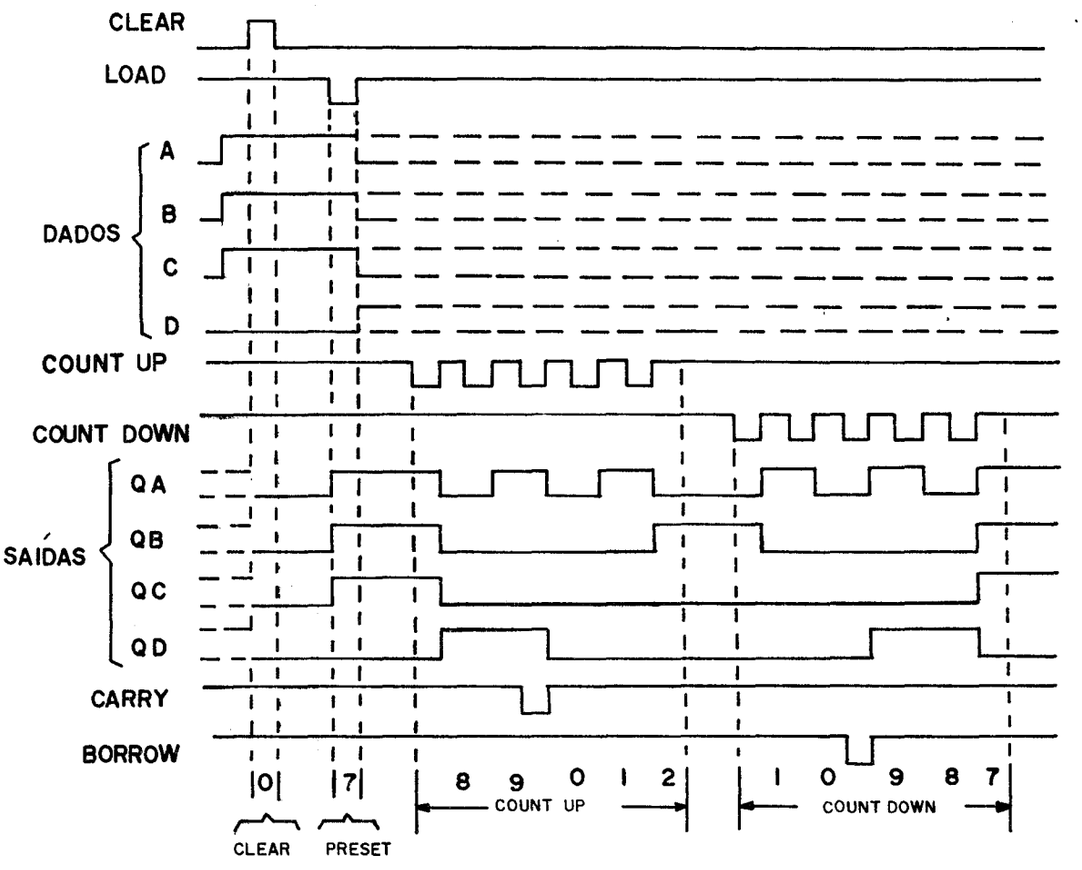
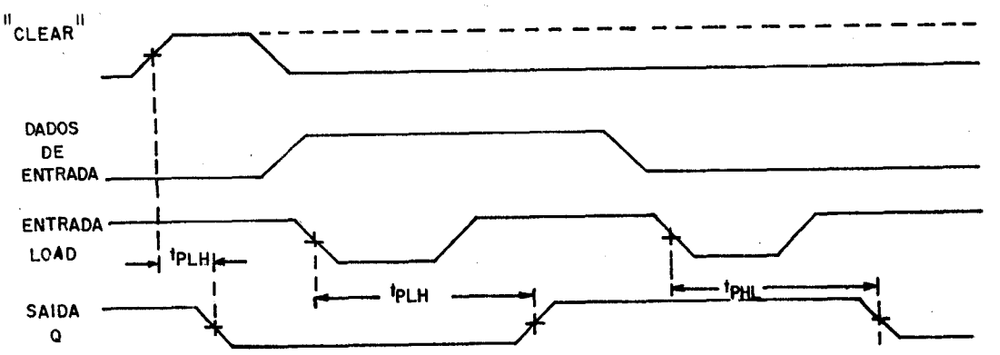


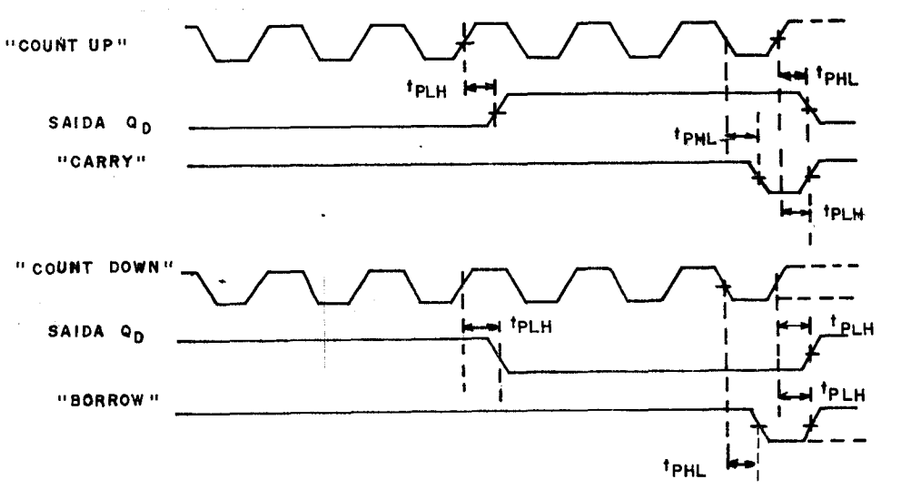
Fig. 56-SEQUÊNCIA ILUSTRANDO AS FUNCÕES DO CLEAR, LOAD e COUNT UP/DOWN PARA 74LS192

PARAMETRO	DA ENTRADA	PARA SAIDA	typ	MAX	UNIDADE
t_{PLH}	COUNT UP	CARRY	17	26	ns
t_{PHL}			16	24	
t_{PLH}	COUNT DOWN	BORROW	16	24	ns
t_{PHL}			16	24	
t_{PLH}	EITHER COUNT	Q	25	38	ns
t_{PHL}			31	47	
t_{PLH}	LOAD	Q	27	40	ns
t_{PHL}			29	40	
t_{PHL}	CLEAR	Q	22	35	ns

a) TEMPOS DE PROPAGAÇÃO DE ATRASO



b) DIAGRAMA DE TEMPO PARA CLEAR E LOAD



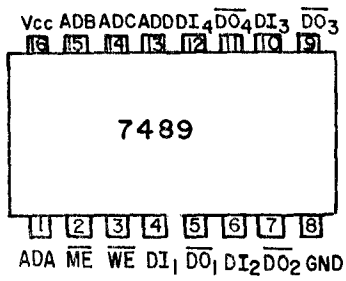
c) DIAGRAMA DE TEMPO PARA AS ENTRADAS COUNTUP E COUNT DOWN

Fig. 57- DIAGRAMAS DE TEMPO PARA O 74LS192

III.1.2 - Memórias

A memória 7489 foi a que se mostrou mais conveniente pelas características apresentadas, para ser utilizada nos blocos ⟨2⟩ e ⟨6⟩ (memórias de tempo e de saída).

Esta é uma memória de acesso aleatório (RAM) com 64 células organizadas numa matriz de 16 palavras de 4 bits cada, apresentando um tempo típico para acesso de 1 dado, de 33 ns. É endereçada em binário através de 4 linhas de endereço (Fig. 58a)



ME	WE	OPERAÇÃO	CONDIÇÃO DAS SAIDAS
L	L	GRAVA	COMPLEMENTO DOS DADOS DAS ENTRADAS
L	H	LÊ	COMPLEMENTO DA PALAVRA SELECIONADA
H	L	INIBE GRAVAÇÃO	COMPLEMENTO DOS DADOS DAS ENTRADAS
H	H	NADA FAZ	NIVEL ALTO

a) CONFIGURAÇÃO DOS PINOS b) TABELA DE FUNÇÕES

Fig. 58 - CONFIGURAÇÃO DOS PINOS E TABELA DE FUNÇÕES PARA O 7489

Especificação das funções dos pinos:

. entrada de dados: DI_1, DI_2, DI_3, DI_4 (4, 6, 10, 12)
. entrada de endereço: ADA, ADB, ADC, ADD (1, 15, 14, 13)
. saída de dados: DO_1, DO_2, DO_3, DO_4 (5, 7, 9, 11)
. controle de leitura/gravação: $\overline{ME}$, $\overline{WE}$ (2, 3)

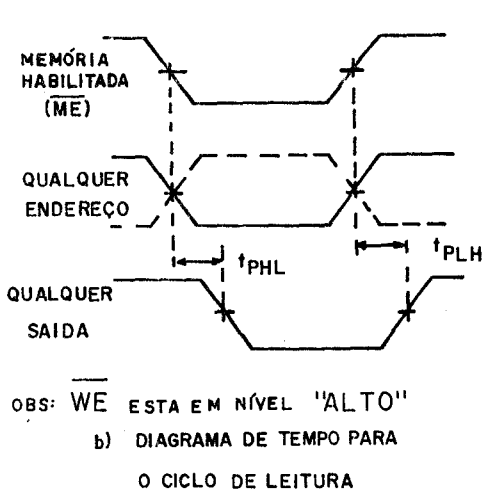
Como pode ser observado na Fig. 58a) esta memória apresenta quatro linhas de endereço, com endereçamento em binário, quatro linhas para entrada de dados e quatro linhas coletor em aberto, para saída de dados. O controle de leitura e gravação é feito por duas entradas, $\overline{ME}$ e $\overline{WE}$, conforme mostra a tabela na Fig. 58b).

A tabela da Fig. 59a) apresenta as características de

chaveamento para a 7489 e as Figs, 59a) e b) mostram os tempos de atraso entre as formas de onda de entrada e saída.

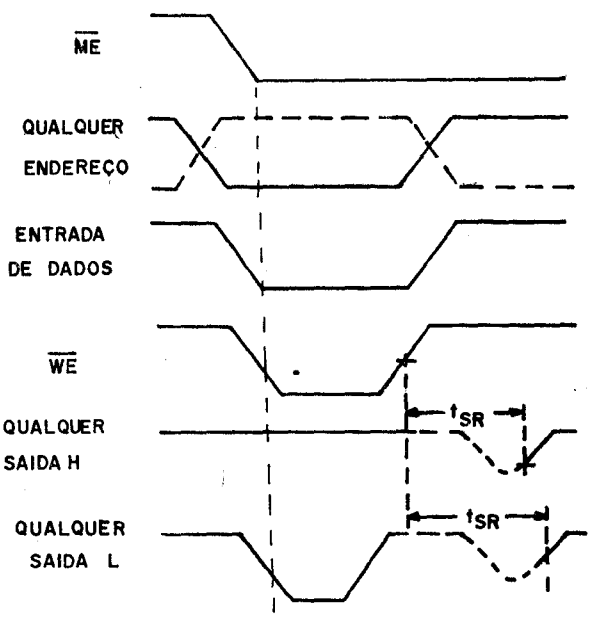
PARAMETRO	DE	PARA	typ	MAX	UNID/E
t_{PLH}	$\overline{ME}$	SAIDA DE L PARA H	26	50	ns
t_{PHL}	$\overline{ME}$	SAIDA DE H PARA L	33	50	ns
t_{PLH}	ENDEREÇO	SAIDA DE L PARA H	30	60	ns
t_{PHL}	ENDEREÇO	SAIDA DE H PARA L	35	60	ns
t_{SR}	TEMPO DE RECUPERAÇÃO APÓS GRAVAÇÃO	SAIDA INICIAL M/E em H	39	70	ns
		SAIDA INICIAL M/E em L	48	70	ns

a) TEMPO DE ATRASO



OBS: $\overline{WE}$ ESTA EM NÍVEL "ALTO"

b) DIAGRAMA DE TEMPO PARA O CICLO DE LEITURA



C) DIAGRAMA DE TEMPO PARA O CICLO DE GRAVAÇÃO

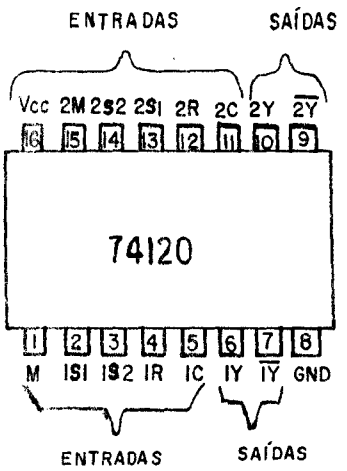
Fig. 59 - DIAGRAMAS DE TEMPO PARA O 7489

III.1.3 - Sincronizador de Pulso (74120)

Este integrado, utilizado no bloco ◇2, contém dois circuitos sincronizadores de pulso. Cada circuito sincronizador é composto por quatro entradas de controle M_1, S_1, S_2 e R, uma entrada para clock e duas saídas Y e $\overline{Y}$ (Fig. 60a)

A entrada de controle M é que determinará se uma série de pulsos, ou um único pulso deve passar.

A tabela de funções na Fig. 60b) mostra como atuam os



a) CONFIGURAÇÃO DOS PINOS

ENTRADAS			FUNÇÃO
R	S1	S2	
X	L	X	PASSA PULSOS NA SAIDA
X	X	L	PASSA PULSOS NA SAIDA
L	H	H	INIBE A SAIDA DE PULSOS
H	↓	H	INIBE A SAIDA DE PULSOS
H	H	↓	INICIA A SAIDA DE PULSOS
↓	H	H	PARA A SAIDA DE PULSOS
H	H	H	CONTINUA

H NIVEL ALTO

L NIVEL BAIXO

↓ TRANSIÇÃO DE H PARA L

X IRRELEVANTE

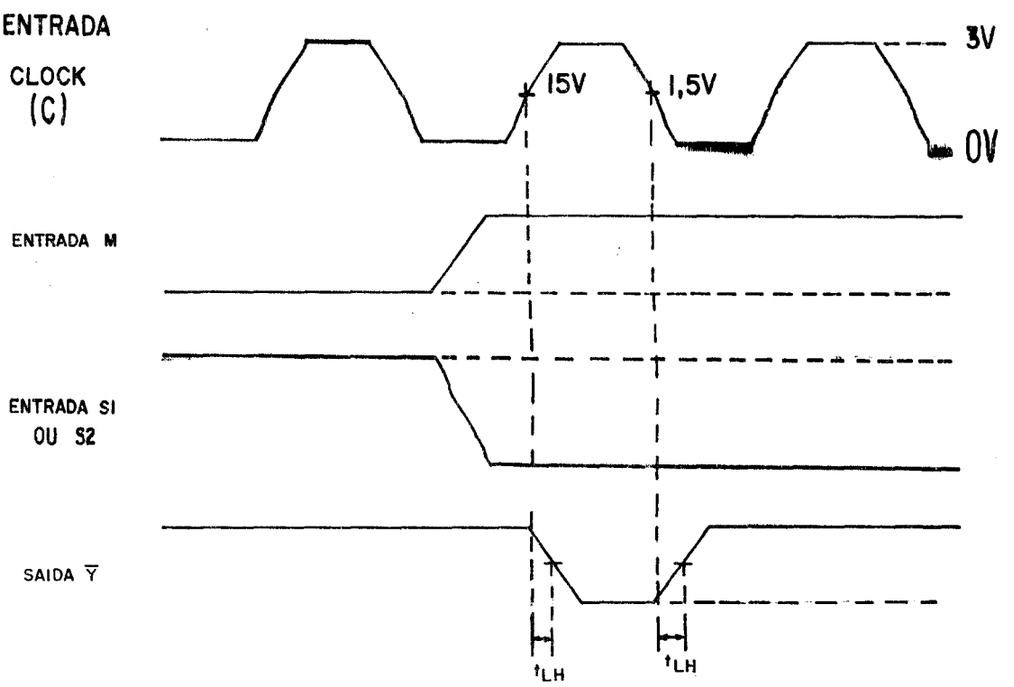
b) TABELA DE FUNÇÕES

Fig. 60 CONFIGURAÇÃO DOS PINOS E TABELA DE FUNÇÕES PARA O 74120

controles R, S_1 e S_2. Na ausência de um comando "para a saída de pulsos", pulsos de clock estarão presentes nas saídas Y e $\overline{Y}$, enquanto o controle M estiver em nível baixo.

Se o controle M estiver em nível alto, somente um único pulso de clock deve passar (Fig. 61). Esta foi exatamente a escolha para M que se utilizou no projeto.

Neste caso, mantendo-se o controle M em nível alto, e restringindo-se os controles R, S_1 e S_2 às linhas 1 e 3 da tabela de funções (Fig. 60b), a cada pulso negativo aplicado ao controle S_1, um único pulso de clock passa (situação ilustrada na Fig. 61b).



a) DIAGRAMA DE TEMPO

PARAMETRO	DE	PARA	typ	MAX	UNIDADE
t_{PLH}	C	Y	14	22	ns
t_{PHL}			17	25	
t_{PLH}	C	$\overline{Y}$	10	16	ns
t_{PHL}			8	13	

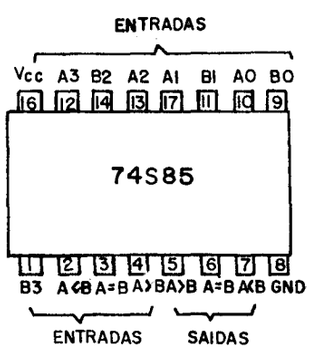
b) TEMPOS DE ATRASO

Fig. 61 - DIAGRAMA DE TEMPO PARA O 74120

III.1.4 - Comparador

Utilizado no bloco (1), o circuito 74S85 é um comparador de magnitude de 4 bits. Duas palavras A e B são comparadas e três decisões completamente decodificadas são realizadas. Estas decisões são apresentadas em três saídas A < B, A = B e A > B.

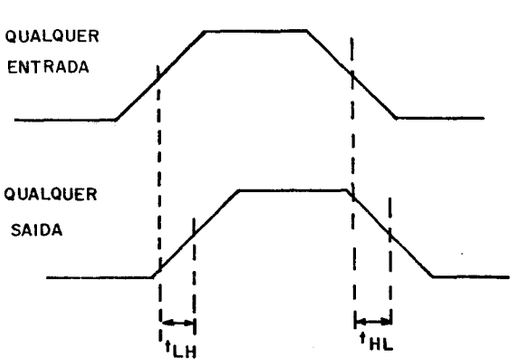
A Fig. 62 mostra a configuração dos pinos e as características deste circuito quando se deseja a condição onde A = B.



a) CONFIGURAÇÃO DOS PINOS

ENTRADAS PARA COMPARAÇÃO				ENTRADAS EM CASCATA			SAIDAS		
A3,B3	A2,B2	AI, BI	AO,BO	A>B	A<B	A=	A>B	A<B	A=B
A3=B3	A2=B2	AI=BI	AO=BO	X	X	H	L	L	H
A3=B3	A2=B2	AI=BI	AO=BO	H	H	L	L	L	L
A3=B3	A2=B2	AI=BI	AO=BO	L	L	L	H	H	L

b) TABELA DE FUNÇÕES

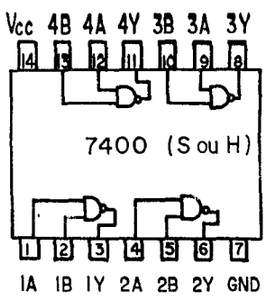


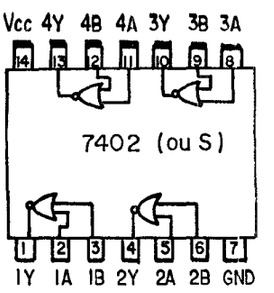
c) DIAGRAMA DE TEMPO

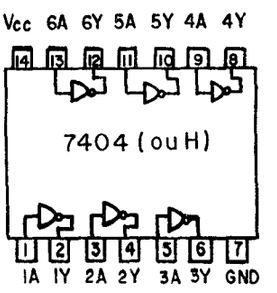
	típico	máximo
t_{LH}	12 ns	18 ns
t_{HL}	11 ns	16.5 ns

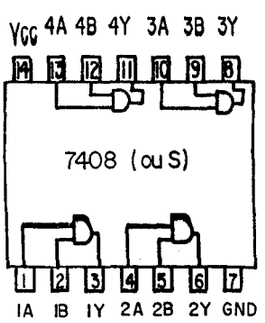
d) Tempos de atraso entre entrada e saida

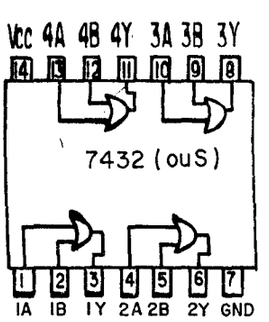
Fig.62.- CARACTERÍSTICAS DO CI 74S85

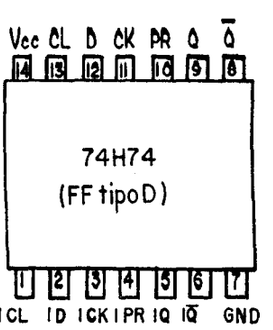


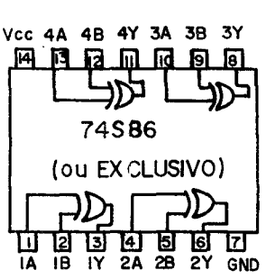


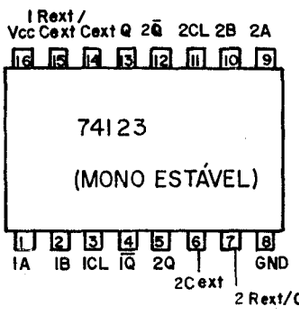












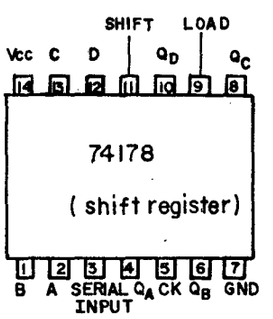
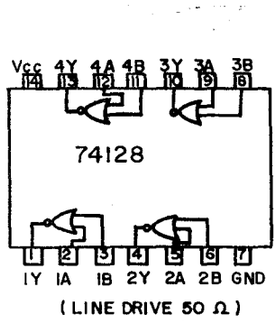
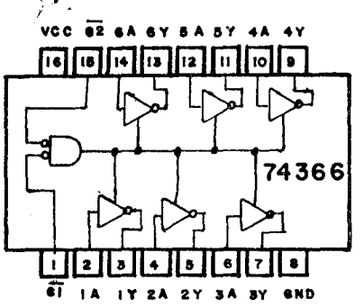


TABELA DE FUNÇÕES PARA O 123				
CL	A	B	Q	Q̄
L	X	X	L	H
X	H	X	L	H
X	X	L	L	H
H	↓	↑	⊓	⊔
H	↓	H	⊓	⊔
↑	L	H	⊓	⊔

TABELA DE FUNÇÕES PARA O 74178											
SHIFT	LOAD	CK	SERIAL	A	B	C	D	Q_A	Q_B	Q_C	Q_D
X	X	H	X	X	X	X	X	Q_{Ao}	Q_{Bo}	Q_{Co}	Q_{Do}
L	L	↓	X	X	X	X	X	Q_{Ao}	Q_{Bo}	Q_{Co}	Q_{Do}
L	H	↓	X	a	b	c	d	a	b	c	d
H	X	↓	H	X	X	X	X	H	Q_{AN}	Q_{BN}	Q_{CN}
H	X	↓	L	X	X	X	X	L	Q_{AN}	Q_{BN}	Q_{CN}





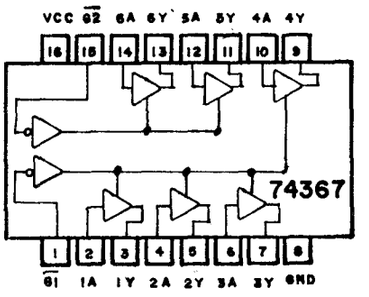
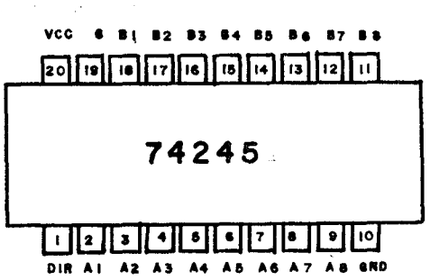


TABELA PARA O 245		
Ḡ	DIR	OPERAÇÃO
L	L	B para A
L	H	A para B
H	X	ISOLADO



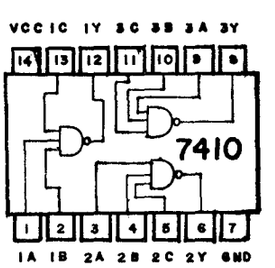


Fig. 63- CONFIGURAÇÃO DOS PINOS DE OUTROS INTEGRADOS TTL UTILIZADOS.

III.1.5 - Outros circuitos integrados, TTL

Os demais circuitos utilizados, são portas lógicas básicas, biestáveis e mono-estáveis, cuja configuração dos pinos encontra-se na Fig. 63.

III.2 - OUTROS CIRCUITOS INTEGRADOS

III.2.1 - Decodificador CMOSS (4511)

Neste integrado, um código de entrada BCD sobre as linhas de entrada 1, 2, 4 e 8 aparece como código de saída de 7 segmentos. Este integrado apresenta três entradas de controle: LT, BL e STORE. Em operação normal, LT e BL devem ser mantidos em nível lógico alto enquanto que STORE deve permanecer em nível lógico baixo.

É necessário que a limitação de corrente seja feita nas saídas para o mostrador. Assim, para alimentação de 5V, um resistor de 150 Ω pode ser conectado em cada saída, para a limitação de corrente.

As funções exercidas pelas entradas de controle são as seguintes:

a) entrada STORE - no momento em que esta entrada passa a nível lógico alto, os dados presentes neste instante são memorizados, e este valor é mantido no mostrador.
Em nível lógico baixo, o mostrador mostra as variações da entrada.

b) entrada BLANKLING INPUT (BI) - esta entrada, quando em nível lógico baixo, faz com que todas as saídas se mantenham também em nível baixo. Esta entrada pode ser usada também como controle do brilho.

c) entrada LAMP TEST (LT) - esta entrada, quando em nível lógico baixo, faz com que todos os segmentos do display se acendam, independente dos valores nas entradas do decodificador. Isto permite verificar se o display não contém algum segmento danificado.

A configuração dos pinos deste integrado encontra-se na Fig. 64.

III.2.2 - Outros integrados

A fig. 64 mostra a configuração dos pinos dos demais componentes utilizados, que não pertencem à família TTL.

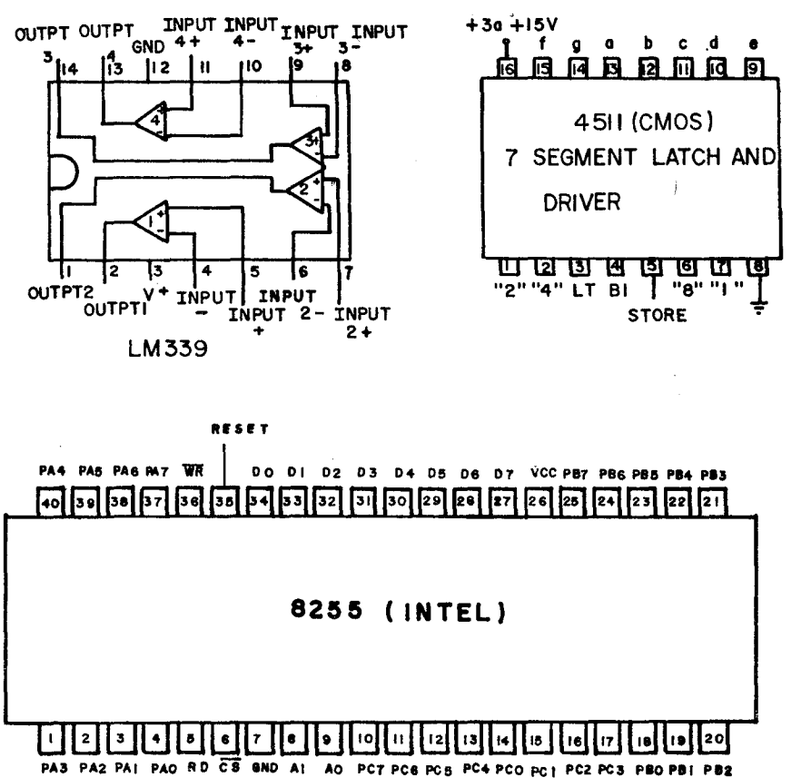


Fig. 64- CONFIGURAÇÃO DOS PINOS DE INTEGRADOS UTILIZADOS, NÃO PERTENCENTES À LINHA TTL.

APÊNDICE IV - EXEMPLO DE UTILIZAÇÃO DO PROGRAMA DESENVOLVIDO PARA O MICRO

IV.1 - Como ligar o aparelho.

IV.1.1 - Com o aparelho e o micro desligados, conecte o aparelho ao micro.

IV.1.2 - Ligue ambos à rede, observando a tensão de alimentação (110 ou 220 V), e acione a chave liga/desliga do gerador e do micro.

IV.2 - Como gravar os dados

IV.2.1 - No micro, chame o programa denominado GERADOR, que começa mostrando todos os subprogramas existentes que podem ser utilizados, e que são os seguintes:

1 : VERIF

2 : GERAR

3 : GRAVAR

4 : PARAR

5 : HELP

6 : LISTA

7 : PROG 1

O programa gerador fornece, a seguir, o valor do "status" SRUN e pergunta qual dos sete números de comando deve ser executado. A resposta deve ser dada, teclando um dos sete números.

IV.2.2 - Observe o valor de SRUN fornecido pelo micro. Para gravar os dados, SRUN deve ser igual a zero.

Se SRUN = 1, escolha o comando de número 4, correspondente à subrotina PARAR. Neste caso, a sequência gerada é interrompida.

Se SRUN = 0, escolha o comando de número 3, correspondente à subrotina GRAVAR.

IV.2.3 - Na subrotina GRAVAR, o programa pede ao usuário que forneça o endereço, a largura do pulso e o nível dos 8 canais, como por exemplo:

```
ENDEREÇO :  Ø 2                                  <CR>
LARGURA DO PULSO :  0 000 001 5                  <CR>
NÍVEL DOS 8 CANAIS (1,2,...,8) : 1 010 100 1     <CR>
```

O próximo número teclado após o nível dos 8 canais, define se o programa permanece ou não nesta subrotina.

Se o número for menor que 16, ele pergunta pelos próximos dados (endereço, largura de pulso e nível dos 8 canais). Como se pode notar, os dados são preenchidos exatamente como nas chaves do painel no modo MANUAL, exceto que aqui não é necessário fazer a correção dos 100 ns.

IV.2.4 - Para sair desta subrotina, tecle qualquer número maior que 16 após ser dada a informação do nível dos 8 canais.

IV.3 - Como verificar os dados

Uma vez que o programa tenha retornado à rotina principal, ele perguntará novamente pelo número do próximo comando.

IV.3.1 - Selecione o comando de número 1, para verificar os dados.

O endereço com o conteúdo correspondente das memórias aparece nos mostradores e "led's", e o programa retorna ao programa principal.

IV.3.2 - Se deseja saber o conteúdo do próximo endereço, tecle novamente o número 1 quando o programa perguntar qual comando deseja executar. E assim, para incrementar o endereço, basta teclar o número 1 sempre que o programa perguntar pelo próximo comando.

IV.4 - Como gerar as sequências de pulsos

Quando o programa perguntar ao usuário o que deseja executar, tecle o número 2, que corresponde à rotina GERAR. Esta rotina pede ao usuário o endereço inicial, o final e o número de repetições. Por exemplo:

"REPETIR" : 011 <CR>

"RINICIO" : 02 <CR>

"RFIM" : 14 <CR>

Uma vez recebidas estas informações, é dado início à geração das sequências de pulso.

IV.5 - Como parar a geração de pulsos

Para interromper a geração de uma sequência de pulsos, tecle o número 4 quando o programa perguntar ao usuário o que deve executar. A sequência gerada é interrompida e o programa retorna ao programa principal.

IV.6 - Como terminar o programa GERADOR

Quando não se deseja mais usar o modo MICRO, ou quando se deseja desligar o aparelho, deve ser chamado o comando de número 7 (PROG 1), que coloca o aparelho no modo manual e termina o programa GERADOR.

A P Ê N D I C E V

LISTAGEM DO PROGRAMA

DE

CONTRÔLE DESENVOLVIDO

```
      SUBROUTINE VERIF
C
      EXTERNAL SRUN,VEF
      COMMON/RSTAT/IRUN/LARG/L(8)
C TESTE DO STATUS SRUN
      CALL SRUN
      WRITE(1,34)IRUN
34    FORMAT(' VALOR DE SRUN= ',I2)
      IF(IRUN.EQ.0) GO TO 50
      WRITE(1,31)
31    FORMAT(' O CONTEUDO DAS MEMORIAS NAO PODE SER VERIFICADO,
     1  SRUN=1.')
      RETURN
C CHAMANDO A SUBROTINA PARA VERIFICACAO DO CONTEUDO DAS MEMORIAS
C
50    CALL VEF
      RETURN
      END

      SUBROUTINE GERAR
      EXTERNAL SRUN,GER
      COMMON/LARG/L(8)/RSTAT/IRUN/REP/NRR(3)/END/NRI/RFIM/NRF
C TESTE DO STATUS SRUN
      CALL SRUN
      WRITE(1,49)IRUN
49    FORMAT(' VALOR DE SRUN =',I5)
      IF(IRUN.EQ.0) GO TO 40
      WRITE(1,71)
71    FORMAT(' ERRO: UMA CADEIA JA ESTA SENDO GERADA, SRUN=1')
      RETURN
C GRAVANDO OS VALORES DA CHAVE REPETIR
40    WRITE(1,41)
41    FORMAT('$REPETIR(3) =')
      READ(1,42)(NRR(I),I=1,3)
42    FORMAT(3I1)
C GRAVANDO OS VALORES DA CHAVE RINICIO
      WRITE(1,43)
43    FORMAT('$RINICIO(2) =')
      READ(1,44)NRI
44    FORMAT(I2)
C GRAVANDO OS VALORES DA CHAVE RFIM
      WRITE(1,45)
45    FORMAT('$ RFIM(2) =')
      READ(1,46)NRF
46    FORMAT(I2)
C CHAMANDO A SUBROTINA QUE GERA A CADEIA DE PULSOS
      CALL GER
      RETURN
      END
```

```
C
      SUBROUTINE GRAVAR
      EXTERNAL SRUN,GRAV
      COMMON/RSTAT/IRUN/LARG/L(8)/END/IE/NIVEL/M(8)/RFIM/NRF
C TESTE DO STATUS SRUN
      CALL SRUN
      WRITE(1,86)IRUN
86    FORMAT(' VALOR DE IRUN=',I2)
      IF(IRUN.EQ.0) GO TO 60
      WRITE(1,59)
59    FORMAT(' DADOS NAO PODEM SER GRAVADOS, SRUN=1')
      RETURN
C LEITURA DO ENDERECO
```

```
C
60    WRITE(1,61)
61    FORMAT('$ENDERECO(2)=')
      READ(1,62)IE
62    FORMAT(I2)
C LEITURA DA LARGURA DO PULSO
C
      WRITE(1,63)
63    FORMAT('$LARGURA DO PULSO (8I1)=')
      READ(1,64)(L(I),I=1,8)
64    FORMAT(8I1)
C SUBTRAINDO 100NS DA LARGURA DO PULSO
C
      DO 80 I=1,7
80    M(I)=0
      M(8)=1
      DO 89 I=1,8
      J=9-I
      IF(L(J).GE.M(J)) GO TO 70
      L(J)=10+L(J)
      M(J-1)=M(J-1)+1
70    L(J)=L(J)-M(J)
89    CONTINUE
C LEITURA DO NIVEL DOS CANAIS
C
      WRITE(1,90)
90    FORMAT('$NIVEL DOS 8 CANAIS NA ORDEM:1,2,...,8 =')
      READ(1,91)(M(I),I=1,8)
91    FORMAT(8I1)
C CHAMANDO A SUBROTINA QUE GRAVA OS DADOS
      CALL GRAV
      WRITE(1,66)
66    FORMAT('$SE TERMINOU DE GRAVAR OS DADOS E DESEJA SAIR DESTA ROT
     1  INA ESCREVA A SEGUIR QUALQUER NUMERO ENTRE 16 E 99 :')
      READ(1,96)IEE
96    FORMAT(I2)
      IF(IEE.LT.16) GO TO 60
      RETURN
      END
```

```
      SUBROUTINE PARAR
      EXTERNAL SRUN,PAR
      COMMON/NSTAT/IRUN/LARG/L(8)
C TESTE DO STATUS SRUN
      CALL SRUN
      IF(IRUN.EQ.0) GO TO 50
C CHAMANDO A SUBROTINA QUE PARA A SEQUENCIA QUE ESTA SENDO GERADA
C
      CALL PAR
C VERIFICANDO SE A CADEIA DE PULSOS FOI INTERROMPIDA
      CALL SRUN
      IF (IRUN.EQ.0) GO TO 81
      WRITE(1,52)IRUN
52    FORMAT('A SEQUENCIA NAO FOI INTERROMPIDA, SRUN=',I2)
      WRITE(1,53)
53    FORMAT('EXECUTE NOVAMENTE ESTA SUBROTINA, EM CASO DE NAO INTERR
     1  UPCAO DEFEITO PODE ESTAR OCORRENDO NA PPI OU NO CIRCUITO')
      RETURN
81    WRITE(1,56)IRUN
56    FORMAT(' A SEQUENCIA FOI INTERROMPIDA, SRUN=',I2)
      RETURN
50    WRITE(1,51)


51    FORMAT(' NAO HA CADEIA SENDO GERADA,SRUN=0')
      RETURN
      END
C
C
      SUBROUTINE HELP
      WRITE(1,200)
200   FORMAT(' COM ESTE PROGRAMA PODE-SE CHAMAR  7 SUBROTINAS
     1   ATRAVES DOS NUMEROS DADOS ENTRE PARENTESES:')
      WRITE(1,201)
201   FORMAT(' (1)-VERIF:VERIFICA O CONTEUDO DE UM ENDERECO
     1  DA MEMORIA; ')
      WRITE(1,232)
232   FORMAT(' A CADA CHAMADA  INCREMENTA O ENDERECO [SRUN=0]')
      WRITE(1,202)
202   FORMAT(' (2)-GERAR: GERA AS SEQUENCIAS DE PULSOS [SRUN=0]')
      WRITE(1,205)
205   FORMAT(' (3)-GRAVAR: GRAVA OS DADOS NAS MEMORIAS [SRUN=0]')
      WRITE(1,204)
204   FORMAT(' (4)-PARAR: PARA A SEQUENCIA QUE ESTA SENDO GERADA
     1  [SRUN=0]')
      WRITE(1,205)
205   FORMAT(' (5)-HELP: MOSTRA O NUMERO E AS FUNCOES DAS SUBROTINAS
     1  EXISTENTES')
      WRITE(1,206)
206   FORMAT(' (6)-LISTA: MOSTRA OS VALORES ATUAIS DAS VARIAVEIS [END
     1  ,LARGURA DO PULSO,RFIM,NIVEL DOS 8 CANAIS]')
      WRITE(1,207)
207   FORMAT(' (7)-PROG1: PROGRAMA AS PPI"S COMO PORTAS DE ENTRADA
     1   E ENCERRA O PROGRAMA ')
      WRITE(1,208)
208   FORMAT(' OBS: CADA SUBROTINA SERA EXECUTADA QUANDO O VALOR DE
     1  SRUN  FOR O INDICADO ENTRE CHAVES ')
      RETURN
      END
C
```

```
      SUBROUTINE LISTA
      COMMON/MSTAT/MM/RSTAT/IRUN/LARG/L(8)/REP/NRR(3)/END/NRI
     1 /RFIM/NRF/NIVEL/M(8)
C
      WRITE(1,300)MM,IRUN
300   FORMAT(' MICRO/MANUAL= ',I3,'     SRUN =',I3)
      WRITE(1,301)(L(I),I=1,8)
301   FORMAT(' LARGURA DO PULSO= ',8I3)
      WRITE(1,302)(M(I),I=1,8)
302   FORMAT(' NIVEL DOS CANAIS =',8I3)
      WRITE(1,303)(NRR(I),I=1,3),NRI,NRF
303   FORMAT(' REPETIR =',3I3,'   ENDERECO =',I3,'   RFIM =',I3)
      RETURN
      END
C


      PROGRAM GERADOR
      EXTERNAL MMAN,SRUN,PROG,PROG1
      COMMON /MSTAT/MM/RSTAT/IRUN/LARG/L(8)/REP/NRR(5)/END/NRI
     1 /RFIM/NRF/NIVEL/M(8)
      DATA MM/0/,IRUN/0/
C
C PROGRAMACAO DAS PORTAS Z1,Z2,Z3
      CALL PROG
C
C LEITURA DO 1" STATU :MICRO/MANUAL



1     CALL MMAN
      WRITE(1,293)MM
293   FORMAT('$VALOR DA CHAVE MICRO =',I2)
      IF (MM.EQ.01) GO TO 2
      WRITE(1,10)
10    FORMAT(' DESEJA PROGRAMAR O GERADOR PELO MICRO?EM CASO AFIRMATI
     1 VO IMPRIMA O CARACTER S E EM CASO NEGATIVO O CARACTER N :')
      READ(1,11)ICR
11    FORMAT(A1)
      IF (ICR.EQ.'N') GO TO 26
3     WRITE(1,12)
12    FORMAT(' ENTAO COLOQUE A CHAVE DO PAINEL "MICRO/MANUAL", NA
     1 POSICAO MICRO.' )
      WRITE(1,795)
795   FORMAT(' IMPRIMA O CARACTER OK SOMENTE APOS TER COLOCADO A
     3 CHAVE NA POSICAO MICRO.')
      READ(1,13)ICR1
13    FORMAT(A2)
      IF (ICR1.NE.'OK') GO TO 1
      CALL MMAN
      IF (MM.EQ.01) GO TO 2
      WRITE(1,14)
14    FORMAT(' VERIFIQUE O FUNCIONAMENTO DESTA CHAVE OU DA PPI')
      GO TO 26
C SUBROTINA QUE LE O 2" STATU : SRUN
2     CALL SRUN
C
```

```
C CHAMANDO A SUBROTINA QUE MOSTRA OS PROGRAMAS EXISTENTES
        CALL HELP
        WRITE(1,15)IRUN
15      FORMAT(' $RUN=',I3)
C PERGUNTANDO O QUE O USUARIO DESEJA FAZER
C
18      WRITE(1,16)
16      FORMAT('$ O QUE DESEJA EXECUTAR?(2):')
        READ(1,17)IN
17      FORMAT(I2)
        GO TO (20,21,22,23,24,25,26),IN
20      CALL VERIF
        GO TO 18
21      CALL GERAR
        GO TO 18
22      CALL GRAVAR
        GO TO 18
23      CALL PARAR
        GO TO 18
24      CALL HELP
        GO TO 18
25      CALL LISTA
        GO TO 18
26      CALL PROG1
        WRITE(1,511)
511     FORMAT(' AS PORTAS I/O ESTAO AGORA PROGRAMADAS COMO PORTAS DE
     1   ENTRADA')
        END
```

```
        ENTRY MMAN
        COMMON  /MSTAT/
MM:     DS  2
        CSEG
; ESTA ROTINA FAZ A LEITURA DO ESTADO DA CHAVE MICRO/MANUAL
MMAN:   IN 0B6H
        ANI 40H
        RLC
        RLC
        STA MM
        RET

        ENTRY SRUN
        COMMON  /RSTAT/
IRUN:   DS  2
        CSEG
; ESTA ROTINA FAZ A LEITURA DO ESTADO DO SINAL SRUN
SRUN:   IN 0B6H
        ANI 80H
        RLC
        STA IRUN
        RET

        ENTRY VEF
        COMMON/LARG/
L1:     DS  2
        CSEG
; ESTA ROTINA ENVIA AO CIRCUITO, UM PULSO QUE INCREMENTA O ENDERECO E
; PERMITE A LEITURA DO CONTEUDO DESTE ENDERECO, NAS MEMORIAS
VEF:    LDA L1
        ANI 0FH
        ORI 0E0H
        OUT 0B2H
        ORI 0F0H
        OUT 0B2H
        RET

        ENTRY PAR
        COMMON/LARG/
L1:     DS  2
        CSEG
;ESTA ROTINA ENVIA UM PULSO AO GERADOR, PARA INTERROMPER A SEQUENCIA QUE
; ESTA SENDO GERADA
PAR:    LDA L1
        ANI 0FH
        ORI 0D0H
        OUT 0B2H
        ORI 0F0H
        OUT 0B2H
        RET
```

```
        ENTRY GER
        COMMON/REP/
K3:     DS  2
K2:     DS  2
K1:     DS  2
        COMMON/END/
NRI:    DS  2
        COMMON/RFIM/
NRF:    DS  2
        COMMON/LARG/
L7:     DS  2
        CSEG
;ESTA ROTINA ENVIA AO GERADOR OS VALORES DE "REPETIR,RINICIO , RFIM" E
;UM PULSO PARA GERAR UMA SEQUENCIA
GER:
ROT1    MACRO X,Y
        LDA X
        REPT 4
        RLC
        ENDM
        MOV B,A
        LDA Y
        ORA B
        ENDM
;ENVIANDO @AS PORTAS O VALOR DE "REPETIR"
        ROT1 K1,K2
        OUT 0B9H
        LDA K3
        OUT 0BAH
; ENVIANDO @AS PORTAS O VALOR DE "RINICIO E RFIM"
        ROT1 NRF,NRI
        OUT 0B8H
; ROTINA PARA GERAR A CADEIA
        LDA L7
        ANI 0FH
        ORI 0E0H
        OUT 0B2H
        ORI 0F0H
        OUT 0B2H
        RET

        ENTRY GRAV
        COMMON/LARG/
KL7:    DS  2
KL6:    DS  2
KL5:    DS  2
KL4:    DS  2
KL3:    DS  2
KL2:    DS  2
KL1:    DS  2
KL0:    DS  2
        COMMON/END/
IE:     DS  2
        COMMON/RFIM/
NRF:    DS  2
        COMMON/NIVEL/
N1:     DS  2
N2:     DS  2
N3:     DS  2
N4:     DS  2
N5:     DS  2
N6:     DS  2
N7:     DS  2
N8:     DS  2
        CSEG
```

```
; ESTA ROTINA DEVE GRAVAR NAS MEMORIAS A LARGURA DO PULSO E O NIVEL DOS
; 8 CANAIS NO ENDERECO FORNECIDO PELO USUARIO
GRAV!
ROT2    MACRO X,Y
        LDA X
        RLFT 4
        RLC
        ENDM
        MOV B,A



        LDA Y
        ORA B
        ENDM
ROT3    MACRO Z
        RLC
        MOV B,A
        LDA Z
        ORA B
        ENDM
;ENVIANDO @A PORTA B8 O ENDERECO
        ROT2 NRF,IE
        OUT 0B8H
;ENVIANDO @AS PORTAS A LARGURA DO PULSO
        LDA KL2
        CMA
        OUT 0B6H
        ROT2 KL0,KL1
        CMA
        OUT 0B5H
        ROT2 KL4,KL3
        CMA
        OUT 0B4H
        ROT2 KL5,KL6
        CMA
        OUT 0B1H
        LDA N4
;ENVIANDO @AS PORTAS O NIVEL DOS 8 CANAIS
        ROT3 N3
        ROT3 N2
        ROT3 N1
        ROT3 N8
        ROT3 N7
        ROT3 N6
        ROT3 N5
        CMA
        OUT 0B0H
; ENVIANDO UM PULSO DE GRAVAR @AS MEMORIAS
        LDA KL7
        CMA
        ANI 0FH
        ORI 70H
        OUT 0B2H
        ORI 0F0H
        OUT 0B2H
        RET
```

```
        ENTRY PROG
; PROGRAMANDO Z1
PROG:   MVI A,80H
        OUT 0B3H
; COLOCA, NA PORTA C, OS CONTROLES EM NIVEL 1
        ORI 0F0H
        OUT 0B2H
;PROGRAMANDO Z2 E Z3
        MVI A,80H
        OUT 0BBH
        OUT 0B7H
;FAZENDO RFIM IGUAL A 0E
        MVI A,0E0H
        OUT 0B8H
; ZERANDO AS DEMAIS PORTAS
        XRA A
        OUT 0A0H


        OUT 0B1H
        OUT 0B4H
        OUT 0B5H
        OUT 0B6H
        OUT 0B9H
        OUT 0BAH
        RET

        ENTRY PROG1
;ESTA ROTINA PROGRAMA TODAS AS PORTAS COMO PORTAS DE ENTRADA
PROG1:  MVI A,9BH
        OUT 0B3H
        OUT 0B7H
        OUT 0BBH
        RET
        END
```

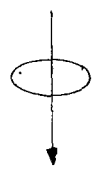
APÊNDICE VI - DIAGRAMAS ELÉTRICOS DO GERADOR DE PULSO

VI.1 - SIMBOLOGIA UTILIZADA

[1] ou [1] : retângulo ou quadrado, indica saída ou entrada para um conector. O número dentro deste símbolo especifica o pino do conector.

(J) : a letra "J" numerada de 1 a 6 (J1 a J6) dentro deste símbolo, indica o número do conector.

<1> : um número dentro deste símbolo indica o número do pino do integrado onde vai ser conectada esta linha.

 : este símbolo é utilizado para indicar um sinal entrando em outro bloco.

VI.2 - LIGAÇÃO DOS CONECTORES

VI.2.1 - Conector J1

Pino 1	-	13	de	A6	(D)
Pino 2	-	5	de	A6	(C)
Pino 3	-	3	de	A6	(B)
Pino 4	-	1	de	A6	(A)

} "RFIM"

Pino 5	-	11	de	A3	++ sign.
Pino 6	-	13	de	A3	(D)
Pino 7	-	5	de	A3	(C)
Pino 8		3	de	A3	(B)
Pino 9	-	1	de	A3	(A)

} "RINICIO"

Pino 10	-	11	de	A2	++sign.	"ENDEREÇO"
Pino 11	-	13	de	A2	(D)	
Pino 12	-	5	de	A2	(C)	
Pino 13	-	3	de	A2	(B)	
Pino 14	-	1	de	A2	(A)	
Pino 15	-	6	de	V8	(D)	Memória K9 Entrada p/ chave "LARGURA"
Pino 16	-	10	de	V8	(C)	
Pino 17	-	2	de	V8	(B)	
Pino 18	-	4	de	V8	(A)	
Pino 19	-	14	de	V6	(D)	Memória K8 Entrada p/ chave "LARGURA"
Pino 20	-	12	de	V6	(C)	
Pino 21	-	14	de	V7	(B)	
Pino 22	-	12	de	V7	(A)	
Pino 23	-	11	de	A6	++sign.	"RFIM"
Pino 24	-	GND				
Pino 25	-	VCC				
Pino 26	-	2	de	X1	(C)	Contador H9 "REPETIR"
Pino 27	-	4	de	X1	(D)	
Pino 28	-	6	de	X1	(A)	Contador H8 "REPETIR"
Pino 29	-	10	de	X1	(B)	
Pino 30	-	12	de	X1	(C)	
Pino 31	-	14	de	X1	(D)	
Pino 32	-	2	de	X0	(A)	Contador H10 "REPETIR"
Pino 33	-	4	de	X0	(B)	
Pino 34	-	6	de	X0	(C)	
Pino 35	-	10	de	X0	(D)	
Pino 36	-	12	de	X0	(A)	Contador H9 "REPETIR"
Pino 37	-	14	de	X0	(B)	

Pino 38 - 2 de V1 - "PARAR"

Pino 39 - 12 de C4 - Entrada p/ CLOCK

Pino 40 - 1 de E4 (NO) } "VERIFICAR"

Pino 41 - 5 de E4 (NC) }

Pino 42 - 1 de E3 (NC) } "GERAR"

Pino 43 - 5 de E3 (NO) }

Pino 44 - 9 de E4 (NC) "GRAVAR"

VI.2.2 - Conector J2

Pino 1 - 2 de V2 (A) }

Pino 2 - 4 de V2 (B) } Memória K Entrada p/ Chaves "LARGURA"

Pino 3 - 6 de V2 (C) }

Pino 4 - 10 de V2 (D) }

Pino 5 - 2 de V3 (A) }

Pino 6 - 4 de V3 (B) } Memória K1 Entrada p/ Chaves "LARGURA"

Pino 7 - 6 de V3 (C) }

Pino 8 - 14 de V3 (D) }

Pino 9 - 12 de V2 (A) }

Pino 10 - 14 de V2 (B) } Memória K2 Entrada p/ Chaves "LARGURA"

Pino 11 - 10 de V3 (C) }

Pino 12 - 12 de V3 (D) }

Pino 13 - 2 de V4 (A) }

Pino 14 - 4 de V4 (B) } Memória K3 Entrada p/ Chaves "LARGURA"

Pino 15 - 6 de V4 (C) }

Pino 16 - 10 de V4 (D) }

Pino 17 - 2 de V5 (A) }

Pino 18 - 4 de V5 (B) } Memória K4 Entrada p/ Chaves "LARGURA"

Pino 19 - 6 de V5 (C) }

Pino 20 - 10 de V5 (D) }

Pino 21 -	12	de	V5	(A)	Memória K5 Entrada p/ Chaves "LARGURA"
Pino 22 -	14	de	V5	(B)	
Pino 23 -	13	de	E4	(NO)	"GRAVAR"
Pino 24 -	GND				
Pino 25 -	VCC				
Pino 26 -	11	de	K9	(D)	Saídas para os "LED'S" de 1 a 8
Pino 27 -	9	de	K9	(C)	
Pino 28 -	7	de	K9	(B)	
Pino 29 -	5	de	K9	(A)	
Pino 30 -	11	de	K8	(D)	
Pino 31 -	9	de	K8	(C)	
Pino 32 -	7	de	K8	(B)	
Pino 33 -	5	de	K8	(A)	
Pino 34 -	11 ou 4	de	Y1 ou 132		Vem da chave SINC "INT/EXT"
Pino 35 -	10	de	V7	(D)	Memória K7 Entrada p/ Chaves "LARGURA"
Pino 36 -	6	de	V7	(C)	
Pino 37 -	4	de	V7	(B)	
Pino 38 -	2	de	V7	(A)	
Pino 39 -	10	de	V6	(D)	Memória K6 Entrada p/ Chaves "LARGURA"
Pino 40 -	6	de	V6	(C)	
Pino 41 -	4	de	V6	(B)	
Pino 42 -	2	de	V6	(A)	
Pino 43 -	14	de	V4	(D)	Memória K5 Entrada p/ Chaves "LARGURA"
Pino 44 -	12	de	V4	(C)	

VI.2.3 - Conector J3

Pino 1 -	15	de	H	(A)	Saídas p/ MOSTRADORES (ns)
Pino 2 -	1	de	H	(B)	
Pino 3 -	10	de	H	(C)	
Pino 4 -	9	de	H	(D)	
Pino 5 -	15	de	H1	(A)	Saída p/ MOSTRADORES (µs)
Pino 6 -	1	de	H1	(B)	
Pino 7 -	10	de	H1	(C)	
Pino 8 -	9	de	H1	(D)	
Pino 9 -	15	de	H2	(A)	Saída p/ MOSTRADORES (µs)
Pino 10 -	1	de	H2	(B)	
Pino 11 -	10	de	H2	(C)	
Pino 12 -	9	de	H2	(D)	
Pino 13 -	15	de	H3	(A)	Saídas p/ MOSTRADORES (µs) ++ sign.
Pino 14 -	1	de	H3	(B)	
Pino 15 -	10	de	H3	(C)	
Pino 16 -	9	de	H3	(D)	
Pino 17 -	15	de	H4	(A)	Saída p/ MOSTRADORES (ms)
Pino 18 -	1	de	H4	(B)	
Pino 19 -	10	de	H4	(C)	
Pino 20 -	9	de	H4	(D)	
Pino 21 -	15	de	H5	(A)	Saída p/ MOSTRADORES (ms)
Pino 22 -	1	de	H5	(B)	
Pino 23 -	1	de	O1		Entrada p/ DISPARO
Pino 24 -	GND				
Pino 25 -	VCC				

Pino 26 -	1	de	V7	MICRO/MANUAL	
Pino 27 -	4	de	T3 → CN8		
Pino 28 -	10	de	T3 → CN7		
Pino 29 -	4	de	T2 → CN6		
Pino 30 -	10	de	T2 → CN5		
Pino 31 -	4	de	T1 → CN4		
Pino 32 -	10	de	T1 → CN3		
Pino 33 -	10	de	T → CN2		
Pino 34 -	4	de	T → CN1		
Pino 35 -	9	de	H7	(D)	Saídas p/ MOSTRADORES (S)
Pino 36 -	10	de	H7	(C)	
Pino 37 -	1	de	H7	(B)	
Pino 38 -	15	de	H7	(A)	
Pino 39 -	9	de	H6	(D)	Saídas p/ MOSTRADORES (ms)
Pino 40 -	10	de	H6	(C)	
Pino 41 -	1	de	H6	(B)	
Pino 42 -	15	de	H6	(A)	
Pino 43 -	9	de	H5	(D)	Saídas p/ MOSTRADORES (ms)
Pino 44 -	10	de	H5	(C)	

VI.2.4 - Conector J4

Pino 1 - 2 de W1 (DO)

Pino 2 - 3 de W1 (D1)

Pino 3 - 4 de W1 (D2)

Pino 4 - 5 de W1 (D3)

Pino 5 - 6 de W1 (D4)

Pino 6 - 7 de W1 (D5)

Pino 7 - 8 de W1 (D6)

Pino 8 - 9 de W1 (D7)

Pino 9 - 3 de W2 (A1)

Pino 10 - 2 de W2 (A0)

Pino 11 - 9 de W2 (A7)

Pino 12 - 8 de W2 (A6)

Pino 13 -

Pino 14 -

Pino 15 -

Pino 16 -

Pino 17 -

Pino 18 -

Pino 19 -

Pino 20 -

Pino 21 - 10 de Z2 (LRUN)

Pino 22 - 13 de LM 339 - Sobrecarga 2

Pino 23 - 14 de LM 339 - Sobrecarga 1

Pino 24 - 6 de G2 (S4)

Pino 25 - 3 de G2 (S3)

Pino 26 - 8 de G2 (S2)

Pino 27 - 3 de C10 (S1)

Pino 28 - 3 de I (S0)

} Saídas p/ MOSTRADORES DE ENDEREÇO

Pino 29 - 4 de W3 ($\overline{HLDA}$)

Pino 30 - GND

Pino 31 -

Pino 32 -

Pino 33 - 3 de W3 ($\overline{WR}$)

Pino 34 - 2 de W3 ($\overline{RD}$)

Pino 35 -

Pino 36 -

Pino 37 - 4 de W2 (A2)

Pino 38 - 5 de W2 (A3)

Pino 39 - 6 de W2 (A4)

Pino 40 - 7 de W2 (A5)

VI.2.5 - Conector J6

Pino 1 - B do 4511	}	ns
Pino 2 - D do 4511		
Pino 3 - B do 4511	}	µs
Pino 4 - D do 4511		
Pino 5 - B do 4511	}	µs
Pino 6 - D do 4511		
Pino 7 - B do 4511	}	µs (++ sign.)
Pino 8 - D do 4511		
Pino 9 - B do 4511	}	ms
Pino 10 - D do 4511		
Pino 11 - B do 4511	}	ms
Pino 12 - D do 4511		
Pino 13 - B do 4511	}	ms (++ sign.)
Pino 14 - D do 4511		
Pino 15 - B do 4511		s

Pino 16 - D do 4511 s

Pino 17 - B do 4511 } ENDEREÇO

Pino 18 - D do 4511 }

Pino 19 - -

Pino 20 - -

Pino 21 - VCC

Pino 22 - GND

Pino 23 - A do 4511 } ns

Pino 24 - C do 4511 }

Pino 25 - A do 4511 } µs

Pino 26 - C do 4511 }

Pino 27 - A do 4511 } µs

Pino 28 - C do 4511 }

Pino 29 - A do 4511 } µs (++ sign.)

Pino 30 - C do 4511 }

Pino 31 - A do 4511 } ms

Pino 32 - C do 4511 }

Pino 33 - A do 4511 } ms

Pino 34 - C do 4511 }

Pino 35 - A do 4511 } ms (++ sign.)

Pino 36 - C do 4511 }

Pino 37 - A do 4511 } s

Pino 38 - C do 4511 }

Pino 39 - A do 4511 } ENDEREÇO

Pino 40 - C do 4511 }

Pino 41 - A do 4511 } ++ sign.

Pino 42 - -

Pino 43 - -

Pino 44 - -

VI.2.6 - Conector J5

Ligado à saída do clock (fio amarelo)

VI.2.7 - Esquemas Elétricos

A distribuição dos integrados nas placas, assim como os esquemas elétricos do circuito do Gerador de Pulsos Programável são apresentados em anexo.

REFERÊNCIAS BIBLIOGRÁFICAS

1 VENHUIZEN, W. & SAWATZKY, G.A. - A Versatile Pulse Generator and Coupled Fast Signal Averager for Pulse - Echo Experiments, J. Phys. Sci. Instrm., 11(1), 24-26, (1978).

2 JURGA, K. - Pulse NMR Spectrometer for Local Dipolar Field Measurements in Solids, J. Phys. E. Sci. Instrum., 14(5), 555-59, (1981).

3 DICK, I.R. - A Pulse Programmer for High-Power Nuclear Resonance, Journal of Physics E: Scientific Instruments, 9 (12), 1054-56, (1976).

4 CONWAY, L. John & COTTS, R.M. - Circuit for a Digital Pulse Programmer, Rev. Sci. Instrum., 48(6), 656-60, (1977).

5 BERTRAND, D. & BADER, C.R. & CAND, P. - A Flexible Pulse Generator Based on a Stand - Alone Microprocessor System, J. Phys. E: Sci. Intrum., 13(7), 711-13, (1980).

6 DART, J. & Burum, D.P. & RHIM, W.K. - Highly Flexible Pulse Programmer for NMR Applications, Rev. Sci. Instrum., 51 (2), 224-28, (1980).

7 ADDUCI, D.J. & HORNUNG, P.A. & FORGESON, D.R. - Auto Increment Circuit for a Digital Pulse Programmer, Rev. Sci. Instrum., 48(6), 661-63, (1977).

8 PIKETT, Ian L., NMR Imaging in Medicine, Scientific American, 246(5), 54-64, (1982).

9 TEXAS - The TTL Data Book. Texas Instruments Inc., 1980.

10 TEXAS - The Semiconductor Memory Data Book. Texas Instruments Inc., 1975.

11 PEATMAN, J.B. - Digital Hardware Design. McGraw-Hill, 1980.

12 BARTEE, Thomas, C. - Fundamentos de Computadores Digitais. Guanabara Dois, 1980.

13 TEXAS - Projetos com Circuitos Integrados TTL. Guanabara Dois, 1980.

14 COEKIN, J.A. - High-Speed Pulse Techniques. Pergamon Press, 1975.

15 NATIONAL SEMICONDUCTOR - CMOSS Data Book. National Semiconductor Corporation, 1978.

16 NATIONAL SEMICONDUCTOR - Linear Databook. National Semiconductor.

17 WICKES, William E. - Logic Design with Integrated Circuits. John Wiley & Sons, Inc., 1968.

18 BELL, Leonard, W. - Digital Concepts. Tektronix, Inc., 1968.

19 HEAP, N.W. & MARTIN, G.S. - Introductory Digital Electronics. The Open University Press, 1982.

20 ANDREW, E.R. - Nuclear Magnetic Resonance - Cambridge at the University Press, 1955.

21 HECHT, Harry G. - Magnetic Resonance Spectrocopy. John Wiley & Sons, Inc., 1967.

22 FUKUSHIMA, E. & ROEDER, S.B.W. - Experimental Pulse NMR. Addison Wesley Publishing Company, Inc., 1981.

23 JUNG, Walter, G. - IC OP-Amp Cookbook. Howard W. Sams & Co. Inc., 1980.

24 - TORRE NETO, André - Gerador de Pulsos, Relatórios de Iniciação Científica 1 e 2, IFQSC. 1981.

25 - INTEL - Component Data Catalog. INTEL Corporation, 1981.

26 - DIGITAL RESEARCH - LINK 80 Operator's Guide. C 1980.