UNIVERSIDADE DE SÃO PAULO - USP
INSTITUTO DE FÍSICA E QUÍMICA DE SÃO CARLOS - IFQSC

UMA CONTRIBUIÇÃO AO ESTUDO DO
EFEITO DOS DISTÚRBIOS DA REDE
ELÉTRICA SOBRE A OPERAÇÃO
CONFIÁVEL DE MICROCOMPUTADORES

Onofre Trindade Junior

Dissertação apresentada ao Instituto
de Física e Química de São Carlos pa-
ra obtenção do título de Mestre em
Física Aplicada.

Orientador: Prof. Dr. Valentin Obac Roda

Departamento de Física e Ciência dos Materiais

São Carlos - 1987

MEMBROS DA COMISSÃO JULGADORA DA DISSERTAÇÃO DE MESTRADO DE
ONOFRE TRINDADE JUNIOR APRESENTADA
AO INSTITUTO DE FÍSICA E QUÍMICA DE SÃO CARLOS, DA UNIVERSI
DADE DE SÃO PAULO, EM 11 DE janeiro DE 1988.

COMISSÃO JULGADORA:

Dr. Valentin Obac Roda Orientador

Dr. Jan Frans Willem Slaets

Dr. Claudio Kirner

A todos que direta ou indiretamente
contribuíram para a consecução deste
trabalho, o meu agradecimento.

RESUMO

A qualidade do suprimento de energia elétrica, suprida pelas companhias distribuidoras, não é perfeitamente adequada para a alimentação de sistemas computacionais. Interrupções no processamento podem ser provocadas por essa falta de compatibilidade. A gravidade dessas interrupções depende da natureza do processamento, e podem resultar na perda de dados importantes, no tempo de restabelecimento do sistema, além de perdas financeiras.

Neste trabalho é apresentado um sistema automático de testes desenvolvido para estudar o efeito dos distúrbios da rede elétrica sobre a operação de computadores. Esse estudo permite a adoção de medidas custo-efetivas para a solução do problema. Isto é de grande importância em sistemas de baixo custo que devem operar com alta confiabilidade em ambientes desfavoráveis, como é o caso dos microcomputadores utilizados em sistemas para controle industrial.

Os resultados obtidos mostraram que o sistema desenvolvido é bastante adequado para a finalidade proposta. Adicionalmente, constatou-se que os distúrbios caracterizados por uma falta de energia são os maiores causadores de paradas no processamento.

ABSTRACT

The quality of energy supplied by public electric networks is not totally adequate to computer systems. Processing stops can be caused by this lack of compatibility. The gravity of these stops depends on the processing and the consequences can be loss of data, time to recover the system and financial loss.

An automatic test system, developed to study the effect of electric supply disturbances on computer performance, is presented in this paper. This study will allow the adoption of cost-effective solutions for the problem. This is of great importance for low cost systems, like microcomputers, which should operate with high reliability in hostile environments, such as industrial control.

Results indicate that the test system can be effectively used for its designed purpose. In addition, disturbances caused by lack of energy were found to be more troublesome than those caused by energy surges.

I N D I C E

I. INTRODUÇÃO

1.1	Considerações Iniciais	1
1.2	Enfoque do Problema	3
1.3	Apresentação	6

II. REVISÃO DA BIBLIOGRAFIA

2.1	Considerações Iniciais	7
2.2	Caracterização da Qualidade do Suprimento de Energia Elétrica	8
2.2.1	Classificação dos Distúrbios	11
2.2.2	Distúrbios e Suas Denominações Usuais .	11
2.2.3	Durações Típicas dos Distúrbios	13
2.2.4	Causas Provocadoras dos Distúrbios	16
2.3	Ensaio das Fontes de Alimentação	18
2.3.1	Resultados Obtidos do Ensaio	19
2.3.2	Testes Efetuados Pelos Fabricantes	20
2.4	Susceptibilidade dos Computadores	23

2.4.1	Susceptibilidade aos Distúrbios	
	do Tipo 1	25
2.4.2	Susceptibilidade aos Distúrbios	
	dos Tipos 2 e 3	25
2.5	Possíveis Soluções	26
2.5.1	Melhorias no Sistema de Fornecimento	
	de Energia	27
2.5.2	Diminuição da Susceptibilidade	
	dos Computadores	26
2.5.3	Instalação de Eliminadores de	
	Distúrbios	31
2.6	Correlacionando Causas, Sintomas e Soluções ..	43
2.7	Considerações Finais	45

III. DELIMITAÇÃO DO PROBLEMA E METODOLOGIA ADOTADA NO SEU TRATAMENTO

3.1	Considerações Iniciais	47
3.2	Abordagem do Problema	48
3.2.1	Caracterização dos Distúrbios	
	da Rede Elétrica	49
3.2.2	Comportamento das Fontes	
	de Alimentação	52
3.3	Metodologia Para o Diagnóstico e Tratamento	
	do Problema	54
3.3.1	Sistema para Testes de Susceptibilidade	
	Proposto	56

3.4	Considerações Finais	53
-----	----------------------------	----

IV. UM SISTEMA PARA TESTES DE SUSCEPTIBILIDADE

4.1	Considerações Iniciais	61
4.2	Estrutura do Sistema	62
4.2.1	Descrição Geral do Sistema	62
4.2.2	O Mecanismo de Detecção e Identificação das Falhas	63
4.3	Descrição dos Circuitos Implementados	70
4.3.1	O Supervisor	71
4.3.2	Os Módulos Sob Teste	74
4.3.3	O Comparador	76
4.3.4	O Gerador de Distúrbios	78
4.3.5	As Fontes de Alimentação Utilizadas Para os Módulos	84
4.4	Descrição dos Programas Utilizados	85
4.4.1	Programa Monitor	86
4.4.2	Rotina de Inicialização	87
4.4.3	Rotina de Teste	88
4.4.4	Rotina de Atendimento da Interrupção não Mascarável	88
4.4.5	Rotina de Supervisão	89
4.4.6	Especificação das Sequências de Teste .	90
4.5	Considerações Finais	93

V. RESULTADOS OBTIDOS NO ENSAIO DO SISTEMA IMPLEMENTADO

5.1	Considerações Iniciais	94
5.2	Desempenho e Restrições do Sistema Implementado	95
5.3	Testes Para a Avaliação da Susceptibilidade dos Módulos	100
5.4	Considerações Sobre os Resultados Obtidos	105
5.4.1	Resultados Obtidos	107
5.4.2	Análise dos Resultados Obtidos	109
5.5	Considerações Finais	112

VI. CONCLUSÕES FINAIS E SUGESTÕES PARA NOVAS PESQUISAS

6.1	Considerações Iniciais	114
6.2	Conclusões Finais	116
6.3	Sugestões Para Novas Pesquisas	118
6.4	Contribuição Deste Trabalho	120

BIBLIOGRAFIA	121
--------------------	-----

APÊNDICES

A. Especificação Típica da Qualidade do

Suprimento de Energia Para Computadores	124
B. Diagramas Elétricos	127
B.1 Módulos Sob Teste	128
B.2 Sincronizador e Comparador	134
B.3 Gerador de Distúrbios	136
B.4 Alterações no Microcomputador	
LIE UCP-64D	139
B.5 Fontes de Alimentação	140
C. Fluxogramas	141
C.1 "Software" dos Módulos Sob Teste	142
C.2 "Software" do Supervisor	146
D. Listagens	157
D.1 Rotina de Inicialização	158
D.2 Rotina de Teste	160
D.3 Rotina de Atendimento da Interrupção	
não Mascarável	162
D.4 Rotina de Supervisão	165
E. Sequências de Teste Aplicadas	179
E.1 Sequência de Teste 1	180
E.2 Sequência de Teste 2	182
E.3 Sequência de Teste 3	184
E.4 Sequência de Teste 4	187
E.5 Sequência de Teste 5	190
E.6 Sequência de Teste 6	193
E.7 Sequência de Teste 7	196
F. Fotografias da Bancada de Testes	198

C A P Í T U L O I

INTRODUÇÃO

1.1. Considerações Iniciais

Em algumas ocasiões o técnico em manutenção de computadores, após muitas horas de testes em equipamentos que haviam apresentado parada no processamento, reconhece aos usuários não ter encontrado quaisquer irregularidades. A suspeita recai então quase sempre sobre a qualidade do suprimento de energia elétrica do computador.

Diferentemente da maioria dos sistemas analógicos, os sistemas digitais, e particularmente os computadores, são bastante sensíveis quanto à qualidade do suprimento de energia elétrica. Picos de tensão e outras irregularidades podem afetar a integridade dos sinais que transportam informações binárias, provocando um funcionamento errático da máquina. A relação entre os distúrbios da rede elétrica e sua ação sobre a operação dos computadores não está bem definida na literatura consultada, principalmente para distúrbios de curta duração.

O autor deste trabalho sugere um estudo completo do

problema envolvendo as seguintes etapas:

- . Levantamento de dados e caracterização da qualidade do suprimento de energia elétrica.
- . Ensaio das fontes de alimentação e verificação do seu comportamento quando sujeitas aos distúrbios encontrados.
- . Estudo da susceptibilidade dos computadores aos distúrbios que passam pelas ~~as~~ fontes de alimentação.
- . Estudo de técnicas economicamente eficazes para a solução dos problemas encontrados.

Esta divisão em etapas parece ser uma maneira lógica e eficiente de atacar o tema, haja visto sua extensão e a complexidade de alguns tópicos específicos.

Este trabalho pretende introduzir algumas técnicas para a consecução do terceiro item mencionado, ou mais especificamente, a detecção e análise do efeito de distúrbios de curta duração presentes na rede elétrica na operação de microcomputadores. Nesse sentido, é proposto um sistema para testes da susceptibilidade a esses distúrbios, de equipamentos contendo microprocessadores, o qual pode auxiliar na investigação das causas, sintomas e soluções para o problema. O primeiro item, o segundo e o quarto são tratados apenas com informações colhidas na bibliografia.

1.2. Enfoque do Problema

Ruído, é todo sinal não desejável presente em um circuito [Ot 75]. Pode-se definir interferência, como o efeito indesejado do ruído [Ot 75]. Por interferência Eletromagnética (IEM), entende-se o efeito indesejado do ruído elétrico não inerente a um sistema [Wi 82].

A interferência eletromagnética pode se manifestar de várias maneiras. O ruído, ou seja, o agente causador de IEM pode atingir um circuito por indução ou por condução. Por indução, o ruído pode manifestar-se via acoplamento capacitivo, acoplamento indutivo ou interferência de rádio frequência. Por condução ele pode se manifestar, entre outras formas, através de descargas eletrostáticas, condutores elétricos, impedâncias mútuas entre circuitos, etc.

O ruído de interesse neste trabalho, é o que atinge o computador pelas linhas de distribuição de energia elétrica, não importando a forma pela qual ele foi introduzido nessas linhas. Foi dada ênfase aos ruídos que conseguem atravessar, mesmo que modificados, a fonte de alimentação dos computadores. Basicamente os ruídos de rede ou distúrbios, denominações utilizadas indiferentemente no restante deste trabalho, podem afetar o computador de duas maneiras:

- . Por indução eletrostática ou eletromagnética:
 - > diretamente nos circuitos lógicos do computador.

. Por condução :

--> através das fontes e linhas de alimentação dos circuitos.

Neste trabalho, propõe-se procedimentos para o estudo e análise dos distúrbios que afetam os computadores por condução, podendo entretanto, ser empregados procedimentos similares para o estudo de distúrbios que os afetem por indução.

Existem vários tópicos e muitas abordagens diferentes para o estudo do efeito dos distúrbios da rede elétrica na operação de computadores. Uma primeira consideração a ser feita é quanto à extensão do trabalho. Cada uma das etapas citadas anteriormente tem um tempo de execução bastante prolongado, especialmente a etapa de coleta de dados e caracterização da qualidade do suprimento de energia elétrica. Isso sugere uma divisão de esforços para que resultados possam advir em tempo razoável. Uma segunda consideração deve ser feita quanto ao instrumental de medição necessário nas duas primeiras das quatro etapas citadas em 1.1. Na primeira delas, exige-se equipamentos especiais para a monitoração da rede elétrica, somente há pouco tempo disponíveis no mercado externo e não se tem notícia que sejam disponíveis no país. Em [Fa 85], Fancher, ligado ao grupo de instrumentação da companhia norte americana Liebert, descreve a utilização de um equipamento monitor fabricado pela companhia citada. Se for necessário conhecer a forma de onda dos distúrbios, esses equipamentos podem assumir complexidade razoável, conforme pode-se constatar em [Ka 72]. Na etapa de ensaio das fontes de alimentação ou outros componentes do sistema

computacional diretamente conectados à rede de energia elétrica, exige-se um sintetizador de pulsos capaz de simular os distúrbios caracterizados na primeira etapa. Devido à energia, ao nível de tensão e mesmo à forma de onda desses distúrbios, o projeto de um sintetizador não é uma tarefa simples, conforme pode ser observado em [Ka 68]. Neste trabalho os distúrbios foram, devido a essas dificuldades, injetados diretamente nas linhas de alimentação de corrente contínua do computador.

A duração dos distúrbios é outro aspecto que deve ser considerado. O estudo levado a termo neste trabalho, concentrou-se nos distúrbios de curta duração, particularmente sobretensões transientes com duração até 200 microsegundos.

Finalmente, o tipo e modelo do computador empregado nos ensaios pode ser muito importante quando se pretende extrapolar os resultados obtidos. Nesse pormenor, uma outra simplificação foi adotada neste trabalho devido à dificuldade no emprego de microcomputadores comerciais, que deveriam permanecer dedicados aos testes por um bom espaço de tempo. Utilizou-se, portanto, dois sistemas microcomputadores especificamente projetados para os testes. Se esta opção dificulta, senão inviabiliza, a extrapolação dos resultados, por outro lado presta-se perfeitamente para a avaliação do sistema de testes implementado, além de simplificar a manutenção das placas danificadas durante a realização dos testes.

1.3. Apresentação

O trabalho está dividido em 6 capítulos. Neste primeiro capítulo foi introduzido o tema, procurando-se situar o leitor quanto ao assunto coberto pelo trabalho. O segundo capítulo aborda as quatro etapas definidas em 1.1, de acordo com as informações colhidas na bibliografia consultada. No terceiro capítulo procura-se apresentar algumas possibilidades para a consecução dos testes de susceptibilidade aos distúrbios. Nesse capítulo, é proposto um sistema de caráter geral para a efetivação desses testes. Um sistema baseado nas idéias apresentadas no capítulo III é implementado no capítulo IV, onde são descritos a nível de diagramas de blocos as soluções e os circuitos implementados. No capítulo V são descritos os testes realizados e os resultados obtidos desses testes. Finalmente, no capítulo VI são apresentadas as conclusões finais e são feitas algumas sugestões consideradas relevantes para a continuidade do trabalho até então desenvolvido.

C A P Í T U L O I I

REVISÃO DA BIBLIOGRAFIA

2.1. Considerações Iniciais

A bibliografia encontrada a respeito do tema central desta dissertação não pode ser considerada extensa. Apesar disso, bons artigos são disponíveis onde o assunto é coberto de uma forma razoavelmente completa. Cita-se por exemplo os artigos de Key [Ke 79] e Nash [Na 85], como referências básicas para quem pretende tomar contato com o tema.

Neste capítulo, o assunto é tratado segundo a divisão em etapas proposta na introdução do trabalho em 1.1. Na seção 2.2 são vistos, seguindo essa divisão, aspectos sobre o levantamento de dados e caracterização dos distúrbios que atingem o suprimento de energia elétrica. Na seção 2.3 são relatados procedimentos, testes e alguns resultados, mencionados na bibliografia consultada, sobre o ensaio de fontes de alimentação de computadores. A susceptibilidade dos computadores aos distúrbios caracterizados em 2.2 é analisada na seção 2.4. Completando o assunto, a última etapa é tratada na seção 2.5,

onde são vistas possíveis soluções para o problema. Na seção 2.6 apresenta-se uma tabela que sumariza as causas, efeitos e soluções. Pretende-se que esta tabela seja útil no diagnóstico e correção dos efeitos de distúrbios da rede elétrica sobre a operação de computadores.

2.2. Caracterização da Qualidade do Suprimento de Energia Elétrica

Para caracterizar a qualidade do suprimento de energia elétrica quanto aos desvios em relação à melhor condição, isto é, uma fonte de tensão senoidal ideal com amplitude e frequência constantes, deve-se considerar os distúrbios em regime permanente e em regime transitório.

O questionamento sobre a qualidade do suprimento de energia elétrica em regime permanente pode ser respondido pelos seguintes aspectos, conforme [Ke 79]:

- . Nível de Tensão
- . Balanço entre Fases
- . Distorção Harmônica
- . Estabilidade de Frequência

Normalmente, afirma Key em [Ke 79], esses aspectos não são, salvo em situações especiais, causadores de problemas em

instalações computacionais. Em função dessa afirmação, a incompatibilidade entre o equipamento computacional e a qualidade do suprimento de energia elétrica pode ser verificada pela análise dos distúrbios intermitentes ou transientes que afetam o sistema de distribuição de energia.

Muitos estudos foram levados a termo para a caracterização da qualidade do fornecimento de energia em alta e mesmo média tensão, porém poucos foram realizados para o fornecimento em baixa tensão [Ke 79]. Nos poucos estudos realizados, tais como [Ma 70] e os citados em [Ke 79] e [Na 85], ficam evidentes a diversidade de ambientes a serem considerados, a necessidade de uma grande quantidade de dados para um tratamento estatístico adequado e de equipamentos específicos para o levantamento desses dados. Esses esforços, entretanto, levaram a uma boa caracterização dos distúrbios que incidem sobre a rede de distribuição de energia em baixa tensão nos EUA, e alguns resultados merecem ser citados:

- . Distúrbios com até 5600v de pico foram registrados em linhas residenciais de 120v durante tempestades. Verificando ocorrências acima de 1200v, em 2.4% de um total de 250 residências foram registrados distúrbios com uma taxa média de 0.5 por ano [Ma 70].
- . Picos de tensão de centenas de volts podem ser gerados pelo chaveamento de cargas insignificantes, tais como uma máquina de escrever ou um relógio elétrico [Wi 82] [Du 81].

. Distúrbios com mais de 400v de pico em linhas de 120v não são de ocorrência muito comum [Ke 79].

. Circuitos comerciais e industriais fortemente carregados apresentaram distúrbios com amplitudes muito menores que aquelas encontradas em circuitos residenciais [Ke 79]. Atribui-se essa aparente contradição à baixa impedância dos circuitos industriais em relação aos residenciais, ocasionando um amortecimento mais acentuado nos distúrbios.

Além dos distúrbios na tensão da rede mencionados, desvios de frequência transientes são citados em [Du 81] e [Re 85b] como possíveis causadores de falhas em computadores e periféricos. Esses desvios, porém, são de ocorrência incomum em grandes sistemas de energia interligados como é o caso dos existentes nos EUA e no Brasil, e aparecem somente em situações bem específicas, tais como o chaveamento de enormes cargas elétricas ou por defeito em sistemas locais de geração de energia elétrica.

Os dados apresentados até aqui, comprovam a existência de distúrbios na rede de distribuição de energia em níveis de tensão e taxas de ocorrência suficientes para causarem preocupação. Nos itens seguintes são definidas classificações para os distúrbios e analisadas as principais causas do seu aparecimento.

2.2.1. Classificação dos distúrbios

Key em [Ke 79], coloca como principal característica dos distúrbios encontrados o nível de tensão de pico atingido. Propõe entretanto, uma classificação dos distúrbios em três faixas de duração, e justifica esse procedimento pela correlação observada entre a duração e o efeito causado pelos distúrbios nos computadores. Os três tipos de distúrbios descritos são:

- TIPO 1 - Sobretensão transiente ou oscilatória com duração menor que 8.33 mS.
- TIPO 2 - Sobretensão ou subtenção momentâneas com duração entre 8.33 mS e 2 S.
- TIPO 3 - Falta de energia com duração maior que 2 S.

2.2.2. Distúrbios e suas denominações usuais

Os distúrbios que ocorrem na rede de energia elétrica são comumente referidos, no jargão técnico, pelos seguintes termos:

VARIAÇÃO DE TENSÃO ("VOLTAGE VARIATION") - [Na 85] -
Qualquer mudança ou flutuação dos níveis de tensão em regime permanente.

TRANSIENTE ("TRANSIENT") - [Na 85] - Sobretensão com duração inferior a meio ciclo da tensão da rede, seguida ou não de oscilações amortecidas.

FALTA DE ENERGIA ("POWER OUTAGE") - [Pa 85b] - Falta de energia; tensão zero.

LACUNA ("NOTCH") - [Na 85] - Primeiros dois ou três semiciclos de uma subtensão TRANSIENTE.

RUÍDO ("NOISE") - [Pa 85b] - Tensões de alta frequência superpostas à tensão da rede de energia elétrica.

TENSÃO REDUZIDA ("BROWNOUT") - [Pa 85b] - Redução de tensão intencional, provocada pelas companhias geradoras de energia elétrica, com o objetivo de reduzir a demanda.

PICO ("SPIKE") - [Na 85] - Primeiros dois ou três semiciclos de uma sobretensão TRANSIENTE.

SURTO ("SURGE") - [Na 85] - Sobretensão com duração entre um PICO e uma VARIAÇÃO DE TENSÃO POSITIVA.

DEPRESSÃO ("SAG") - [Na 85] - Subtensão com duração entre uma LACUNA e uma VARIAÇÃO DE TENSÃO

negativa.

Relacionando a nomenclatura mencionada acima com os tipos de distúrbios definidos anteriormente, tem-se:

TIPO 1 - Pico
Lacuna
Ruído

TIPO 2 - Surto
Depressão

TIPO 3 - Redução de tensão
Falta de energia

Enfatiza-se que o significado apresentado para os termos é válido dentro do contexto restrito aos distúrbios que atingem a rede de energia elétrica. Fora deste, os termos poderão apresentar outros significados.

2.2.3. Durações típicas dos distúrbios

As durações típicas observadas para os tipos de distúrbios vistos, estão relacionadas abaixo [Ke 79]:

TIPO 1 - Entre 0.5 e 200 microsegundos, seguidos ou não de oscilações amortecidas com

frequências típicas entre 0.2 e 5 kHz.

TIPO 2 - De 4 a 60 ciclos de 60 HZ.

Depende dos equipamentos do sistema de distribuição de energia.

TIPO 3 - Entre 2 e 60 segundos se a correção da falha for automática (religamento automático). Entre 15 minutos e 4 horas se a correção for manual.

Em [Du 81], os distúrbios transientes, (tipo 1), são ainda caracterizados pela maneira como aparecem nas linhas de distribuição e pela forma de onda que apresentam. Quanto ao modo como aparecem nas linhas pode-se ter transientes em modo normal ou modo comum, como é mostrado na figura 2.1. Observa-se nessa figura que os ruídos em modo comum afetam simultaneamente as linhas que conduzem a corrente de alimentação do equipamento. Nesse caso, a tensão de ruído aparece apenas entre uma das linhas de alimentação e a linha de aterramento. Os ruídos em modo normal produzem tensões tanto entre as linhas de alimentação, como entre uma dessas linhas e a linha de aterramento. Quanto à forma de onda dos transientes são fatores importantes, além da duração, o tempo de subida e o tempo de descida dos pulsos de tensão (vide figura 2.2). Quanto mais curtos forem os tempos de subida e de descida de um pulso, maior será o seu conteúdo harmônico e conseqüentemente o seu poder de provocar alterações nos equipamentos interferidos [Du 81].

Figura 2.1 Transientes em modo comum e em modo normal

Figura 2.2 Forma característica de um pulso transiente

2.2.4. Causas provocadoras de distúrbios

Nas referências [Na 85] e [Ke 79], entre outras, procura-se identificar causas para a ocorrência dos distúrbios nas redes elétricas. A identificação dessas causas é importante pois pode levar às melhores soluções no sentido de eliminar os seus efeitos.

Nash, em [Na 85], expõe que os distúrbios transientes do tipo 1 são gerados na maioria dos casos, ou por descargas atmosféricas, ou pela interação entre energias armazenadas nas indutâncias e capacitâncias do sistema de distribuição de energia elétrica. O chaveamento de indutâncias ou capacitâncias, principalmente quando as correntes elétricas envolvidas estão passando por um máximo, pode resultar em picos de tensão cerca de 10 vezes a tensão nominal do circuito. O aparecimento de arcos elétricos nos contatos de disjuntores e interruptores devidos a esses picos de tensão pode provocar o aparecimento de novos picos, algumas vezes com amplitudes maiores que os iniciais [Na 85].

Ainda em [Na 85], Nash comenta que os picos de tensão são ondas que se propagam nos circuitos elétricos e portanto se modificam conforme as características do meio de transmissão. Essa constatação permite concluir, segundo Nash, que é muito difícil prever a duração, o tempo de subida e a frequência com que ocorrem os distúrbios do tipo 1. Observa entretanto que, quanto mais distante do computador estiver a fonte geradora dos distúrbios, menor será a interferência provocada, pois as

amplitudes diminuem e os tempos de subida aumentam com a distância.

Distúrbios do tipo 2, segundo Key em [Ke 79], são causados principalmente por falhas no sistema energético, pelo chaveamento de grandes cargas elétricas e por defeitos nos equipamentos das companhias de distribuição de energia elétrica.

Distúrbios do tipo 3, ainda segundo [Ke 79], podem ter as mesmas causas que os de tipo 2, somando-se a estas, as reduções intencionais do nível de tensão pelas companhias geradoras de energia elétrica com o objetivo de reduzir o consumo ("brownouts").

Sumarizando as causas e relacionando-as com os tipos de transientes já definidos, obtem-se:

- TIPO 1 - Descargas atmosféricas.
 Chaveamentos de cargas elétricas.
 Chaveamento de indutores e capacitores.
 Sistemas retificadores e/ou com
 tiristores.
 Chaveamento de linhas de transmissão.
- TIPO 2 - Falhas no sistema energético.
 Chaveamento de grandes cargas elétricas.
 Defeitos nos equipamentos das companhias
 distribuidoras de energia elétrica.

- TIPO 3 - Falhas no sistema energético.
- Chaveamento de enormes cargas elétricas.
 - Defeitos nos equipamentos das companhias distribuidoras de energia elétrica.
 - Redução intencional do nível de tensão.

2.3. Ensaio das Fontes de Alimentação

O comportamento das fontes de alimentação quando sujeitas aos distúrbios caracterizados no ítem anterior não está bem definido na literatura pesquisada. Apesar de não se dispor de dados mais concretos sobre o ensaio das fontes de alimentação, mesmo porque esses não são comumente divulgados pelos fabricantes, alguns comentários importantes foram identificados na bibliografia disponível. Em [Na 85] cita-se que apesar dos distúrbios do tipo 1 serem de ocorrência bastante comum nas redes de distribuição de energia em baixa tensão, seus efeitos não são perfeitamente conhecidos e estavam sendo motivo de debates, entre os fabricantes Norte Americanos de equipamentos para condicionamento do suprimento de energia elétrica, na data de publicação do artigo. Key em [Ke 79], coloca que somente sobretensões muito severas do tipo 1 podem afetar a operação dos computadores. Em [Na 85] é citado um artigo de Kalbach, onde o autor desse expõe que dificilmente, na prática, sobretensões transientes do tipo 1 conseguem atravessar as fontes de

alimentação dos computadores e elevar significativamente as tensões de alimentação dos circuitos lógicos. Essas sobretensões, ainda segundo Kalbach, podem interferir no funcionamento do computador quando conseguem corromper sinais transportando informações binárias, através de radiação eletromagnética, sistemas de aterramento, etc. Nash em [Na 85], concorda com as afirmações de Key e Kalbach mencionadas acima, ressaltando que somente os fabricantes de computadores talvez disponham de dados mais concretos, e não divulgados, sobre o comportamento das fontes de alimentação.

Nos próximos itens, são apresentados os resultados do ensaio de uma fonte de alimentação e os procedimentos de teste adotados por um fabricante de equipamentos computacionais.

2.3.1. Resultados obtidos do ensaio de uma fonte de alimentação.

Em uma única referência, [Ka 68], foi ensaiada uma fonte, com características construtivas não muito bem especificadas, para distúrbios dos tipos 1, 2 e 3. Para gerar os distúrbios foi utilizado um sintetizador de transientes desenvolvido especificamente para esse tipo de ensaio. Entre outras facilidades, esse sintetizador permite a geração de sobretensões e subtensões em regime permanente e transitório com durações a partir de 8.3 milisegundos. O sintetizador permite também a geração de situações de falta de energia e desvios de frequência com taxas de variação programáveis, podendo alimentar

cargas trifásicas até 7.5 kVA. Os resultados do ensaio da fonte foram registrados por uma câmara fotográfica acoplada a um osciloscópio, e permitiram as seguintes conclusões [Ka 68]:

- . Para sobretensões e sub tensões em regime permanente, que constituem distúrbios do tipo 3, o efeito observado foi um aumento do fator de ondulação ("ripple"), em uma das saídas da fonte.
- . Sobretensões e sub tensões do tipo 2 provocaram efeitos bem diferentes daqueles observados para os distúrbios acima mencionados. Nesse último caso, severas oscilações de tensão nas saídas da fonte foram observadas.
- . A aplicação de distúrbios do tipo 1, ou seja, picos e lacunas, resultou em oscilações parecidas com aquelas obtidas com a aplicação de distúrbios do tipo 2.
- . Alterações na frequência da rede somente afetaram as saídas da fonte para taxas de variação na frequência acima de 1200 HZ por segundo.

2.3.2. Testes efetuados pelos fabricantes

Como exemplo dos testes efetuados por fabricantes de computadores nos seus equipamentos, Duell em [Du 81], relata os testes realizados pela companhia Hewlett Packard

classificando-os em quatro categorias:

- . Teste de tensão de entrada - Com a utilização de um transformador variável, a tensão de entrada é variada em relação ao valor nominal. Os equipamentos são considerados aprovados quando funcionam satisfatoriamente na faixa de -10% a +5% da tensão nominal de trabalho.
- . Teste de frequência de entrada - Um amplificador de potência acoplado a um gerador com frequência variável fornecem energia ao equipamento. Na faixa de 47.5 Hz a 66 Hz os equipamentos devem funcionar satisfatoriamente. Periféricos com motores síncronos e tubos de raios catódicos com frequência de varredura fixa, normalmente acusam problemas para variações de frequência maiores que 1 Hz.
- . Teste de falta de energia - Nesse tipo de teste, chaves eletrônicas são utilizadas para remover durante intervalos de tempo definidos o fornecimento de energia. Para que sejam considerados aprovados, os equipamentos não devem apresentar mal funcionamento para interrupções inferiores a 20 milisegundos.
- . Teste com transientes de linha - São injetados distúrbios transientes, produzidos por geradores de pulso acoplados capacitivamente, nas linhas de

alimentação de tensão alternada do equipamento.

São aplicados os seguintes tipos de distúrbios transientes:

- . pulsos em modo comum de alta velocidade
- . pulsos em modo normal com taxa de subida lenta
- . pulsos em modo comum com taxa de subida lenta

A aplicação dos pulsos é feita com polaridade negativa e positiva, variando-se o ponto de aplicação em relação à fase da onda senoidal de alimentação. A amplitude dos pulsos é gradualmente aumentada até que uma falha ocorra ou o limite de teste é atingido. Durante os testes, o sistema executa programas que exercitam o hardware e reportam erros assim que eles ocorrem.

Duell relata que os testes baseiam-se em dados sobre a qualidade do suprimento de energia elétrica obtidos nos artigos disponíveis sobre o assunto. Coloca ainda que, dados para a aplicação de distúrbios transientes são difíceis de encontrar ou estimar, e que os valores adotados são de uso exclusivo da Hewlett Packard.

Deve-se observar que os testes conduzidos pela Hewlett Packard, descritos acima, são aplicados em equipamentos completos e não somente nas fontes desses.

2.4. Susceptibilidade dos Computadores

Neste ítem trata-se da vulnerabilidade dos computadores quando sujeitos aos distúrbios presentes na rede de energia elétrica. Deve-se observar que, na bibliografia consultada, não se faz distinção quanto ao meio de interferência desses distúrbios, isto é, eles podem atingir o computador por condução e por acoplamento magnético ou capacitivo nos seus circuitos.

Key, em [Ke 79], enfatiza a carência de dados sobre a susceptibilidade dos computadores aos distúrbios presentes na rede de energia elétrica. Nem mesmo os fabricantes de equipamentos, completa Key, sentem-se a vontade para divulgar os resultados dos seus testes devido à inexistência de normas e padrões univocamente adotados pela indústria norte americana de computadores e periféricos. Segundo Key, ou o usuário realiza ele próprio os testes ou ele estima o grau de susceptibilidade do seu equipamento. A primeira alternativa é inviável pois implica na utilização de um instrumental nem sempre disponível, na paralisação de outras atividades que utilizam o equipamento, além de implicar na quebra dos contratos de manutenção. Key propõe, com base nos dados disponíveis, níveis típicos de perturbação dos distúrbios na forma de curvas envoltórias às quais denomina: "objetivos típicos de projeto de fabricantes de computadores conscientes da qualidade do suprimento de energia elétrica". As referências [Na 85] e [Re 85] indicam que essas curvas envoltórias foram publicadas pela CBEMA, ("Computer Business Equipment Manufacturers Association"), como uma recomendação para

o projeto de equipamentos. A figura 2.3 mostra essas envoltórias, tais como foram publicadas na referência [Ke 79]. Nessa figura aparecem hachuradas as regiões de susceptibilidade aos distúrbios dos tipos 1, 2 e 3 definidos anteriormente. Nash, em [Na 85], aconselha aos engenheiros responsáveis pela instalação de equipamentos computacionais que insistam junto aos fabricantes desses, para receber especificações quanto às suas susceptibilidades em relação aos distúrbios da rede elétrica. Nash publica, no artigo citado, uma tabela onde faz constar as faixas típicas permissíveis para os distúrbios de rede, conforme as especificações fornecidas pela maioria dos fabricantes norte americanos de computadores (vide apêndice A).

Figura 2.3 Curvas envoltórias e regiões de susceptibilidade aos tipos de distúrbios definidos

2.4.1. Susceptibilidade aos distúrbios do tipo 1

A susceptibilidade dos computadores aos distúrbios do tipo 1 não está bem definida na bibliografia disponível. Key, em [Ke 79], tece alguns comentários a esse respeito. Segundo ele, para essa classe de distúrbios, não se conseguiu determinar na prática qualquer relação entre a ocorrência de um distúrbio e uma falha no computador. Se existir um efeito adverso, acredita-se que ele se manifeste na forma de uma parada no processamento, conclui Key. Nash, em [Na 85], concorda com [Ke 85] em que somente sobreensões muito severas do tipo 1 podem eventualmente afetar a operação dos computadores.

Em [Ge 86], Gerke comenta o efeito do ruído em sistemas com microprocessadores. Nesse artigo, o termo ruído é tratado com o significado dado no item 1.2, sendo analisadas as formas básicas pelas quais ele pode interferir nesses sistemas. Segundo Gerke, o efeito do ruído, qualquer que seja o meio pelo qual ocorre a interferência, manifesta-se como alterações em bits armazenados na memória, em registradores internos à UCP (unidade central de processamento), ou em subsistemas de entrada/saída. Estas alterações podem resultar na execução de programas fora da sequência normal, na execução de laços infinitos, na deterioração de dados ou em erros nas operações de entrada e saída.

2.4.2. Susceptibilidade aos distúrbios dos tipos 2 e 3

A susceptibilidade dos computadores aos distúrbios do

tipo 2 e 3 pode ser prevista, segundo afirma Key em [Ke 79]. Esses distúrbios normalmente provocam um efeito direto e previsível sobre o equipamento. Como exemplo, cita Key, os sensores de subtensão e sobretensão presentes nas fontes de alimentação da grande maioria dos equipamentos podem ser ativados, provocando desligamentos indesejados.

Ainda em [Ke 79], Key conclui, a partir de observações e dados coletados no território norte americano, que a grande causa de distúrbios de rede dos tipos 2 e 3 são as condições atmosféricas e fenômenos naturais aos quais estão sujeitas as linhas de transmissão de energia. Uma vez que distúrbios dos tipos 2 e 3 são causadores potenciais de paradas nos equipamentos computacionais e que a expectativa de ocorrência futura de fenômenos naturais é aproximadamente constante, torna-se possível fazer uma previsão da taxa de falhas em equipamentos computacionais sujeitos a esses distúrbios.

2.5. Possíveis Soluções

Key, em [Ke 79], especifica três possíveis alternativas para compatibilizar a operação de computadores com a qualidade do suprimento de energia elétrica:

- . Melhorar a qualidade do suprimento de energia para atender as necessidades dos computadores.

- . Diminuir a susceptibilidade dos computadores.
- . Instalar um sistema intermediário capaz de compatibilizar o grau de susceptibilidade dos computadores com a qualidade do suprimento de energia elétrica.

Nas seções seguintes são discutidas, à luz da bibliografia disponível, cada uma dessas alternativas.

2.5.1. Melhorias no sistema de fornecimento de energia

As companhias geradoras e distribuidoras de energia elétrica não tomam qualquer providência no sentido de fornecer energia com qualidade compatível daquela exigida pelos sistemas computacionais. Em [Du 85] cita-se que o consumo de energia elétrica dos computadores e outras cargas sensíveis aos distúrbios da rede elétrica, representa apenas 0.01% do consumo total de energia elétrica nos EUA. É compreensível, portanto, a atitude adotada por essas companhias, haja visto que para as restantes 99.99% das cargas o fornecimento de energia é feito com um nível de qualidade satisfatório.

Além do nível de qualidade do suprimento de energia elétrica não ser compatível com o nível exigido pelos computadores, as companhias de distribuição observam esses níveis no ponto de entrada da edificação do consumidor. Isso implica que o usuário deve fazer a distribuição de energia dentro de sua

edificação de tal forma melhorar, ou ao menos manter, o nível de qualidade.

A adoção de circuitos dedicados para o fornecimento de energia aos sistemas computacionais, visando diminuir a incidência de distúrbios sobre esses sistemas, é discutível. Nash, em [Na 85], questiona sobre quão dedicado deve ser o circuito. As possibilidades, teoricamente, podem variar entre uma usina geradora dedicada até um circuito dedicado na instalação interna da edificação onde se situa o equipamento. Nash enfatiza que as soluções variam caso a caso. De uma maneira geral, entretanto, deve-se sempre alimentar computadores por circuitos de baixa impedância e manter estes circuitos o mais distante possível das fontes geradoras de distúrbios. Entre as diversas fontes geradoras de distúrbios figuram grandes cargas elétricas, circuitos com retificadores controlados e mesmo o ponto de entrada de energia na edificação, nos casos onde a rede de distribuição apresenta elevada incidência de distúrbios.

2.5.2. Diminuição da susceptibilidade dos computadores

A segunda alternativa no processo de eliminação da influência dos distúrbios da rede elétrica sobre um sistema computacional, consiste no aumento da sua capacidade de tolerar esses distúrbios. O maior esforço nessa atividade está restrito ao fabricante e, mais especificamente, ao projetista do computador. Conforme cita Key em [Ke 79], cabe ao fabricante a dupla responsabilidade de proteger e dessensibilizar o

equipamento. Key considera um objetivo aceitável dessensibilizar o equipamento ao nível das curvas envoltórias da figura 2.3 e protegê-lo contra distúrbios que ultrapassem esses limites.

Ao usuário cabe instalar o equipamento de acordo com as especificações do fabricante, considerando principalmente que um sistema de aterramento adequado é imprescindível para uma instalação apropriada. Além disso, completa Key, pára-raios nos circuitos primários e secundários do transformador de distribuição e transformadores de isolamento devem ser considerados, quando é esperada a ocorrência de sobretensões elevadas. Os pára-raios são utilizados para limitar sobretensões transientes, apresentando porém, um efeito secundário adverso pois provocam o aparecimento de subtensões. Esse efeito aparece porque o valor de tensão no qual o pára-raios deixa de conduzir é normalmente menor que a tensão nominal da rede onde ele está instalado.

Na referência [Fi 76] sugere-se que os dispositivos de proteção contra transientes sejam aplicados considerando-se os níveis suportados pelos diversos elementos sujeitos a esses transientes. Essa idéia é similar àquela utilizada nos sistemas de energia elétrica, onde os equipamentos são classificados por níveis básicos de isolamento. Na aplicação dos dispositivos de proteção, procura-se coordenar o grau de proteção com os níveis básicos de isolamento suportados pelos equipamentos do sistema de energia elétrica.

O sistema de aterramento, bem como a maneira de blindar e aterrar as diversas seções de um equipamento, é um assunto de tratamento não trivial e muito importante na prevenção de interferências eletromagnéticas. A referência [Ot 75] trata do

assunto de forma abrangente, cobrindo técnicas e recomendações para minimizar o efeito do ruído em sistemas eletrônicos. Em [Le 84] e [Du 81] comenta-se a aplicação dessas técnicas em sistemas computacionais de porte geral. Williamson, em [Wi 81], apresenta o tema enfocando a utilização de sistemas com microprocessadores em ambientes muito ruidosos, como por exemplo o sistema elétrico de um automóvel. Recomenda-se a leitura dessa última referência bem como da referência [Ge 86], onde são analisados mecanismos de software para a detecção e correção de erros, ao leitor interessado no projeto e instalação de sistemas com microprocessadores nessa classe de ambientes.

No projeto das placas que suportam e interligam os componentes eletrônicos e placas de barramento, ("backplanes"), alguns cuidados devem ser tomados para minimizar o efeito do ruído introduzido ou intrínseco. A referência [Wh 82] pode auxiliar bastante o projetista quanto aos aspectos mencionados.

Ao nível dos componentes das fontes de alimentação, tais como transformadores e etapas de filtro, algumas considerações são feitas na bibliografia quanto ao seu comportamento em relação aos distúrbios da rede. Em [Du 81] e [Ot 75], enfatiza-se a utilização de transformadores de isolação com blindagens eletrostáticas entre enrolamentos. Estes transformadores apresentam normalmente 120 dB de atenuação para ruídos rede em modo comum [Du 81], não sendo eficazes entretanto, para ruídos em modo normal. Key, em [Ke 79], relata um estudo feito pela marinha dos EUA onde, com a instalação de alguns capacitores de filtro adicionais na fonte de alimentação de um computador, obteve-se um acréscimo de 1/4 para 2 ciclos em

60 HZ na sua capacidade de suportar falta de energia. Mostra com isso algum descuido por parte dos fabricantes do equipamento, haja visto o custo insignificante dos capacitores acrescentados.

2.5.3. Instalação de eliminadores de distúrbios

Por eliminador de distúrbio, deve-se entender neste trabalho, qualquer dispositivo que intercalado entre a tomada de energia elétrica e o computador possa, de alguma forma, contribuir para a melhoria do nível de qualidade do suprimento de energia elétrica. A utilização de eliminadores de distúrbios é quase sempre a única solução viável para se evitar os seus efeitos adversos, haja visto que as duas primeiras alternativas apresentadas em 2.5. são de aplicação difícil, senão impossível, pelo usuário [Ke 79]. Nash, em [Na 85], sugere duas abordagens gerais no emprego de eliminadores de distúrbios. A primeira consiste em selecionar o eliminador de distúrbio que melhor preencha a lacuna existente entre os distúrbios da rede conhecidos e as especificações de susceptibilidade a esses distúrbios fornecidas pelo fabricante do equipamento. A segunda abordagem se aplica quando não se conhece o nível de qualidade do suprimento de energia elétrica e/ou a susceptibilidade do equipamento a ser instalado. Nesse caso Nash sugere que nenhum eliminador seja instalado inicialmente. Caso ocorram problemas e assim que tenham sido identificadas as causas desses problemas, instala-se o eliminador de distúrbio mais adequado.

Segundo Rechsteiner, em [Re 85b], existem cinco

classes principais de eliminadores de distúrbios:

- . Fontes de Alimentação Ininterruptíveis
("Uninterruptible Power Sources")
- . Condicionadores de Energia
("Power Conditioners")
- . Reguladores de Tensão
("Voltage Regulators")
- . Transformadores de Isolação
("Isolation Transformers")
- . Supressores de Picos
("Spikes Suppressors")

Nas seções seguintes são feitas algumas considerações sobre cada uma das classes de eliminadores de distúrbios acima referidas.

Fontes de Alimentação Ininterruptíveis

Edman em [Ed 85], define FAI (fonte de alimentação ininterruptível), como um tipo de gerador de energia que utiliza energia elétrica provida pelas companhias distribuidoras e energia proveniente de baterias e/ou de geradores locais, para

fornecer energia elétrica com tensão estabilizada e livre de distúrbios para ser utilizada na alimentação de cargas sensíveis, tais como computadores.

Esta classe de eliminadores de distúrbios apresenta o mais alto índice de eficiência nessa tarefa. Seu emprego entretanto deve ser criterioso por causa do alto custo desses equipamentos. Uma FAI pode prover energia elétrica com tensão e frequência bastante estáveis e total isolação contra os distúrbios da rede, tais como falta de energia, depressões, transientes, etc [Na 85].

Em [Re 85b], as FAIs são classificadas em duas categorias básicas:

- . Estáticas - utilizam baterias como fonte de energia de reserva.
- . Rotativas - utilizam um grupo motor gerador como fonte de energia de reserva.

Ainda em [Re 85b], Rechsteiner classifica as FAIs estáticas em: (vide figura 2.4)

- . FAIs conectadas continuamente ("on-line") - neste caso, a energia da rede elétrica é convertida para corrente contínua e utilizada no carregamento de baterias. A energia fornecida pelas baterias é reconvertida para corrente alternada por um inversor estático e é então entregue à carga. Note que neste

caso a carga é sempre alimentada diretamente pelo inversor.

. FAIs conectadas continuamente com chave de passagem ("by pass") - essas FAIs funcionam como as descritas acima, exceto nos casos em que a corrente da carga excede a capacidade da FAI ou ocorre uma falha interna à FAI. Nesses casos uma chave eletrônica comuta a carga que passa a receber energia diretamente da rede elétrica.

. FAIs de prontidão ("standby") - Nesse caso a energia de reserva também é obtida de baterias, porém a carga só é alimentada pelo inversor em caso de falta de energia ou subtensões severas. Esse tipo de FAI estática é menos oneroso que os anteriores porém existe o risco de uma parada no processamento durante o intervalo entre a falta de energia e a entrada em operação do conjunto baterias/inversor.

Figura 2.4 Tipos básicos de FAIs

As FAIs rotativas são classificadas conforme [Re 85b]

em:

- . FAIs com motores elétricos - nesse caso um gerador é movimentado por um motor elétrico ligado na rede elétrica. A saída do gerador alimenta diretamente a carga. No caso de falta de energia, a massa do conjunto rotativo permite que a geração de energia continue por alguns milissegundos. Este tempo pode ser aumentado com a utilização de volantes ou baterias

elétricas. No primeiro caso, a energia de reserva é armazenada mecanicamente, enquanto no segundo, a energia elétrica armazenada nas baterias é normalmente convertida em corrente alternada para a alimentação do motor elétrico.

. FAIs com motores de combustão interna - um motor de combustão interna é utilizado nesse tipo de FAI para movimentar um gerador. Esse é um sistema típico de prontidão, e é normalmente utilizado juntamente com uma FAI estática que provê energia durante o período de partida do motor de combustão.

Deve-se observar que apesar de ter sido utilizada a denominação FAI para os conjuntos motor de combustão/gerador, esses sistemas não são ininterruptíveis pois exige-se um certo espaço de tempo para que o motor seja colocado em operação.

Clark, em [Cl 85], faz algumas considerações sobre a relação custo benefício na utilização de FAIs continuamente conectadas e de prontidão. Em [Cr 85] e [Ed 85] são discutidos os aspectos tecnológicos envolvidos no projeto e construção de FAIs.

A necessidade da utilização de uma FAI, (fonte de alimentação ininterruptível), nem sempre é uma questão simples de ser respondida. Em [Re 85a], algumas considerações são feitas quanto à necessidade do emprego de FAIs. Em duas situações básicas, entretanto, a utilização de FAIs é de pronto recomendada. Na primeira, o custo da FAI é aceitável se comparado

ao ônus provocado por paradas no processamento. Esta situação torna-se mais comum conforme aumenta o porte do equipamento computacional. A segunda situação é caracterizada pelo conhecimento prévio das péssimas condições do fornecimento de energia no local da instalação do equipamento computacional. Exemplos típicos são localidades fortemente sujeitas à tempestades, próximas de fábricas consumidoras de grande quantidade de energia elétrica, ou mesmo em edifícios antigos, onde a instalação elétrica se encontre em condições precárias. Ainda em [Re 85a], Rechsteiner acrescenta que onde não for caracterizada uma das duas situações básicas mencionadas acima, um estudo deve ser feito para verificar o quanto dependente do computador são as atividades desenvolvidas pelos seus usuários. Deverão ser propostas questões referentes à importância da operação contínua do equipamento e à gravidade de uma situação onde ocorra perda de dados. Das respostas a essas questões podem ser caracterizadas algumas situações onde o emprego de FAIs seja recomendável, tais como:

- . Operação contínua indispensável

Sistemas onde uma parada no processamento pode resultar em situações catastróficas, tais como:

- Sistemas de controle de tráfego aéreo

- Sistemas para controle de processos

- Sistemas bancários

- . Grande quantidade de dados

Sistemas onde a quantidade de dados processados

torna uma interrupção no processamento de extrema inconveniência.

- . Dados processados de natureza única

Sistemas onde a perda dos dados implica em muitas dificuldades ou elevado custo na sua recuperação, como por exemplo, em experimentos científicos de difícil reprodução.

Condicionadores de energia

Rechsteiner, em [Re 85b], define condicionador de energia como um equipamento capaz de isolar a carga da rede elétrica, regular a tensão e suprimir distúrbios dos tipos 1 e 2.

Os condicionadores de energia podem ser agrupados em duas classes principais:

- . Condicionadores de energia ferro-ressonantes - incorporam transformadores com núcleos saturados para a regulação de tensão e supressão de outros distúrbios.
- . Outros condicionadores de energia - incorporam algum outro processo para a regulação de tensão, tais como controle de fase ou mudança nas derivações de um transformador. Devem ainda dispor de outros dispositivos para combater distúrbios dos tipos 1 e 2.

Na referência [Co 82] é descrito um condicionador de energia ferro-ressonante para a alimentação de sistemas computacionais. Esse condicionador foi construído utilizando somente indutores, capacitores e transformadores com núcleos saturados. Exibe alta confiabilidade, rendimento elevado manutenção simplificada além de prover um grau de proteção somente sobrepujado pelas FAIs, segundo [Co 82]. Nessa referência é descrito o princípio de funcionamento desse condicionador bem como os testes realizados. O condicionador descrito estende bastante os limites das curvas envoltórias propostas por Key em [Ke 79], e mencionadas no item 2.4, conforme pode ser observado pela figura 2.5.

Figura 2.5 Extensão dos limites de susceptibilidade promovido por um condicionador ferro-ressonante

Em [Ma 85], Mager sugere a utilização de condicionadores de energia em instalações onde não é necessária a instalação de FAIs. Exemplos típicos são localidades pouco sujeitas à falta de energia ou instalações que dispõem de um sistema eficiente de energia de reserva. Ainda nessa referência, são abordados aspectos para a seleção de condicionadores conforme o tipo e o porte da instalação computacional.

Reguladores de tensão

Por regulador de tensão entende-se qualquer dispositivo que possa manter relativamente constante a tensão fornecida à carga, a despeito da tensão na entrada do dispositivo variar.

Nash, em [Na 85], comenta os tipos mais comuns de reguladores de tensão, a saber:

- . Ferro-ressonantes - utilizam sistemas magnéticos saturados para a regulação de tensão, apresentando uma capacidade intrínseca de bloquear distúrbios transientes. Como utilizam circuitos sintonizados são sensíveis à variações na frequência na tensão de entrada. Apesar de serem praticamente insensíveis às variações da tensão na entrada, esses reguladores apresentam alta impedância e a tensão de saída pode variar em função de variações da carga. São também menos eficientes que os reguladores que operam por mudança de derivações em um transformador.

. Transformador com derivações - esse reguladores funcionam comutando derivações de um transformador de modo compensar as variações na tensão de saída. O mecanismo de comutação das derivações pode ser eletromecânico, ou mais comumente, eletrônico. A comutação deve ocorrer na passagem por zero da corrente. A resposta do regulador, nesse caso, pode demorar até meio ciclo da tensão da rede. Juntamente com os ferro-ressonantes são os tipos mais empregados de reguladores de tensão.

. Controle de fase - nesse caso utilizam-se dispositivos eletrônicos para recortar a tensão de entrada. Embora esses reguladores sejam muito rápidos eles produzem uma tensão de saída muito rica em harmônicos e também interferência eletromagnética, não sendo por isso recomendados para alimentar computadores.

Transformadores de isolação

é um dos mais populares eliminadores de distúrbios. Segundo várias referências, entre as quais [Na 85], transformadores de isolação especiais podem apresentar 146 dB de rejeição para ruídos em modo comum. Transformadores de isolação não são eficazes para a eliminação de ruídos em modo normal, entretanto segundo Nash em [Na 85], o material magnético

empregado na construção desses transformadores não responde para frequências superiores a 4000 Hz. Isto implica que ruídos em modo normal com frequências superiores a essa, sofrem atenuação.

Ruídos em modo comum não se traduzem pelo aparecimento de tensões entre as fases ou entre a fase e o neutro que alimentam o transformador. Portanto o único mecanismo pelo qual eles podem atravessar o transformador é por acoplamento capacitivo entre enrolamentos. Os transformadores de isolação são construídos com uma blindagem eletrostática entre os enrolamentos primários e secundários, bloqueando portanto a transferência dessa classe de ruídos para a carga.

Ainda segundo Nash, transformadores de isolação trifásicos, com o primário ligado em delta e o secundário em estrela com o centro aterrado, podem ser utilizados para a obtenção de um sistema de aterramento livre de ruídos.

Em [Da 85] são analisados alguns circuitos constituídos por filtros LC e transformadores de isolação, eficazes tanto na eliminação de ruídos em modo normal como na eliminação de ruídos em modo comum.

Supressores de transientes

O ruído em modo normal pode ser eliminado com a utilização de supressores de transientes, que atuam limitando a amplitude dos picos. Segundo [Na 85], os dispositivos mais utilizados são os varistores de óxido metálico e nas situações onde são exigidas respostas rápidas, retificadores de avalanche

controlada. Estes dispositivos são de baixo custo e fácil instalação, entretanto devem ser corretamente utilizados para que atuem eficientemente.

Uma desvantagem dos supressores de transientes é que eles transferem a energia dos pulsos que limitam para a linha de terra do sistema, convertendo ruídos em modo normal para ruídos em modo comum. Por causa desse efeito, Nash recomenda que entre os supressores de transientes e a carga seja colocado um transformador de isolação.

2.6. Correlacionando Causas, Sintomas e Soluções

A tabela 2.1 foi elaborada a partir das informações colhidas na bibliografia com o propósito de ilustrar os diversos aspectos abordados sobre a interferência provocada pelos distúrbios da rede elétrica sobre a operação de computadores e periféricos. Constan nessa tabela a caracterização dos distúrbios, causas provocadoras desses distúrbios, sintomas observados nos equipamentos e possíveis soluções obtidas com a instalação de eliminadores de distúrbios.

Pretende-se que esta síntese seja útil para situar o leitor preocupado em resolver algum problema resultante de distúrbios da rede elétrica.

TABELA 2.1. CORRELACIONANDO CAUSAS, SINTOMAS E SOLUÇÕES

T I P O	LIMITE TÍ- PICO DE PERTURBAÇÃO	DURAÇÃO TÍPICA	CAUSAS MAIS PROVÁVEIS	SINTOMAS OBSERVADOS	PROTEÇÃO PROPORCIONADA PELOS ELIMINADORES DE DISTÚRBIOS					
					FAIS ESTÁ- TICAS OU ROTATIVAS	GRUPO MO- TOR-GERA- DOR	COND. DE ENERGIA	REG. DE TENSÃO	TRANSF. DE ISOLAÇÃO	SUPRES DE TRANSIEN- TES E FILTROS
I	200 a 400% abaixo ou acima da ten- são efetiva nominal	Picos com 0,5 a 200µs seguidos ou não de osci- lações amor- tecidas	Raios; cha- veamento de cargas elé- tricas, par- ticularmen- te as capa- citivas ou indutivas	Perda de dados; cir- cuitos da- nificados	Total con- tra os transien- tes da re- de	Total con- tra os transien- tes da re- de	Elevada	Elevada contra os transien- tes de rede	Elevada para tran- sientes em modo comum	Elevada
II	Abaixo de 80% a 85% ou acima de 110% da ten- são efetiva nominal	66,7ms a 1s dependendo dos equipa- mentos do sistema de distribui- ção	Falhas nos sistemas de geração e distribui- ção; chavea- mento de grandes car- gas	Alteração nos dados; sobreaqueci- mento; des- ligamento sem motivo aparente	Total	Elevada	Boa	Alguma, de- pendendo do tempo de respos- ta	Nenhuma	Nenhuma
III	Abaixo de 80% a 85% da tensão efeti- va nominal	25 a 60s para religa- mento auto- mático; 15 min a 4 horas se manual	Falhas nos sistemas de geração e distribui- ção; chavea- mento de enormes car- gas	Alteração nos dados; desligamen- to	Total, de- pendendo da quanti- dade de energia de reser- va	Somente re- duções in- tencionais ("Brown out")	Somente re- duções in- tencionais ("Brown out")	Somente re- duções in- tencionais ("Brown out")	Nenhuma	Nenhuma

2.7. Considerações Finais

Neste capítulo, foi revista a bibliografia consultada, segundo a divisão em quatro etapas proposta para o tratamento do assunto. Alguns aspectos mais relevantes em relação aos próximos capítulos foram enfatizados. Particularmente, no capítulo III, são comentados alguns desses aspectos e a sua adequação à realidade brasileira.

Quanto à primeira etapa, não foram localizados trabalhos nacionais versando sobre a caracterização da qualidade do suprimento de energia elétrica no Brasil. Os artigos encontrados, são a maioria de origem norte americana. Outro fato digno de nota é que foram localizados poucos artigos preocupados com o levantamento de dados para a caracterização da qualidade do suprimento de energia em baixa tensão. Os artigos mais novos a respeito do assunto, invariavelmente, citam essas poucas referências como fonte de dados.

A segunda etapa proposta não parece ser prática comum segundo a bibliografia consultada. Esta etapa tem razão de ser definida, quando se deseja analisar os melhoramentos possíveis de serem feitos nas fontes de alimentação, para a minimização dos distúrbios. Nos equipamentos computacionais, porém, as fontes de alimentação são partes integrantes desses e observou-se uma tendência de tratá-las como tal, nos ensaios de susceptibilidade.

Quanto à terceira etapa, motivo principal desse trabalho, não ficou bem determinado o efeito provocado por distúrbios do tipo 1, sobre os equipamentos computacionais. Nos

próximos capítulos é sugerido um sistema para o estudo da susceptibilidade de equipamentos a essa classe de distúrbios. A grande maioria dos artigos mais recentes procura sugerir soluções para o problema. Muitos desses artigos são de pessoas ligadas aos fabricantes de condicionadores de energia, filtros e FAIs, e basicamente são um guia para a utilização desses produtos. A bem da verdade, o que se observa na literatura mais recente, é um certo descuido com a minimização das causas dos distúrbios, e a adoção imediata de equipamentos capazes de melhorar a qualidade do suprimento de energia elétrica ao nível exigido pelos equipamentos computacionais. Esta atitude talvez se explique se for considerado que o custo dos equipamentos condicionadores de energia tem caído constantemente, além de ser normalmente a única atitude dependente unicamente do usuário.

CAPÍTULO III

DELIMITAÇÃO DO PROBLEMA E METODOLOGIA ADOTADA NO SEU TRATAMENTO

3.1. Considerações Iniciais

No capítulo II deste trabalho pretendeu-se mostrar, baseado na bibliografia disponível, um panorama geral sobre os distúrbios da rede elétrica e a influência desses distúrbios na operação de sistemas computacionais. Para isso foram propostas no capítulo I quatro etapas para o tratamento do problema, a seguir transcritas:

- . Levantamento de dados e caracterização da qualidade do suprimento de energia elétrica.
- . Ensaio das fontes de alimentação e verificação do seu comportamento quando sujeitas aos distúrbios encontrados.
- . Estudo da susceptibilidade dos computadores aos

distúrbios que atravessam as fontes de alimentação.

- . Estudo de técnicas economicamente eficazes para a solução dos problemas encontrados.

Neste capítulo pretende-se delimitar o assunto coberto por este trabalho, conforme as etapas citadas acima, introduzindo-se uma metodologia para o seu tratamento. Dessa forma, são feitas na seção 3.2 algumas considerações sobre o escopo do trabalho. Na seção 3.3 são introduzidas as idéias básicas de um sistema para a avaliação do grau de susceptibilidade aos distúrbios da rede elétrica. Esse sistema pode ser empregado no ensaio de equipamentos digitais, particularmente aqueles que dispõem de um microprocessador.

3.2. Abordagem do Problema

Das quatro etapas citadas acima, apenas a terceira é tratada neste trabalho. Mais especificamente, propõe-se um sistema para o estudo da susceptibilidade de computadores aos distúrbios transientes da rede elétrica que atingem os seus circuitos lógicos por condução. Isso implica que esses distúrbios devem transpor, sofrendo ou não modificações, a fonte de alimentação do equipamento. A interferência ocorre inicialmente nas linhas de alimentação em corrente contínua dos

circuitos eletrônicos.

As quatro etapas descritas estão coordenadas de tal forma que o cumprimento de uma nova etapa está vinculado aos resultados obtidos na etapa imediatamente anterior. Abordar diretamente a terceira etapa pode a princípio parecer uma atitude equivocada. Neste trabalho, entretanto, não se pretende que os resultados obtidos sejam conclusivos, mesmo porque os computadores ensaiados são extremamente simples e sem utilidade imediata, mas sim que as técnicas e métodos adotados sejam úteis na análise de casos mais concretos. Apesar disso, não se deve relegar totalmente os resultados das etapas anteriores sob pena de tornar fictícias as técnicas e métodos adotados. Nesse sentido, alguns resultados descritos na bibliografia consultada foram considerados e a aplicação desses resultados é discutida nas seções subsequentes.

3.2.1. Caracterização dos distúrbios da rede elétrica

A primeira das etapas que se impõe no estudo do efeito dos distúrbios da rede elétrica sobre a operação de computadores consiste na caracterização desses distúrbios. Caracterizar um distúrbio significa basicamente conhecer sua duração, amplitude, forma de onda e taxa de ocorrência. Vários artigos sobre esse tema são mencionados no capítulo II deste trabalho. Todos esses artigos entretanto, procuraram analisar a qualidade do suprimento de energia elétrica em países estrangeiros, particularmente nos EUA. Extrapolar os dados obtidos no território norte americano

para o Brasil é uma atitude que merece algumas considerações. O sistema de energia elétrica brasileiro e o norte americano têm como características comuns serem de grande porte, síncronos e interligados, a exemplo dos sistemas de energia elétrica de muitos outros países. Em ambos, a capacidade ociosa de geração de energia é pequena, e segundo Duell em [Du 81], esse fato contribui para a diminuição do nível de qualidade do suprimento de energia elétrica. Vale lembrar que a diminuição da capacidade ociosa de geração de energia elétrica no Brasil constitui um fato recente, e deve-se principalmente ao crescimento econômico registrado em 1986 além da baixa taxa pluviométrica registrada nesse período, provocando um esvaziamento dos reservatórios das usinas hidroelétricas.

Segundo Key em [Ke 79], as principais causas provocadoras de distúrbios estão de alguma forma relacionadas com as condições atmosféricas. No Brasil, a incidência de tempestades é comparativamente menor que nos EUA, particularmente são menos freqüentes vendavais e praticamente inexistem nevascas. Outro ponto importante a ser notado é que existem regiões, tanto nos EUA como no Brasil, mais sujeitas que outras aos distúrbios atmosféricos.

Quanto às normas que determinam o nível de qualidade do suprimento de energia elétrica pelas companhias distribuidoras, se por um lado podem ser consideradas equivalentes nos dois países quanto a esse aspecto, por outro lado o cumprimento dessas normas no Brasil é discutível. De qualquer forma, entretanto, ambas as normas não cobrem aspectos importantes na caracterização de um suprimento de energia com qualidade compatível daquela

exigida por cargas sensíveis, tais como os equipamentos computacionais.

Especificamente quanto aos distúrbios transientes do tipo 1, (vide capítulo II), constata-se que as principais causas do seu aparecimento são locais, isto é, distúrbios do tipo I são comumente gerados nas imediações das cargas que sofrem a sua influência. Isso não é difícil de ser percebido considerando-se que essa classe de distúrbios sofre grande atenuação enquanto se propaga pelas linhas de distribuição de energia.

Das considerações feitas acima constata-se que uma boa caracterização dos distúrbios que afetam uma carga sensível deve ser feita com dados colhidos no local da sua instalação. Isso sugere a utilização de monitores de distúrbios de rede instalados junto à tomada de alimentação da carga. O registro desses distúrbios e a sua correlação com problemas de funcionamento observados pode levar à adoção de medidas custo efetivas para a solução do problema.

Neste trabalho considerou-se, na definição dos transientes utilizados nos testes, a classificação definida por Key em [Ke 79] e descrita no capítulo II. Essa classificação foi feita considerando uma quantidade bastante grande de dados sobre a qualidade do suprimento de energia elétrica em diferentes regiões do território norte americano. A validade em extrapolar esses dados para as condições brasileiras não pode ser confirmada de imediato pela inexistência de trabalhos similares no Brasil. Três pontos apresentados acima merecem, entretanto, destaque:

. Os sistemas de energia elétrica nos dois países são

semelhantes.

. As condições atmosféricas no Brasil são mais favoráveis.

. O cumprimento das normas que regulamentam a qualidade do suprimento de energia elétrica no Brasil é questionável, até por negligência dos consumidores.

Haja visto as considerações acima, a não disponibilidade de dados mais realistas e de acordo com Key em [Ke 79], são utilizados neste trabalho pulsos transientes com larguras entre 0.5 e 200 microssegundos, (tipo I), e amplitudes de até 1500% das tensões nominais dos circuitos onde esses são aplicados. A forma dos pulsos aplicados é considerada no capítulo V.

3.2.2. Comportamento das fontes de alimentação

O comportamento das fontes de alimentação em face aos distúrbios da rede elétrica pode variar bastante, conforme as suas características construtivas.

Considerando-se apenas os distúrbios que atingem o equipamento por condução, é uma tarefa tecnicamente exequível construir uma fonte capaz de bloquear 100% dos distúrbios dos tipos 1 e 2 encontráveis na rede elétrica. Incorporando nessa fonte dispositivos armazenadores de energia de reserva, tais como

baterias ou motores de combustão, pode-se torná-la também imune aos distúrbios do tipo 3. Essa solução pode ser considerada tecnicamente perfeita quanto à imunidade aos distúrbios da rede elétrica. Apresenta porém alto custo, e não é justificável economicamente na maioria das localidades onde será instalada, exetquando-se àquelas sujeitas às hipotéticas condições consideradas no seu projeto. A adoção de fontes mais simples com a instalação de dispositivos intermediários, se necessários, capazes de compatibilizar a qualidade do suprimento de energia elétrica com o grau de imunidade proporcionado pela fonte, possibilita soluções economicamente mais atraentes e ainda tecnicamente viáveis.

Key em [Ke 79], propõe limites de susceptibilidade aos distúrbios da rede elétrica para os equipamentos computacionais. Se for considerada somente a interferência por condução, esses limites estão intimamente relacionados com a capacidade de rejeição dos distúrbios da rede pelas fontes de alimentação dos equipamentos. Os limites propostos por Key são recomendados por associações de fabricantes de equipamentos, porém não constituem norma, e nenhuma certeza que um determinado fabricante os respeite pode ser garantida, a não ser pelo próprio fabricante.

A diversidade de dispositivos e alternativas no projeto de fontes de alimentação tornam impraticável adotar uma fonte padrão para os testes. Na verdade, o comportamento de uma fonte de alimentação específica só pode ser perfeitamente determinado com o ensaio dessa fonte em laboratório. Devido ao exposto acima, foi suposto como uma alternativa inicial, neste trabalho,

que os distúrbios atravessam a fonte sem sofrerem qualquer tipo de modificação. Esta suposição simplista é tão equivocada quanto qualquer outra que não leve em consideração o comportamento da fonte de alimentação efetivamente utilizada.

3.3. Metodologia Para o Diagnóstico e Tratamento do Problema

Uma metodologia geral para o tratamento do problema é expressa pelas quatro etapas transcritas no início deste capítulo. Uma aglutinação da segunda e da terceira etapa levam a outra metodologia, que é conveniente quando se deseja determinar o grau de susceptibilidade aos distúrbios da rede de equipamentos comerciais. Essa aglutinação implica em considerar a fonte de alimentação como parte integrante do equipamento, determinando-se o comportamento global do conjunto frente aos distúrbios aplicados. Os testes de susceptibilidade conduzidos nos equipamentos Hewlett Packard seguem essa última metodologia, conforme pode-se constatar em [Du 81].

O diagnóstico do problema envolve as três primeiras das etapas citadas. Especificamente na terceira dessas etapas, a determinação da susceptibilidade do equipamento é um processo onde se aplicam distúrbios com características definidas verificando-se o efeito desses no equipamento sob teste. A maneira de aplicar os distúrbios e o processo de verificação do

efeito da interferência podem variar. Para verificar se a aplicação de um distúrbio causou uma interferência capaz de provocar uma falha na operação do equipamento, deve-se poder detectar essas possíveis falhas. Existem duas possibilidades básicas para isso:

- . Comparar o comportamento do equipamento com um comportamento padrão previamente definido.

- . Comparar o comportamento do equipamento com o de um equipamento considerado padrão, ambos executando simultaneamente a mesma função.

Nos dois métodos é necessário que os equipamentos envolvidos nos testes tenham todas as suas partes componentes, e sujeitas a falhas, exercitadas continuamente. No primeiro método deve-se dispor de um padrão de excitações e respostas específico para o equipamento sob teste. No caso de computadores, as excitações são normalmente providas por um programa que exercita as diferentes seções do mesmo. As saídas desse programa são analisadas para se determinar o funcionamento correto do computador. O segundo método caracteriza-se por uma maior independência em relação às características do equipamento sob teste. Como nesse caso a determinação do funcionamento correto do equipamento sob teste se faz por comparação com outro equipamento idêntico tomado como padrão, deve-se cuidar apenas que os dois equipamentos sejam excitados sincronamente para efeito de comparação. Não se necessita entretanto conhecer com exatidão as

respostas à essas excitações, e uma sequência de excitações pode servir com pequenas alterações para toda uma classe de equipamentos. No caso específico de computadores, tanto o computador sob teste como o tomado como padrão devem executar sincronamente um mesmo programa.

O segundo método é geral a ponto de permitir que equipamentos desprovidos de processador possam ser ensaiados. Para isso, duas questões devem ser consideradas:

- . a forma de exercitar os equipamentos
- . o método utilizado na comparação das respostas

A resposta a essas questões é facilitada quando os equipamentos considerados são digitais.

3.3.1. Sistema para testes de susceptibilidade proposto

Baseado nas considerações acima, aparece na figura 3.1 o diagrama de blocos do sistema proposto para a realização dos ensaios de susceptibilidade.

O sistema baseia-se na utilização de dois equipamentos idênticos, um sob teste e outro tomado como padrão. Esses equipamentos serão a partir daqui denominados módulo 1 e módulo 2. O módulo 1 é considerado como padrão enquanto o módulo 2 sofre a influência dos distúrbios para os quais se quer determinar a sua susceptibilidade. Um bloco comparador recebe sinais dos

módulos 1 e 2 detectando eventuais diferenças de funcionamento. A ocorrência de uma diferença é informada ao bloco supervisor, que pode recolher dados adicionais dos módulos 1 e 2 e fornecer estatísticas das falhas detectadas. Pela própria natureza das funções desempenhadas pelo bloco supervisor é quase imprescindível que esse seja constituído por um computador. Ao bloco supervisor cabe ainda a sincronização dos programas executados nos módulos 1 e 2, caso eles tenham essa facilidade, ou caso contrário, a aplicação de uma sequência de excitações a esses módulos.

Figura 3.1 Diagrama de blocos geral do sistema para testes

A geração de distúrbios é feita pelo bloco gerador de distúrbios que é controlado pelo supervisor. É possível, nessa configuração, controlar as características dos distúrbios gerados através de um programa executado no bloco supervisor. Desta mesma forma pode-se criar sequências de testes com execução automática.

Na figura 3.2 pode-se observar o fluxograma simplificado de uma sequência de testes automática controlada pelo bloco supervisor.

3.4. Considerações Finais

Neste capítulo são considerados alguns aspectos pesquisados na bibliografia, sobre a influência dos distúrbios da rede elétrica na operação de equipamentos computacionais, para delimitar e introduzir a abordagem do assunto adotada neste trabalho. São propostas duas metodologias gerais para o tratamento do tema. Os esforços, entretanto, são concentrados no estudo da susceptibilidade dos equipamentos computacionais aos distúrbios da rede elétrica. Algumas considerações calcadas na bibliografia consultada foram feitas com o intuito de suprir a falta de dados sobre a qualidade do suprimento de energia elétrica no Brasil.

Figura 3.2 Fluxograma simplificado da sequência de testes

Propõe-se, para o estudo da susceptibilidade aos distúrbios da rede elétrica, um sistema de testes geral baseado na comparação do funcionamento de dois equipamentos idênticos. Esse sistema pode ser facilmente implementado para o ensaio de equipamentos digitais, particularmente aqueles dotados de um microprocessador. Uma implementação prática do sistema proposto é vista no capítulo IV, onde são utilizados nos ensaios dois microcomputadores. No capítulo IV também são feitas algumas considerações sobre a implementação dos blocos componentes do sistema para testes proposto.

C A P Í T U L O I V

IMPLEMENTAÇÃO DE UM SISTEMA PARA TESTES DE SUSCEPTIBILIDADE

4.1. Considerações Iniciais

No capítulo anterior foram propostas duas metodologias gerais para o estudo da influência dos distúrbios da rede elétrica sobre a operação de cargas elétricas sensíveis. Foi também definido, a nível de diagrama de blocos, um sistema para testes de susceptibilidade dessas cargas aos distúrbios da rede de distribuição de energia elétrica. O sistema foi definido de forma generalizada, na medida em que pode ser aplicado para testar o grau de sensibilidade dos distúrbios de diversas categorias de equipamentos. Neste capítulo, é descrita uma implementação do sistema proposto voltada para equipamentos dotados de microprocessadores, os quais podem ser utilizados na execução de algumas rotinas pertinentes ao sistema de testes.

Na seção 4.2 é definida a estrutura do sistema implementado como uma particularização da estrutura definida no capítulo anterior. Na seção 4.3, aborda-se a implementação a nível de "hardware" dos blocos componentes do sistema. O

"software" utilizado no sistema é descrito na seção 4.4, onde torna-se clara sua interação com o "hardware" utilizado.

4.2. Estrutura do Sistema

O sistema para testes proposto no capítulo III tem caráter geral, e a sua forma definitiva depende da classe dos equipamentos que serão submetidos aos testes de susceptibilidade. Neste capítulo foram considerados equipamentos que possuam um microprocessador que possa ser utilizado na execução de algumas tarefas específicas. Além disso, considera-se que o microprocessador disponha de uma entrada para o acionamento de uma interrupção não mascarável e uma entrada que permita colocá-lo no estado de espera ("wait"). Essa classe de equipamentos é bastante ampla, incluindo os microcomputadores e sistemas de controle dotados de microprocessador.

4.2.1. Descrição geral do sistema

O diagrama de blocos do sistema implementado aparece na figura 4.1.

Figura 4.1 Diagrama de blocos do sistema implementado

Durante os testes, os módulos 1 e 2 executam o mesmo programa sincronamente. Consegue-se isso pela utilização de circuitos comuns para a geração dos sinais de relógio, ("clock") e reinicialização, ("reset"). Esses circuitos estão contidos no bloco sincronizador. O sincronismo exato dos módulos sob teste é importante em consequência do método utilizado na detecção das falhas. Apesar de algo incômodo, essa sincronização pode ser conseguida em equipamentos comerciais mediante pequenas alterações nos seus circuitos originais. Nesses equipamentos, os programas executados durante os testes podem ser inseridos pela substituição da memória de apenas leitura, (MAL), cujo conteúdo é executado após uma sequência de reinicialização do equipamento.

Os módulos sob teste utilizados neste trabalho foram projetados especificamente para esse fim. Essa opção deveu-se, em primeira instância, pela não disponibilidade do emprego de equipamentos comerciais. Por outro lado, com isso foi facilitada a manutenção e a reposição de componentes dos módulos danificados durante os testes. No projeto desses módulos procurou-se incluir os dispositivos normalmente encontrados em equipamentos dessa classe, tais como portas seriais e paralelas. As portas seriais são utilizadas na implementação do sistema para testes. As portas paralelas são conectadas em chaves, como dispositivos de entrada, e diodos emissores de luz, como dispositivos de saída.

A detecção de diferenças no funcionamento dos módulos sob teste é feita pela comparação síncrona dos barramentos de dados e endereços desses módulos. A comparação dos barramentos é a forma mais básica para a detecção de uma diferença no funcionamento de microprocessadores, haja visto a

impossibilidade de acesso direto aos subsistemas lógicos internos desses. A detecção de uma diferença de funcionamento feita dessa forma pode, entretanto, não indicar necessariamente uma falha de operação do módulo. Isso ocorre porque o comparador dos barramentos não amostra o conteúdo desses nos mesmos instantes e da mesma forma que os microprocessadores, memórias e outros elementos dos módulos. Pelo mesmo motivo, uma falha pode não ser detectada pelo comparador. Isso ocorre caso essa falha não provoque a alteração do programa ou do fluxo de execução desse, ou mais especificamente, no caso da falha consistir em uma alteração de um dado no exato instante em que ele é amostrado por um componente do módulo. Se esse dado não for posteriormente manipulado pelo programa em execução, esta falha não será detectada. Cuidando-se que o programa executado nos módulos, durante os testes, exercite as diferentes seções desses e verifique sistematicamente os dados manipulados, consegue-se, mesmo ao custo de algum atraso, detectar qualquer falha que ocorra. A comparação dos barramentos de dados e endereços é facilitada nos equipamentos comerciais que dispõem de conectores interligados a esses barramentos. Entre esses sistemas incluem-se praticamente todos os microcomputadores.

O supervisor controla através das portas paralelas todo o sistema de testes. Ele provê os sinais de reinicialização RESET_ GERAL', utilizado na sincronização dos módulos sob testes, e o sinal RESET_ ERRO', utilizado para reinicializar o comparador para a detecção de uma nova falha. O supervisor recebe do comparador o sinal ERRO que indica uma diferença constatada entre os barramentos dos módulos sob teste. Pode inibir a solicitação

de espera, ("wait"), requisitada aos módulos pelo sinal ERRO. A forma e a aplicação dos distúrbios aos quais está sujeito o módulo 2 também são controladas pelo supervisor.

A possibilidade da troca de dados entre os módulos sob testes e o supervisor é importante para se determinar a ocorrência de uma falha, após ter sido detectada uma diferença entre os barramentos dos módulos. Viabiliza também a implantação de uma série de funções adicionais no sistema de testes. Entre essas, cita-se a possibilidade de identificar a natureza da falha e a troca dos programas executados nos módulos sob teste, sem a necessidade da troca das memórias MAL.

Os distúrbios produzidos pelo gerador de distúrbios sob controle do supervisor são aplicados, conforme as considerações feitas no capítulo anterior, sobre a linha de alimentação de +5 V do módulo 2.

4.2.2. O mecanismo de detecção e identificação das falhas

Para a detecção e identificação das falhas são executadas duas operações básicas:

- . Comparação dos barramentos
- . Coleta de dados para a confirmação e identificação da falha detectada

A confirmação da falha é feita fazendo-se a comparação

do conteúdo da memória de leitura e escrita, (MLE), e dos registradores internos dos microprocessadores dos dois módulos sob teste. Esta comparação é feita pelo supervisor após os dados terem sido coletados através das portas de comunicação serial. Desta comparação consegue-se ainda determinar a natureza da falha. De uma forma geral, entretanto, as falhas são motivadas por uma alteração no barramento de dados ou de endereços, através de algum circuito conectado nesses barramentos. Essa última afirmação é somente válida, se o único meio de interferência considerado para os distúrbios for as linhas de alimentação dos circuitos onde eles foram aplicados.

Dois métodos básicos existem para a comparação dos barramentos ou sejam:

- . Assíncrono -> Os barramentos são comparados continuamente
- . Síncrono -> Os barramentos são comparados apenas nos instantes em que eles contém informações válidas

O método de comparação assíncrono é conceitualmente mais simples e imediato. Na prática constatou-se porém, que ele é extremamente difícil de ser implementado. Não bastasse os ruídos de curta duração, ("glitches"), normalmente presentes nos barramentos, observou-se que alguns circuitos integrados geram ruídos adicionais de maior duração, quando os barramentos se encontram no terceiro estado. Particularmente as memórias de

apenas leitura reprogramáveis, (MALRE), do tipo 2716 injetam uma quantidade considerável de ruído no barramento de dados. Constatou-se que nesse caso, a quantidade de ruído injetado depende de como é ligado o pino de habilitação das saídas e o pino de seleção da memória. Não se conseguiu, entretanto, determinar um padrão para o ruído injetado nos barramentos, pois mesmo unidades do mesmo fabricante apresentaram comportamentos diferentes. Apesar de ser independente do microprocessador utilizado nos módulos sob teste, o comparador assíncrono apresenta as dificuldades mencionadas acima, não sendo recomendada a sua utilização salvo em casos específicos.

Um comparador síncrono não sofre dos inconvenientes apontados para os assíncronos, e por esta razão foi o adotado neste trabalho. Nesse tipo de comparador deve existir uma lógica que indique os instantes em que deve ser efetuada a comparação, isto é, os instantes nos quais existem dados ou endereços válidos nos barramentos. Esse circuito utiliza os sinais do barramento de controle, do módulo não sujeito à ação dos distúrbios aplicados, (módulo 1), para determinar os instantes em que devem ser efetuadas as comparações. É evidente que um comparador desse tipo torna-se específico para o microprocessador para o qual foi projetado, ou quando muito, para uma família de microprocessadores de um determinado fabricante. A filosofia de projeto permanece entretanto inalterada, para os diversos microprocessadores existentes.

A transferência do conteúdo dos registradores internos e da memória MLE dos módulos para o supervisor é feita através de portas seriais RS-232C. A adoção desse padrão facilita a

implementação da comunicação entre o supervisor e eventuais equipamentos comerciais sob teste, haja visto que portas seriais padrão RS-232C são comumente encontradas nesses equipamentos.

A detecção e identificação de uma falha inicia-se quando o comparador detecta uma diferença entre os barramentos de dados e endereços dos módulos 1 e 2, o que é indicado pelo sinal ERRO. Esse sinal inibe a geração de novos distúrbios, faz a solicitação de estados de espera, ("wait"), aos módulos e informa o supervisor da ocorrência de uma possível falha. Após um período de tempo Dt , contados a partir da geração do sinal WAIT, é feita uma solicitação de interrupção não mascarável aos módulos pelo sinal NMI'. A rotina de atendimento dessa interrupção cuica então da transferência dos dados da memória e registradores internos dos módulos para o supervisor. Uma vez na memória co supervisor, os dados coletados dos módulos são comparados e um relatório das discrepâncias encontradas é elaborado e impresso.

O mecanismo descrito foi implementado visando minimizar o número de instruções executadas pelo processador, após a ocorrência de uma falha. Isso evita que a falha se propague tornando difícil a determinação da sua origem. Outros mecanismos são possíveis e podem ser mais simples, se não for necessário conhecer a origem da falha. Pode-se também rastrear o efeito de uma falha. Isto pode ser feito implementando-se um circuito que permita a execução de um número pré-determinado de instruções após a detecção de uma diferença nos barramentos. Outra forma consiste na execução de rotinas que permitam reiniciar o processamento nos módulos a partir do estado em que ele foi interrompido pela execução da interrupção não mascarável.

Toda uma sequência de testes pode ser pré-programada no supervisor, e após a emissão dos relatórios relativos a uma falha, pode-se tentar uma nova sincronização dos módulos para que a sequência de testes seja terminada ou repetida. Esta automatização do plano de testes abre a possibilidade de sequências de teste longas, sem a interferência de um operador. Nesse último caso deve-se, entretanto, prever mecanismos de proteção para o desligamento do sistema no caso de testes mais severos que possam implicar na destruição de circuitos.

4.3. Descrição dos Circuitos Implementados

Na definição dos circuitos do sistema utilizado para os testes de susceptibilidade procurou-se observar, dentro do possível, a sua independência em relação às características dos módulos sob teste. Esse cuidado é importante no sentido de minimizar as modificações do sistema, para o teste de um equipamento diferente daquele que vinha sendo testado.

Nos itens subsequentes serão descritos, a nível de diagrama de blocos, os circuitos construídos. Alguma ênfase será dada nos aspectos considerados relevantes. Os diagramas elétricos aparecem no apêndice B.

Todo o sistema foi montado utilizando-se a técnica de "wire wrap" em placas de circuito impresso padrão 5100. A interconexão entre as placas foi provida por uma placa base,

("motherboard"), utilizando-se conectores de 100 pinos. Fotografias da bancada de testes com o sistema podem ser observadas no apêndice F.

4.3.1. O supervisor

O diagrama de blocos do supervisor aparece na figura 4.2.

Figura 4.2 Diagrama de blocos do supervisor

Basicamente, o supervisor pode ser constituído por qualquer microcomputador que disponha de duas portas seriais RS-232C e portas paralelas. Foi utilizado neste trabalho um microcomputador LIE mod. UCP64D, com as seguintes características:

- . Sistema operacional CP/M 80
- . 1 unidade de disco flexível 5 1/4" DFDD (320 K)
- . 66kB de memória MLE e 4kB de memória MALRE
- . 1 porta serial RS-232C
- . 1 impressora paralela
- . Teclado e monitor de vídeo
- . Microprocessador Z80A - relógio - 4 MHz

Foram acrescentadas :

- . 1 porta serial, (Intel 8251A), padrão RS-232C
- . 3 portas paralelas de 8 bits (Intel 8255)

As duas portas seriais são conectadas às portas seriais de cada um dos módulos. As portas paralelas são interligadas, ao restante do sistema, através dos sinais :

- . Com os módulos sob teste :

- INIBE_WAIT' - possibilita a inibição do sinal WAIT' requisitado pelo comparador aos módulos.

. Com o sincronizador :

- RESET_GERAL' - provê a reinicialização dos módulos sob teste, para efeito de nova sincronização.

. Com o comparador :

- RESET_ERRO' - provê a reinicialização do comparador.
- ERRO - sinal gerado pelo comparador; indica ao supervisor que uma diferença foi constatada entre os barramentos dos módulos.

. Com o gerador de distúrbios :

- T3, T2, T1, e T0 - indicam ao gerador a duração dos distúrbios.
- R2, R1 e R0 - indicam ao gerador a taxa de repetição dos distúrbios.
- A3, A2, A1 e A0 - indicam ao gerador a amplitude dos distúrbios.
- PULSOS/BURST' - indica ao gerador se devem ser gerados distúrbios ou rajadas de distúrbios ("burst").
- PREP/PUNIC' - indica ao gerador se devem ser gerados distúrbios repetidos ou isolados.

- NEGAT/POSIT' - indica ao gerador a polaridade dos distúrbios em relação ao nível de tensão no ponto onde eles são aplicados.
- TRIGGER - uma transição positiva ou um nível alto nesse sinal aciona a geração dos distúrbios, conforme a forma definida pelos sinais anteriores; note-se que esse sinal é inibido pelo sinal ERRO.

Qualquer microcomputador que disponha das portas de comunicação necessárias pode ser utilizado como supervisor. Naturalmente, quanto maiores os recursos oferecidos, menor será o esforço dispendido no desenvolvimento ou alteração dos programas do sistema de testes.

4.3.2. Os módulos sob teste

Como já mencionado, a não disponibilidade de equipamentos comerciais e a facilidade de manutenção, motivaram a construção de dois pequenos microcomputadores, na etapa de avaliação geral do sistema para testes de susceptibilidade proposto. O diagrama de blocos desses módulos aparecem na figura 4.3. Observe que apesar de sumários, esses microcomputadores contém a maioria dos elementos presentes em sistemas mais complexos.

O projeto dos módulos teve como base uma unidade central de processamento (UCP), de 8 bits, (Z80 A - CPU),

duas MALs de 2 Kb, (2716), duas MLEs estáticas de 2Kb, (6116), uma porta de comunicação serial RS-232C, (8251 A) e duas portas de comunicação paralela de 8 bits (Z80 A - PIO).

Figura 4.3 Diagrama de blocos dos módulos sob teste

Uma das portas paralelas está ligada em oito chaves e a outra em oito diodos emissores de luz. A taxa de transferência para a comunicação serial é gerada a partir do sinal de relógio e foi fixada em 4800 bauds. A UCP recebe do sincronizador os sinais de reinicialização e relógio, os quais são comuns aos dois módulos sob testes. Os barramentos de dados, endereços e controle são disponíveis ao comparador através de acopladores ("buffers").

Cada um dos módulos foi montado em uma placa padrão S-100 e na alimentação dos mesmos foi adotada a regulação de tensão local.

4.3.3. O comparador

Cabe ao circuito comparador a detecção de diferenças entre os barramentos de dados e endereços dos módulos sob teste. O diagrama de blocos do circuito utilizado é mostrado na figura 4.4.

A comparação dos barramentos é feita linha a linha, utilizando-se portas coincidência com saídas em coletor aberto. São necessárias, portanto, 24 portas para essa comparação. As saídas das portas, cujas entradas estão conectadas aos grupos de sinais A0 ... A6, A7 ... A15 e D0 ... D7, são conectadas juntas, dando origem a três linhas que indicam possíveis diferenças verificadas em cada um dos grupos de sinais mencionados. Essas três linhas são conectadas em retentores, ("flip flops"), do tipo D que armazenam o conteúdo dessas linhas quando ocorre uma

transição positiva nas suas entradas de relógio. A saída de qualquer um desses retentores pode acionar um quarto retentor, que indica, finalmente, a ocorrência de uma diferença entre os barramentos de dados e endereços dos módulos sob teste no instante em que houve o armazenamento da informação da saída das portas comparadoras.

Figura 4.4 Diagrama de blocos do comparador

Como pode ser observado, para cada um dos três grupos de sinais comparados, existe um retentor que é acionado em sincronismo com sinais do barramento de controle do módulo não

sujeito aos distúrbios aplicados (módulo 1). Dessa forma, uma diferença entre os barramentos de dados ocasiona um sinal ERRO do comparador, caso ela ocorra na subida do sinal de leitura ou do sinal de escrita do microprocessador do módulo 1. Similarmente, diferenças no barramento de endereços são consideradas nas subidas dos sinais de acesso à memória, (MREQ'), ou a dispositivos de entrada/saída, (IORQ'), do mesmo processador. O barramento de endereços foi dividido, para efeito de comparação, devido aos endereços para refrescamento de memórias dinâmicas que a UCP Z80 coloca nas linhas A0 ... A6. Como alguns fabricantes não especificam o estado das outras linhas de endereço durante o ciclo de refrescamento, foi inibida a comparação dessas linhas nessa condição.

4.3.4. O gerador de distúrbios

O gerador de distúrbios pode ser dividido funcionalmente em três partes:

- . gerador de pulsos
- . fonte de tensão programável
- . circuito de chaveamento dos pulsos

O gerador de pulsos produz sinais com níveis TTL com durações e taxas de repetição programáveis. Esses sinais controlam a aplicação de um valor de tensão programável, nas linhas de alimentação de um dos módulos sob teste, através de uma

chave eletrônica.

Na figura 4.5 pode ser observado o diagrama de blocos do gerador de pulsos. Este circuito foi implementado devido a não disponibilidade de um gerador comercial que pudesse ser gatilhado pelo supervisor.

Figura 4.5 Diagrama de blocos do gerador de pulsos

O circuito é bastante simples, porém pode gerar pulsos isolados, pulsos repetidos e rajadas, ("burst"), de pulsos, nos quais os períodos e taxas de repetição são derivados de um oscilador a cristal. A forma dos pulsos é controlada por sinais comandados pelo supervisor, os quais foram descritos no item 4.3.1. A forma dos pulsos e suas durações em função desses sinais podem ser observadas na figura 4.6.

Como fonte de tensão programável foi utilizada uma fonte de corrente contínua marca TECTROL mod. TCA 120-05. Essa fonte pode fornecer tensões contínuas entre 0 e 125 volts com correntes de até 5 amperes. O limitador de corrente da fonte foi ajustado para a máxima corrente, isto é, 5 A. A tensão pode ser programada nessa fonte pela adição de resistores externos. A figura 4.7 mostra um diagrama de blocos do circuito utilizado para o controle de tensão da fonte através de sinais comandados pelo supervisor.

O circuito foi projetado tal que tensão de saída da fonte podem ser programada entre 0 e 75 volts, em degraus de 5 volts. Na implementação utilizou-se resistores variáveis, permitindo que outros valores para os degraus de tensão possam ser selecionados.

Para $f_{\text{clock}} = 4\text{MHz}$

$$T_1 = (2^T \times 0,125) \mu s$$

$$T_2 = (8^R \times 2,000) \mu s$$

$$0 \leq T \leq 15$$

$$0 \leq R \leq 7$$

Figura 4.6 Formas de onda produzidas pelo gerador de pulsos

Figura 4.7 Diagrama de blocos do circuito para controle da amplitude dos distúrbios

Para que a tensão obtida da fonte possa ser aplicada de forma controlada nas linhas de alimentação do módulo sujeito aos distúrbios, é necessária uma chave eletrônica de potência.

Existem diversos dispositivos capazes de chavear pulsos de tensão com potências consideráveis. Para a classe de pulsos utilizada neste trabalho, o melhor desses dispositivos é sem dúvida o transistor de potência com tecnologia VMOS. Como não se dispunha desses dispositivos para a construção da chave, utilizou-se transistor bipolar acionado por um transformador de pulsos. A utilização de transistores VMOS, entretanto, é aconselhada não somente pela maior velocidade de comutação, como também pela facilidade no projeto do circuito acionador para este dispositivo em relação aos transistores bipolares e tiristores.

O acoplamento dos distúrbios com a linha de alimentação em corrente contínua do equipamento sob teste pode ser feita de diversas maneiras, entre elas pode-se citar o acoplamento direto e o acoplamento por transformador. Basicamente os distúrbios podem ser introduzidos de duas formas: em paralelo ou em série com a fonte de alimentação do equipamento. Optou-se neste trabalho por introduzir os distúrbios por acoplamento direto e em paralelo com a fonte de alimentação do equipamento.

Na figura 4.8 aparece o diagrama de blocos da chave projetada. Observe que foi prevista também a possibilidade de inversão da polaridade dos distúrbios. Foram também incluídos diodos e um indutor para evitar o amortecimento dos distúrbios injetados pelos circuitos da fonte de alimentação.

Figura 4.8 Diagrama de blocos do circuito de chaveamento dos pulsos

4.3.5. As fontes de alimentação utilizadas para os módulos

Apesar dos distúrbios terem sido injetados na saída das fontes de alimentação dos módulos, procurou-se utilizar fontes com características adequadas. Optou-se pela construção de fontes

padrão S100 com regulação de tensão local. O diagrama de blocos dessas fontes pode ser observado na figura 4.9.

Figura 4.9 Diagrama de blocos das fontes de alimentação

4.4. Descrição dos Programas Utilizados

Alguns programas foram desenvolvidos para tornar operacional o "hardware" do sistema. Esses programas foram escritos na linguagem montadora Z80, porém poderiam ter sido escritos em uma linguagem de alto nível adequada, tal como C,

desde que os equipamentos sob teste e o supervisor a suporter. Cabe ressaltar, entretanto, que o desenvolvimento em linguagem de alto nível dos programas executados nos módulos, pode dificultar bastante a sincronização desses. Acredita-se ser uma solução adequada o desenvolvimento do programa supervisor em linguagem de alto nível, e os programas executados nos equipamentos sob teste em linguagem montadora.

Nos itens seguintes, são descritos os programas desenvolvidos, procurando-se ressaltar a função desempenhada por cada um deles no sistema. Os fluxogramas correspondentes a esses programas se encontram no apêndice C, e as correspondentes codificações no apêndice D.

4.4.1. Programa Monitor

O programa monitor está armazenado na MALRE mapeada nos endereços 0 até 7FFH, dos módulos sob teste. É conseqüentemente o primeiro programa executado após a reinicialização dos módulos. O programa utilizado é uma adaptação do programa apresentado em [MI 85].

No início da execução, as chaves conectadas na porta paralela dos módulos são lidas e caso estejam configuradas da seguinte forma:

0 0 0 X X X X X

<-----

mais significativo

O sistema monitor é executado. Caso contrário, a execução é transferida para o sistema de testes.

O sistema monitor foi utilizado nas fases de desenvolvimento e manutenção dos módulos sob teste, pois possibilita o desenvolvimento e a execução de pequenos programas encarregados de testar os diversos subsistemas componentes desses módulos.

4.4.2. Rotina de Inicialização

A rotina de inicialização é a primeira parte do sistema para testes executada. Esta rotina está armazenada na mesma MALRE onde reside o programa monitor, iniciando no endereço 700H. No início da sua execução, são inicializadas as portas de E/S do módulo sob teste. As duas memórias MLE de cada módulo sob teste, denominadas a partir de agora, memória de programa, (2000H - 27FFH), e memória de dados (2800H - 2FFFH), são em seguida preenchidas com a constante 55H. Isso é necessário para que se possa comparar o conteúdo das áreas, dessas memórias, não utilizadas durante a execução da rotina de teste. A rotina de teste dos módulos é então copiada da segunda memória MALRE de cada módulo, que está mapeada nos endereços 800H até 0FFFH, para a memória MLE de programa. Este procedimento permite que a rotina de teste possa ter o seu código alterado com a aplicação dos distúrbios. Isso possibilita a verificação do comportamento de uma área de programa em MLE quando o equipamento sob teste está

submetido aos distúrbios. Após a cópia, a execução é transferida para a rotina de teste.

4.4.3. Rotina de Teste

Na rotina de teste inicializa-se os registradores internos da UCP Z80, para posterior comparação dos registradores não exercitados durante a execução da mesma. Executa-se então um laço infinito, dentro do qual são exercitadas para leitura e escrita a área de dados da MLE de dados e as portas paralelas dos módulos. A rotina de teste é executada durante a aplicação dos distúrbios, e sua execução é somente interrompida para o atendimento de uma solicitação de interrupção não mascarável. Essa solicitação, como já mencionado, é motivada pela detecção de uma diferença entre os sinais dos barramentos de dados e endereços dos módulos sob teste.

4.4.4. Rotina de Atendimento da Interrupção não mascarável

Essa rotina se incumba do atendimento da interrupção não mascarável. Logo no início da sua execução, é feito o salvamento na MLE de dados do conteúdo que os registradores das CPUs retinham imediatamente antes de ser atendida a interrupção. Em seguida um comando do supervisor, via porta serial, é esperado. Esse comando indica que o módulo sob teste deve transferir para a memória do supervisor o conteúdo das suas

memórias MLE. Finda essa transferência, o módulo aguarda um sinal de reinicialização geral para uma nova sincronização e prosseguimento da sequência de teste em andamento.

4.4.5. Rotina de Supervisão

A rotina de supervisão é o único dos programas descritos executado no supervisor do sistema. Cabe a essa rotina o papel de controlar todo o sistema para testes, ou mais especificamente:

- . Sincronizar a execução da rotina de teste nos módulos
- . Controlar a aplicação de uma sequência de distúrbios com características pré-definidas
- . Controlar a transferência do conteúdo das memórias voláteis, (MLEs), e registradores dos módulos sob teste para a memória local do supervisor
- . Comparar os dados transferidos reportando as discrepâncias constatadas
- . Tentar uma nova sincronização dos módulos sob teste para o prosseguimento da sequência de teste. No caso de falha em 10 tentativas, reportar o ocorrido solicitando uma providência do operador

4.4.6. Especificação das Sequências de Teste

A especificação da sequência de teste é feita por uma tabela montada juntamente com o programa fonte da rotina de supervisão. Nos sistemas onde a quantidade de testes seja maior ou nos quais as sequências devem ser aplicadas repetidas vezes, aconselha-se o armazenamento dessas sequências em arquivos específicos. Um arquivo contendo uma sequência de teste deve ser lido e carregado na memória no início da execução da rotina de supervisão.

A tabela que define uma sequência de teste é composta por grupos de 4 bytes denominados "padrão de aplicação dos distúrbios transientes". A estrutura de um padrão é a seguinte:

. Primeiro byte:	X	R2	R1	R0	T3	T2	T1	T0
. Segundo byte:	0	N/P'	R/U'	P/B'	A3	A2	A1	A0
. Terceiro byte:	P7	P6	P5	P4	P3	P2	P1	P0
. Quarto byte:	N7	N6	N5	N4	N3	N2	N1	N0

onde:

- . X=1 --> indica o fim da sequência
- . R2 .. R0 --> taxa de repetição
- . T3 .. T0 --> largura do pulso
- . N/P' --> NEGAT/POSIT'
- . R/U' --> PREP/PUNIC'
- . P/B' --> PULSOS/BURST'
- . A3 .. A0 --> amplitude dos distúrbios
- . P7 .. P0 --> tempo de aplicação do distúrbio, isto
 é, intervalo de tempo em décimos de
 segundo no qual o sinal TRIGGER perma-
 nece ativo em cada aplicação de
 distúrbio
- . N7 .. N0 --> número de aplicações do distúrbio
 definido pelo padrão corrente

Os dois primeiros bytes do padrão controlam a forma dos distúrbios, pois definem os sinais de controle do gerador de pulsos e da fonte de tensão programável (vide seção 4.3.4). Adicionalmente, o primeiro bit do primeiro byte indica à rotina de supervisão o fim da definição de uma sequência. A rotina de supervisão foi implementada de tal forma a executar infinitas vezes a sequência definida. Um contador é incrementado para cada nova aplicação de uma sequência de teste.

O Terceiro byte do padrão controla o intervalo de tempo, em décimos de segundo, durante o qual o sinal TRIGGER permanece ativo em cada aplicação de um distúrbio definido pelo

padrão corrente. Esse intervalo de tempo, combinado com a forma dos pulsos produzidos pelo gerador de pulsos, resulta em muitas possibilidades para a forma dos distúrbios aplicados. A maioria dessas possibilidades não foi utilizada neste trabalho, porém elas podem ser interessantes para simular a aplicação de um distúrbio com forma previamente conhecida.

O quarto byte do padrão controla o número de vezes que um distúrbio deve ser aplicado. Esse número pode variar entre 1 a 256 aplicações (1,2 ... 0).

Uma sequência de padrões tem, haja visto as considerações acima, o seguinte aspecto:

```
SEQ: DB    02h,11h,100,10      ; primeiro padrão
        DB    03h,15h, 50,15    ; segundo padrão
        .
        .
        .
        DB    80h                ; fim da sequência
```

onde o primeiro padrão acima produz distúrbios, com as seguintes características :

- . Largura do pulso excitador de 0.5 micro-segundos
- . Distúrbios positivos
- . Distúrbios constituídos de pulsos isolados
- . Amplitude de um degrau de tensão (superposto à tensão de alimentação do módulo)
- . Intervalo de 10 segundos entre a aplicação de dois

distúrbios consecutivos

- . 10 reaplicações do distúrbio definido pelo padrão corrente antes da aplicação do segundo padrão

4.5 Considerações Finais

Neste capítulo é apresentado, a nível de implementação, o sistema para testes de susceptibilidade proposto. Em cada etapa são discutidas as possibilidades de implementação procurando-se justificar as soluções adotadas. Quando apropriado, são sugeridas alterações no sistema implementado no sentido de adequá-lo para situações específicas.

Este capítulo se reveste de especial importância não somente por conter uma realização prática das idéias propostas no capítulo anterior, mas também por fornecer um guia para a implementação dessas idéias. As soluções apresentadas em cada subsistema sofreram algumas restrições pela não disponibilidade de componentes e equipamentos adequados, porém isso não impede que o sistema implementado possa ser utilizado conforme as proposições iniciais.

No capítulo V são descritos os ensaios realizados com o sistema descrito. Esses ensaios estão divididos em ensaios para a avaliação do desempenho do sistema implementado, e ensaios para a verificação da sensibilidade aos distúrbios dos módulos sob teste.

C A P Í T U L O V

RESULTADOS OBTIDOS NO ENSAIO DO SISTEMA IMPLEMENTADO

5.1 Considerações Iniciais

No capítulo anterior são descritos os diversos aspectos considerados na implementação do sistema para testes de susceptibilidade. Neste capítulo apresenta-se os ensaios realizados com esse sistema. Os ensaios estão divididos em duas fases. Na primeira, procurou-se determinar o desempenho e restrições da implementação feita, particularmente dos estágios relacionados com a produção e injeção dos distúrbios transientes, motivo da seção 5.2. Na segunda procura-se utilizar o sistema na avaliação do grau de susceptibilidade dos módulos sob teste, como pode ser visto na seção 5.3. Na seção 5.4 são comentados os resultados obtidos nesses ensaios.

5.2 Desempenho e Restrições do Sistema Implementado

A grande maioria dos circuitos componentes do sistema para testes implementado, são digitais. Os testes realizados em cada um desses circuitos procurou validar o projeto e a implementação em face às especificações inicialmente definidas. As funções e restrições desses subsistemas foram, portanto, consideradas na fase de planejamento do sistema, e foram discutidas no capítulo IV.

Um circuito merecedor de especial atenção é o gerador de distúrbios, ou mais especificamente, o circuito de chaveamento dos distúrbios. Como descrito no capítulo IV, utilizou-se para essa finalidade uma chave transistorizada de potência, acoplada ao circuito excitador por um transformador de pulsos. Para aumentar a velocidade de comutação a chave opera no modo "fly-back", mas devido ao tempo de comutação do transistor bipolar utilizado, uma diferença significativa entre a largura do pulso excitador e a largura do distúrbio obtido foi observada, principalmente para larguras de pulso estreitas. A tabela 5.1 relaciona as larguras de pulso utilizadas nos testes com o parâmetro utilizado na programação da largura do pulso produzida pelo gerador.

Tabela 5.1 Largura dos pulsos e parâmetros de programação correspondentes (a largura foi medida com um osciloscópio TEKTRONIX mod. 2235, de acordo com a figura 2.2. A amplitude dos pulsos foi fixada em 75 V.)

Pulsos de excitação		Distúrbios produzidos	
largura do pulso de excitação [μ S]	parâmetro correspondente	parâmetro utilizado	largura medida do distúrbio produzido [μ S]
1	03	02	1,2
2	04	03	2,4
4	05	04	4,6
8	06	05	8,0
16	07	06	14,0
32	08	07	28
64	09	09	72
128	0A	0A	132
256	0B	0B	260

O chaveamento de rajadas de pulsos somente foi possível para pulsos de excitação com larguras iguais ou superiores a 4,6 micro-segundos.

O efeito dos capacitores de desacoplamento sobre a amplitude dos distúrbios gerados é bastante significativo para pulsos de curta duração. Nesse ensaio, retirou-se todos circuitos integrados do módulo sob teste número 2, e aplicou-se distúrbios com amplitude de 75 V e larguras variáveis. A figura 5.1 mostra a forma de onda observada e a tabela 5.2 os valores de pico medidos.

Figura 5.1 Deformação dos distúrbios provocada pelos capacitores de desacoplamento.

Tabela 5.2 Redução da amplitude dos pulsos devida aos capacitores de desacoplamento (medições feitas com um osciloscópio TEKTRONIX mod. 2235)

Largura do distúrbio [μ S]	Tensão de pico medida * [V]
1,2	4
2,4	6
4,6	10
8,0	23
14,0	32
28,0	58
72,0	72

A redução da amplitude observada pode ser justificada considerando-se a carga elétrica equivalente, imposta aos distúrbios, nas condições do ensaio.

Figura 5.2 Circuito elétrico equivalente da carga imposta aos distúrbios

Considerando-se o distúrbio de menor largura, (1,2 micro-segundos), e apenas o primeiro harmônico do distúrbio, tem-se para a reatância X_c da carga

$$T/2 = 1,2 \text{ micro-segundos}$$

$$X_c = T/2 * 3,1416 * C \approx 0,2 \text{ ohms}$$

e

$$Z_c \approx 0,2 \text{ ohms}$$

A máxima tensão que a fonte pode fornecer nessa condição é:

$$V_{\text{máx}} = 5 \times 0,2 = 1,0 \text{ V}$$

Naturalmente os valores obtidos acima não correspondem à realidade em função do modelamento simplista adotado. Servem porém para mostrar que a fonte a ser empregada na produção dos distúrbios nesses ensaios deve poder fornecer um valor de pico de corrente muito superior aos teóricos 5A da fonte utilizada.

Fontes com essa capacidade de corrente não são comuns, podendo-se substituí-las por capacitores carregados, como é sugerido na referência [Na 80]. Nesse caso fica entretanto dificultado, o controle da largura dos pulsos aplicados.

5.3 Testes Para a Avaliação da Susceptibilidade dos Módulos

Os testes efetuados para a avaliação do grau de susceptibilidade dos módulos sob teste tem como primeira finalidade a validação do sistema implementado.

No total, sete sequências de teste foram aplicadas. Essas sequências podem ser encontradas no apêndice E. Uma descrição sucinta dessas sequências é dada em seguida:

Sequência 1

- . distúrbios positivos isolados ordenados por energia crescente
- . número de aplicações de cada distúrbio -> 10
- . intervalo entre distúrbios -> 10 segundos

Sequência 2

- . distúrbios positivos isolados ordenados por energia crescente
- . número de aplicações de cada distúrbio -> 50
- . intervalo entre distúrbios -> 15 segundos

Sequência 3

- . distúrbios positivos isolados ordenados por largura e amplitude crescentes
- . número de aplicações de cada distúrbio -> 10
- . intervalo entre distúrbios -> 10 segundos

Sequência 4

- . rajadas de 4 distúrbios isolados positivos ordenadas por largura e amplitude crescentes de distúrbios
- . intervalo entre distúrbios ≈ 50 micro-segundos
- . número de aplicações de cada rajada $\rightarrow 10$
- . intervalo entre rajadas $\rightarrow 10$ segundos

Sequência 5

- . rajadas de 16 distúrbios isolados positivos, ordenadas por largura e amplitude crescentes dos distúrbios
- . intervalo entre distúrbios ≈ 50 micro-segundos
- . número de aplicações de cada rajada $\rightarrow 10$
- . intervalo entre rajadas $\rightarrow 10$ segundos

Sequência 6

- . rajadas de 16 distúrbios isolados positivos, ordenadas por largura e amplitude crescentes dos distúrbios
- . intervalo entre distúrbios ≈ 15 micro-segundos
- . número de aplicações de cada rajada $\rightarrow 10$
- . intervalo entre rajadas $\rightarrow 10$ segundos

Sequência 7

- . distúrbios negativos isolados ordenados por largura e amplitude crescentes
- . número de aplicações de cada distúrbio $\rightarrow 10$
- . intervalo entre distúrbios $\rightarrow 10$ segundos

Duas filosofias diferentes foram adotadas na definição da ordem de aplicação dos distúrbios. Nas sequências 1 e 2, ordenou-se distúrbios com largura entre 1,2 micro-segundos e 28 micro-segundos com amplitudes entre 5 e 40 V, (degraus de 5 V), em ordem crescente do produto da largura pela amplitude ao quadrado. Esse produto é proporcional à energia do distúrbio,

(E_d), pois:

$$E_d = \int v(t) * i(t) dt$$

para tensão, (V), e carga constantes, (R)

$$E_d = (T * V * V)/R$$

e

$$E_d \propto T * V * V$$

Com essa classificação em níveis crescentes de energia na primeira sequência de testes, pretendeu-se minimizar a queima esperada de componentes por efeito térmico.

Na segunda filosofia adotada para as restantes sequências de teste executadas, os distúrbios são ordenados fixando-se cada duração (entre 1,2 e 260 micro-segundos) e fazendo variar a amplitude entre 5 e 75 V, (degraus de 5 V), exceto para a sequência 7 onde as amplitudes variam entre -2 a -10 V, (degraus de -2 V). A limitação dos distúrbios negativos em -10 V, (superpostos na tensão de +5 V da alimentação dos módulos), foi adotada para minimizar a queima de componentes.

As rajadas de distúrbios utilizadas nas sequências de teste 4, 5 e 6 foram implementadas por "software", através do chaveamento de distúrbios isolados. Isso foi necessário devido a impossibilidade de chavear rajadas de distúrbios com largura menor que 4,6 micro-segundos, restrição imposta pela chave

transistorizada do sistema. O intervalo entre distúrbios, dentro de uma rajada, foi fixado pelo programa em ≈ 50 micro-segundos para as sequências 4 e 5 e em ≈ 15 micro-segundos para a sequência 6.

Deve-se lembrar que a adoção de um transistor de potência com tecnologia VMOS, na implementação da chave transistorizada, pode contornar esse inconveniente, conforme é discutido na seção 4.3.4.

5.4 Considerações Sobre os Resultados Obtidos

Todas as sequências de teste, às quais foi submetido o módulo 2, não chegaram a ser completadas devido a falhas nos componentes desse módulo.

Dois tipos de falhas em componentes foram observadas durante a realização dos ensaios:

- . queima de componente

- . travamento ("latch-up") das memórias MLE (tecnologia CMOS)

As queimas dos componentes foram freqüentes na etapa de testes e validação do sistema. Nos ensaios para a avaliação da susceptibilidade dos módulos, foram tomados alguns cuidados para

evitar que tal fato ocorresse frequentemente. Os cuidados básicos consistiram na ordenação dos distúrbios e no intervalo entre aplicações adotado.

O efeito de travamento ("latch-up") das memórias de leitura e escrita CMOS foi identificado com base na referência [Pa 85a]. Esse efeito se manifestou como um curto-circuito da fonte de alimentação do módulo sob teste, com a corrente sendo limitada pelo regulador de tensão dessa fonte. As memórias sob esse efeito apresentaram um aquecimento bastante pronunciado, porém as unidades socorridas a tempo, isto é, aquelas que tiveram a alimentação desligada tão logo se manifestou o efeito, voltaram a funcionar de maneira aparentemente normal.

Devido à sua participação no processo de comunicação entre o módulo sob teste e o supervisor, a memória MLE de dados foi protegida dos distúrbios a partir do teste número 2 da Sequência 3, pelo circuito mostrado na figura 5.3.

Figura 5.3 Circuito utilizado para proteger do efeito de travamento uma MLE CMOS

Na figura 5.4 mostra-se um típico relatório impresso para detecções de diferenças entre os barramentos de dados e endereços dos módulos sob teste.

```

SEQUENCIA NUMERO.....00001
PADRAD NUMERO.....00001
TRANSIENTE NUMERO.....00008
DIFERENCAS RESTANTES NA RAM DE DADOS....00001
SITUACAO DOS REGISTRADORES:

F A C B E D L H I I I I F A C B E D L H P P S S
. . . . . X X Y Y C C P P
      l h l h      l h l h
- - - - -
. . . . . X X X . . . . X . . .

SEQUENCIA NUMERO.....00001
PADRAD NUMERO.....00001
TRANSIENTE NUMERO.....00010
DIFERENCAS RESTANTES NA RAM DE DADOS....00001
SITUACAO DOS REGISTRADORES:

F A C B E D L H I I I I F A C B E D L H P P S S
. . . . . X X Y Y C C P P
      l h l h      l h l h
- - - - -
. . . . . X X . . . . X . . .

```

Figura 5.4 Relatório impresso para diferenças detectadas

5.4.1 Resultados Obtidos

Na tabela 5.3 estão sumarizados os resultados obtidos na aplicação das sequências descritas.

Tabela 5.3 Resultados obtidos com a aplicação das sequências de teste .

Sequência	Teste	Motivos das Diferenças Detectadas				Total de Diferenças Detectadas	Último Distúrbio Aplicado		Nº Total de Distúrbios Aplicados
		A	B	C	D		Distúrbio nº	Padrão nº	
1	1	00	01	00	01	02	01	27	261
	2	00	01	00	00	01	01	27	261
	3	00	01	00	00	01	01	18	171
	4	00	01	00	00	01	01	18	171
	5	00	02	00	00	02	01	31	301
2	1	01	00	01	03	05	01	27	1301
3	1	00	10	00	02	12	01	52	511
	2	00	03	02	02	07	01	59	581
4	1	00	05	00	08	13	03	52	513
5	1	00	05	00	21	26	03	52	513
6	1	00	02	00	41	43	01	42	411
7	1	27	00	00	12	39	01	9	81

- A - Alteração no conteúdo de MLE ou registrador
 B - Travamento ("latch-up") de MLE CMOS
 C - Queima de componente
 D - Motivo não identificado

As detecções de diferenças entre o funcionamento dos módulos sob teste foram agrupadas conforme o efeito motivador dessas detecções, provocado pelo distúrbio, em quatro grupos:

- . Alteração no conteúdo da MLE ou registrador
- . Travamento ("latch-up") de MLE CMOS
- . Queima de componente
- . Motivo não identificado

Também constam dessa tabela o último distúrbio aplicado antes do cancelamento de cada teste, e o número total de distúrbios aplicados.

Por motivo não identificado entende-se os que provocaram uma detecção de diferença entre os barramentos de endereços e dados, sem entretanto terem sido constatadas diferenças entre os conteúdos das memórias MLE e registradores dos módulos sob teste.

5.4.2 Análise dos Resultados Obtidos

Uma análise da tabela 5.3 mostra que:

- . para distúrbios positivos, os motivos que mais provocaram detecções foram os não identificados,

e o travamento das memórias de leitura e escrita
CMOS

- . para distúrbios negativos, (sequência 7), os motivos que mais provocaram detecções foram as alterações do conteúdo das MLES ou registradores da UCP Z80 e os não identificados
- . proporcionalmente ao número de distúrbios aplicados, os distúrbios negativos tem um efeito interferente muito mais pronunciado, pois em sequências semelhantes como são a 3 e a 7, (exceto pela polaridade dos distúrbios e suas amplitudes máximas), os percentuais entre distúrbios interferentes e os aplicados são:

Sequência 3 ---> $1/171 * 100\% \approx 0,6\%$

Sequência 7 ---> $39/81 * 100\% \approx 48\%$

- . Deve-se ainda considerar que, (apesar de não constarem na tabela), o efeito interferente dos distúrbios positivos, (considerando-se também as detecções com motivos não identificados), se manifestou para amplitudes maiores ou iguais a 10 V, enquanto que para os negativos o efeito interferente se manifestou para amplitudes de apenas -2 V.

- . O maior número de detecções para as sequências 4, 5 e 6 são ilusórios, se for considerado o número de distúrbios isolados envolvidos em cada rajada, ou seja:

Sequência 4 ---> $(13 * 100\%) / (4 * 513) \approx 0,6\%$

Sequência 5 ---> $(26 * 100\%) / (16 * 513) \approx 0,3\%$

Sequência 6 ---> $(43 * 100\%) / (16 * 411) \approx 0,7\%$

Duas conclusões são aparentes das observações feitas:

- . Pulsos positivos tem um efeito interferidor não muito pronunciado nem bem definido, salvo quando provocaram a queima de componentes ou o travamento de MLEs CMOS.
- . Pulsos negativos, mesmo quando suas amplitudes caracterizaram apenas um decréscimo na tensão de alimentação dos circuitos, tem um efeito bastante pronunciado e definido. Basta observar na tabela 5.3 o número de detecções atribuídas em cada sequência, para a alteração do conteúdo das memórias MLE e registradores.

5.5 Considerações Finais

Neste capítulo foi ensaiada uma implementação do sistema para testes de susceptibilidade proposto. Esse sistema permite a caracterização do efeito interferente dos distúrbios de natureza transiente, particularmente aqueles de curta duração.

Os ensaios foram divididos em duas fases. Na primeira, procurou-se caracterizar o desempenho e restrições da implementação feita. Na segunda fase dos ensaios, os módulos microcomputadores sob teste foram submetidos a uma série de seqüências automáticas de teste. Alguns resultados da aplicação dessas seqüências foram sumarizados e analisados sob determinados aspectos, resultando em algumas conclusões interessantes.

Outras análises podem ser levadas a termo com os dados obtidos. Cita-se, como exemplo, o correlacionamento das detecções feitas com a amplitude e largura dos pulsos aplicados. Para efeito deste trabalho, entretanto, acredita-se que as análises feitas demonstram claramente a validade do sistema proposto e implementado. Além disso, os resultados permitiram identificar os distúrbios negativos como os principais causadores das falhas detectadas. Isso se opõe à região de sensibilidade definida por Key em [Ke 79] para os distúrbios do tipo 1. Pode-se explicar essa aparente contradição se for considerado que os distúrbios negativos aplicados não sofreram a ação dos capacitores eletrolíticos da fonte de alimentação.

Apesar dos resultados apresentados, quaisquer análises e conclusões pecam em generalidade, haja visto a particularidade

dos módulos microcomputadores submetidos aos testes.

No capítulo seguinte propõe-se alguns outros trabalhos considerados relevantes para a continuidade do até aqui realizado.

C A P Í T U L O V I

CONCLUSÕES FINAIS E SUGESTÕES PARA NOVAS PESQUISAS

6.1. Considerações Iniciais

Nos capítulos iniciais é feita uma revisão bibliográfica do assunto, que culmina no capítulo III com a definição do escopo deste trabalho. São definidos os distúrbios que normalmente provocam falhas em equipamentos computacionais e é enfatizada a lacuna existente, na bibliografia consultada, em relação à interferência provocada pelos distúrbios de natureza transiente do tipo 1. Ainda no capítulo III é proposto um sistema para a realização de ensaios de susceptibilidade aos distúrbios da rede elétrica, o qual pode ser utilizado com diversas classes de equipamentos. A utilização desse sistema no ensaio de equipamentos digitais é uma tarefa exequível, a qual é bastante facilitada quando os equipamentos dispõem de microprocessadores.

No capítulo IV é implementado um sistema para o ensaio de equipamentos dotados de microprocessadores, tais como os microcomputadores. Esse sistema é uma particularização do sistema apresentado no capítulo III, e são tomados alguns cuidados a

nível de projeto e implementação para que ele possa ser utilizado, sem muitas alterações, no ensaio de toda uma série de equipamentos semelhantes. A não disponibilidade de microcomputadores comerciais e a simplicidade da manutenção dos equipamentos danificados durante os ensaios, motivou o projeto de dois pequenos microcomputadores para os testes com o sistema implementado.

Os testes para a avaliação do sistema e os ensaios de susceptibilidade realizados são descritos no capítulo V. Nesse capítulo são também analisados os resultados obtidos e feitas as devidas considerações sobre a implementação de alguns subsistemas. Os dados obtidos nos ensaios de susceptibilidade são analisados qualitativamente, resultando em algumas conclusões que demonstram não somente a viabilidade do sistema implementado, como abrem uma série de perspectivas para a continuidade do trabalho.

A seção 6.2 deste capítulo consiste em um sumário das considerações finais feitas em cada um dos capítulos anteriores. Na seção 6.3 são apresentadas sugestões para a continuidade do trabalho até aqui desenvolvido. Finalmente, na seção 6.4, são citadas algumas contribuições deste trabalho, no sentido de tornar mais clara a relação entre os distúrbios que afetam a qualidade do suprimento de energia elétrica e a operação confiável de sistemas computacionais, particularmente de microcomputadores.

6.2. Conclusões Finais

Constatou-se pela bibliografia encontrada, a falta, senão inexistência, de trabalhos versando sobre a caracterização dos distúrbios que afetam a qualidade do suprimento de energia elétrica no Brasil. Os trabalhos levados a termo em outros países, particularmente nos EUA, não são abundantes. Existem poucas referências que se preocupam com a etapa de coleta de dados, as quais são frequentemente referidas em outros trabalhos correlatos.

A caracterização dos distúrbios é feita de maneira oportuna por Key em [Ke 79]. Além disso, Key propõe limites para a susceptibilidade de equipamentos computacionais, os quais recomenda aos fabricantes conscientes da qualidade do suprimento de energia elétrica.

Se por um lado estão identificadas as causas dos distúrbios que afetam o sistema de distribuição de energia, por outro lado o efeito desses distúrbios sobre os computadores não está bem definido, principalmente para os distúrbios de natureza transiente de curta duração (tipo 1).

Nos artigos mais recentes sobre o assunto notou-se uma certa negligência em caracterizar melhor as causas e efeitos dos distúrbios sobre os equipamentos computacionais. Em parte, atribui-se essa negligência ao aperfeiçoamento de dispositivos intermediários que, instalados entre a fonte de energia e o computador, contribuem eficazmente para a solução do problema a custos cada vez mais baixos. Deve-se lembrar entretanto que o

mais eficaz desses dispositivos, a fonte de alimentação ininterruptível, ainda apresenta alto custo e o seu emprego, assim como de outros dispositivos condicionadores, deve ser feito analisando-se aspectos relacionados com o custo, a necessidade e confiabilidade dos sistemas.

O sistema para testes de susceptibilidade proposto e implementado tem a função de permitir o estudo e determinação de aspectos ou parâmetros relacionados com a susceptibilidade de equipamentos aos distúrbios da rede elétrica. Isso se reveste de especial importância para a consecução dos estudos mencionados na seção 6.3.

Os ensaios realizados com o sistema proposto mostraram sua exequibilidade, além de proporcionarem alguns resultados interessantes. Qualitativamente ficou claro que os distúrbios com polaridade negativa, mesmo que suas amplitudes não sejam suficientes para tornar negativa a tensão de alimentação dos equipamentos interferidos, são extremamente mais perturbadores que os distúrbios com polaridade positiva. Isso contradiz a região de sensibilidade, definida por Key em [Ke 79], para os distúrbios do tipo 1. Essa aparente contradição pode ser entendida considerando-se que os distúrbios são aplicados após a fonte de alimentação do módulo sob teste. Dessa forma os capacitores eletrolíticos da fonte não podem suprir a deficiência energética motivada pelos distúrbios negativos. Esse fato permite explicar o elevado poder interferente dos distúrbios negativos dos tipos 2 e 3, constatado na bibliografia consultada. Permite ainda inferir como uma possível solução para os distúrbios de natureza transiente, particularmente os dos tipos 1 e 2, o

emprego de supressores para desviar a energia adicional envolvida nas sobretensões e o emprego de capacitores eletrolíticos adicionais, para prover a energia necessária nas subtensões.

O sistema foi implementado para a análise de distúrbios que atingem os circuitos eletrônicos dos equipamentos por condução. A análise de distúrbios que atingem os circuitos por radiação eletromagnética também pode ser realizada. Para isso é necessário somente a definição de um subsistema para a aplicação controlada de radiação eletromagnética.

6.3. Sugestões Para Novas Pesquisas

Uma série de possíveis novos trabalhos pode ser iniciada tendo este como base. Esses novos trabalhos dividem-se em duas classes: Aqueles destinados a suprir a falta de dados sobre a qualidade do sistema de distribuição de energia elétrica no Brasil, e sobre o comportamento de equipamentos nacionais alimentados por ele; e aqueles destinados ao estudo de novas técnicas e equipamentos utilizados para diminuir o efeito interferente desses distúrbios sobre os equipamentos computacionais. Existe uma diversidade de escopos para esses novos trabalhos. Acredita-se serem mais importantes, os seguintes:

- . Levantamento e caracterização da qualidade do suprimento de energia elétrica no Brasil.
- . Ensaio de computadores comerciais, determinação do nível de susceptibilidade aos distúrbios de rede e subsequente proposição de normas regulamentando esses níveis.
- . Estudo de novas medidas e dispositivos para a solução dos problemas resultantes da qualidade inadequada do suprimento de energia elétrica.
- . Estudo de características de projeto em "software" e "hardware" que incrementem a tolerância aos efeitos da interferência provocada por distúrbios da rede elétrica.
- . Estudo de medidas e técnicas que possibilitem o adequado funcionamento de sistemas com microprocessadores em ambientes eletricamente hostis, tal como em aplicações automotivas.
- . Estudo do comportamento individual de alguns componentes importantes, tais como memórias e microprocessadores, quando de alguma forma sofrem com a interferência provocada pelos distúrbios da rede de energia elétrica.

6.4. Contribuição Deste Trabalho

Esse trabalho contribui de três maneiras para o estudo e solução dos problemas relacionados com a qualidade inadequada do suprimento de energia elétrica. A primeira delas consiste na revisão feita da bibliografia sobre o assunto, possibilitando aos interessados uma visão razoavelmente ampla dos diversos aspectos relacionados com as causas, efeitos, sintomas e soluções para o problema. A segunda forma consiste no sistema para testes de susceptibilidade proposto. Esse sistema pode ser utilizado para a obtenção de diversos dados sobre o comportamento de equipamentos submetidos, de forma controlada, a uma simulação dos distúrbios encontrados nas redes de distribuição pública de energia elétrica. Particularmente importante é o estudo do efeito dos distúrbios de natureza transiente com curta duração, relegado quase ao esquecimento na bibliografia consultada. O sistema proposto tem concepção diferente, e acredita-se mais versátil, que os sistemas utilizados pelos fabricantes de computadores para fins correlatos. A terceira contribuição deste trabalho consiste na própria implementação do sistema proposto. Além desse sistema servir, com pequenas alterações, para ensaios de cunho mais específicos que os realizados, os detalhes e dificuldades resolvidas na sua implementação podem contribuir para o projeto de sistemas semelhantes.

B I B L I O G R A F I A

- Cl 85 - CLARK, J.; "Cost-Effective Computer Backup Systems Solve Power Supply Problems", Computer Technology Review, vol V, no. 2, pp 201-205, 1985.
- Co 82 - COURVILLE, E. W., GULACHENSKI, E.M., KERSTERSON A. D. ; "A New Device for Improving the Quality of Distribution Feeder Power to Digital Computer and Other Voltage-Sensitive Loads", IEEE Transactions on Power Apparatus and Systems, vol PAS-101, no. 8, pp 2916-2924, 1982.
- Cr 85 - CROSTHWAIT JR., D. L.; "UPS Products Provide Improved Performance and Greater Flexibility", Computer Technology Review - vol V, no. 3, pp 208-212, 1985.
- Da 85 - DANG, G.; "Ultra-Isolation Devices Yield Better Protection From Electrical Noise", Computer Technology Review, vol V, no. 2, pp 187-194, 1985.
- Du 81 - DUELL, A. W., ROLAND, W. V.; "Power Line Disturbances and their Effect on Computer Design and Performance", Hewlett Packard Journal, vol 32, no. 8, pp 25-32, 1981.
- Ed 85 - EDMAN, J. C.; "Applications Affect Selection Criteria for Today's UPS Systems", Computer Technology Review, vol V, no. 3, pp 215-220, 1985.
- Fa 85 - FANCHER, D.; "Power Line Monitors Provide Data Useful in Error Correction", Computer Technology Review, vol V, no. 2, pp 207-213, 1985.

- Fi 76 - FISHER, F. A., MARTZLOFF, F. D.; "Transient Control Levels - A Proposal for Insulation Coordination in Low Voltage Systems", IEEE Power Apparatus and Systems, vol PAS-95, no. 1, pp 120-129, 1976.
- Ge 86 - GERKE, D.; KIMMEL, W.; "Designing Noise Tolerance into Microprocessor Systems", EMC Technology, vol 5, no. 2, pp 45-52, 1986.
- Ka 68 - KAJIHARA, H. H.; "A 7.5 kVA Power Transient Synthesizer", IEEE Transactions on Instrumentation and Measurement, vol IM-17, no. 2, pp 115-121, 1968.
- Ka 72 - KAJIHARA, H. H.; "Power Transient Monitor", IEEE Transactions on Instrumentation and Measurement, vol IM-21, no. 1, pp 74-77, 1972.
- Ke 79 - KEY, T. S.; "Diagnosing Power Quality-Related Computer Problems", IEEE Transactions on Industry Applications, vol IA-15, no. 4, pp 381-393, 1979.
- Le 84 - LEWIS, W. H.; "Effective Computer Installations Require System Noise Protection", Computer Technology Review, vol IV, no. 4, pp 187-200, 1984.
- Ma 70 - MARTZLOFF, F. D.; HAHN, G. J.; "Surge Voltages in Residential and Industrial Power Circuits", IEEE Transactions on Power Apparatus and Systems, vol PAS-89, no. 6, pp 1049-1056, 1970.
- Ma 85 - MAGER, G.; "Alternatives When Full UPS Protection Isn't Essential", Computer Technology Review, vol V, no. 3, pp 221-222, 1985.
- Mi 85 - MINGHIM, R., TRINDADE, JR. O.; "Sistema Monitor para Z80", Anais do IV Congresso de Iniciação Científica e

Tecnológica em Engenharia, São Carlos - USP, 1985.

- Na 80 - NATIONAL ; "Regulator's Handbook", National Semiconductor, pp 7.32-7.35, 1980.
- Na 85 - NASH, JR. H. O., WELLS, F. M.; "Power Systems Disturbances and Considerations for Power Conditioning", IEEE Transactions on Industry Applications, vol IA-21, no. 6, pp 1472-1481, 1985.
- Ot 75 - OTT, H. W.; "Noise Reduction Techniques in Electronic Systems", John Wiley and Sons - 1975.
- Fa 85a - PAWLOSKI, M. B.; MOROYAN, T.; ALTNETHER, J.; "Inside CMOS Technology", Application Report AR-302, INTEL Corporation, 1985.
- Fa 85b - PANKAU, J.; "Power Environment Controlled Utilizing Parallel Conditioners", Computer Technology Review, vol V, no. 3, pp 201-206, 1985.
- Re 85a - RECHSTEINER, E. B.; "Knowledge is Critical in Selecting the Right UPS for Your Applications", Computer Technology Review, vol V, no. 2, pp 196-199, June 1985.
- Re 85 - RECHSTEINER, E. B.; "Clean, Stable Power for Computer", EMC Technology, vol IV, no. 3, pp 67-85, 1985.
- Wh 82 - WHITE, D. R. J.; "EMI Control in the Design of Printed Circuit Boards and Backplanes", 3rd edition, Don White Consultants Inc., 1982.
- Wi 82 - WILLIAMSON, T.; "Designing Microcontroller Systems in Electrically Noisy Environments", Application Note AP-125, INTEL Corporation, 1982.

A P E N D I C E A

ESPECIFICAÇÃO TÍPICA DA QUALIDADE DO SUPRIMENTO DE ENERGIA PARA COMPUTADORES

PARÂMETROS	FAIXA OU VALOR MÁXIMO
1. Regulação de tensão (regime permanente)	-10% até +10% (ANSI C84.1, 1970, -13% até +6%)
2. Distúrbios na tensão Subtensão momentânea	-25% até -30% com duração menor que 0.5 s, -100% com duração entre 4 e 20 ms
3. Sobretensão transiente	+150% até +200% com duração menor que 0.2 ms
4. Distorção harmônica da tensão	3% até 5% (com carga linear)
5. Ruído	nenhuma especificação
6. Variação da frequência	60 Hz + ou - 0.5 Hz até + ou - 1 Hz
7. Taxa de variação da frequência	1 Hz/s
8. Desequilíbrio entre as tensões de fase	2.5% até 5%
9. Desequilíbrio da carga	5% até 20% (valor máximo para uma fase)

9. Fator de potência	0.8 a 0.9
10. Demanda da carga	0.75 a 0.85 (das cargas conectadas)

Observações:

- . Os parâmetros 1,2,5 e 6 dependem exclusivamente da fonte de energia.
- . Os parâmetros 3,4 e 7 resultam da interação entre a fonte de energia e a carga.
- . Os parâmetros 8,9 e 10 estão diretamente relacionados com a carga elétrica imposta pelo computador.

A P E N D I C E B

DIAGRAMAS ELÉTRICOS

B.1.1-UCP, GERADORES DE RELÓGIO E TAXA DE BAUD

Figura. B.1 Módulos Sob Teste

B.1.2- MEMÓRIA (2x)

Figura B.1 Módulos Sob Teste (cont...)

B.1.3- COMUNICAÇÃO SERIAL (2x)

Figura B.1 Módulos Sob Teste (cont...)

B.1.4 COMUNICAÇÃO PARALELA (2x)

Figura B.1 Módulos Sob Teste (cont...)

B1.5- ACOPLADORES DE BARRAMENTOS (2x)

Figura B.1 Módulos Sob Teste (cont...)

B.1.6 - REGULADORES DE TENSÃO

Figura B.1 Módulos Sob Teste (cont...)

B.2.1- SINCRONIZADOR

Figura B.2 Sincronizador e comparador

B.2.2 – COMPARADOR

Figura B.2 Sincronizador e Comparador (cont...)

Figura B.3 Gerador de Distúrbios

B.3.1- GERADOR DE PULSOS

Figura B.3 Gerador de Distúrbios (cont...)

B.3.2 - CIRCUITO DE CHAVEAMENTO DOS DISTÚRBIOS

B.3.3-FONTE DE ALIMENTAÇÃO PROGRAMÁVEL

Figura B.3 Gerador de Distúrbios (cont....)

Figura B.4 Alterações no Microcomputador LIE UCP - 64D

Figura B.5 Fontes de Alimentação

A P E N D I C E C

FLUXOGRAMAS

Programa Monitor

Figura C.1 "Software" dos Módulos Sob Teste

Rotina de Inicialização

Figura C.1 "Software" dos Módulos Sob Teste (cont....)

Rotina de teste

Figura C.1 "Software" dos Módulos Sob Teste (cont....)

Rotina de atendimento da Interrupção não mascarável

Figura C.1 "Software" dos Módulos Sob Teste (cont...)

ROTINA DE SUPERVISÃO

Figura C.2 "Software" do Supervisor

Figura C.2 "Software" do Supervisor (cont...)

Figura C.2 "Software" do Supervisor (cont...)

Figura C.2 "Software" do Supervisor (cont...)

Figura C.2 "Software" do Supervisor (cont...)

Figura C.2 "Software" do Supervisor (cont...)

Figura C.2 "Software" do Supervisor (cont...)

Figura C.2 "Software" do Supervisor (cont...)

Figura C.2 "Software" do Supervisor (cont...)

Figura C.2 "Software" do Supervisor (cont...)

Figura C.2 "Software" do Supervisor (cont...)

A P E N D I C E D

LISTAGENS

```

; *****
; * ROTINA DE INICIALIZACAO - SISTEMA PARA ESTUDO DE FALHAS *
; * EM MICROCOMPUTADORES MOTIVADAS POR TRANSIENTES DE REDE. *
; *****
;
;

```

```

; Esta rotina cuida da inicializacao da E/S serial e parale-
; lela dos modulos, preenche toda a memoria com uma constante,
; transfere a rotina TESTE da memoria EPROM para a memoria RAM e
; transfere a execucao para a rotina TESTE.
;

```

TITLE INIC

SUBTTL ROTINA DE INICIALIZACAO DOS MODULOS - JAN/87

```

;
;
D8251 EQU 04H ;END. DE DADOS DA USART
C8251 EQU 05H ;END. DE COMANDO DA USART
RST51 EQU 40H ;PALAVRA DE COMANDO DE RESET DA USART
CMD51 EQU 37H ;PALAVRA DE COMANDO DA USART
; HABILITA TRANSM.
; HABILITA RECEP.
; HABILITA DTR E CTS
; RESETE FLAGS DE ERRO
MOD51 EQU 0CFH ;PALAVRA DE MODO DA USART
; BAUD RATE DIV 64
; PALAVRAS COM 8 BITS
; SEM PARIDADE
; 2 STOP BITS
DPA EQU 00H ;END. DE DADOS DA PORTA A - PIO
DPB EQU 01H ;END. DE DADOS DA PORTA B - PIO
CPA EQU 02H ;END. DE CONTROLE DA PORTA A - PIO
CPB EQU 03H ;END. DE CONTROLE DA PORTA B - PIO
MAPIO EQU 4FH ;PALAVRA DE MODO DA PORTA A - PIO
;BITS DA PORTA A - ENTRADA
MBPIO EQU 0FH ;PALAVRA DE MODO DA PORTA B - PIO
;BITS DA PORTA B - SAIDA
TESTE EQU 2000H ;INICIO EM RAM DO PROG DE TESTE
TEST EQU 0800H ;INICIO EM EPROM DO PROG DE TESTE
;
;

```

ORG 0700H

; PROGRAMACAO DA USART

```

INICIO: XOR A
OUT (C8251),A
OUT (C8251),A
OUT (C8251),A
LD A,RST51 ;RESET
OUT (C8251),A
LD A,MOD51 ;MODO
OUT (C8251),A
LD A,CMD51 ;COMANDO
OUT (C8251),A
IN A,(D8251) ;LIMPA BUFFER

```



```

;
; PROGRAMACAO DA PIO
;
LD      A,MAPIO          ;MODO DA PORTA A
OUT     (CPA),A
LD      A,MBPIO          ;MODO DA PORTA B
OUT     (CPB),A
;
; INICIALIZACAO DA RAM DE PROGRAMA E DE DADOS
;      PROGRAMA -> 2000H - 27FFH
;      DADOS    -> 2800H - 2FFFH
;
LD      A,55H
LD      HL,2000H          ;INICIALIZA PONTEIRO
LD      BC,1000H          ;INICIALIZA CONTADOR
PROX:   LD      (HL),A      ;INICIALIZA RAM
CPI     PE,PROX           ;ATUALIZA E COMPARA
JP      PE,PROX           ;INICIALIZE PROX. BYTE
;
; TRANSFERE O PROGRAMA DE TESTE DA EPROM PARA A RAM
;
LD      HL,TEST           ;POSISIONA PONTEIRO DA EPROM
LD      DE,TESTE          ;POSIONA PONTEIRO DA RAM
LD      BC,100H           ;NRO DE BYTES A TRANSFERIR
LDIR    ;TRANSFERE
;
; DESVIO PARA O PROGRAMA DE TESTE
;
JP      TESTE
;
END

```

```

;
; *****
; * ROTINA DE TESTE - SISTEMA PARA ESTUDO DE FALHAS EM MICROCOM_*
; * PUTADORES MOTIVADAS POR TRANSIENTES DE REDE *
; *****
;
;
; Esta rotina e' executada nos modulos basicos durante a
; aplicacao dos transientes. Sao inicializados os registradores do
; processador e e' armazenado um contador de 00H ate' 0FFH em 0FEH
; posicoes consecutivas de memoria. As chaves tipo "dip" dos modulos
; sao lidas no inicio da contagem, e este valor e' tambem armazenado
; na memoria.
;
TITLE TESTE
SUBTTL ROTINA TESTE DO SISTEMA - JAN/87
;
;
DPA EQU 00H ;END. DE DADOS DA PORTA A - PIO
DPB EQU 01H ;END. DE DADOS DA PORTA B - PIO
RAMDAD EQU 2800H ;INICIO DA AREA DE DADOS EM RAM
;
;
ORG 2000H
;
; INICIALIZACAO DOS REGISTRADORES
; A,BC,DE,HL,IX,IY e AUXILIARES
;
INICIO: XOR A ;ZERA ACUMULADOR E DEMAIS REGISTRADORES
LD B,A
LD C,A
LD D,A
LD E,A
LD H,A
LD L,A
LD IX,00H
LD IY,00H
EXX ;TROCA REGISTRADORES AUXILIARES COM PRINCIPAIS
EX AF,AF'
XOR A ;E OS ZERA
LD B,A
LD C,A
LD D,A
LD E,A
LD H,A
LD L,A
EXX ;RETORNA REGISTRADORES PRINCIPAIS
EX AF,AF'
;
;
LD C,00H ;INICIALIZA SEQUENCIA
LD HL,RAMDAD ;INICIALIZA CONTADOR E PONTEIRO
LOOP: LD L,00H
;
; LE DIP SWITCHES ARMAZENANDO NO INICIO DA AREA DE DADOS

```

```

;
IN      A,(DPA)
LD      (HL),A
LD      A,(HL)
;
; ARMAZENA UMA SEQUENCIA EM 255 POSICOES CONSECUTIVAS DA AREA DE
; DADOS
;
PROX:   INC      L           ;ATUALIZA PONTEIRO
LD      (HL),C           ;ARMAZENA BYTE DA SEQUENCIA
LD      C,(HL)           ;LE O BYTE ARMAZENADO
INC      C               ;ATUALIZA DADO DA SEQUENCIA
LD      A,C             ;MOSTRA NOS LEDs
OUT      (DPB),A
LD      A,L             ;TESTA SE JA FORAM PREENCHIDOS 255 BYTES
CP      OFFH
JP      NZ,PROX          ;SE NAO, ARMAZENE O PROX. BYTE
JP      LOOP             ;REPITA A OPERACAO DESLOCANDO EM UM BYTE
;A SEQUENCIA
;
END

```

```

;
; *****
; * ROTINA DE ATENDIMENTO DA INTERRUPCAO NAO MASCARAVEL *
; * SISTEMA PARA ESTUDO DE FALHAS EM MICROCOMPUTADORES *
; * MOTIVADAS POR TRANSIENTES DE REDE *
; *****
;
;

```

```

; Esta rotina faz o atendimento da interrupcao nao mascaravel
; dos modulos, acionada por uma condicao de erro detetada pelo com-
; parador dos dutos de enderecos e dados. Sao salvos na memoria to-
; dos os registradores do processador, reinicializada a E/S serial
; e transferida toda a memoria volatil dos modulos basicos para o
; modulo supervisor. (sob o controle deste ultimo)

```

TITLE INTR

SUBTTL ATENDIMENTO DA INTERRUPCAO - JAN/87

```

;
;
D8251 EQU 04H ;END. DE DADOS DA USART
C8251 EQU 05H ;END. DE CONTROLE DA USART
RST51 EQU 40H ;PAL. DE CONT. DE RESET DA USART
CMD51 EQU 37H ;PALAVRA DE COMANDO DA USART
; HABILITA TRANSMISSAO
; HABILITA RECEPCAO
; HABILITA DTR E CTS
; RESETA FLAGS DE ERRO
MOD51 EQU 0FH ;PALAVRA DE MODO DA USART
; BAUD RATE DIV 64
; PALAVRAS COM 8 BITS
; SEM PARIDADE
; 2 STOP BITS
RAM EQU 2000H ;INICIO DA MEMORIA RAM
;
MAF_ EQU 2902H ;POSICOES DE MEMORIA DE SALVAMENTO
MBC_ EQU 2904H ;DOS REGISTRADORES.
MDE_ EQU 2906H ;O ENDEREÇO EXPLICITO ARMAZENA O
MHL_ EQU 2908H ;BYTE MAIS SIGNIFICATIVO
MIX EQU 290AH
MIY EQU 290CH
MAF EQU 290EH
MBC EQU 2910H
MDE EQU 2912H
MHL EQU 2914H
MPC EQU 2916H
MSP EQU 2918H
;
ORG 0900H
;
;SALVAMENTO DOS REGISTRADORES
;
LD (MSP-1),SP ;SALVA O SP NA MEMORIA
EX (SP),HL ;TROCA PC COM HL
LD (MPC-1),HL ;SALVA O PC NA MEMORIA
EX (SP),HL ;RECUPERA HL
LD SP,MPC-1 ;POSICIONA O PONTEIRO DA PILHA PARA

```

```

;
; SALVAMENTO DOS REGISTR. RESTANTES
;
PUSH    HL            ;SALVAMENTO DOS REGISTRADORES
PUSH    DE            ;PRINCIPAIS
PUSH    BC
PUSH    AF
PUSH    IY
PUSH    IX
EXX                      ;SALVAMENTO DOS REGISTRADORES
EX      AF,AF'
PUSH    HL            ;AUXILIARES
PUSH    DE
PUSH    BC
PUSH    AF
EXX
EX      AF,AF'
LD      SP,(MSP-1)
;
; INICIALIZACAO DA USART
; (NECESSARIA CASO UM TRANSIENTE A TENHA AFETADO)
;
XOR     A
OUT     (C8251),A
OUT     (C8251),A
OUT     (C8251),A
LD      A,RST51        ;RESET
OUT     (C8251),A
LD      A,MOD51        ;MOD0
OUT     (C8251),A
LD      A,CMD51        ;COMANDO
OUT     (C8251),A
IN      A,(D8251)      ;LIMPA BUFFER
;
;TRANSFERENCIA DO CONTEUDO DA MEMORIA RAM
;
TRF:    CALL    CI            ;AGUARDA CHARACTER DE CONTROLE
        CP      'T'          ;VERIFICA SE E UM 'T'
        JP      NZ,TRF        ;SE NAO, TENTA NOVAMENTE
        LD      A,20          ;AGUARDA
DLY:    DEC     A
        JP      NZ,DLY
        LD      HL,RAM        ;POSICIONA PONTEIRO
PROX:   LD      A,(HL)        ;CARREGA BYTE NO ACUMULADOR E
        CALL    CD            ;TRANSMITE
        INC     HL
        LD      A,H           ;VERIFICA SE TODOS OS BYTES JA
        CP      30H           ;FORAM TRANSMITIDOS
        JP      NZ,PROX
;
AQUI:   JP      AQUI          ;AGUARDA RESET
;
; ROTINAS DE ENTRADA E SAIDA
;
CI:     IN      A,(C8251)      ;VERIFICA SE RECEBEU DADO

```

```

      BIT      1,A
      JP       Z,CI          ;SE NAO, AGUARDA
      IN       A,(D8251)     ;CARREGA O ACUMULADOR COM O DADO
      RET
      ;
CO:   LD       C,A          ;SALVA O DADO
      IN       A,(C8251)     ;VERIFICA SE PODE TRANSMITIR
      BIT      0,A
      JP       Z,CO+1        ;SE NAO, AGUARDA
      LD       A,C
      OUT      (D8251),A     ;TRANSMITE
      RET
      ;
      END

```

```

;
; *****
; *  ROTINA DE SUPERVISAO - SISTEMA PARA ESTUDO DE FALHAS EM *
; *  MICROCOMPUTADORES MOTIVADAS POR TRANSIENTES DE REDE      *
; *****
;
;
;      Esta rotina cuida da inicializacao do sistema, controle da
; aplicacao dos transientes, controle da transferencia do conteudo
; da memoria dos modulos basicos para a memoria do modulo supervi-
; sor, comparacao dos dados transferidos, classificacao e apresen-
; tacao das diferencas encontradas e reinicializacao do sistema
; para os proximos testes.
;
TITLE SPV
SUBTTL ROTINA DE SUPERVISAO DO SISTEMA - JAN/87
;
D51_1 EQU 58H ;END. DE DADOS DA USART 1
D51_2 EQU 74H ;END. DE DADOS DA USART 2
C51_1 EQU 59H ;END. DE CONTROLE DA USART 1
C51_2 EQU 75H ;END. DE CONTROLE DA USART 2
CMD51 EQU 37H ;PALAVRA DE COMANDO DAS USARTS
;      HABILITA TRANSMISSAO
;      HABILITA RECEPCAO
;      HABILITA DTR E CTS
;      RESETA FLAGS DE ERRO
MOD51 EQU 0EEH ;PALAVRA DE MODO DAS USARTS
;      BAUD RATE DIV 16
;      PALAVRAS COM 8 BITS
;      SEM PARIDADE
;      2 STOP BITS
RST51 EQU 40H ;PALAVRA DE COM. DE RESET DAS USARTS
;
PA55 EQU 70H ;END. DA PORTA A DA 8255
PB55 EQU 71H ;END. DA PORTA B DA 8255
PC55 EQU 72H ;END. DA PORTA C DA 8255
C8255 EQU 73H ;END. DE CONTROLE DA 8255
MOD55 EQU 88H ;PALAVRA DE MODO DA 8255
;      PA7-PA0 -> SAIDA
;      PB7-PB0 -> SAIDA
;      PC7-PC4 -> ENTRADA
;      PC3-PC0 -> SAIDA
;
MAF_1 EQU RAM+902H ;POSICOES DE MEMORIA ONDE
MBC_1 EQU RAM+904H ;FORAM SALVOS OS BYTES MAIS
MDE_1 EQU RAM+906H ;SIGNIFICATIVOS DOS
MHL_1 EQU RAM+908H ;REGISTRADORES DO MODULO 1
MIX1 EQU RAM+90AH
MIY1 EQU RAM+90CH
MAF1 EQU RAM+90EH
MBC1 EQU RAM+910H
MDE1 EQU RAM+912H
MHL1 EQU RAM+914H
MPC1 EQU RAM+916H
MSP1 EQU RAM+918H

```

```

;
MAF_2 EQU RAM+1902H ;POSICOES DE MEMORIA ONDE
MBC_2 EQU RAM+1904H ;FORAM SALVOS OS BYTES MAIS
MDE_2 EQU RAM+1906H ;SIGNIFICATIVOS DOS REGIS-
MHL_2 EQU RAM+1908H ;TRADORES DO MODULO 2
MIX2 EQU RAM+190AH
MIY2 EQU RAM+190CH
MAF2 EQU RAM+190EH
MBC2 EQU RAM+1910H
MDE2 EQU RAM+1912H
MHL2 EQU RAM+1914H
MPC2 EQU RAM+1916H
MSP2 EQU RAM+1918H
;
BDOS EQU 05H ;PONTO DE ENTRADA PARA O BDOS
;
RAM1 EQU RAM ;END. INICIAL DA AREA DE ARMAZE-
;NAMENTO DE DADOS PROVENIENTES
;DO MODULO 1
RAM2 EQU RAM+1000H ;END. INICIAL DA AREA DE ARMAZE-
;NAMENTO DE DADOS PROVENIENTES
;DO MODULO 2
TAPRG EQU 40H ;TAMANHO DA AREA DO PROGRAMA
TRPRG EQU 800H ;TAMANHO DA RAM DE PROGRAMA
TADAD EQU 100H ;TAMANHO DA AREA DE DADOS
TRDAD EQU TRPRG ;TAMANHO DA RAM DE DADOS
RAMD1 EQU RAM1+TRPRG ;END. INICIAL DA RAM DE DADOS 1
RAMD2 EQU RAMD1+1000H ;END. INICIAL DA RAM DE DADOS 2
TAREG EQU 19H ;TAMANHO DA AREA DE REGISTRADORES
TADER EQU TAREG+TADAD
RAMRG1 EQU MAF_1-1 ;END. INICIAL DA AREA DE REGISTRA-
;DORES DO MODULO 1
RAMRG2 EQU MAF_2-1 ;END. INICIAL DA AREA DE REGISTRA-
;DORES DO MODULO 2
;
ORG 00H
;
LD HL,00 ;OBTEN O VALOR DO PONTEIRO DA PILHA
ADD HL,SP
LD SP,PILHA ;POSICIONA PONTEIRO DA PILHA LOCAL
PUSH HL ;SALVA PONTEIRO ANTIGO
CALL INICIA ;INICIALIZACAO DAS PORTAS E VARIAVEIS
CALL RESET ;RESET DOS MODULOS
JR Z,TRANS ;DESVIA SE HOUVE SUCESSO NO RESET
FIM: LD DE,MSGFIM ;IMPRIME A MENSAGEM DE TERMINO
CALL PRINT
POP HL ;RESTAURA PONTEIRO DE PILHA ANTIGO
LD SP,HL
JP 0000H ;RETORNA AO CPM
;
;
; APLICACAO DA SEQUENCIA DE PADROES DE TRANSIENTES
;
TRANS: LD HL,SEQ ;PONTEIRO PARA A SEQUENCIA
LD A,01 ;INICIALIZA CONTADOR DE PADRAO

```



```

LD      (NPAD),A
NEWPAD: LD      A,(HL)      ;OBTEN O PRIMEIRO BYTE DO PADRAO
BIT     7,A                ;VERIFICA SE E' O FIM DA SEQUENCIA
JR      Z,PADR             ;SE NAO, APLICAR PADRAO
LD      HL,(NSEQ)          ;CASO SEJA, INCREMENTA CONTADOR DE SEQUENCIA
INC     HL
LD      (NSEQ),HL
JR      TRANS              ;E DESVIA PARA UMA NOVA SEQUENCIA
PADR:   CALL    PADRAO      ;APLICA PADRAO
JR      NZ,FIM             ;SE HOUVE FALHA NO RESET, TERMINA
LD      A,(NPAD)           ;SENAO, INCREMENTA CONTADOR DE PADRAO
INC     A
LD      (NPAD),A
JR      NEWPAD             ;E APLICA NOVO PADRAO
;
; APLICACAO DO PADRAO DE TRANSIENTES
;
PADRAG: OUT     (PA55),A     ;PERIODO E TAXA DE REPETICAO DOS PULSOS
XOR     A                  ;ZERA CONTADOR DE TRANSIENTES
LD      (NTR),A
INC     HL                  ;AMPLITUDE E FORMA DOS PULSOS
LD      A,(HL)
OUT     (PB55),A
LD      B,5                ;AGUARDA 0.5 SEG
CALL    DELAY              ;PARA ACOMODACAO DOS RELES
INC     HL
LD      B,(HL)              ;TEMPO DE APLICACAO DO TRANSIENTE
INC     HL
LD      C,(HL)              ;CONTADOR DE APLICACOES DO TRANSIENTE
INC     HL                  ;AJUSTA PONTEIRO PARA UM NOVO PADRAO
PUSH    HL                  ;E O SALVA
NEWTR: LD      A,(NTR)      ;INCREMENTA CONTADOR DE TRANSIENTES
INC     A
LD      (NTR),A
CALL    TRTE                ;APLICA O TRANSIENTE
JR      NZ,SEGUE            ;DESVIA SE HOUVE FALHA DE RESET
DEC     C                  ;DECREMENTA CONTADOR DE APLICACOES
JR      NZ,NEWTR            ;SE NAO CHEGOU A ZERO, PROXIMO TRANSIENTE
SEGUE:  POP     HL
RET
;
; APLICACAO DOS TRANSIENTES
;
TRTE:   PUSH    BC           ;SALVA CONTADOR E TEMPO DE APLICACAO
LD      A,0FH
OUT     (PC55),A            ;ATIVA TRANSIENTES
CALL    DELAY              ;TEMPO DE APLICACAO
LD      A,0EH
OUT     (PC55),A            ;DESATIVA TRANSIENTES
POP     BC
IN      A,(PC55)            ;TESTA CONDICAO DE ERRO
BIT     7,A
RET     Z                  ;SE NAO HOUVE ERRO,RETORNA
EXX
CALL    ERRO                ;FAZ O TRATAMENTO DO ERRO

```

```

CALL    RESET           ;REINICIALIZA OS MODULOS
EXX
RET
;
; TRATAMENTO DA CONDICAO DE ERRO APOS TRANSIENTE
;
ERRO:   LD      B,02      ;AGUARDA 0.2s
CALL    DELAY
LD      A,06H           ;INIBE 0
OUT     (PC55),A        ;SINAL DE WAIT/ E NMI/
LD      DE,MSG00        ;IMPRIME MENSAGEM 00
CALL    PRINT
LD      HL,(NSEQ)       ;RECUPERA NRO DE SEQUENCIAS
CALL    HEXASC          ;CONVERTE E IMPRIME
LD      DE,MSG01        ;IMPRIME MENSAGEM 01
CALL    PRINT
LD      A,(NPAD)        ;RECUPERA NUMERO DO PADRAO
LD      L,A
LD      H,00
CALL    HEXASC          ;CONVERTE E IMPRIME
LD      DE,MSG02        ;IMPRIME MENSAGEM 02
CALL    PRINT
LD      A,(NTR)         ;RECUPERA NUMERO DO TRANSIENTE
LD      L,A
LD      H,00
CALL    HEXASC          ;CONVERTE E IMPRIME
;
; ESTABELECIMENTO DE COMUNICACAO COM O MODULO 2
;
LD      B,50            ;INICIALIZA CONTADOR DE TENTATIVAS
IN      A,(D51_2)       ;LIMPA BUFFER DA SERIAL
COM2:   LD      C,OFFH   ;INICIALIZA TEMPORIZADOR
LD      A,'T'           ;ENVIA 'T' PARA O MODULO 2
CALL    C02
TCOM2:  IN      A,(C51_2) ;VERIFICA SE RECEBEU DADO
BIT     1,A
JR      NZ,ARM2         ;SE RECEBEU, ARMAZENA BLOCO DE DADOS
DEC     C               ;ATUALIZA TEMPORIZADOR
JR      NZ,TCOM2        ;CONTINUA TENTANDO
DEC     B               ;ATUALIZA CONTADOR DE TENTATIVAS
JR      NZ,COM2         ;PROXIMA TENTATIVA
LD      DE,MSG2         ;MENSAGEM DE FALHA NA COMUNICACAO
CALL    PRINT
RET
;
; ARMAZENAMENTO DOS DADOS DO MODULO 2
;
ARM2:   IN      A,(D51_2) ;CARREGA O PRIMEIRO DADO
LD      HL,ARM2         ;INICIALIZA PONTEIRO
LD      BC,1000H        ;INICIALIZA CONTADOR
PROX2:  LD      (HL),A    ;E O ARMAZENA
DEC     BC              ;ATUALIZA CONTADOR E
INC     HL               ;PONTEIRO
LD      A,C             ;VERIFICA SE FORAM TRANSMITIR-
OR      B               ;DOS 4 KBYTES

```

```

JR      Z,ICOM1      ;SE FORAM, DESVIA
CALL    CI2          ;OBTEM PROXIMO DADO
JR      PROX2
;
; ESTABELECIMENTO DE COMUNICACAO COM O MODULO 1
;
ICOM1:  LD      B,50      ;INICIALIZA CONTADOR DE TENTATIVAS
IN      A,(D51_1)      ;LIMPA BUFFER DA SERIAL
COM1:   LD      C,OFFH    ;INICIALIZA TEMPORIZADOR
LD      A,'T'          ;ENVIA 'T' PARA O MODULO 1
CALL    C01
TCOM1:  IN      A,(C51_1) ;VERIFICA SE RECEBEU DADO
BIT     1,A
JR      NZ,ARM1      ;SE RECEBEU, ARMAZENA BLOCO DE DADOS
DEC     C            ;ATUALIZA TEMPORIZADOR
JR      NZ,TCOM1     ;CONTINUA TENTANDO
DEC     B            ;ATUALIZA CONTADOR DE TENTATIVAS
JR      NZ,COM1      ;PROXIMA TENTATIVA
LD      DE,MSG3      ;MENSAGEM DE FALHA NA COMUNICACAO
CALL    PRINT
RET
;
; ARMAZENAMENTO DOS DADOS DO MODULO 1
;
ARM1:   IN      A,(D51_1) ;CARREGA O PRIMEIRO DADO
LD      HL,RAM1      ;INICIALIZA PONTEIRO
LD      BC,1000H     ;INICIALIZA CONTADOR
PROX1:  LD      (HL),A   ;E O ARMAZENA
DEC     BC           ;ATUALIZA CONTADOR E
INC     HL           ;PONTEIRO
LD      A,C          ;VERIFICA SE JA FORAM TRANSMI-
OR      B            ;TIDOS 4 KBYTES
JR      Z,CMP        ;SE FORAM, INICIA COMPARACAO
CALL    CI1          ;OBTEM PROXIMO DADO
JR      PROX1
;
; COMPARACAO DA AREA DE RAM DO PROGRAMA
;
CMP:    LD      IX,RAM1 ;INICIALIZA PONTEIROS PARA A AREA DE
LD      IY,RAM2      ;RAM DE PROGRAMA
LD      BC,TAPRG     ;TAMANHO DA AREA DE PROGRAMA
CALL    COMP         ;COMPARA
OR      D            ;VERIFICA SE HOVERAM DISCREPANCIAS
CALL    NZ,MG4       ;IMPRIME NUM. DE DISCREPANCIAS
;
; COMPARACAO DO RESTANTE DA RAM DE PROGRAMA
;
LD      IX,RAM1+TAPRG ;INICIALIZA PONTEIROS PARA A AREA
LD      IY,RAM2+TAPRG ;RESTANTE DE RAM DE PROGRAMA
LD      BC,TRPRG-TAPRG ;TAMANHO DO RESTANTE DA RAM DE PROGRAMA
CALL    COMP         ;COMPARA
OR      D            ;VERIFICA SE HOVERAM DISCREPANCIAS
CALL    NZ,MG5       ;IMPRIME NUM. DE DISCREPANCIAS
;
; COMPARACAO DA AREA DE DADOS DO PROGRAMA

```

```

;
LD IX,RAMD1 ;INICIALIZA PONTEIROS PARA A AREA DE
LD IY,RAMD2 ;RAM DE DADOS
LD BC,TADAD ;TAMANHO DA AREA DE DADOS
CALL COMP ;COMPARA
OR D ;VERIFICA SE HOVERAM DISCREPANCIAS
CALL NZ,MSG6 ;IMPRIME NUM. DE DISCREPANCIAS
;
; COMPARACAO DO RESTANTE DA RAM DE DADOS
;
LD IX,RAMD1+TADER ;INICIALIZA PONTEIROS PARA A AREA
LD IY,RAMD2+TADER ;RESTANTE DA RAM DE DADOS
LD BC,TRDAD-TADER ;TAMANHO DO RESTANTE DA RAM DE DADOS
CALL COMP ;COMPARA
OR D ;VERIFICA SE HOVERAM DISCREPANCIAS
CALL NZ,MSG7 ;IMPRIME NUM. DE DISCREPANCIAS
;
; COMPARACAO DA AREA DOS REGISTRADORES
;
LD DE,MSG8 ;IMPRIME MENSAGEM
CALL PRINT
LD IX,RAMRG1 ;INICIALIZA PONTEIROS PARA O INICIO DA
LD IY,RAMRG2 ;AREA DOS REGISTRADORES
LD L,00H ;OFF-SET DA TABELA DE REGISTRADORES
CPRG: PUSH HL
LD A,(IY) ;VERIFICA SE HOVERAM DISCREPANCIAS
CP (IX)
JR Z,NALT ;IMPRIME INFORMACOES SOBRE OS REGISTRADORES
LD DE,MSG9
CALL PRINT
JR PROSS
NALT: LD DE,MSG10
CALL PRINT
PROSS: POP HL
INC IX
INC IY
INC L
LD A,L ;VERIFICA SE TODA A AREA DOS REGISTRA-
CP TAREG-1 ;DORES JA FOI VERIFICADA
JR NZ,CPRG ;SE NAO, CONTINUA
LD DE,MSG11 ;ENVIA UM CR+LF
CALL PRINT
RET
;
;
; *****
; * ROTINAS BASICAS *
; *****
;
; ROTINA DE INICIALIZACAO DAS USARTS
;
INICIA: XOR A
OUT (C51_1),A
OUT (C51_1),A
OUT (C51_1),A

```

```

LD      A,RST51      ;RESET
OUT     (C51_1),A
LD      A,MOD51      ;MODO
OUT     (C51_1),A
LD      A,CMD51      ;COMANDO
OUT     (C51_1),A
IN      A,(D51_1)    ;LIMPA BUFFER
;
XOR     A
OUT     (C51_2),A
OUT     (C51_2),A
OUT     (C51_2),A
LD      A,RST51      ;RESET
OUT     (C51_2),A
LD      A,MOD51      ;MODO
OUT     (C51_2),A
LD      A,CMD51      ;COMANDO
OUT     (C51_2),A
IN      A,(D51_2)    ;LIMPA BUFFER
;
; INICIALIZACAO DA PPI (8255)
;
LD      A,MOD55      ;MODO
OUT     (C8255),A
XOR     A            ;INICIALIZACAO DAS PORTAS E DOS CONTADORES
OUT     (PA55),A
OUT     (PB55),A
OUT     (PC55),A
LD      H,A
LD      A,01
LD      L,A
LD      (NSEQ),HL    ;CONTADOR DE APLICACAO DA SEQUENCIA
LD      (NPAD),A     ;CONTADOR DE PADRAO NA SEQUENCIA
LD      (NTR),A      ;CONTADOR DE TRANSIENTE NO PADRAO
LD      A,'N'        ;INICIALIZA FLAG DE IMPRESSAO
LD      (FIMP),A
;
; MENSAGENS INICIAIS
;
LD      C,50         ;LIMPA A TELA
CALL    LBR
LD      DE,MSG1
CALL    PRINT
LD      C,01         ;VERIFICA SE OS RESULTADOS DEVEM SER IMPRESSOS
CALL    BDOS
LD      (FIMP),A     ;FLAG DE IMPRESSAO DOS RESULTADOS
LD      C,15         ;INSERE 15 LINHAS
CALL    LBR
RET
;
; ROTINA DE RESET DOS MODULOS
;
RESET:  LD      C,10   ;INICIALIZA CONTADOR DE TENTATIVAS
RST:    XOR     A      ;APLICA SINAL DE RESET
        OUT     (PC55),A

```

```

LD      B,10          ;AGUARDA 1S
CALL    DELAY
LD      A,02H         ;RETIRA O SINAL DE RESET
OUT     (PC55),A
LD      B,30          ;AGUARDA 3S
CALL    DELAY
LD      A,06H         ;RETIRA SINAL
OUT     (PC55),A      ;DE RESET DO F/F DE ERRO
LD      B,10          ;AGUARDA 1S
CALL    DELAY
IN      A,(PC55)      ;VERIFICA SE OCORREU ERRO
BIT     7,A
JR      Z,HABIL       ;SENAO, DESVIA
DEC     C             ;JA FORAM FEITAS 10 TENTATIVAS ?
JR      NZ,RST        ;SE NAO, TENTA NOVAMENTE
LD      DE,MSG1       ;IMPRIMIR MENSAGEM DE FALHA NO RESET
CALL    PRINT
LD      DE,MSG12      ;TENTA NOVAMENTE ?
CALL    PRINT
LD      C,01
CALL    BDOE
CP      'S'
JR      Z,RESET       ;SE NAO, RETORNA COM O FLAG DE ZERO
RET     ;RESETADO
HABIL:  LD      A,0EH   ;HABILITA SOLICITACOES DE WAIT/ E NMI/
OUT     (PC55),A
XOR     A             ;SETA FLAG DE ZERO
RET
;
;  ROTINAS DE COMUNICACAO COM OS MODULOS
;
CI1:    IN      A,(C51_1) ;VERIFICA SE RECEBEU DADO
BIT     1,A
JR      Z,CI1         ;SE NAO, AGUARDA
IN      A,(D51_1)     ;CARREGA ACUMULADOR COM O DADO
RET
;
CI2:    IN      A,(C51_2) ;VERIFICA SE RECEBEU DADO
BIT     1,A
JR      Z,CI2         ;SE NAO, AGUARDA
IN      A,(D51_2)     ;CARREGA DADO NO ACUMULADOR
RET
;
CO1:    PUSH    AF      ;SALVA DADO
IN      A,(C51_1)     ;VERIFICA SE PODE TRANSMITIR
BIT     0,A
JR      Z,CO1+1       ;SE NAO, AGUARDA
POP     AF
OUT     (D51_1),A     ;TRANSMITE
RET
;
CO2:    PUSH    AF      ;SALVA DADO
IN      A,(C51_2)     ;VERIFICA SE PODE TRANSMITIR
BIT     0,A
JR      Z,CO2+1       ;SE NAO AGUARDA

```

```

POP      AF
OUT      (D51_2),A      ;TRANSMITE
RET
;
; IMPRESSAO DE MENSAGENS
;
MSG4:    LD      DE,MSG4      ;PONTEIRO PARA A MENSAGEM 4
JR      MSG
MSG5:    LD      DE,MSG5      ;PONTEIRO PARA A MENSAGEM 5
JR      MSG
MSG6:    LD      DE,MSG6      ;PONTEIRO PARA A MENSAGEM 6
JR      MSG
MSG7:    LD      DE,MSG7      ;PONTEIRO PARA A MENSAGEM 7
;
MSG8:    PUSH    HL          ;SALVA NRO DE DIFERENCAS
CALL     PRINT             ;IMPRIME MENSAGEM
POP      HL               ;RETORNA NRO DE DIFERENCAS
CALL     HEXASC            ;CONVERTE E IMPRIME
RET
;
; ROTINA PARA IMPRIMIR MENSAGEM
;
; PAR DE -> ENDEREÇO INICIAL DA MENSAGEM
;
PRINT:   LD      A,(DE)      ;BUSCA CARACTER DA MENSAGEM
CP      '$'                ;VERIFICA SE É O ÚLTIMO CARACTER
RET      Z                 ;SE FOR, RETORNA
PUSH     DE
CALL     CO                ;SENAO, IMPRIME
POP      DE
INC      DE                ;ATUALIZA PONTEIRO
JR      PRINT              ;PRÓXIMO CARACTER
;
; ROTINA PARA IMPRIMIR UM CARACTER
;
COA:     ADD      A,30H      ;CONVERTE O DÍGITO BCD PARA ASCII
CO:      PUSH     HL        ;SALVA HL
LD      E,A              ;CARREGA REG E COM O CARACTER
PUSH     DE
LD      C,02             ;IMPRIME NA CONSOLE
CALL     BDOS
POP      DE
LD      A,(FIMP)          ;VERIFICA O FLAG DE IMPRESSAO
CP      'S'
JR      NZ,COP
LD      C,05             ;SE ESTIVER SETADO, IMPRIME NA IMPRESSORA
CALL     BDOS
COP:     POP      HL        ;RETORNA HL
RET
;
; ROTINA PARA INSERIR LINHAS EM BRANCO
;
; VARIÁVEIS DE ENTRADA -> C - NÚMERO DE LINHAS EM BRANCO
; VARIÁVEIS DE SAÍDA -> NENHUMA
;

```

```

LBR:  PUSH    BC                ;SALVA NUMERO DE LINHAS
      LD      DE,MSG11          ;IMPRIME UMA LINHA EM BRANCO
      CALL    PRINT
      POP     BC
      DEC     C
      JR      NZ,LBR            ;PROXIMA LINHA
      RET
;
; ROTINA DE COMPARACAO ENTRE DUAS AREAS DE MEMORIA
;
; VARIAVEIS DE ENTRADA
;      IX -> PONTEIRO PARA O INICIO DA PRIMEIRA AREA
;      IY -> PONTEIRO PARA O INICIO DA SEGUNDA AREA
;      BC -> NUMERO DE POSICOES A SEREM COMPARADAS
; VARIAVEIS DE SAIDA
;      HL -> NUMERO DE DIFERENCAS ENCONTRADAS
;      D  -> =0 => NAO OCORRERAM DIFERENCAS
;      D  -> =AA => OCORRERAM DIFERENCAS
;
COMP:  XOR     A                ;INICIALIZA CONTADOR E
      LD      H,A              ;FLAG DE ERRO
      LD      L,A
      LD      D,A
PROXC: LD      A,(IY)           ;COMPARA AS POSICOES APONTADAS
      CP      (IX)             ;POR IX E IY
      JR      Z,PROS           ;SE IGUAIS, PROSSIGA
      INC     HL               ;ATUALIZA CONTADOR E POSICIONA
      LD      D,0AAH           ;O FLAG DE ERRO
PROS:  INC     IX              ;ATUALIZA PONTEIROS
      INC     IY
      DEC     BC               ;ATUALIZA CONTADOR
      LD      A,C              ;E VERIFICA SE CHEGOU A ZERO
      OR      B
      RET     Z                ;SE CHEGOU, RETORNE
      JR      PROXC            ;SE NAO, COMPARA A PROXIMA POSICAO
;
;
; ROTINA DE ATRASO
;
; DLY1 -> ATRASO DE +/- 1mS
; VARIAVEIS DE ENTRADA
;      B -> NUMERO DE DECIMOS DE SEGUNDO DE ATRASO
;      ATRASO = +/- (0.1 * B) SEGUNDOS
;
DLY1:  LD      A,0F8H          ;INICIALIZA CONTADOR
      DEC     A                ;DECREMENTA
      JR      NZ,DLY1+2        ;SE NAO ZERO, DECREMENTA NOVAMENTE
      RET
;
DELAY: LD      A,B              ;RETORNA SE O ATRASO FOR ZERO
      OR      B
      RET     Z
DEL1:  LD      D,100            ;100 * 1mS
DEL2:  CALL    DLY1
      DEC     D                ;VERIFICA SE JA TRANSCORRERAM 0,1S

```



```

JR      NZ,DEL2      ;SE NAO, ESPERA 1 mS
DEC     B            ;ATUALIZA CONTADOR DE DECIMOS E TESTA
JR      NZ,DEL1      ;SE NAO, ESPERA 0,1S
RET
;
; ROTINA DE CONVERSÃO HEX -> BCD ASCII E IMPRIME
;
; VARIÁVEIS DE ENTRADA
;     HL -> VALOR A SER CONVERTIDO E IMPRESSO
;
HEXASC: LD     DE,10000      ;CALCULA DÍGITO MAIS SIGNIFICATIVO E IMPRIME
        CALL   CONPRT
        LD     DE,1000      ;CALCULA PRÓXIMO DÍGITO E IMPRIME
        CALL   CONPRT
        LD     DE,100       ;CALCULA PRÓXIMO DÍGITO E IMPRIME
        CALL   CONPRT
        LD     A,L          ;CALCULA OS ÚLTIMOS DÍGITOS
        LD     H,OFFH       ;INICIALIZA QUOCIENTE EM -1
D10:    INC     H           ;INCREMENTA O QUOCIENTE
        SUB     10          ;SUBTRAI 10 DO DIVIDENDO
        JR      NC,D10      ;SE O DIVID. >= DIVISOR, SUBTRAI NOVAMENTE
        ADD     A,10        ;SE NAO, SOMA O SUBTRAÍDO INDEVIDAMENTE
        LD     L,A          ;SALVA O RESTO
        LD     A,H          ;IMPRIME O DÍGITO CALCULADO
        CALL   COA
        LD     A,L          ;RETORNA O RESTO E IMPRIME (ÚLTIMO DÍGITO)
        CALL   COA
        RET
CONPRT: XOR     A           ;ZERA O FLAG DE CARRY
        LD     A,OFFH       ;INICIALIZA O QUOCIENTE EM -1
D10N:    INC     A           ;INCREMENTA O QUOCIENTE
        SBC     HL,DE       ;SUBTRAI O DIVISOR DO DIVIDENDO
        JR      NC,D10N     ;SE O DIVID. >= DIVISOR, SUBTRAI NOVAMENTE
        ADD     HL,DE       ;SE NAO, SOMA O SUBTRAÍDO INDEVIDAMENTE
        CALL   COA          ;IMPRIME O DÍGITO
        RET
;
; TABELAS DAS MENSAGENS
;
MSG1:    DB      0DH,0AH,'*****'
        DB      0DH,0AH,'* PROGRAMA SUPERVISOR DO SISTEMA DE TESTE *'
        DB      0DH,0AH,'*****'
        DB      0DH,0AH,0AH,'Deseja saidas impressas ?'
        DB      0DH,0AH,'(S/N)  '$'
MSG00:   DB      0DH,0AH,0AH,'SEQUENCIA NUMERO.....$'
MSG01:   DB      0DH,0AH,'PADRAO NUMERO.....$'
MSG02:   DB      0DH,0AH,'TRANSIENTE NUMERO.....$'
MSG1:    DB      0AH,0DH,0AH,'FALHA NO RESET DOS MODULOS APOS 10 TENTATIVAS'
        DB      0DH,0AH,'$'
MSG12:   DB      0DH,0AH,0AH,'Tenta Novamente ? (S/N) '$'
MSG2:    DB      0AH,0DH,0AH,'FALHA NA TENTATIVA DE ESTABELECEER COMUNI'
        DB      'CACAO COM O MODULO 2',0AH,0DH,'$'
MSG3:    DB      0AH,0DH,0AH,'FALHA NA TENTATIVA DE ESTABELECEER COMUNI'
        DB      'CACAO COM O MODULO 1',0AH,0DH,'$'
MSG4:    DB      0AH,0DH,'DIFERENCAS NA AREA DE PROGRAMA.....$'

```


DB	02H,1BH,100,10
DB	03H,18H,100,10
DB	04H,16H,100,10
DB	02H,1CH,100,10
DB	03H,19H,100,10
DB	05H,15H,100,10
DB	02H,1DH,100,10
DB	06H,14H,100,10
DB	04H,17H,100,10
DB	02H,1EH,100,10
DB	03H,1AH,100,10
DB	07H,13H,100,10
DB	0BH,11H,100,10
DB	02H,1FH,100,10
DB	05H,16H,100,10
DB	09H,12H,100,10
DB	03H,1BH,100,10
DB	04H,18H,100,10
DB	03H,1CH,100,10
DB	06H,15H,100,10
DB	04H,19H,100,10
DB	05H,17H,100,10
DB	03H,1DH,100,10
DB	07H,14H,100,10
DB	04H,1AH,100,10
DB	03H,1EH,100,10
DB	06H,16H,100,10
DB	05H,18H,100,10
DB	0AH,12H,100,10
DB	03H,1FH,100,10
DB	04H,1BH,100,10
DB	09H,13H,100,10
DB	05H,19H,100,10
DB	04H,1CH,100,10
DB	06H,17H,100,10
DB	07H,15H,100,10
DB	04H,1DH,100,10
DB	05H,1AH,100,10
DB	06H,18H,100,10
DB	04H,1EH,100,10
DB	05H,1BH,100,10
DB	07H,16H,100,10
DB	04H,1FH,100,10
DB	0BH,12H,100,10
DB	06H,19H,100,10
DB	09H,14H,100,10
DB	05H,1CH,100,10
DB	0AH,13H,100,10
DB	05H,1DH,100,10
DB	07H,17H,100,10
DB	06H,1AH,100,10
DB	05H,1EH,100,10
DB	06H,1BH,100,10
DB	07H,18H,100,10
DB	80H

;FIM DA SEQUENCIA

	DS	60	;DEFINE AREA DA PILHA
PILHA:			
RAM:			;INICIO DA AREA DE SALVAMENTO
	END		

A P E N D I C E E

SEQUÊNCIAS DE TESTE APLICADAS

SEQUÊNCIA DE TESTE 1

Distúrbios Positivos Isolados

SEQ:	DB	02H, 11H, 100, 10	; 1.2uS, +5V, 10S, 10x
	DB	03H, 11H, 100, 10	; 2.4uS, +5V, 10S, 10x
	DB	04H, 11H, 100, 10	; 4.6uS, +5V, 10S, 10x
	DB	02H, 12H, 100, 10	; 1.2uS, +10V, 10S, 10x
	DB	05H, 11H, 100, 10	; 8uS, +5V, 10S, 10x
	DB	03H, 12H, 100, 10	; 2.4uS, +10V, 10S, 10x
	DB	02H, 13H, 100, 10	; 1.2uS, +15V, 10S, 10x
	DB	06H, 11H, 100, 10	; 14uS, +5V, 10S, 10x
	DB	04H, 12H, 100, 10	; 4.6uS, +10V, 10S, 10x
	DB	02H, 14H, 100, 10	; 1.2uS, +20V, 10S, 10x
	DB	03H, 13H, 100, 10	; 2.4uS, +15V, 10S, 10x
	DB	07H, 11H, 100, 10	; 28uS, +5V, 10S, 10x
	DB	02H, 15H, 100, 10	; 1.2uS, +25V, 10S, 10x
	DB	05H, 12H, 100, 10	; 8uS, +10V, 10S, 10x
	DB	03H, 14H, 100, 10	; 2.4uS, +20V, 10S, 10x
	DB	04H, 13H, 100, 10	; 4.6uS, +15V, 10S, 10x
	DB	02H, 16H, 100, 10	; 1.2uS, +30V, 10S, 10x
	DB	06H, 12H, 100, 10	; 14uS, +10V, 10S, 10x
	DB	02H, 17H, 100, 10	; 1.2uS, +35V, 10S, 10x
	DB	03H, 15H, 100, 10	; 2.4uS, +25V, 10S, 10x
	DB	05H, 13H, 100, 10	; 8uS, +15V, 10S, 10x
	DB	09H, 11H, 100, 10	; 72uS, +5V, 10S, 10x
	DB	04H, 14H, 100, 10	; 4.6uS, +20V, 10S, 10x
	DB	02H, 18H, 100, 10	; 1.2uS, +40V, 10S, 10x
	DB	03H, 16H, 100, 10	; 2.4uS, +30V, 10S, 10x
	DB	02H, 19H, 100, 10	; 1.2uS, +45V, 10S, 10x
	DB	07H, 12H, 100, 10	; 28uS, +10V, 10S, 10x
	DB	04H, 15H, 100, 10	; 4.6uS, +25V, 10S, 10x
	DB	03H, 17H, 100, 10	; 2.4uS, +35V, 10S, 10x
	DB	02H, 1AH, 100, 10	; 1.2uS, +50V, 10S, 10x
	DB	06H, 13H, 100, 10	; 14uS, +15V, 10S, 10x
	DB	05H, 14H, 100, 10	; 8uS, +20V, 10S, 10x
	DB	0AH, 11H, 100, 10	; 132uS, +5V, 10S, 10x
	DB	02H, 1BH, 100, 10	; 1.2uS, +55V, 10S, 10x
	DB	03H, 18H, 100, 10	; 2.4uS, +40V, 10S, 10x
	DB	04H, 16H, 100, 10	; 4.6uS, +30V, 10S, 10x
	DB	02H, 1CH, 100, 10	; 1.2uS, +60V, 10S, 10x
	DB	03H, 19H, 100, 10	; 2.4uS, +45V, 10S, 10x
	DB	05H, 15H, 100, 10	; 8uS, +25V, 10S, 10x
	DB	02H, 1DH, 100, 10	; 1.2uS, +65V, 10S, 10x
	DB	06H, 14H, 100, 10	; 14uS, +20V, 10S, 10x
	DB	04H, 17H, 100, 10	; 4.6uS, +35V, 10S, 10x
	DB	02H, 1EH, 100, 10	; 1.2uS, +70V, 10S, 10x
	DB	03H, 1AH, 100, 10	; 2.4uS, +50V, 10S, 10x
	DB	07H, 13H, 100, 10	; 28uS, +15V, 10S, 10x
	DB	0BH, 11H, 100, 10	; 260uS, +5V, 10S, 10x
	DB	02H, 1FH, 100, 10	; 1.2uS, +75V, 10S, 10x

DB	05H, 16H, 100, 10	; 8uS, +30V, 10S, 10x
DB	09H, 12H, 100, 10	; 72uS, +10V, 10S, 10x
DB	03H, 1BH, 100, 10	; 2.4uS, +55V, 10S, 10x
DB	04H, 18H, 100, 10	; 4.6uS, +40V, 10S, 10x
DB	03H, 1CH, 100, 10	; 2.4uS, +60V, 10S, 10x
DB	06H, 15H, 100, 10	; 14uS, +25V, 10S, 10x
DB	04H, 19H, 100, 10	; 4.6uS, +45V, 10S, 10x
DB	05H, 17H, 100, 10	; 8uS, +35V, 10S, 10x
DB	03H, 1DH, 100, 10	; 2.4uS, +65V, 10S, 10x
DB	07H, 14H, 100, 10	; 28uS, +20V, 10S, 10x
DB	04H, 1AH, 100, 10	; 4.6uS, +50V, 10S, 10x
DB	03H, 1EH, 100, 10	; 2.4uS, +70V, 10S, 10x
DB	06H, 16H, 100, 10	; 14uS, +30V, 10S, 10x
DB	05H, 18H, 100, 10	; 8uS, +40V, 10S, 10x
DB	0AH, 12H, 100, 10	; 132uS, +10V, 10S, 10x
DB	03H, 1FH, 100, 10	; 2.4uS, +75V, 10S, 10x
DB	04H, 1BH, 100, 10	; 4.6uS, +55V, 10S, 10x
DB	09H, 13H, 100, 10	; 72uS, +15V, 10S, 10x
DB	05H, 19H, 100, 10	; 8uS, +45V, 10S, 10x
DB	04H, 1CH, 100, 10	; 4.6uS, +60V, 10S, 10x
DB	06H, 17H, 100, 10	; 14uS, +35V, 10S, 10x
DB	07H, 15H, 100, 10	; 28uS, +25V, 10S, 10x
DB	04H, 1DH, 100, 10	; 4.6uS, +65V, 10S, 10x
DB	05H, 1AH, 100, 10	; 8uS, +50V, 10S, 10x
DB	06H, 18H, 100, 10	; 14uS, +40V, 10S, 10x
DB	04H, 1EH, 100, 10	; 4.6uS, +70V, 10S, 10x
DB	05H, 1BH, 100, 10	; 8uS, +55V, 10S, 10x
DB	07H, 16H, 100, 10	; 28uS, +30V, 10S, 10x
DB	04H, 1FH, 100, 10	; 4.6uS, +75V, 10S, 10x
DB	0BH, 12H, 100, 10	; 260uS, +10V, 10S, 10x
DB	06H, 19H, 100, 10	; 14uS, +45V, 10S, 10x
DB	09H, 14H, 100, 10	; 72uS, +20V, 10S, 10x
DB	05H, 1CH, 100, 10	; 8uS, +60V, 10S, 10x
DB	0AH, 13H, 100, 10	; 132uS, +15V, 10S, 10x
DB	05H, 1DH, 100, 10	; 8uS, +65V, 10S, 10x
DB	07H, 17H, 100, 10	; 28uS, +35V, 10S, 10x
DB	06H, 1AH, 100, 10	; 14uS, +50V, 10S, 10x
DB	05H, 1EH, 100, 10	; 8uS, +70V, 10S, 10x
DB	06H, 1BH, 100, 10	; 14uS, +55V, 10S, 10x
DB	07H, 18H, 100, 10	; 28uS, +40V, 10S, 10x
DB	80H	; FIM DA SEQUENCIA

SEQUENCIA DE TESTE 2

Distúrbios Positivos Isolados

SEQ:	DB	02H, 11H, 10, 50	; 1.2uS, +5V, 1S, 50x
	DB	03H, 11H, 10, 50	; 2.4uS, +5V, 1S, 50x
	DB	04H, 11H, 10, 50	; 4.6uS, +5V, 1S, 50x
	DB	02H, 12H, 10, 50	; 1.2uS, +10V, 1S, 50x
	DB	05H, 11H, 10, 50	; 8uS, +5V, 1S, 50x
	DB	03H, 12H, 10, 50	; 2.4uS, +10V, 1S, 50x
	DB	02H, 13H, 10, 50	; 1.2uS, +15V, 1S, 50x
	DB	06H, 11H, 10, 50	; 14uS, +5V, 1S, 50x
	DB	04H, 12H, 10, 50	; 4.6uS, +10V, 1S, 50x
	DB	02H, 14H, 10, 50	; 1.2uS, +20V, 1S, 50x
	DB	03H, 13H, 10, 50	; 2.4uS, +15V, 1S, 50x
	DB	07H, 11H, 10, 50	; 28uS, +5V, 1S, 50x
	DB	02H, 15H, 10, 50	; 1.2uS, +25V, 1S, 50x
	DB	05H, 12H, 10, 50	; 8uS, +10V, 1S, 50x
	DB	03H, 14H, 10, 50	; 2.4uS, +20V, 1S, 50x
	DB	04H, 13H, 10, 50	; 4.6uS, +15V, 1S, 50x
	DB	02H, 16H, 10, 50	; 1.2uS, +30V, 1S, 50x
	DB	06H, 12H, 10, 50	; 14uS, +10V, 1S, 50x
	DB	02H, 17H, 10, 50	; 1.2uS, +35V, 1S, 50x
	DB	03H, 15H, 10, 50	; 2.4uS, +25V, 1S, 50x
	DB	05H, 13H, 10, 50	; 8uS, +15V, 1S, 50x
	DB	09H, 11H, 10, 50	; 72uS, +5V, 1S, 50x
	DB	04H, 14H, 10, 50	; 4.6uS, +20V, 1S, 50x
	DB	02H, 18H, 10, 50	; 1.2uS, +40V, 1S, 50x
	DB	03H, 16H, 10, 50	; 2.4uS, +30V, 1S, 50x
	DB	02H, 19H, 10, 50	; 1.2uS, +45V, 1S, 50x
	DB	07H, 12H, 10, 50	; 28uS, +10V, 1S, 50x
	DB	04H, 15H, 10, 50	; 4.6uS, +25V, 1S, 50x
	DB	03H, 17H, 10, 50	; 2.4uS, +35V, 1S, 50x
	DB	02H, 1AH, 10, 50	; 1.2uS, +50V, 1S, 50x
	DB	06H, 13H, 10, 50	; 14uS, +15V, 1S, 50x
	DB	05H, 14H, 10, 50	; 8uS, +20V, 1S, 50x
	DB	0AH, 11H, 10, 50	; 132uS, +5V, 1S, 50x
	DB	02H, 1BH, 10, 50	; 1.2uS, +55V, 1S, 50x
	DB	03H, 18H, 10, 50	; 2.4uS, +40V, 1S, 50x
	DB	04H, 16H, 10, 50	; 4.6uS, +30V, 1S, 50x
	DB	02H, 1CH, 10, 50	; 1.2uS, +60V, 1S, 50x
	DB	03H, 19H, 10, 50	; 2.4uS, +45V, 1S, 50x
	DB	05H, 15H, 10, 50	; 8uS, +25V, 1S, 50x
	DB	02H, 1DH, 10, 50	; 1.2uS, +65V, 1S, 50x
	DB	06H, 14H, 10, 50	; 14uS, +20V, 1S, 50x
	DB	04H, 17H, 10, 50	; 4.6uS, +35V, 1S, 50x
	DB	02H, 1EH, 10, 50	; 1.2uS, +70V, 1S, 50x
	DB	03H, 1AH, 10, 50	; 2.4uS, +50V, 1S, 50x
	DB	07H, 13H, 10, 50	; 28uS, +15V, 1S, 50x
	DB	0BH, 11H, 10, 50	; 260uS, +5V, 1S, 50x
	DB	02H, 1FH, 10, 50	; 1.2uS, +75V, 1S, 50x

DB	05H,16H,10,50	; 8uS,+30V,1S,50x
DB	09H,12H,10,50	; 72uS,+10V,1S,50x
DB	03H,1BH,10,50	; 2.4uS,+55V,1S,50x
DB	04H,18H,10,50	; 4.6uS,+40V,1S,50x
DB	03H,1CH,10,50	; 2.4uS,+60V,1S,50x
DB	06H,15H,10,50	; 14uS,+25V,1S,50x
DB	04H,19H,10,50	; 4.6uS,+45V,1S,50x
DB	05H,17H,10,50	; 8uS,+35V,1S,50x
DB	03H,1DH,10,50	; 2.4uS,+65V,1S,50x
DB	07H,14H,10,50	; 28uS,+20V,1S,50x
DB	04H,1AH,10,50	; 4.6uS,+50V,1S,50x
DB	03H,1EH,10,50	; 2.4uS,+70V,1S,50x
DB	06H,16H,10,50	; 14uS,+30V,1S,50x
DB	05H,18H,10,50	; 8uS,+40V,1S,50x
DB	0AH,12H,10,50	; 132uS,+10V,1S,50x
DB	03H,1FH,10,50	; 2.4uS,+75V,1S,50x
DB	04H,1BH,10,50	; 4.6uS,+55V,1S,50x
DB	09H,13H,10,50	; 72uS,+15V,1S,50x
DB	05H,19H,10,50	; 8uS,+45V,1S,50x
DB	04H,1CH,10,50	; 4.6uS,+60V,1S,50x
DB	06H,17H,10,50	; 14uS,+35V,1S,50x
DB	07H,15H,10,50	; 28uS,+25V,1S,50x
DB	04H,1DH,10,50	; 4.6uS,+65V,1S,50x
DB	05H,1AH,10,50	; 8uS,+50V,1S,50x
DB	06H,18H,10,50	; 14uS,+40V,1S,50x
DB	04H,1EH,10,50	; 4.6uS,+70V,1S,50x
DB	05H,1BH,10,50	; 8uS,+55V,1S,50x
DB	07H,16H,10,50	; 28uS,+30V,1S,50x
DB	04H,1FH,10,50	; 4.6uS,+75V,1S,50x
DB	0BH,12H,10,50	; 260uS,+10V,1S,50x
DB	06H,19H,10,50	; 14uS,+45V,1S,50x
DB	09H,14H,10,50	; 72uS,+20V,1S,50x
DB	05H,1CH,10,50	; 8uS,+60V,1S,50x
DB	0AH,13H,10,50	; 132uS,+15V,1S,50x
DB	05H,1DH,10,50	; 8uS,+65V,1S,50x
DB	07H,17H,10,50	; 28uS,+35V,1S,50x
DB	06H,1AH,10,50	; 14uS,+50V,1S,50x
DB	05H,1EH,10,50	; 8uS,+70V,1S,50x
DB	06H,1BH,10,50	; 14uS,+55V,1S,50x
DB	07H,18H,10,50	; 28uS,+40V,1S,50x
DB	80H	;FIM DA SEQUENCIA

SEQUÊNCIA DE TESTE 3

Distúrbios Positivos Isolados

SEQ:	DB	02H, 11H, 100, 10	; 1.2uS, +5V, 10S, 10x
	DB	02H, 12H, 100, 10	; 1.2uS, +10V, 10S, 10x
	DB	02H, 13H, 100, 10	; 1.2uS, +15V, 10S, 10x
	DB	02H, 14H, 100, 10	; 1.2uS, +20V, 10S, 10x
	DB	02H, 15H, 100, 10	; 1.2uS, +25V, 10S, 10x
	DB	02H, 16H, 100, 10	; 1.2uS, +30V, 10S, 10x
	DB	02H, 17H, 100, 10	; 1.2uS, +35V, 10S, 10x
	DB	02H, 18H, 100, 10	; 1.2uS, +40V, 10S, 10x
	DB	02H, 19H, 100, 10	; 1.2uS, +45V, 10S, 10x
	DB	02H, 1AH, 100, 10	; 1.2uS, +50V, 10S, 10x
	DB	02H, 1BH, 100, 10	; 1.2uS, +55V, 10S, 10x
	DB	02H, 1CH, 100, 10	; 1.2uS, +60V, 10S, 10x
	DB	02H, 1DH, 100, 10	; 1.2uS, +65V, 10S, 10x
	DB	02H, 1EH, 100, 10	; 1.2uS, +70V, 10S, 10x
	DB	02H, 1FH, 100, 10	; 1.2uS, +75V, 10S, 10x
	DB	03H, 11H, 100, 10	; 2.4uS, +5V, 10S, 10x
	DB	03H, 12H, 100, 10	; 2.4uS, +10V, 10S, 10x
	DB	03H, 13H, 100, 10	; 2.4uS, +15V, 10S, 10x
	DB	03H, 14H, 100, 10	; 2.4uS, +20V, 10S, 10x
	DB	03H, 15H, 100, 10	; 2.4uS, +25V, 10S, 10x
	DB	03H, 16H, 100, 10	; 2.4uS, +30V, 10S, 10x
	DB	03H, 17H, 100, 10	; 2.4uS, +35V, 10S, 10x
	DB	03H, 18H, 100, 10	; 2.4uS, +40V, 10S, 10x
	DB	03H, 19H, 100, 10	; 2.4uS, +45V, 10S, 10x
	DB	03H, 1AH, 100, 10	; 2.4uS, +50V, 10S, 10x
	DB	03H, 1BH, 100, 10	; 2.4uS, +55V, 10S, 10x
	DB	03H, 1CH, 100, 10	; 2.4uS, +60V, 10S, 10x
	DB	03H, 1DH, 100, 10	; 2.4uS, +65V, 10S, 10x
	DB	03H, 1EH, 100, 10	; 2.4uS, +70V, 10S, 10x
	DB	03H, 1FH, 100, 10	; 2.4uS, +75V, 10S, 10x
	DB	04H, 11H, 100, 10	; 4.6uS, +5V, 10S, 10x
	DB	04H, 12H, 100, 10	; 4.6uS, +10V, 10S, 10x
	DB	04H, 13H, 100, 10	; 4.6uS, +15V, 10S, 10x
	DB	04H, 14H, 100, 10	; 4.6uS, +20V, 10S, 10x
	DB	04H, 15H, 100, 10	; 4.6uS, +25V, 10S, 10x
	DB	04H, 16H, 100, 10	; 4.6uS, +30V, 10S, 10x
	DB	04H, 17H, 100, 10	; 4.6uS, +35V, 10S, 10x
	DB	04H, 18H, 100, 10	; 4.6uS, +40V, 10S, 10x
	DB	04H, 19H, 100, 10	; 4.6uS, +45V, 10S, 10x
	DB	04H, 1AH, 100, 10	; 4.6uS, +50V, 10S, 10x
	DB	04H, 1BH, 100, 10	; 4.6uS, +55V, 10S, 10x
	DB	04H, 1CH, 100, 10	; 4.6uS, +60V, 10S, 10x
	DB	04H, 1DH, 100, 10	; 4.6uS, +65V, 10S, 10x
	DB	04H, 1EH, 100, 10	; 4.6uS, +70V, 10S, 10x
	DB	04H, 1FH, 100, 10	; 4.6uS, +75V, 10S, 10x
	DB	05H, 11H, 100, 10	; 8uS, +5V, 10S, 10x
	DB	05H, 12H, 100, 10	; 8uS, +10V, 10S, 10x

DB	05H, 13H, 100, 10	; 8uS, +15V, 10S, 10x
DB	05H, 14H, 100, 10	; 8uS, +20V, 10S, 10x
DB	05H, 15H, 100, 10	; 8uS, +25V, 10S, 10x
DB	05H, 16H, 100, 10	; 8uS, +30V, 10S, 10x
DB	05H, 17H, 100, 10	; 8uS, +35V, 10S, 10x
DB	05H, 18H, 100, 10	; 8uS, +40V, 10S, 10x
DB	05H, 19H, 100, 10	; 8uS, +45V, 10S, 10x
DB	05H, 1AH, 100, 10	; 8uS, +50V, 10S, 10x
DB	05H, 1BH, 100, 10	; 8uS, +55V, 10S, 10x
DB	05H, 1CH, 100, 10	; 8uS, +60V, 10S, 10x
DB	05H, 1DH, 100, 10	; 8uS, +65V, 10S, 10x
DB	05H, 1EH, 100, 10	; 8uS, +70V, 10S, 10x
DB	05H, 1FH, 100, 10	; 8uS, +75V, 10S, 10x
DB	06H, 11H, 100, 10	; 14uS, +5V, 10S, 10x
DB	06H, 12H, 100, 10	; 14uS, +10V, 10S, 10x
DB	06H, 13H, 100, 10	; 14uS, +15V, 10S, 10x
DB	06H, 14H, 100, 10	; 14uS, +20V, 10S, 10x
DB	06H, 15H, 100, 10	; 14uS, +25V, 10S, 10x
DB	06H, 16H, 100, 10	; 14uS, +30V, 10S, 10x
DB	06H, 17H, 100, 10	; 14uS, +35V, 10S, 10x
DB	06H, 18H, 100, 10	; 14uS, +40V, 10S, 10x
DB	06H, 19H, 100, 10	; 14uS, +45V, 10S, 10x
DB	06H, 1AH, 100, 10	; 14uS, +50V, 10S, 10x
DB	06H, 1BH, 100, 10	; 14uS, +55V, 10S, 10x
DB	06H, 1CH, 100, 10	; 14uS, +60V, 10S, 10x
DB	06H, 1DH, 100, 10	; 14uS, +65V, 10S, 10x
DB	06H, 1EH, 100, 10	; 14uS, +70V, 10S, 10x
DB	06H, 1FH, 100, 10	; 14uS, +75V, 10S, 10x
DB	07H, 11H, 100, 10	; 28uS, +5V, 10S, 10x
DB	07H, 12H, 100, 10	; 28uS, +10V, 10S, 10x
DB	07H, 13H, 100, 10	; 28uS, +15V, 10S, 10x
DB	07H, 14H, 100, 10	; 28uS, +20V, 10S, 10x
DB	07H, 15H, 100, 10	; 28uS, +25V, 10S, 10x
DB	07H, 16H, 100, 10	; 28uS, +30V, 10S, 10x
DB	07H, 17H, 100, 10	; 28uS, +35V, 10S, 10x
DB	07H, 18H, 100, 10	; 28uS, +40V, 10S, 10x
DB	07H, 19H, 100, 10	; 28uS, +45V, 10S, 10x
DB	07H, 1AH, 100, 10	; 28uS, +50V, 10S, 10x
DB	07H, 1BH, 100, 10	; 28uS, +55V, 10S, 10x
DB	07H, 1CH, 100, 10	; 28uS, +60V, 10S, 10x
DB	07H, 1DH, 100, 10	; 28uS, +65V, 10S, 10x
DB	07H, 1EH, 100, 10	; 28uS, +70V, 10S, 10x
DB	07H, 1FH, 100, 10	; 28uS, +75V, 10S, 10x
DB	09H, 11H, 100, 10	; 72uS, +5V, 10S, 10x
DB	09H, 12H, 100, 10	; 72uS, +10V, 10S, 10x
DB	09H, 13H, 100, 10	; 72uS, +15V, 10S, 10x
DB	09H, 14H, 100, 10	; 72uS, +20V, 10S, 10x
DB	09H, 15H, 100, 10	; 72uS, +25V, 10S, 10x
DB	09H, 16H, 100, 10	; 72uS, +30V, 10S, 10x
DB	09H, 17H, 100, 10	; 72uS, +35V, 10S, 10x
DB	09H, 18H, 100, 10	; 72uS, +40V, 10S, 10x
DB	09H, 19H, 100, 10	; 72uS, +45V, 10S, 10x
DB	09H, 1AH, 100, 10	; 72uS, +50V, 10S, 10x
DB	09H, 1BH, 100, 10	; 72uS, +55V, 10S, 10x
DB	09H, 1CH, 100, 10	; 72uS, +60V, 10S, 10x

DB	09H, 1DH, 100, 10	; 72uS, +65V, 10S, 10x
DB	09H, 1EH, 100, 10	; 72uS, +70V, 10S, 10x
DB	09H, 1FH, 100, 10	; 72uS, +75V, 10S, 10x
DB	0AH, 11H, 100, 10	; 132uS, +5V, 10S, 10x
DB	0AH, 12H, 100, 10	; 132uS, +10V, 10S, 10x
DB	0AH, 13H, 100, 10	; 132uS, +15V, 10S, 10x
DB	0AH, 14H, 100, 10	; 132uS, +20V, 10S, 10x
DB	0AH, 15H, 100, 10	; 132uS, +25V, 10S, 10x
DB	0AH, 16H, 100, 10	; 132uS, +30V, 10S, 10x
DB	0AH, 17H, 100, 10	; 132uS, +35V, 10S, 10x
DB	0AH, 18H, 100, 10	; 132uS, +40V, 10S, 10x
DB	0AH, 19H, 100, 10	; 132uS, +45V, 10S, 10x
DB	0AH, 1AH, 100, 10	; 132uS, +50V, 10S, 10x
DB	0AH, 1BH, 100, 10	; 132uS, +55V, 10S, 10x
DB	0AH, 1CH, 100, 10	; 132uS, +60V, 10S, 10x
DB	0AH, 1DH, 100, 10	; 132uS, +65V, 10S, 10x
DB	0AH, 1EH, 100, 10	; 132uS, +70V, 10S, 10x
DB	0AH, 1FH, 100, 10	; 132uS, +75V, 10S, 10x
DB	0BH, 11H, 100, 10	; 260uS, +5V, 10S, 10x
DB	0BH, 12H, 100, 10	; 260uS, +10V, 10S, 10x
DB	0BH, 13H, 100, 10	; 260uS, +15V, 10S, 10x
DB	0BH, 14H, 100, 10	; 260uS, +20V, 10S, 10x
DB	0BH, 15H, 100, 10	; 260uS, +25V, 10S, 10x
DB	0BH, 16H, 100, 10	; 260uS, +30V, 10S, 10x
DB	0BH, 17H, 100, 10	; 260uS, +35V, 10S, 10x
DB	0BH, 18H, 100, 10	; 260uS, +40V, 10S, 10x
DB	0BH, 19H, 100, 10	; 260uS, +45V, 10S, 10x
DB	0BH, 1AH, 100, 10	; 260uS, +50V, 10S, 10x
DB	0BH, 1BH, 100, 10	; 260uS, +55V, 10S, 10x
DB	0BH, 1CH, 100, 10	; 260uS, +60V, 10S, 10x
DB	0BH, 1DH, 100, 10	; 260uS, +65V, 10S, 10x
DB	0BH, 1EH, 100, 10	; 260uS, +70V, 10S, 10x
DB	0BH, 1FH, 100, 10	; 260uS, +75V, 10S, 10x
DB	80H	; FIM DA SEQUENCIA

SECUENCIA DE TESTE 4

**Rajadas de 4 Pulsos Positivos.
50 uS Entre Cada Pulso.**

SEQ:	DB	02H, 11H, 100, 10	; 1.2uS, +5V, 10S, 10x
	DB	02H, 12H, 100, 10	; 1.2uS, +10V, 10S, 10x
	DB	02H, 13H, 100, 10	; 1.2uS, +15V, 10S, 10x
	DB	02H, 14H, 100, 10	; 1.2uS, +20V, 10S, 10x
	DB	02H, 15H, 100, 10	; 1.2uS, +25V, 10S, 10x
	DB	02H, 16H, 100, 10	; 1.2uS, +30V, 10S, 10x
	DB	02H, 17H, 100, 10	; 1.2uS, +35V, 10S, 10x
	DB	02H, 18H, 100, 10	; 1.2uS, +40V, 10S, 10x
	DB	02H, 19H, 100, 10	; 1.2uS, +45V, 10S, 10x
	DB	02H, 1AH, 100, 10	; 1.2uS, +50V, 10S, 10x
	DB	02H, 1BH, 100, 10	; 1.2uS, +55V, 10S, 10x
	DB	02H, 1CH, 100, 10	; 1.2uS, +60V, 10S, 10x
	DB	02H, 1DH, 100, 10	; 1.2uS, +65V, 10S, 10x
	DB	02H, 1EH, 100, 10	; 1.2uS, +70V, 10S, 10x
	DB	02H, 1FH, 100, 10	; 1.2uS, +75V, 10S, 10x
	DB	03H, 11H, 100, 10	; 2.4uS, +5V, 10S, 10x
	DB	03H, 12H, 100, 10	; 2.4uS, +10V, 10S, 10x
	DB	03H, 13H, 100, 10	; 2.4uS, +15V, 10S, 10x
	DB	03H, 14H, 100, 10	; 2.4uS, +20V, 10S, 10x
	DB	03H, 15H, 100, 10	; 2.4uS, +25V, 10S, 10x
	DB	03H, 16H, 100, 10	; 2.4uS, +30V, 10S, 10x
	DB	03H, 17H, 100, 10	; 2.4uS, +35V, 10S, 10x
	DB	03H, 18H, 100, 10	; 2.4uS, +40V, 10S, 10x
	DB	03H, 19H, 100, 10	; 2.4uS, +45V, 10S, 10x
	DB	03H, 1AH, 100, 10	; 2.4uS, +50V, 10S, 10x
	DB	03H, 1BH, 100, 10	; 2.4uS, +55V, 10S, 10x
	DB	03H, 1CH, 100, 10	; 2.4uS, +60V, 10S, 10x
	DB	03H, 1DH, 100, 10	; 2.4uS, +65V, 10S, 10x
	DB	03H, 1EH, 100, 10	; 2.4uS, +70V, 10S, 10x
	DB	03H, 1FH, 100, 10	; 2.4uS, +75V, 10S, 10x
	DB	04H, 11H, 100, 10	; 4.6uS, +5V, 10S, 10x
	DB	04H, 12H, 100, 10	; 4.6uS, +10V, 10S, 10x
	DB	04H, 13H, 100, 10	; 4.6uS, +15V, 10S, 10x
	DB	04H, 14H, 100, 10	; 4.6uS, +20V, 10S, 10x
	DB	04H, 15H, 100, 10	; 4.6uS, +25V, 10S, 10x
	DB	04H, 16H, 100, 10	; 4.6uS, +30V, 10S, 10x
	DB	04H, 17H, 100, 10	; 4.6uS, +35V, 10S, 10x
	DB	04H, 18H, 100, 10	; 4.6uS, +40V, 10S, 10x
	DB	04H, 19H, 100, 10	; 4.6uS, +45V, 10S, 10x
	DB	04H, 1AH, 100, 10	; 4.6uS, +50V, 10S, 10x
	DB	04H, 1BH, 100, 10	; 4.6uS, +55V, 10S, 10x
	DB	04H, 1CH, 100, 10	; 4.6uS, +60V, 10S, 10x
	DB	04H, 1DH, 100, 10	; 4.6uS, +65V, 10S, 10x
	DB	04H, 1EH, 100, 10	; 4.6uS, +70V, 10S, 10x
	DB	04H, 1FH, 100, 10	; 4.6uS, +75V, 10S, 10x
	DB	05H, 11H, 100, 10	; 8uS, +5V, 10S, 10x

DB	05H, 12H, 100, 10	; 8uS, +10V, 10S, 10x
DB	05H, 13H, 100, 10	; 8uS, +15V, 10S, 10x
DB	05H, 14H, 100, 10	; 8uS, +20V, 10S, 10x
DB	05H, 15H, 100, 10	; 8uS, +25V, 10S, 10x
DB	05H, 16H, 100, 10	; 8uS, +30V, 10S, 10x
DB	05H, 17H, 100, 10	; 8uS, +35V, 10S, 10x
DB	05H, 18H, 100, 10	; 8uS, +40V, 10S, 10x
DB	05H, 19H, 100, 10	; 8uS, +45V, 10S, 10x
DB	05H, 1AH, 100, 10	; 8uS, +50V, 10S, 10x
DB	05H, 1BH, 100, 10	; 8uS, +55V, 10S, 10x
DB	05H, 1CH, 100, 10	; 8uS, +60V, 10S, 10x
DB	05H, 1DH, 100, 10	; 8uS, +65V, 10S, 10x
DB	05H, 1EH, 100, 10	; 8uS, +70V, 10S, 10x
DB	05H, 1FH, 100, 10	; 8uS, +75V, 10S, 10x
DB	06H, 11H, 100, 10	; 14uS, +5V, 10S, 10x
DB	06H, 12H, 100, 10	; 14uS, +10V, 10S, 10x
DB	06H, 13H, 100, 10	; 14uS, +15V, 10S, 10x
DB	06H, 14H, 100, 10	; 14uS, +20V, 10S, 10x
DB	06H, 15H, 100, 10	; 14uS, +25V, 10S, 10x
DB	06H, 16H, 100, 10	; 14uS, +30V, 10S, 10x
DB	06H, 17H, 100, 10	; 14uS, +35V, 10S, 10x
DB	06H, 18H, 100, 10	; 14uS, +40V, 10S, 10x
DB	06H, 19H, 100, 10	; 14uS, +45V, 10S, 10x
DB	06H, 1AH, 100, 10	; 14uS, +50V, 10S, 10x
DB	06H, 1BH, 100, 10	; 14uS, +55V, 10S, 10x
DB	06H, 1CH, 100, 10	; 14uS, +60V, 10S, 10x
DB	06H, 1DH, 100, 10	; 14uS, +65V, 10S, 10x
DB	06H, 1EH, 100, 10	; 14uS, +70V, 10S, 10x
DB	06H, 1FH, 100, 10	; 14uS, +75V, 10S, 10x
DB	07H, 11H, 100, 10	; 28uS, +5V, 10S, 10x
DB	07H, 12H, 100, 10	; 28uS, +10V, 10S, 10x
DB	07H, 13H, 100, 10	; 28uS, +15V, 10S, 10x
DB	07H, 14H, 100, 10	; 28uS, +20V, 10S, 10x
DB	07H, 15H, 100, 10	; 28uS, +25V, 10S, 10x
DB	07H, 16H, 100, 10	; 28uS, +30V, 10S, 10x
DB	07H, 17H, 100, 10	; 28uS, +35V, 10S, 10x
DB	07H, 18H, 100, 10	; 28uS, +40V, 10S, 10x
DB	07H, 19H, 100, 10	; 28uS, +45V, 10S, 10x
DB	07H, 1AH, 100, 10	; 28uS, +50V, 10S, 10x
DB	07H, 1BH, 100, 10	; 28uS, +55V, 10S, 10x
DB	07H, 1CH, 100, 10	; 28uS, +60V, 10S, 10x
DB	07H, 1DH, 100, 10	; 28uS, +65V, 10S, 10x
DB	07H, 1EH, 100, 10	; 28uS, +70V, 10S, 10x
DB	07H, 1FH, 100, 10	; 28uS, +75V, 10S, 10x
DB	09H, 11H, 100, 10	; 72uS, +5V, 10S, 10x
DB	09H, 12H, 100, 10	; 72uS, +10V, 10S, 10x
DB	09H, 13H, 100, 10	; 72uS, +15V, 10S, 10x
DB	09H, 14H, 100, 10	; 72uS, +20V, 10S, 10x
DB	09H, 15H, 100, 10	; 72uS, +25V, 10S, 10x
DB	09H, 16H, 100, 10	; 72uS, +30V, 10S, 10x
DB	09H, 17H, 100, 10	; 72uS, +35V, 10S, 10x
DB	09H, 18H, 100, 10	; 72uS, +40V, 10S, 10x
DB	09H, 19H, 100, 10	; 72uS, +45V, 10S, 10x
DB	09H, 1AH, 100, 10	; 72uS, +50V, 10S, 10x
DB	09H, 1BH, 100, 10	; 72uS, +55V, 10S, 10x

DB	09H, 1CH, 100, 10	; 72uS, +60V, 10S, 10x
DB	09H, 1DH, 100, 10	; 72uS, +65V, 10S, 10x
DB	09H, 1EH, 100, 10	; 72uS, +70V, 10S, 10x
DB	09H, 1FH, 100, 10	; 72uS, +75V, 10S, 10x
DB	0AH, 11H, 100, 10	; 132uS, +5V, 10S, 10x
DB	0AH, 12H, 100, 10	; 132uS, +10V, 10S, 10x
DB	0AH, 13H, 100, 10	; 132uS, +15V, 10S, 10x
DB	0AH, 14H, 100, 10	; 132uS, +20V, 10S, 10x
DB	0AH, 15H, 100, 10	; 132uS, +25V, 10S, 10x
DB	0AH, 16H, 100, 10	; 132uS, +30V, 10S, 10x
DB	0AH, 17H, 100, 10	; 132uS, +35V, 10S, 10x
DB	0AH, 18H, 100, 10	; 132uS, +40V, 10S, 10x
DB	0AH, 19H, 100, 10	; 132uS, +45V, 10S, 10x
DB	0AH, 1AH, 100, 10	; 132uS, +50V, 10S, 10x
DB	0AH, 1BH, 100, 10	; 132uS, +55V, 10S, 10x
DB	0AH, 1CH, 100, 10	; 132uS, +60V, 10S, 10x
DB	0AH, 1DH, 100, 10	; 132uS, +65V, 10S, 10x
DB	0AH, 1EH, 100, 10	; 132uS, +70V, 10S, 10x
DB	0AH, 1FH, 100, 10	; 132uS, +75V, 10S, 10x
DB	0BH, 11H, 100, 10	; 260uS, +5V, 10S, 10x
DB	0BH, 12H, 100, 10	; 260uS, +10V, 10S, 10x
DB	0BH, 13H, 100, 10	; 260uS, +15V, 10S, 10x
DB	0BH, 14H, 100, 10	; 260uS, +20V, 10S, 10x
DB	0BH, 15H, 100, 10	; 260uS, +25V, 10S, 10x
DB	0BH, 16H, 100, 10	; 260uS, +30V, 10S, 10x
DB	0BH, 17H, 100, 10	; 260uS, +35V, 10S, 10x
DB	0BH, 18H, 100, 10	; 260uS, +40V, 10S, 10x
DB	0BH, 19H, 100, 10	; 260uS, +45V, 10S, 10x
DB	0BH, 1AH, 100, 10	; 260uS, +50V, 10S, 10x
DB	0BH, 1BH, 100, 10	; 260uS, +55V, 10S, 10x
DB	0BH, 1CH, 100, 10	; 260uS, +60V, 10S, 10x
DB	0BH, 1DH, 100, 10	; 260uS, +65V, 10S, 10x
DB	0BH, 1EH, 100, 10	; 260uS, +70V, 10S, 10x
DB	0BH, 1FH, 100, 10	; 260uS, +75V, 10S, 10x
DB	80H	; FIM DA SEQUENCIA

SEQUENCIA DE TESTE 5

**Rajadas de 16 Pulsos Positivos.
50 uS Entre Cada Pulso.**

SEQ:	DB	02H,11H,100,10	; 1.2uS,+5V,10S,10x
	DB	02H,12H,100,10	; 1.2uS,+10V,10S,10x
	DB	02H,13H,100,10	; 1.2uS,+15V,10S,10x
	DB	02H,14H,100,10	; 1.2uS,+20V,10S,10x
	DB	02H,15H,100,10	; 1.2uS,+25V,10S,10x
	DB	02H,16H,100,10	; 1.2uS,+30V,10S,10x
	DB	02H,17H,100,10	; 1.2uS,+35V,10S,10x
	DB	02H,18H,100,10	; 1.2uS,+40V,10S,10x
	DB	02H,19H,100,10	; 1.2uS,+45V,10S,10x
	DB	02H,1AH,100,10	; 1.2uS,+50V,10S,10x
	DB	02H,1BH,100,10	; 1.2uS,+55V,10S,10x
	DB	02H,1CH,100,10	; 1.2uS,+60V,10S,10x
	DB	02H,1DH,100,10	; 1.2uS,+65V,10S,10x
	DB	02H,1EH,100,10	; 1.2uS,+70V,10S,10x
	DB	02H,1FH,100,10	; 1.2uS,+75V,10S,10x
	DB	03H,11H,100,10	; 2.4uS,+5V,10S,10x
	DB	03H,12H,100,10	; 2.4uS,+10V,10S,10x
	DB	03H,13H,100,10	; 2.4uS,+15V,10S,10x
	DB	03H,14H,100,10	; 2.4uS,+20V,10S,10x
	DB	03H,15H,100,10	; 2.4uS,+25V,10S,10x
	DB	03H,16H,100,10	; 2.4uS,+30V,10S,10x
	DB	03H,17H,100,10	; 2.4uS,+35V,10S,10x
	DB	03H,18H,100,10	; 2.4uS,+40V,10S,10x
	DB	03H,19H,100,10	; 2.4uS,+45V,10S,10x
	DB	03H,1AH,100,10	; 2.4uS,+50V,10S,10x
	DB	03H,1BH,100,10	; 2.4uS,+55V,10S,10x
	DB	03H,1CH,100,10	; 2.4uS,+60V,10S,10x
	DB	03H,1DH,100,10	; 2.4uS,+65V,10S,10x
	DB	03H,1EH,100,10	; 2.4uS,+70V,10S,10x
	DB	03H,1FH,100,10	; 2.4uS,+75V,10S,10x
	DB	04H,11H,100,10	; 4.6uS,+5V,10S,10x
	DB	04H,12H,100,10	; 4.6uS,+10V,10S,10x
	DD	04H,13H,100,10	; 4.6uS,+15V,10S,10x
	DB	04H,14H,100,10	; 4.6uS,+20V,10S,10x
	DB	04H,15H,100,10	; 4.6uS,+25V,10S,10x
	DB	04H,16H,100,10	; 4.6uS,+30V,10S,10x
	DB	04H,17H,100,10	; 4.6uS,+35V,10S,10x
	DB	04H,18H,100,10	; 4.6uS,+40V,10S,10x
	DB	04H,19H,100,10	; 4.6uS,+45V,10S,10x
	DB	04H,1AH,100,10	; 4.6uS,+50V,10S,10x
	DB	04H,1BH,100,10	; 4.6uS,+55V,10S,10x
	DB	04H,1CH,100,10	; 4.6uS,+60V,10S,10x
	DB	04H,1DH,100,10	; 4.6uS,+65V,10S,10x
	DB	04H,1EH,100,10	; 4.6uS,+70V,10S,10x
	DB	04H,1FH,100,10	; 4.6uS,+75V,10S,10x

DB	05H, 11H, 100, 10	; 8uS, +5V, 10S, 10x
DB	05H, 12H, 100, 10	; 8uS, +10V, 10S, 10x
DB	05H, 13H, 100, 10	; 8uS, +15V, 10S, 10x
DB	05H, 14H, 100, 10	; 8uS, +20V, 10S, 10x
DB	05H, 15H, 100, 10	; 8uS, +25V, 10S, 10x
DB	05H, 16H, 100, 10	; 8uS, +30V, 10S, 10x
DB	05H, 17H, 100, 10	; 8uS, +35V, 10S, 10x
DB	05H, 18H, 100, 10	; 8uS, +40V, 10S, 10x
DB	05H, 19H, 100, 10	; 8uS, +45V, 10S, 10x
DB	05H, 1AH, 100, 10	; 8uS, +50V, 10S, 10x
DB	05H, 1BH, 100, 10	; 8uS, +55V, 10S, 10x
DB	05H, 1CH, 100, 10	; 8uS, +60V, 10S, 10x
DB	05H, 1DH, 100, 10	; 8uS, +65V, 10S, 10x
DB	05H, 1EH, 100, 10	; 8uS, +70V, 10S, 10x
DB	05H, 1FH, 100, 10	; 8uS, +75V, 10S, 10x
DB	06H, 11H, 100, 10	; 14uS, +5V, 10S, 10x
DB	06H, 12H, 100, 10	; 14uS, +10V, 10S, 10x
DB	06H, 13H, 100, 10	; 14uS, +15V, 10S, 10x
DB	06H, 14H, 100, 10	; 14uS, +20V, 10S, 10x
DB	06H, 15H, 100, 10	; 14uS, +25V, 10S, 10x
DB	06H, 16H, 100, 10	; 14uS, +30V, 10S, 10x
DB	06H, 17H, 100, 10	; 14uS, +35V, 10S, 10x
DB	06H, 18H, 100, 10	; 14uS, +40V, 10S, 10x
DB	06H, 19H, 100, 10	; 14uS, +45V, 10S, 10x
DB	06H, 1AH, 100, 10	; 14uS, +50V, 10S, 10x
DB	06H, 1BH, 100, 10	; 14uS, +55V, 10S, 10x
DB	06H, 1CH, 100, 10	; 14uS, +60V, 10S, 10x
DB	06H, 1DH, 100, 10	; 14uS, +65V, 10S, 10x
DB	06H, 1EH, 100, 10	; 14uS, +70V, 10S, 10x
DB	06H, 1FH, 100, 10	; 14uS, +75V, 10S, 10x
DB	07H, 11H, 100, 10	; 28uS, +5V, 10S, 10x
DB	07H, 12H, 100, 10	; 28uS, +10V, 10S, 10x
DB	07H, 13H, 100, 10	; 28uS, +15V, 10S, 10x
DB	07H, 14H, 100, 10	; 28uS, +20V, 10S, 10x
DB	07H, 15H, 100, 10	; 28uS, +25V, 10S, 10x
DB	07H, 16H, 100, 10	; 28uS, +30V, 10S, 10x
DB	07H, 17H, 100, 10	; 28uS, +35V, 10S, 10x
DB	07H, 18H, 100, 10	; 28uS, +40V, 10S, 10x
DB	07H, 19H, 100, 10	; 28uS, +45V, 10S, 10x
DB	07H, 1AH, 100, 10	; 28uS, +50V, 10S, 10x
DB	07H, 1BH, 100, 10	; 28uS, +55V, 10S, 10x
DB	07H, 1CH, 100, 10	; 28uS, +60V, 10S, 10x
DB	07H, 1DH, 100, 10	; 28uS, +65V, 10S, 10x
DB	07H, 1EH, 100, 10	; 28uS, +70V, 10S, 10x
DB	07H, 1FH, 100, 10	; 28uS, +75V, 10S, 10x
DB	09H, 11H, 100, 10	; 72uS, +5V, 10S, 10x
DB	09H, 12H, 100, 10	; 72uS, +10V, 10S, 10x
DB	09H, 13H, 100, 10	; 72uS, +15V, 10S, 10x
DB	09H, 14H, 100, 10	; 72uS, +20V, 10S, 10x
DB	09H, 15H, 100, 10	; 72uS, +25V, 10S, 10x
DB	09H, 16H, 100, 10	; 72uS, +30V, 10S, 10x
DB	09H, 17H, 100, 10	; 72uS, +35V, 10S, 10x
DB	09H, 18H, 100, 10	; 72uS, +40V, 10S, 10x
DB	09H, 19H, 100, 10	; 72uS, +45V, 10S, 10x
DB	09H, 1AH, 100, 10	; 72uS, +50V, 10S, 10x

DB	09H, 1BH, 100, 10	; 72uS, +55V, 10S, 10x
DB	09H, 1CH, 100, 10	; 72uS, +60V, 10S, 10x
DB	09H, 1DH, 100, 10	; 72uS, +65V, 10S, 10x
DB	09H, 1EH, 100, 10	; 72uS, +70V, 10S, 10x
DB	09H, 1FH, 100, 10	; 72uS, +75V, 10S, 10x
DB	0AH, 11H, 100, 10	; 132uS, +5V, 10S, 10x
DB	0AH, 12H, 100, 10	; 132uS, +10V, 10S, 10x
DB	0AH, 13H, 100, 10	; 132uS, +15V, 10S, 10x
DB	0AH, 14H, 100, 10	; 132uS, +20V, 10S, 10x
DB	0AH, 15H, 100, 10	; 132uS, +25V, 10S, 10x
DB	0AH, 16H, 100, 10	; 132uS, +30V, 10S, 10x
DB	0AH, 17H, 100, 10	; 132uS, +35V, 10S, 10x
DB	0AH, 18H, 100, 10	; 132uS, +40V, 10S, 10x
DB	0AH, 19H, 100, 10	; 132uS, +45V, 10S, 10x
DB	0AH, 1AH, 100, 10	; 132uS, +50V, 10S, 10x
DB	0AH, 1BH, 100, 10	; 132uS, +55V, 10S, 10x
DB	0AH, 1CH, 100, 10	; 132uS, +60V, 10S, 10x
DB	0AH, 1DH, 100, 10	; 132uS, +65V, 10S, 10x
DB	0AH, 1EH, 100, 10	; 132uS, +70V, 10S, 10x
DB	0AH, 1FH, 100, 10	; 132uS, +75V, 10S, 10x
DB	0BH, 11H, 100, 10	; 260uS, +5V, 10S, 10x
DB	0BH, 12H, 100, 10	; 260uS, +10V, 10S, 10x
DB	0BH, 13H, 100, 10	; 260uS, +15V, 10S, 10x
DB	0BH, 14H, 100, 10	; 260uS, +20V, 10S, 10x
DB	0BH, 15H, 100, 10	; 260uS, +25V, 10S, 10x
DB	0BH, 16H, 100, 10	; 260uS, +30V, 10S, 10x
DB	0BH, 17H, 100, 10	; 260uS, +35V, 10S, 10x
DB	0BH, 18H, 100, 10	; 260uS, +40V, 10S, 10x
DB	0BH, 19H, 100, 10	; 260uS, +45V, 10S, 10x
DB	0BH, 1AH, 100, 10	; 260uS, +50V, 10S, 10x
DB	0BH, 1BH, 100, 10	; 260uS, +55V, 10S, 10x
DB	0BH, 1CH, 100, 10	; 260uS, +60V, 10S, 10x
DB	0BH, 1DH, 100, 10	; 260uS, +65V, 10S, 10x
DB	0BH, 1EH, 100, 10	; 260uS, +70V, 10S, 10x
DB	0BH, 1FH, 100, 10	; 260uS, +75V, 10S, 10x
DB	80H	; FIM DA SEQUENCIA

SEQUÊNCIA DE TESTE 6

Rajadas de 16 Pulsos Positivos.
15 uS Entre Cada Pulso.

SCQ:	DB	02H, 11H, 100, 10	; 1.2uS, +5V, 10S, 10x
	DB	02H, 12H, 100, 10	; 1.2uS, +10V, 10S, 10x
	DB	02H, 13H, 100, 10	; 1.2uS, +15V, 10S, 10x
	DB	02H, 14H, 100, 10	; 1.2uS, +20V, 10S, 10x
	DB	02H, 15H, 100, 10	; 1.2uS, +25V, 10S, 10x
	DB	02H, 16H, 100, 10	; 1.2uS, +30V, 10S, 10x
	DB	02H, 17H, 100, 10	; 1.2uS, +35V, 10S, 10x
	DB	02H, 18H, 100, 10	; 1.2uS, +40V, 10S, 10x
	DB	02H, 19H, 100, 10	; 1.2uS, +45V, 10S, 10x
	DB	02H, 1AH, 100, 10	; 1.2uS, +50V, 10S, 10x
	DB	02H, 1BH, 100, 10	; 1.2uS, +55V, 10S, 10x
	DB	02H, 1CH, 100, 10	; 1.2uS, +60V, 10S, 10x
	DB	02H, 1DH, 100, 10	; 1.2uS, +65V, 10S, 10x
	DB	02H, 1EH, 100, 10	; 1.2uS, +70V, 10S, 10x
	DB	02H, 1FH, 100, 10	; 1.2uS, +75V, 10S, 10x
	DB	03H, 11H, 100, 10	; 2.4uS, +5V, 10S, 10x
	DB	03H, 12H, 100, 10	; 2.4uS, +10V, 10S, 10x
	DB	03H, 13H, 100, 10	; 2.4uS, +15V, 10S, 10x
	DB	03H, 14H, 100, 10	; 2.4uS, +20V, 10S, 10x
	DB	03H, 15H, 100, 10	; 2.4uS, +25V, 10S, 10x
	DB	03H, 16H, 100, 10	; 2.4uS, +30V, 10S, 10x
	DB	03H, 17H, 100, 10	; 2.4uS, +35V, 10S, 10x
	DB	03H, 18H, 100, 10	; 2.4uS, +40V, 10S, 10x
	DB	03H, 19H, 100, 10	; 2.4uS, +45V, 10S, 10x
	DB	03H, 1AH, 100, 10	; 2.4uS, +50V, 10S, 10x
	DB	03H, 1BH, 100, 10	; 2.4uS, +55V, 10S, 10x
	DB	03H, 1CH, 100, 10	; 2.4uS, +60V, 10S, 10x
	DB	03H, 1DH, 100, 10	; 2.4uS, +65V, 10S, 10x
	DB	03H, 1EH, 100, 10	; 2.4uS, +70V, 10S, 10x
	DB	03H, 1FH, 100, 10	; 2.4uS, +75V, 10S, 10x
	DB	04H, 11H, 100, 10	; 4.6uS, +5V, 10S, 10x
	DB	04H, 12H, 100, 10	; 4.6uS, +10V, 10S, 10x
	DB	04H, 13H, 100, 10	; 4.6uS, +15V, 10S, 10x
	DB	04H, 14H, 100, 10	; 4.6uS, +20V, 10S, 10x
	DB	04H, 15H, 100, 10	; 4.6uS, +25V, 10S, 10x
	DB	04H, 16H, 100, 10	; 4.6uS, +30V, 10S, 10x
	DB	04H, 17H, 100, 10	; 4.6uS, +35V, 10S, 10x
	DB	04H, 18H, 100, 10	; 4.6uS, +40V, 10S, 10x
	DB	04H, 19H, 100, 10	; 4.6uS, +45V, 10S, 10x
	DB	04H, 1AH, 100, 10	; 4.6uS, +50V, 10S, 10x
	DB	04H, 1BH, 100, 10	; 4.6uS, +55V, 10S, 10x
	DB	04H, 1CH, 100, 10	; 4.6uS, +60V, 10S, 10x
	DB	04H, 1DH, 100, 10	; 4.6uS, +65V, 10S, 10x
	DB	04H, 1EH, 100, 10	; 4.6uS, +70V, 10S, 10x

DB	04H,1FH,100,10	; 4.6uS,+75V,10S,10x
DB	05H,11H,100,10	; 8uS,+5V,10S,10x
DB	05H,12H,100,10	; 8uS,+10V,10S,10x
DB	05H,13H,100,10	; 8uS,+15V,10S,10x
DB	05H,14H,100,10	; 8uS,+20V,10S,10x
DB	05H,15H,100,10	; 8uS,+25V,10S,10x
DB	05H,16H,100,10	; 8uS,+30V,10S,10x
DB	05H,17H,100,10	; 8uS,+35V,10S,10x
DB	05H,18H,100,10	; 8uS,+40V,10S,10x
DB	05H,19H,100,10	; 8uS,+45V,10S,10x
DB	05H,1AH,100,10	; 8uS,+50V,10S,10x
DB	05H,1BH,100,10	; 8uS,+55V,10S,10x
DB	05H,1CH,100,10	; 8uS,+60V,10S,10x
DB	05H,1DH,100,10	; 8uS,+65V,10S,10x
DB	05H,1EH,100,10	; 8uS,+70V,10S,10x
DB	05H,1FH,100,10	; 8uS,+75V,10S,10x
DB	06H,11H,100,10	; 14uS,+5V,10S,10x
DB	06H,12H,100,10	; 14uS,+10V,10S,10x
DB	06H,13H,100,10	; 14uS,+15V,10S,10x
DB	06H,14H,100,10	; 14uS,+20V,10S,10x
DB	06H,15H,100,10	; 14uS,+25V,10S,10x
DB	06H,16H,100,10	; 14uS,+30V,10S,10x
DB	06H,17H,100,10	; 14uS,+35V,10S,10x
DB	06H,18H,100,10	; 14uS,+40V,10S,10x
DB	06H,19H,100,10	; 14uS,+45V,10S,10x
DB	06H,1AH,100,10	; 14uS,+50V,10S,10x
DB	06H,1BH,100,10	; 14uS,+55V,10S,10x
DB	06H,1CH,100,10	; 14uS,+60V,10S,10x
DB	06H,1DH,100,10	; 14uS,+65V,10S,10x
DB	06H,1EH,100,10	; 14uS,+70V,10S,10x
DB	06H,1FH,100,10	; 14uS,+75V,10S,10x
DB	07H,11H,100,10	; 28uS,+5V,10S,10x
DB	07H,12H,100,10	; 28uS,+10V,10S,10x
DB	07H,13H,100,10	; 28uS,+15V,10S,10x
DB	07H,14H,100,10	; 28uS,+20V,10S,10x
DB	07H,15H,100,10	; 28uS,+25V,10S,10x
DB	07H,16H,100,10	; 28uS,+30V,10S,10x
DB	07H,17H,100,10	; 28uS,+35V,10S,10x
DB	07H,18H,100,10	; 28uS,+40V,10S,10x
DB	07H,19H,100,10	; 28uS,+45V,10S,10x
DB	07H,1AH,100,10	; 28uS,+50V,10S,10x
DB	07H,1BH,100,10	; 28uS,+55V,10S,10x
DB	07H,1CH,100,10	; 28uS,+60V,10S,10x
DB	07H,1DH,100,10	; 28uS,+65V,10S,10x
DB	07H,1EH,100,10	; 28uS,+70V,10S,10x
DB	07H,1FH,100,10	; 28uS,+75V,10S,10x
DB	09H,11H,100,10	; 72uS,+5V,10S,10x
DB	09H,12H,100,10	; 72uS,+10V,10S,10x
DB	09H,13H,100,10	; 72uS,+15V,10S,10x
DB	09H,14H,100,10	; 72uS,+20V,10S,10x
DB	09H,15H,100,10	; 72uS,+25V,10S,10x
DB	09H,16H,100,10	; 72uS,+30V,10S,10x
DB	09H,17H,100,10	; 72uS,+35V,10S,10x
DB	09H,18H,100,10	; 72uS,+40V,10S,10x
DB	09H,19H,100,10	; 72uS,+45V,10S,10x

DB	09H, 1AH, 100, 10	; 72uS, +50V, 10S, 10x
DB	09H, 1BH, 100, 10	; 72uS, +55V, 10S, 10x
DB	09H, 1CH, 100, 10	; 72uS, +60V, 10S, 10x
DB	09H, 1DH, 100, 10	; 72uS, +65V, 10S, 10x
DB	09H, 1EH, 100, 10	; 72uS, +70V, 10S, 10x
DB	09H, 1FH, 100, 10	; 72uS, +75V, 10S, 10x
DB	0AH, 11H, 100, 10	; 132uS, +5V, 10S, 10x
DB	0AH, 12H, 100, 10	; 132uS, +10V, 10S, 10x
DB	0AH, 13H, 100, 10	; 132uS, +15V, 10S, 10x
DB	0AH, 14H, 100, 10	; 132uS, +20V, 10S, 10x
DB	0AH, 15H, 100, 10	; 132uS, +25V, 10S, 10x
DB	0AH, 16H, 100, 10	; 132uS, +30V, 10S, 10x
DB	0AH, 17H, 100, 10	; 132uS, +35V, 10S, 10x
DB	0AH, 18H, 100, 10	; 132uS, +40V, 10S, 10x
DB	0AH, 19H, 100, 10	; 132uS, +45V, 10S, 10x
DE	0AH, 1AH, 100, 10	; 132uS, +50V, 10S, 10x
DE	0AH, 1BH, 100, 10	; 132uS, +55V, 10S, 10x
DE	0AH, 1CH, 100, 10	; 132uS, +60V, 10S, 10x
DB	0AH, 1DH, 100, 10	; 132uS, +65V, 10S, 10x
DB	0AH, 1EH, 100, 10	; 132uS, +70V, 10S, 10x
DB	0AH, 1FH, 100, 10	; 132uS, +75V, 10S, 10x
DB	0BH, 11H, 100, 10	; 260uS, +5V, 10S, 10x
DB	0BH, 12H, 100, 10	; 260uS, +10V, 10S, 10x
DB	0BH, 13H, 100, 10	; 260uS, +15V, 10S, 10x
DB	0BH, 14H, 100, 10	; 260uS, +20V, 10S, 10x
DB	0BH, 15H, 100, 10	; 260uS, +25V, 10S, 10x
DB	0BH, 16H, 100, 10	; 260uS, +30V, 10S, 10x
DB	0BH, 17H, 100, 10	; 260uS, +35V, 10S, 10x
DE	0BH, 18H, 100, 10	; 260uS, +40V, 10S, 10x
DB	0BH, 19H, 100, 10	; 260uS, +45V, 10S, 10x
DE	0BH, 1AH, 100, 10	; 260uS, +50V, 10S, 10x
DB	0BH, 1BH, 100, 10	; 260uS, +55V, 10S, 10x
DB	0BH, 1CH, 100, 10	; 260uS, +60V, 10S, 10x
DB	0BH, 1DH, 100, 10	; 260uS, +65V, 10S, 10x
DB	0BH, 1EH, 100, 10	; 260uS, +70V, 10S, 10x
DB	0BH, 1FH, 100, 10	; 260uS, +75V, 10S, 10x
DB	80H	; FIM DA SEQUENCIA

SEQUENCIA DE TESTE 7

Distúrbios Negativos Isolados

SEQ:	DB	02H, 51H, 100, 10	; 1.2uS, -5V, 10S, 10x
	DB	02H, 52H, 100, 10	; 1.2uS, -10V, 10S, 10x
	DB	02H, 53H, 100, 10	; 1.2uS, -15V, 10S, 10x
	DB	02H, 54H, 100, 10	; 1.2uS, -20V, 10S, 10x
	DB	02H, 55H, 100, 10	; 1.2uS, -25V, 10S, 10x
	DB	03H, 51H, 100, 10	; 2.4uS, -5V, 10S, 10x
	DB	03H, 52H, 100, 10	; 2.4uS, -10V, 10S, 10x
	DB	03H, 53H, 100, 10	; 2.4uS, -15V, 10S, 10x
	DB	03H, 54H, 100, 10	; 2.4uS, -20V, 10S, 10x
	DB	03H, 55H, 100, 10	; 2.4uS, -25V, 10S, 10x
	DB	04H, 51H, 100, 10	; 4.6uS, -5V, 10S, 10x
	DB	04H, 52H, 100, 10	; 4.6uS, -10V, 10S, 10x
	DB	04H, 53H, 100, 10	; 4.6uS, -15V, 10S, 10x
	DB	04H, 54H, 100, 10	; 4.6uS, -20V, 10S, 10x
	DB	04H, 55H, 100, 10	; 4.6uS, -25V, 10S, 10x
	DB	05H, 51H, 100, 10	; 8uS, -5V, 10S, 10x
	DB	05H, 52H, 100, 10	; 8uS, -10V, 10S, 10x
	DB	05H, 53H, 100, 10	; 8uS, -15V, 10S, 10x
	DB	05H, 54H, 100, 10	; 8uS, -20V, 10S, 10x
	DB	05H, 55H, 100, 10	; 8uS, -25V, 10S, 10x
	DB	06H, 51H, 100, 10	; 14uS, -5V, 10S, 10x
	DB	06H, 52H, 100, 10	; 14uS, -10V, 10S, 10x
	DB	06H, 53H, 100, 10	; 14uS, -15V, 10S, 10x
	DB	06H, 54H, 100, 10	; 14uS, -20V, 10S, 10x
	DB	06H, 55H, 100, 10	; 14uS, -25V, 10S, 10x
	DB	07H, 51H, 100, 10	; 28uS, -5V, 10S, 10x
	DB	07H, 52H, 100, 10	; 28uS, -10V, 10S, 10x
	DB	07H, 53H, 100, 10	; 28uS, -15V, 10S, 10x
	DB	07H, 54H, 100, 10	; 28uS, -20V, 10S, 10x
	DB	07H, 55H, 100, 10	; 28uS, -25V, 10S, 10x
	DB	09H, 51H, 100, 10	; 72uS, -5V, 10S, 10x
	DB	09H, 52H, 100, 10	; 72uS, -10V, 10S, 10x
	DB	09H, 53H, 100, 10	; 72uS, -15V, 10S, 10x
	DB	09H, 54H, 100, 10	; 72uS, -20V, 10S, 10x
	DB	09H, 55H, 100, 10	; 72uS, -25V, 10S, 10x
	DB	0AH, 51H, 100, 10	; 132uS, -5V, 10S, 10x
	DB	0AH, 52H, 100, 10	; 132uS, -10V, 10S, 10x
	DB	0AH, 53H, 100, 10	; 132uS, -15V, 10S, 10x
	DB	0AH, 54H, 100, 10	; 132uS, -20V, 10S, 10x
	DB	0AH, 55H, 100, 10	; 132uS, -25V, 10S, 10x
	DB	0BH, 51H, 100, 10	; 260uS, -5V, 10S, 10x
	DB	0BH, 52H, 100, 10	; 260uS, -10V, 10S, 10x
	DB	0BH, 53H, 100, 10	; 260uS, -15V, 10S, 10x
	DB	0BH, 54H, 100, 10	; 260uS, -20V, 10S, 10x

```
DB      0BH,55H,100,10 ; 260uS,-25V,10S,10x
DB      80H              ;FIM DA SEQUENCIA
```

FOTOGRAFIAS DA BANCADA DE TESTES

Vista geral da bancada de testes.

Terminal de vídeo do supervisor.

Placa base com as placas 5-100 instaladas. Impressora do sistema.

Supervisor, módulos sob teste, comparador e gerador de pulsos.

Chave transistorizada e controlador da fonte programável.
Placa base. Fonte de alimentação 1.

Chave transistorizada e controlador da fonte programável.