

HUMBERTO TRINDADE DA SILVA

**Estudo sobre a interação de métodos anti-ilhamento para
sistemas fotovoltaicos conectados à rede de distribuição de baixa
tensão com múltiplos inversores**

SÃO PAULO

2016

HUMBERTO TRINDADE DA SILVA

**Estudo sobre a interação de métodos anti-ilhamento para sistemas
fotovoltaicos conectados à rede de distribuição de baixa tensão com múltiplos
inversores**

Dissertação apresentada à Escola
Politécnica da Universidade de São Paulo
para obtenção do título de Mestre em
Ciências.

Área de Concentração: Sistemas de
Potência

Orientador: Prof. Dr. Wilson Komatsu

SÃO PAULO

2016

Este exemplar foi revisado e corrigido em relação à versão original, sob responsabilidade única do autor e com a anuência de seu orientador.

São Paulo, 30 de maio de 2016.

Assinatura do autor _____

Assinatura do orientador _____

Catálogo-na-publicação

Silva, Humberto Trindade da

Estudo sobre a interação de métodos anti-ilhamento para sistemas fotovoltaicos conectados à rede de distribuição de baixa tensão com múltiplos inversores / H. T. Silva – versão corr. -- São Paulo, 2016.

132 p.

Dissertação (Mestrado) - Escola Politécnica da Universidade de São Paulo. Departamento de Engenharia de Energia e Automação Elétricas.

1.Métodos Anti-ilhamento 2.Ilhamento 3.Sistemas Fotovoltaicos Conectados à Rede 4.Geração Distribuída I.Universidade de São Paulo. Escola Politécnica. Departamento de Engenharia de Energia e Automação Elétricas II.t.

*Aos meus queridos pais
e à minha amada esposa.*

Agradecimentos

Agradeço primeiramente a Deus, pela vida e oportunidade concedida a mim para que eu pudesse chegar até aqui. Por me ajudar a superar as dificuldades que sempre estiveram presentes, mas que foram essenciais para o aprimoramento do conhecimento adquirido.

Aos meus pais, Emílio e Adilis, que sempre me incentivaram a buscar o conhecimento para o crescimento pessoal e profissional.

Agradeço à minha esposa pelo apoio e paciência que teve comigo durante as minhas ausências.

Agradeço aos professores Dr. Wilson Komatsu, Dr. Lourenço Matakas Junior e Dr. Walter Kaiser por terem contribuído para a minha formação com valiosas informações.

Por fim, agradeço a todos os amigos e colegas que, direta ou indiretamente, contribuíram para que esse trabalho fosse realizado.

“O sucesso nasce do querer, da determinação
e persistência em se chegar a um objetivo.
Mesmo não atingindo o alvo, quem busca e vence
obstáculos, no mínimo fará coisas admiráveis.”

— José de Alencar

Resumo

SILVA, H. T. **Estudo sobre a interação de métodos anti-ilhamento para sistemas fotovoltaicos conectados à rede de distribuição de baixa tensão com múltiplos inversores.** 2016. 132f. Dissertação (Mestrado) – Escola Politécnica, Universidade de São Paulo, São Paulo, 2016.

Este trabalho estuda a interação entre os métodos anti-ilhamento aplicados em sistemas fotovoltaicos residenciais, operando simultaneamente em uma rede de distribuição de baixa tensão. Os sistemas fotovoltaicos em geral interagem entre si, com a rede de distribuição da concessionária e com outras fontes de geração distribuída. Uma consequência importante dessa interação é a ocorrência do ilhamento, que acontece quando as fontes de geração distribuída fornecem energia ao sistema elétrico de potência mesmo quando esta se encontra eletricamente isolada do sistema elétrico principal. A função anti-ilhamento é uma proteção extremamente importante, devendo estar presente em todos os sistemas de geração distribuída. Atualmente, são encontradas diversas técnicas na literatura. Muitas delas oferecem proteção adequada quando um inversor está conectado à linha de distribuição, mas podem falhar quando dois ou mais funcionam simultaneamente, conectados juntos ou próximos entre si. Dois destes métodos são analisados detalhadamente nesse estudo, avaliados em uma rede de distribuição residencial de baixa tensão. Os resultados obtidos mostram que a influência de um método sobre o outro é dependente da predominância de cada um deles dentro do sistema elétrico. Contudo, nas condições analisadas o ilhamento foi detectado dentro do limite máximo estabelecido pelas normas pertinentes.

Palavras-chave: Métodos anti-ilhamento, Ilhamento, Sistemas Fotovoltaicos Conectados à Rede, Geração Distribuída.

Abstract

SILVA, H. T. **Study about the interaction of anti-islanding methods for photovoltaic systems connected to the low voltage distribution grid with multiple inverters.** 2016. 132f. Dissertação (Mestrado) – Escola Politécnica, Universidade de São Paulo, São Paulo, 2016.

This work studies the interaction between islanding detection methods applied in residential photovoltaic systems, operating simultaneously in a low voltage distribution network. Photovoltaic systems, in general, interact with themselves, with the utility grid and other distributed generation sources. An important consequence of this interaction is the islanding occurrence, which happens when distributed generation sources supply energy to the electrical power system even when it is electrically isolated from the main electrical system. The anti-islanding function is an extremely important protection, and should be present in all distributed generation systems. Actually, many techniques are found in the literature. Most of them provide suitable protection when one inverter is connected to the distribution line, but can fail when two or more work simultaneously, connected at the same point or close to each other. Two of these methods are analyzed in detail in this study and evaluated in a residential low voltage distribution line. The obtained results show that the influence of a method over another one is dependent of the predominance of each one within the electrical system. However, in the analyzed condition the islanding was detected within the maximum allowed time established by applicable rules.

Keywords: Anti-islanding Methods, Islanding, Grid-Tie Solar Systems, Distributed Generation.

Lista de Acrônimos

AFD	<i>Active Frequency Drift</i>
AFDPF	<i>Active Frequency Drift with Positive Feedback</i>
ANEEL	Agência Nacional de Energia Elétrica
CA	Corrente Alternada
CC	Corrente Contínua
CES	Condição de Estabilidade do Sistema
DER	<i>Distributed Energy Resource</i>
DG	<i>Distributed Generation</i>
DHT	Distorção Harmônica Total
DSP	<i>Digital Signal Processor</i>
EMI	<i>Electromagnetic Interference</i>
FP	Fator de Potência
GD	Geração Distribuída
IEEE	<i>Institute of Electrical and Electronics Engineers</i>
MPPT	<i>Maximum Power Point Tracking</i>
NDZ	<i>Non Detection Zone</i>
OFP	<i>Over Frequency Protection</i>
OUF	<i>Over/Under Frequency</i>
OUV	<i>Over/Under Voltage</i>
OVP	<i>Over Voltage Protection</i>
PAC	Ponto de Acoplamento Comum
PI	Controlador Proporcional Integral
PLL	<i>Phase Locked Loop</i>
PWM	<i>Pulse Width Modulation</i>
ROT	<i>Run-On Time</i>

SEP	Sistema Elétrico de Potência
SFCR	Sistemas Fotovoltaicos Conectados à Rede Elétrica
SFS	<i>Sandia Frequency Shift</i>
SGD	Sistema de Geração Distribuída
UFP	<i>Under Frequency Protection</i>
UVP	<i>Under Voltage Protection</i>
VPF	<i>Voltage Positive Feedback</i>

Lista de Símbolos

Símbolo	Descrição	Unidade
C	Capacitância	F
cf	Fator de corte	-
cf_0	Fator de corte inicial	-
f	Frequência	Hz
f_0	Frequência de ressonância do circuito RLC paralelo	Hz
f_i	Frequência da corrente I_{ref}	Hz
f_n	Frequência nominal da rede elétrica	Hz
f_{PLL}	Frequência estimada pelo PLL	Hz
I	Amplitude da corrente I_{ref}	A
I_{ref}	Corrente de referência do inversor	A
k	Ganho do método SFS	-
L	Indutância	H
P	Potência ativa	W
Q	Potência reativa	VAR
Q_C	Potência reativa capacitiva	VAR
Q_L	Potência reativa indutiva	VAR
Q_f	Fator de qualidade da carga RLC	-
R	Resistência elétrica	Ω
T_Z	Segmento nulo da corrente I_{ref}	-
δf	Desvio de frequência do método SFS	Hz

Lista de Figuras

Figura 2.1. Capacidade mundial instalada de sistemas fotovoltaicos conectados à rede.	7
Figura 2.2. Evolução do número de conexões de geração distribuída.	7
Figura 2.3. Número de conexões classificadas por fonte.	8
Figura 2.4. Capacidade total instalada.	8
Figura 2.5. Principais topologias utilizadas em sistemas fotovoltaicos.	9
Figura 2.6. Conexão típica de um sistema de geração distribuída ao sistema elétrico de potência.	13
Figura 2.7. Classificação dos Métodos Anti-ilhamento.	15
Figura 2.8. Método de detecção por salto de fase implementado no PLL.	19
Figura 2.9 Forma de onda típica do método <i>Active Frequency Drift</i>	22
Figura 2.10. Variação do fator de corte no método AFDPCF.	25
Figura 2.11. Diagrama simplificado de um sistema fotovoltaico conectado à rede.	27
Figura 2.12. Mapeamento da NDZ no espaço $\Delta P \times \Delta Q$	29
Figura 2.13. Mapeamento da NDZ do método AFD no espaço $L \times C_{norm}$	32
Figura 2.14. Mapeamento da NDZ do método AFD no plano $Qf \times f_0$	33
Figura 3.1. Fluxograma detalhado do algoritmo SFS.	38
Figura 3.2. Forma de onda típica do método Sandia Frequency Shift.	38
Figura 3.3. Forma de onda da corrente I_{ref} do método SFS para $\delta f > 0$	41
Figura 3.4. Forma de onda da corrente I_{ref} do método SFS para $\delta f < 0$	41
Figura 3.5. Comportamento da frequência na condição de ilhamento.	42
Figura 3.6. Diagrama de blocos simplificado do método anti-ilhamento VPF.	44
Figura 3.7. Fluxograma detalhado do algoritmo VPF.	45
Figura 3.8. Simulação do comportamento da variação de V_{REF} no método VPF.	48
Figura 3.9. Simulação do comportamento da variação de ΔV e ΔP no método VPF.	49
Figura 3.10. Simulação da detecção do ilhamento com o método VPF.	50

Figura 3.11. Estrutura de controle do inversor utilizando o método AI SFS.	52
Figura 3.12. Estrutura de controle do inversor utilizando o método AI VPF.	52
Figura 3.13. Simulação comparando a frequência calculada pelo PLL e a calculada por ciclo.	53
Figura 3.14 Circuito completo da simulação com um inversor.	55
Figura 3.15. Circuito do inversor com os blocos de controle.	55
Figura 3.16. Estrutura interna do bloco PLL e Controlador PI.	56
Figura 3.17. Estrutura interna do bloco anti-ilhamento.	56
Figura 3.18. Estrutura interna do gerador de corrente de referência.....	57
Figura 3.19. Circuito do modulador PWM.....	57
Figura 3.20. Modelamento do transformador.....	60
Figura 3.21. Curva do <i>Run-On Time</i> dos métodos SFS e VPF.	62
Figura 3.22. Formas de onda da simulação do método SFS com um inversor.	63
Figura 3.23. Formas de onda da simulação do método VPF com um inversor.	63
Figura 3.24. Circuito unifilar simplificado da configuração multi-inversor.	64
Figura 3.25. Valores máximos de ROT na configuração multi-inversor.....	65
Figura 3.26. Valores máximos do ROT simulados na condição multi-inversor.....	68
Figura 4.1. Diagrama de blocos do inversor monofásico experimental.	70
Figura 4.2. Bancada de ensaios com dois inversores.	71
Figura 4.3 Placa de condicionamento de sinais com a ControlCARD instalada.....	72
Figura 4.4. Diagrama da montagem experimental da carga RLC.....	74
Figura 4.5. Carga RLC.	75
Figura 4.6. Esquema unifilar da montagem experimental.	76
Figura 4.7. Valores do ROT do método SFS com um inversor.....	77
Figura 4.8. Forma de onda do teste do método SFS com um inversor.	78
Figura 4.9. Valores do ROT do método SFS com dois inversores.	79
Figura 4.10. Forma de onda do teste do método SFS com dois inversores.	79

Figura 4.11. Valores do ROT do método VPF com um inversor.....	80
Figura 4.12. Forma de onda do teste do método VPF com um inversor.	81
Figura 4.13. Valores do ROT do método VPF com dois inversores.	82
Figura 4.14. Forma de onda do teste do método VPF com dois inversores.	82
Figura 4.15. Valores do ROT do ensaio com os métodos SFS e VPF operando simultaneamente.	83
Figura A.1. Circuito RLC paralelo.	94
Figura A.2. Triângulo de potências da carga RLC.	96
Figura B.1. Diagrama de blocos do PLL de sincronismo do conversor.	97
Figura C.1. Modelamento do inversor.	101
Figura E.1. Circuito do inversor monofásico	128
Figura E.2. Circuito do driver de IGBT – Parte 1.	129
Figura E.3. Circuito do driver de IGBT – Parte 2.	130
Figura E.4. Circuito do driver de IGBT – Parte 3.	131
Figura E.5. Circuito do driver de IGBT – Parte 4.	132

Lista de Tabelas

Tabela 2.1. Tempo máximo de operação em condições anormais.	17
Tabela 2.2. Critérios de fase dos principais métodos ativos.....	30
Tabela 3.1. Parâmetros da simulação.	58
Tabela 3.2. Valores das harmônicas presentes na rede.	59
Tabela 4.1. Valores dos parâmetros da carga RLC experimental.	74

Sumário

Resumo	vi
Abstract	vii
Lista de Acrônimos	viii
Lista de Símbolos	x
Lista de Figuras	xi
Lista de Tabelas	xiv
Sumário	xv
1 INTRODUÇÃO	1
1.1 Estrutura do Trabalho	2
1.2 Trabalhos publicados decorrentes desta pesquisa	3
2 SISTEMAS FOTOVOLTAICOS	4
2.1 Geração Distribuída	4
2.2 Geração de energia solar fotovoltaica	6
2.3 Topologias dos sistemas fotovoltaicos	9
2.4 Normas aplicáveis a sistemas fotovoltaicos	11
2.5 Definição de ilhamento	13
2.6 Métodos Anti-ilhamento	15
2.6.1 Requisitos do sistema anti-ilhamento	16
2.7 Métodos anti-ilhamento passivos	18
2.7.1 Método de detecção OUV-OUF	18
2.7.2 Phase Jump Detection (PJD)	19
2.7.3 Detecção de Harmônicos (HD)	20
2.8 Métodos anti-ilhamento ativos	21
2.8.1 <i>Active Frequency Drift</i> (AFD)	21
2.8.2 <i>Sandia Frequency Shift</i> (SFS)	23

2.8.3	<i>Active Frequency Drift with Pulsation of Chopping Fraction (AFDPCF)</i> ...	24
2.8.4	<i>Sandia Voltage Shift (SVS)</i>	25
2.8.5	<i>GE Frequency Shift (GEFS)</i>	26
2.9	Região de Não Detecção (NDZ)	26
2.10	Detecção de ilhamento em sistemas multi-inversor	34
3	AVALIAÇÃO MULTI-INVERSOR COM DOIS MÉTODOS ANTI-ILHAMENTO EM OPERAÇÃO SIMULTÂNEA.....	37
3.1	Método <i>Sandia Frequency Shift</i> - SFS.....	37
3.1.1	Princípio de funcionamento do método SFS	37
3.1.2	Escolha dos parâmetros cf_0 e k	42
3.2	Método Voltage Positive Feedback - VPF	44
3.2.1	Princípio de funcionamento do método VPF	44
3.3	Inversor e estrutura de controle	51
3.4	Considerações sobre a simulação	54
3.4.1	Parâmetros de simulação	58
3.4.2	Considerações sobre a rede	59
3.4.3	Carga RLC	60
3.5	Simulação com um inversor.....	61
3.6	Simulação multi-inversor com N inversores.....	64
3.7	Simulação com os métodos SFS e VPF operando simultaneamente.....	66
4	RESULTADOS EXPERIMENTAIS	70
4.1	Descrição da montagem experimental.....	70
4.2	Procedimento de obtenção e ajuste da carga RLC.....	73
4.3	Procedimento de teste	75
4.4	Resultados do método SFS	77
4.5	Resultados do método VPF	80
4.6	Resultados dos métodos SFS e VPF operando simultaneamente	83

4.7 Conclusão do capítulo	84
5 CONCLUSÕES	85
5.1 Sugestões para trabalhos futuros	86
REFERÊNCIAS BIBLIOGRÁFICAS	87
APÊNDICE A. Fator de qualidade Q_f	94
APÊNDICE B. Sincronismo com Phase Locked Loop - PLL.....	97
APÊNDICE C. Controlador de corrente	101
APÊNDICE D. Código fonte utilizados	102
APÊNDICE E. Esquemáticos.....	128

1 INTRODUÇÃO

A geração de energia elétrica através de fontes renováveis, também chamadas de fontes limpas, ganhou destaque mundial a partir do ano 2000. Dentre essas fontes de energia a solar fotovoltaica tem se destacado. Junto a essas novas tecnologias o conceito de geração distribuída também tem se tornado amplamente difundido.

A geração distribuída traz uma série de vantagens quando comparada à geração centralizada, porém, apresenta inconvenientes que podem afetar a segurança de operação do sistema elétrico, como é o caso do ilhamento.

O ilhamento é o fenômeno que ocorre quando parte do sistema elétrico continua sua operação através de fontes de geração distribuída, mesmo quando se encontra eletricamente desconectada da rede principal. Tal fenômeno acarreta uma série de falhas técnicas e de segurança, tanto para a equipe de manutenção do sistema elétrico quanto ao próprio sistema de geração distribuída e aos equipamentos conectados à rede.

Dessa forma, faz-se necessário que o sistema fotovoltaico conectado à rede possua a capacidade de perceber a ocorrência do ilhamento e, assim, cessar o fornecimento de energia para o sistema elétrico. Para isso, seu inversor deve possuir internamente um algoritmo anti-ilhamento.

Atualmente, existem vários métodos de detecção de ilhamento, apresentando bom desempenho de detecção quando um inversor está presente na rede de distribuição. Contudo, quando se trata de aplicações residenciais ou industriais, pode ocorrer a presença de vários inversores operando simultaneamente. Desta forma, o desempenho destes métodos é degradado, deixando de detectar corretamente o ilhamento. A perda de eficiência é agravada quando vários métodos anti-ilhamento atuam no mesmo ponto do sistema elétrico. Assim, faz-se necessário ter conhecimento de como estes métodos interagem entre si, e quais deles apresentam a capacidade de operar ao mesmo tempo, de modo que essa interação não prejudique a correta detecção do ilhamento.

Na literatura encontram-se poucos trabalhos que tratam do funcionamento simultâneo de dois ou mais métodos anti-ilhamento. Assim, o objetivo desse estudo é

complementar o conhecimento sobre esse tema, avaliando a interação entre as metodologias existentes, destacando os mais apropriados para o caso de operação multi-inversor.

1.1 Estrutura do Trabalho

Inicialmente, o capítulo um faz a introdução ao ilhamento decorrente da presença de fontes de geração distribuídas conectadas à rede elétrica e a necessidade de sua detecção pelo sistema fotovoltaico.

No capítulo dois é introduzido o conceito de geração distribuída enfatizando os sistemas fotovoltaicos conectados à rede. São discutidos em detalhes o fenômeno do ilhamento e suas consequências para o sistema elétrico. Em seguida são descritos sucintamente os métodos anti-ilhamento existentes, tanto passivos quanto ativos. Por fim é apresentada a operação multi-inversor desses sistemas, abordando a interação entre os métodos de detecção de ilhamento nessas condições.

O capítulo três apresenta detalhadamente a implementação de dois métodos anti-ilhamento ativos com base naqueles encontrados na literatura. O algoritmo e o funcionamento de cada um são mostrados em detalhes, destacando a forma como eles são inseridos dentro da estrutura de controle do inversor. Resultados de simulações são apresentados para o funcionamento de cada método independentemente, considerando a operação de um e diversos inversores conectados à rede. Por fim, são exibidos os resultados da operação simultânea dos dois métodos na configuração multi-inversor, representando uma rede de distribuição residencial em baixa tensão.

Os resultados experimentais são apresentados no capítulo quatro, onde foi seguido o mesmo procedimento de avaliação utilizado na simulação. Esses resultados validam os modelos de simulação utilizados bem como os resultados de simulação obtidos.

As conclusões do trabalho são descritas no capítulo cinco, onde também são sugeridos os temas de pesquisas para trabalhos futuros.

1.2 Trabalhos publicados decorrentes desta pesquisa

Silva, H. T.; Komatsu, W. Comparative Analysis of Two Islanding Detection Methods in Multi-inverter Case. In: *13th Brazilian Power Electronics Conference and 1st Southern Power Electronics Conference (COBEP/SPEC)*, 2015. **Anais...** Fortaleza: IEEE, 2015. Disponível em: <http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=7420055>.

2 SISTEMAS FOTOVOLTAICOS

2.1 Geração Distribuída

A geração distribuída (GD) tem ganhado destaque nas duas últimas décadas. No Brasil, ela foi intensificada a partir da década de 90, quando foram realizadas reformas no setor elétrico brasileiro, incentivando a produção de energia elétrica através de fontes distribuídas, visando gerar custos de produção competitivos. As perdas de energia, os custos ambientais e a longa distância das grandes centrais hidrelétricas somados à necessidade de uma matriz energética mais limpa são alguns dos fatores que impulsionam o seu crescimento (CRUZ, 2013).

O conceito de geração distribuída não é recente. Em 1882, Thomas A. Edison concebeu e instalou o primeiro sistema de geração de energia em Nova York, fornecendo energia elétrica para clientes situados em uma área de aproximadamente 1 km². Esse modelo de fornecimento perdurou até quase a metade do século XX. Com a evolução do transformador, o uso da corrente alternada e o barateamento da energia através da utilização de centrais de geração de grande porte, esse modelo foi deixado de lado (DIAS; BOROTNI; HADDAD, 2005).

Existem diversas definições relacionadas ao conceito de geração distribuída, também conhecida como geração descentralizada. Resumidamente, esse termo é utilizado para designar a produção de energia elétrica no local de consumo ou próximo a ele, independentemente da potência gerada, da fonte de geração e da tecnologia utilizada, podendo o gerador estar conectado ou não à rede de distribuição (DIAS; BOROTNI; HADDAD, 2005).

A geração distribuída traz uma série de benefícios para o sistema elétrico, incluindo a redução dos custos financeiros, ambientais e das perdas relacionadas às extensas linhas transmissão. Por estar localizada próximo aos pontos de consumo, a GD permite aliviar a sobrecarga e o congestionamento do sistema de transmissão, mantendo a tensão em níveis adequados. Em consequência, melhora-se a eficiência e a estabilidade da energia entregue ao consumidor (CRUZ, 2013).

A Agência Nacional de Energia Elétrica - ANEEL, através da resolução normativa 482 de 17 de abril de 2012, regulamentou as condições gerais de acesso da GD aos sistemas de distribuição e criou o sistema de compensação de energia elétrica, tendo como foco a micro e minigeração. Foi permitido que os consumidores pudessem gerar sua própria energia elétrica, atendendo o próprio consumo e fornecendo o excedente para a rede de distribuição local. Posteriormente, a resolução normativa 687 de 24 de novembro de 2015 aprimorou a resolução 482 e simplificou o processo para a conexão da GD com a rede. As principais definições dessas resoluções são:

- Microgeração distribuída: central geradora com potência instalada de até 75 kW conectada à rede de distribuição através de instalações de unidades consumidoras. Pode-se utilizar cogeração qualificada conforme regulamentação da ANEEL ou fontes renováveis;
- Minigeração distribuída: central geradora cuja potência instalada seja superior a 75 kW e inferior a 3 MW para fontes hídricas ou 5 MW para cogeração qualificada ou outras fontes renováveis, conectadas à rede de distribuição por meio de instalações de unidades consumidoras;
- Sistema de compensação de energia elétrica: sistema no qual a energia ativa injetada por unidade consumidora com microgeração ou minigeração distribuída é cedida, por meio de empréstimo gratuito, à distribuidora local e posteriormente compensada com o consumo de energia elétrica ativa;

As inovações inseridas pela resolução 687 dizem respeito à possibilidade de instalação de geração distribuída em condomínios, onde a energia pode ser compartilhada entre os condôminos através de um acordo entre eles. A geração compartilhada possibilita que diversos interessados se unam em consórcio ou cooperativa para produzir eletricidade e reduzir as faturas dos consorciados ou cooperados.

2.2 Geração de energia solar fotovoltaica

Diversas são as fontes de energia utilizadas em geração distribuída, podendo-se citar a eólica, solar, hidráulica, célula combustível, dentre outras (CARDENAS; AGBOSSOU; DOUMBIA, 2009; WANG; ZHANG; MI, 2009). Em aplicações residenciais a energia solar fotovoltaica é a mais utilizada, dada a disponibilidade e a abundância desse recurso natural, aliadas à facilidade de instalação por aproveitar a própria infraestrutura do local (PEREIRA; GONÇALVES, 2008).

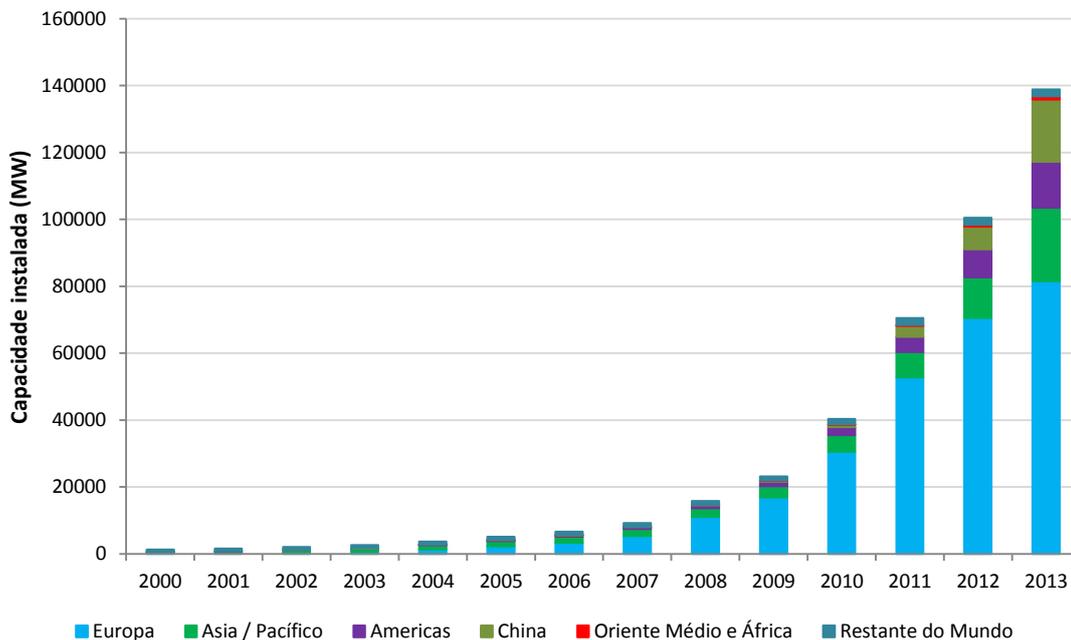
A conversão da energia solar para a energia elétrica ocorre através do efeito fotovoltaico, utilizando-se células solares normalmente fabricadas com silício. Cada célula produz uma baixa tensão elétrica e uma corrente de alguns ampères, de acordo com a intensidade da luz. Deste modo, as células precisam ser ligadas em série nos módulos ou arranjos fotovoltaicos para fornecer tensões e potências adequadas para o uso prático.

Os módulos solares são interligados à rede elétrica através do inversor, cuja função principal é converter a energia elétrica em corrente contínua proveniente dos módulos, adequando suas características aos padrões de operação da rede de distribuição. Além disso, o inversor monitora o funcionamento do sistema fotovoltaico como um todo (PEREIRA; GONÇALVES, 2008).

A geração de energia elétrica a partir da energia proveniente do Sol começou com sistemas fotovoltaicos isolados, nos quais a energia produzida é consumida no próprio local de geração. Atualmente, utilizam-se sistemas isolados em regiões onde o acesso à energia elétrica através de redes de distribuição não é possível.

Os sistemas fotovoltaicos conectados à rede (SFCR) alavancaram o uso da energia solar, movido por incentivos governamentais e investimentos de empresas do setor. Nos últimos anos a capacidade instalada mundialmente tem crescido em ritmo acelerado (Figura 2.1), levando à redução do custo da geração fotovoltaica em consequência do aperfeiçoamento e difusão da sua tecnologia.

Figura 2.1. Capacidade mundial instalada de sistemas fotovoltaicos conectados à rede.



Fonte: Adaptado de (EPIA, 2014).

No Brasil, a contribuição da geração distribuída na matriz energética é ainda extremamente pequena. O seu crescimento iniciou-se a partir da regulamentação da ANEEL em 2012, apresentando um aumento acelerado no número de conexões com a rede elétrica, conforme pode ser visto na Figura 2.2.

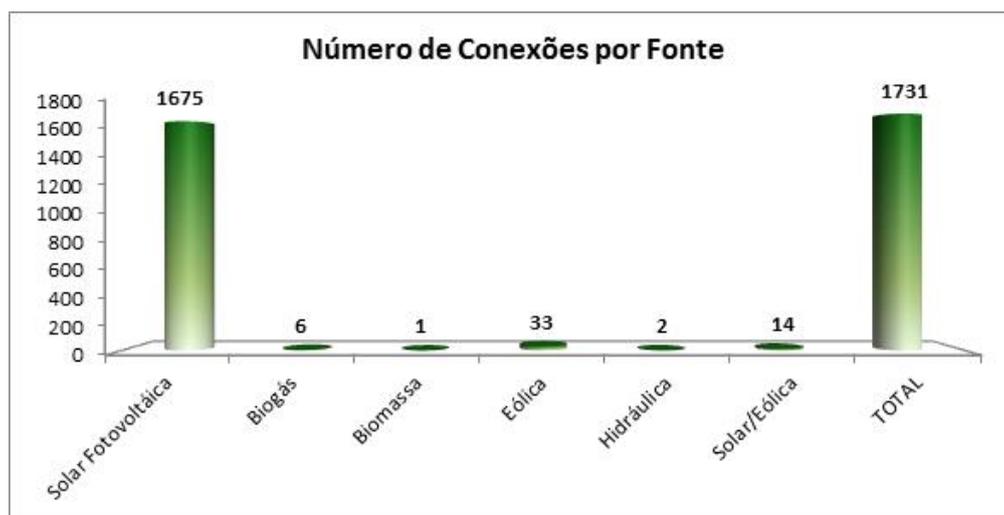
Figura 2.2. Evolução do número de conexões de geração distribuída.



Fonte: ANEEL.

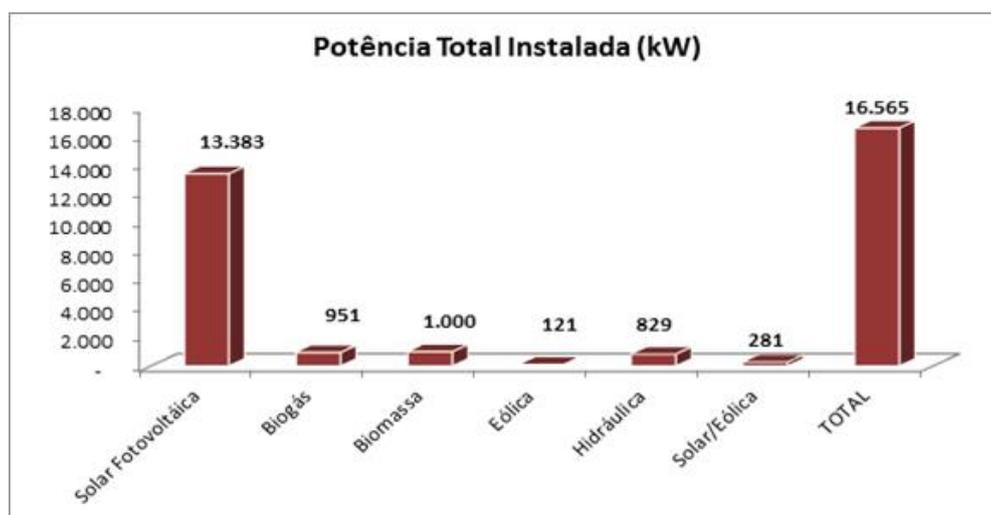
Das 1731 conexões contabilizadas até o final de 2015, 1675 refere-se a sistemas fotovoltaicos, o que representa em torno de 98,6% do total (Figura 2.3). Em termos de potência instalada (Figura 2.4), 13.383 kW são provenientes de energia solar fotovoltaica, ou quase 80,8% do total.

Figura 2.3. Número de conexões classificadas por fonte.



Fonte: ANEEL.

Figura 2.4. Capacidade total instalada.

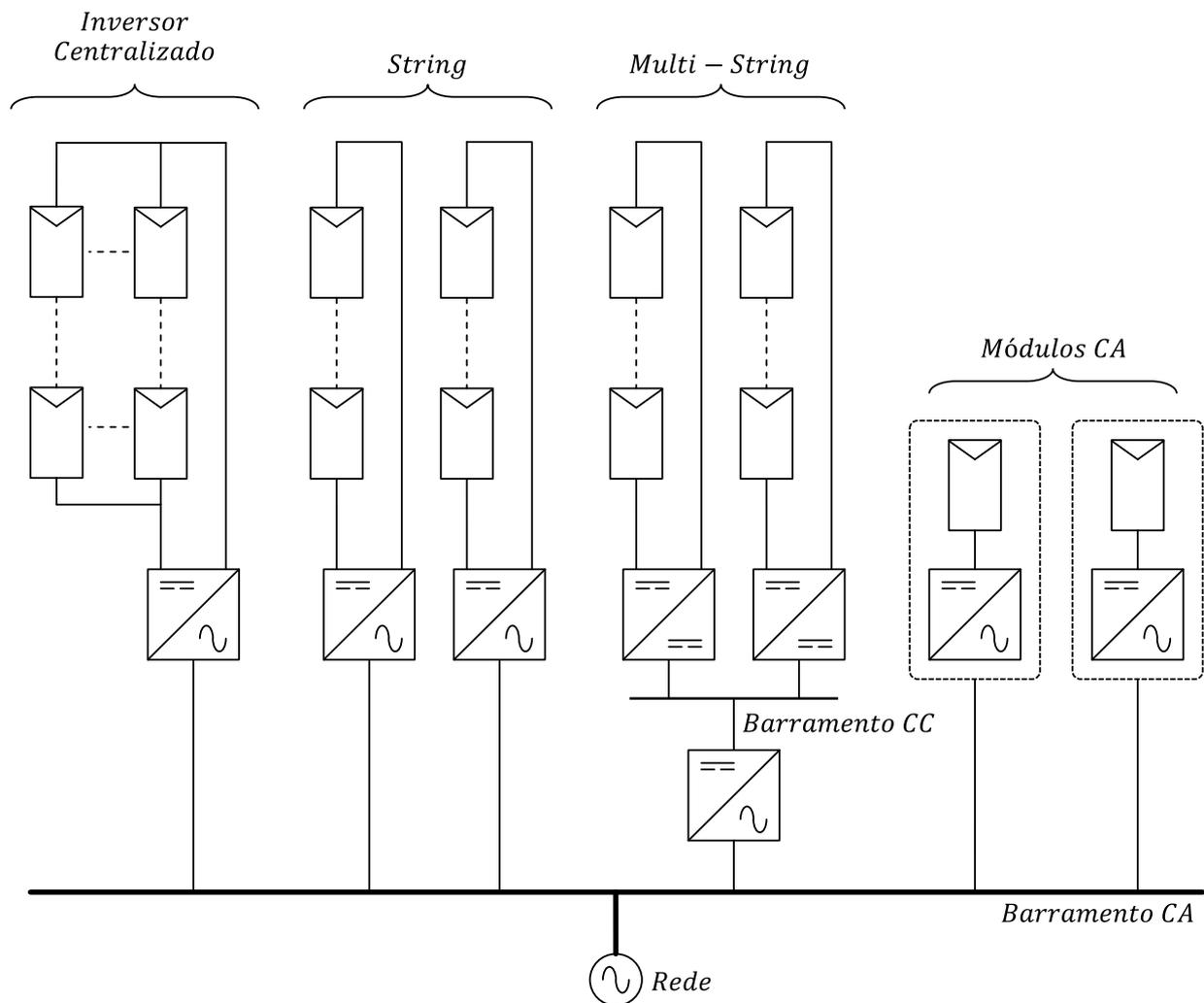


Fonte: ANEEL.

2.3 Topologias dos sistemas fotovoltaicos

As principais topologias utilizadas em sistemas fotovoltaicos podem ser vistas na Figura 2.5.

Figura 2.5. Principais topologias utilizadas em sistemas fotovoltaicos.



Fonte: Adaptado de (KJAER; PEDERSEN; BLAABJERG, 2005).

Na topologia que emprega inversor centralizado os módulos fotovoltaicos são associados em série formando *strings* para se conseguir tensão contínua elevada. Para aumentar a potência nessa configuração empregam-se várias *strings* conectadas em paralelo. Esse arranjo é concentrado em um inversor central, que converte a corrente contínua proveniente dos módulos em corrente alternada, injetando a potência disponível na rede de distribuição.

Apesar do baixo custo de implementação em função da utilização de apenas um inversor, essa topologia não apresenta boa eficiência. Perdas de potência são geradas devido à centralização do algoritmo de rastreamento de máxima potência (MPPT), que não consegue rastrear a potência máxima de cada *string* separadamente, contribuindo para a redução da eficiência global do sistema. O sombreamento parcial dos módulos ou a falha de algum deles é outro fator impactante na eficiência desta configuração.

Na configuração *String* cada associação série de módulos possui um inversor. A extração de potência é melhorada em função de cada *string* possuir um MPPT dedicado e incluso no próprio inversor, aumentando a eficiência do sistema. Potências maiores são conseguidas com inversores em paralelo. O custo de implementação é mais alto em relação à topologia anterior, dado que um número maior de inversores é necessário, de acordo com o número de associações desejadas.

A topologia *Multi-String* segue o mesmo princípio do inversor centralizado, empregando apenas um conversor CC-CA. No entanto, a diferença consiste na utilização de um conversor CC-CC exclusivo para cada *string*, obtendo-se melhor aproveitamento da potência disponibilizada por elas. O custo de implementação ainda é relativamente baixo, porém apresenta a mesma desvantagem da topologia inversor centralizado no que diz respeito à ocorrência de falha do inversor.

O módulo CA consiste da integração de um inversor de baixa potência (também conhecido como micro-inversor) ao módulo solar. Nessa topologia cada módulo é conectado diretamente à rede elétrica. A ausência de conexões do barramento CC, que nas topologias anteriores possuem tensões elevadas, simplifica sua instalação além de elevar a segurança de operação. A potência do sistema pode ser aumentada facilmente devido à característica de modularidade que apresenta (BHANDARI; GONZALEZ; ROPP, 2008)

Na estratégia com módulo CA a eficiência também é melhorada em função de cada módulo possuir o seu próprio MPPT. Quando ocorre o sombreamento apenas o painel sombreado tem a potência reduzida, não afetando o desempenho dos demais. Por outro lado, a necessidade de tensões contínuas elevadas requer circuitos complexos, que afetam tanto a eficiência do módulo CA quanto o custo de produção. Este último pode ser resolvido com a produção em massa desses módulos.

2.4 Normas aplicáveis a sistemas fotovoltaicos

A norma IEEE 1547, *Standard for Interconnecting Distributed Resources With Electric Power Systems* (IEEE, 2003), estabelece os critérios e requisitos para a interconexão de fontes de energia distribuídas ao sistema elétrico de potência (SEP). Ela abrange todas as tecnologias utilizadas em geração distribuída (Fotovoltaica, Eólica, Célula Combustível, Geradores Síncronos, etc.), cuja capacidade de potência seja de até 10 MVA.

O foco da norma é fornecer as especificações técnicas para a interligação da GD, provendo os requisitos relacionados ao desempenho, operação, testes, considerações de segurança e a manutenção da interligação em si. Isso inclui os requisitos básicos, respostas às condições anormais de operação, qualidade de energia, ilhamento, especificações de testes, dentre outros itens. Seu foco são as interconexões que ocorrem tipicamente em linhas de distribuição radiais de tensão primária e/ou secundária.

A norma IEEE 929, *Recommended Practice for Utility Interface of Photovoltaic (PV) Systems* (IEEE, 2000) provê as recomendações práticas para a conexão de sistemas fotovoltaicos à rede elétrica. Estão inclusos os fatores relacionados à proteção dos equipamentos fotovoltaicos, segurança pessoal, qualidade de energia e operação do sistema. Adicionalmente, há informações relacionadas ao ilhamento de sistemas fotovoltaicos, bem como as técnicas para evitar a sua ocorrência em sistemas distribuídos.

Suas recomendações se aplicam aos sistemas fotovoltaicos conectados à rede, que utilizam conversores estáticos de potência (inversores) para a conversão da energia proveniente do painel solar. Tais recomendações são específicas para sistemas de baixa potência (até 10 kW). Para potências maiores ou outras fontes de geração, suas recomendações podem ser seguidas, no entanto, outras normas são empregadas em conjunto. Esta norma foi bastante utilizada para sistemas fotovoltaicos, no entanto, ela já está obsoleta.

No Brasil foi adotada a norma NBR IEC 62116, intitulada Procedimento de ensaio de anti-ilhamento para inversores de sistemas fotovoltaicos conectados à rede elétrica (ABNT, 2012), e que tem como base a norma IEC 62116 (IEC, 2008). A norma fornece

um procedimento de avaliação do desempenho dos métodos anti-ilhamento utilizados em sistemas fotovoltaicos conectados à rede. Embora o foco seja a avaliação de inversores para sistemas fotovoltaicos, com pequenas alterações no procedimento de teste pode-se empregá-la para avaliar inversores utilizados com outras fontes de energia.

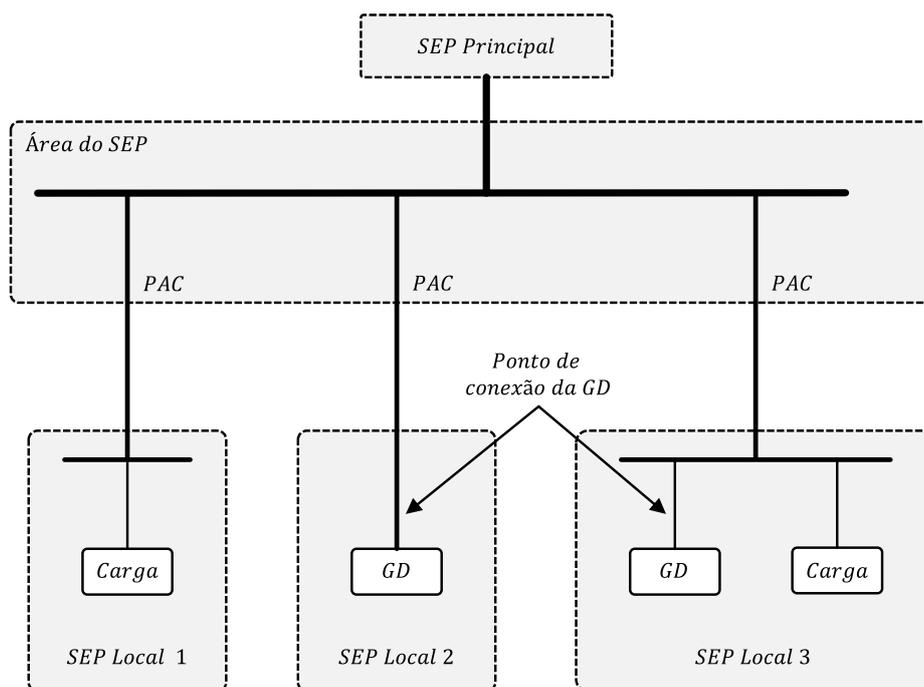
Essas são as principais normas referentes ao ilhamento de sistemas fotovoltaicos. Outras importantes normas brasileiras e internacionais são:

- NBR 16274, Sistemas fotovoltaicos conectados à rede — Requisitos mínimos para documentação, ensaios de comissionamento, inspeção e avaliação de desempenho;
- NBR 16149, Sistemas fotovoltaicos (FV) – Características da interface de conexão com a rede elétrica de distribuição;
- NBR 16150, Sistemas fotovoltaicos (FV) — Características da interface de conexão com a rede elétrica de distribuição — Procedimento de ensaio de conformidade;
- UL 1741, *Inverters, Converters, and Controllers for Use in Independent Power Systems*;
- IEC 61727, *Photovoltaic (PV) Systems – Characteristics of the Utility Interface*

2.5 Definição de ilhamento

A Figura 2.6 ilustra a conexão típica dos sistemas de geração distribuída ao sistema elétrico de potência.

Figura 2.6. Conexão típica de um sistema de geração distribuída ao sistema elétrico de potência.



Fonte: Adaptado da IEEE 1547-2003.

Define-se como ilhamento a condição na qual parte da área do sistema elétrico de potência (SEP) permanece energizada através de fontes de geração distribuída presentes no SEP local, mesmo quando este se encontra eletricamente isolada do restante do sistema. Na condição de ilhamento o ponto isolado ocorre geralmente em linhas de distribuição de baixa tensão. Entretanto, ela também pode ocorrer em redes de distribuição de alta tensão ou mesmo em linhas de transmissão, quando um grande número de fontes de GD está presente.

Diversos são os fatores que resultam no ilhamento, sendo este classificado como intencional ou não intencional. O ilhamento intencional ocorre de forma planejada, quando a concessionária mantém parte do SEP funcionando de forma isolada através de um ou mais geradores distribuídos. O ilhamento não intencional geralmente

acontece de forma não programada, de modo que o fornecimento de energia elétrica é interrompido por fatores inesperados.

O ilhamento não intencional é uma condição indesejada, por apresentar riscos de segurança e também por gerar mau funcionamento dos equipamentos conectados à rede. Segundo (BOWER; ROPP, 2002), as causas mais comuns de ilhamento em sistemas fotovoltaicos são:

- Abertura acidental da linha de distribuição em função da falha de algum equipamento;
- Uma falha é detectada pela concessionária levando ao desligamento da rede de distribuição, mas não é detectada pelo inversor fotovoltaico;
- Desconexão intencional para serviços de reparos e manutenção na linha de distribuição;
- Falhas humanas;
- Falhas decorrentes de fenômenos naturais (queda de árvores sobre a rede, por exemplo).

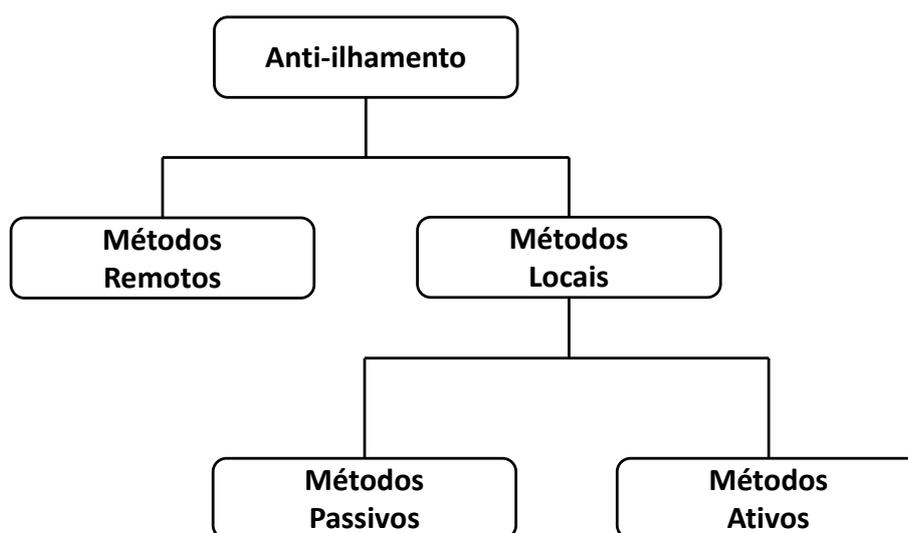
De acordo com as normas os inversores fotovoltaicos devem ser capazes de detectar o ilhamento e cessar sua operação em um curto intervalo de tempo, a partir do instante da formação do ilhamento. Essa característica é comumente denominada proteção anti-ilhamento.

A norma IEEE 1547 determina que a proteção anti-ilhamento deve estar presente em todos os sistemas de geração distribuída. A sua função é garantir o desligamento do inversor durante o ilhamento dentro de um intervalo de tempo estipulado, proporcionando segurança à equipe de manutenção do sistema elétrico bem como evitar que as cargas locais se danifiquem devido às excursões de tensão e frequência. Adicionalmente, sua função é proteger o próprio sistema de geração distribuída contra eventuais danos (ESTEBANEZ et al., 2009).

2.6 Métodos Anti-ilhamento

Existem inúmeras técnicas utilizadas para detectar ilhamento em sistemas fotovoltaicos. Conforme a Figura 2.7, os métodos anti-ilhamento podem ser classificados em remotos e locais.

Figura 2.7. Classificação dos Métodos Anti-ilhamento.



Fonte: Autor.

Os métodos remotos consistem na detecção da perda de conexão com o sistema interligado através da sincronização da operação por algum dispositivo de proteção ou manobra de algum disjuntor, com subsequente envio de informações, através de uma rede de comunicação para todos os demais GDs, de forma a retirá-los de operação. Isso pode ser feito por um sistema automático de descarte de geração ou até manualmente, por um operador através de um sistema SCADA (*Supervisory Control and Data Acquisition*).

Como meio de comunicação para o envio de informações pode-se usar, transmissores de rádio, fibras ópticas ou PLCC (*Power Line Carrier Communications*), quando se tratar de redes de razoável amplitude geográfica (WAN – *Wide Area Network*) ou redes locais (LAN – *Local Area Network*) baseadas em Ethernet, ou redes e cabeamentos dedicados.

Tais métodos são vantajosos por serem altamente eficazes e por não apresentar a região de não detecção (do inglês *Non-Detection Zone* – NDZ). Por outro lado, são custosos, o que inviabiliza seu emprego para sistemas de geração distribuída de baixas potências, como é o caso dos sistemas fotovoltaicos residenciais.

Entende-se por região de não detecção uma determinada condição de carga conectada à rede em que o método anti-ilhamento não é capaz de detectar o ilhamento (ZEINELDIN; KENNEDY, 2009). Maiores detalhes sobre a NDZ são apresentados no item 2.9 desse trabalho.

Os métodos anti-ilhamento locais são aqueles presentes no próprio inversor. A principal vantagem desses métodos é o baixo custo de implementação, visto que são essencialmente algoritmos inseridos no sistema de controle do inversor. Esses métodos podem ainda ser classificados como passivos e ativos, e serão abordados com mais detalhes adiante.

Embora os métodos anti-ilhamento sejam basicamente algoritmos embarcados no inversor fotovoltaico, o desafio de desenvolvimento é relativamente grande. Para inversores destinados a aplicações residenciais, que são da ordem de até alguns quilowatts, o anti-ilhamento não pode consumir muitos recursos computacionais, de forma a requerer dispositivos processadores mais caros. Além disso, a adição de sensores além dos necessários à operação normal eleva o custo de produção, tornando-o menos competitivo. Por fim, um dos desafios mais importantes, é evitar que o seu desempenho de detecção seja degradado em função das interações que ocorrem com outros métodos (LISERRE et al., 2005).

2.6.1 Requisitos do sistema anti-ilhamento

Os sistemas fotovoltaicos conectados à rede devem funcionar injetando corrente ao SEP, mas não devem regular a tensão no ponto de acoplamento comum (PAC). A partir de um valor de tensão nominal, uma faixa de operação é estabelecida, permitindo o inversor funcionar sem que haja desligamentos aleatórios. Os limites dessa faixa são utilizados pelos mecanismos de proteção do inversor, atuando contra as condições anormais de operação que a rede elétrica venha apresentar. Esses limites podem ser visualizados na Tabela 2.1.

Os inversores devem operar em sincronismo com a rede, sendo que esta é responsável por controlar a frequência do sistema. A Tabela 2.1 mostra a faixa de operação recomendada para frequência nominal de 60Hz, de acordo com cada norma.

Nos casos em que a excursão da tensão e frequência no PAC ultrapasse os limites estabelecidos, o inversor deve cessar de injetar corrente na rede dentro do tempo máximo permitido, conforme apresentado na Tabela 2.1. O termo *Run-on Time* (ROT) geralmente é empregado para designar o tempo necessário para que o inversor seja desligado.

Tabela 2.1. Tempo máximo de operação em condições anormais.

IEEE 1547		IEEE 929		IEC 62116	
Tensão (%)*	Tempo de Desconexão (s)	Tensão (%)*	Tempo de Desconexão (s)	Tensão (%)*	Tempo de Desconexão (s)
$V < 50$	0,16	$V < 50$	0,1		
$50 \leq V < 88$	2	$50 \leq V < 88$	2	$V \leq 85$	2
$88 \leq V \leq 110$	Operação normal	$88 \leq V \leq 110$	Operação normal	$85 < V < 115$	Operação normal
$110 < V < 120$	1	$110 < V < 137$	2	$V \geq 115$	2
$V \geq 120$	0,16	$V \geq 137$	0,066		

Frequência (Hz)	Tempo de Desconexão (s)	Frequência (Hz)	Tempo de Desconexão (s)	Frequência (Hz)	Tempo de Desconexão (s)
$f < 59,3$	0,16	$f < 59,3$	0,1	$f < 58,5$	1
$f > 60,5$	0,16	$f > 60,5$	0,1	$f > 61,5$	1

* Porcentagem do valor nominal.

Fonte: Autor.

Em muitas circunstâncias o sistema fotovoltaico fica protegido de ilhamento em virtude dessas proteções¹. Contudo, embora a probabilidade seja baixa, situações podem ocorrer em que essas grandezas permanecem dentro dos limites de operação, permitindo o inversor continuar a injeção de corrente na rede. Portanto, o método anti-ilhamento deve possuir capacidade de detectar o ilhamento mesmo nessas condições.

¹ No item 2.9 são descritos detalhadamente as proteções residentes no inversor.

2.7 Métodos anti-ilhamento passivos

Os métodos de detecção de ilhamento passivos se baseiam no monitoramento da condição de um ou mais parâmetros da rede de distribuição e cessam a operação do inversor caso seus valores estejam fora dos limites pré-estabelecidos. Os dois principais parâmetros monitorados são tensão e frequência, além de suas principais características (afundamentos, sobretensão, impedância, salto de fase, etc.) (TEODORESCU; LISERRE; RODRÍGUEZ, 2011). A seguir serão descritos de forma sucinta alguns dos métodos passivos encontrados na literatura, descrevendo o princípio de funcionamento, as vantagens e desvantagens de cada um.

2.7.1 Método de detecção OUV-OUF

A proteção de sobre/subtensão e sobre/subfrequência (do inglês *Over/Under Voltage* e *Over/Under Frequency – OUV/OUF*) constitui a forma de proteção mais básica contra variações de tensão e frequência no PAC (conforme descrito no item 2.6.1). Esta deve estar presente em todo inversor empregado em geração distribuída (IEEE, 2000), e se constitui automaticamente um tipo de função anti-ilhamento (BOWER; ROPP, 2002).

O seu funcionamento é simples e de fácil implementação, requerendo apenas que as grandezas monitoradas sejam comparadas com os limites estabelecidos. Por ser um método passivo não há degradação da qualidade de energia, conforme ocorre com os métodos ativos.

É considerado um método tecnologicamente neutro, podendo ser empregado em GD que utilize qualquer fonte de energia. Além disso, é adequado para operação multi-inversor, uma vez que a detecção de ilhamento não é afetada em função do número de inversores.

A principal desvantagem desse método é o fato de possuir uma grande NDZ, impedindo a detecção do ilhamento caso as variações de tensão e frequências sejam relativamente pequenas.

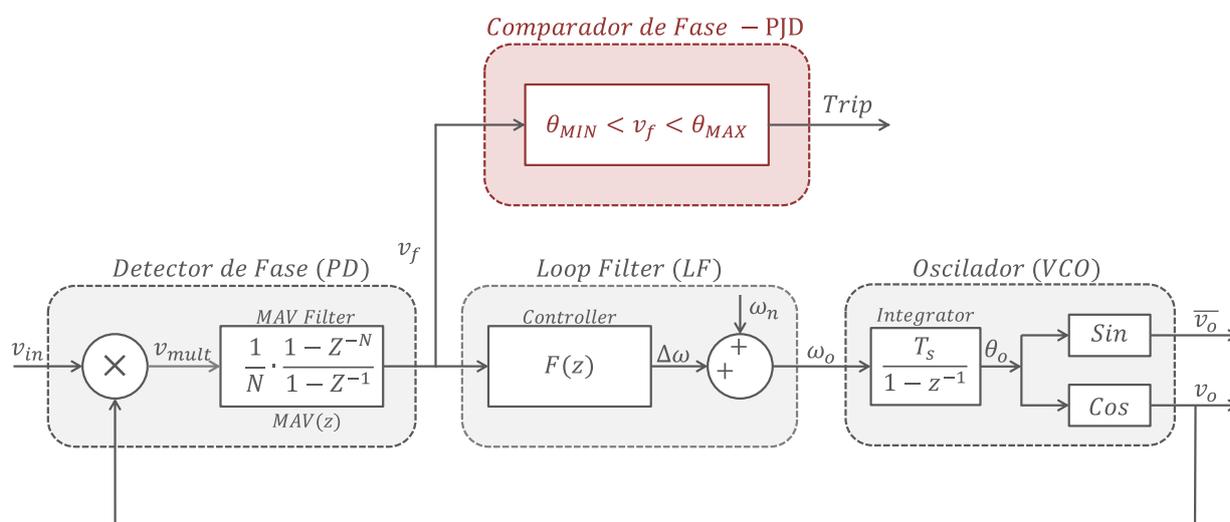
2.7.2 Phase Jump Detection (PJD)

A detecção de ilhamento através do método Detecção do Salto de Fase (do inglês *Phase Jump Detection* – PJD) se dá pelo monitoramento da diferença de fase entre a tensão no PAC e a corrente de saída do inversor (BOWER; ROPP, 2002; KOBAYASHI et al., 1991). A Figura 2.8 ilustra uma típica implementação desse método.

Em condição normal de funcionamento, a corrente do inversor segue a referência fixada pelo *phase locked loop* (PLL)². No entanto, o seu sincronismo com a tensão no PAC ocorre somente no instante em que esta passa por zero (na subida ou descida). Entre uma passagem por zero e outra se pode dizer que o inversor opera em “malha aberta”, pois qualquer alteração de fase da tensão não afetará a forma de onda da corrente.

No momento em que a rede é desconectada, havendo desbalanceamento de potência entre o inversor e a carga ($\Delta P \neq 0$ e/ou $\Delta Q \neq 0$), a fase entre tensão e corrente será diferente de zero e, portanto, podendo ser detectada pelo PJD.

Figura 2.8. Método de detecção por salto de fase implementado no PLL³.



Fonte: Adaptado de (ROPP; BEGOVIC; ROHATGI, 1999b).

² Detalhes do *phase locked loop* são apresentados no capítulo 3.3.

³ O diagrama do PLL é explicado em detalhe no Apêndice B.

O método PJD tem como principal vantagem a facilidade de implementação, dado que todo inversor já possui um PLL para sincronismo com a rede. Portanto, é necessário apenas detectar a diferença de fase entre a tensão no PAC e a corrente de saída do inversor e compará-la com um limite pré-estabelecido.

Um ponto fraco consiste justamente em como definir os limites máximo e mínimo para o erro de fase. Valores elevados podem dificultar a detecção do ilhamento. Por outro lado, desligamentos inesperados podem ocorrer se o limite for muito baixo, sobretudo em função de transientes ocasionados por acionamento de cargas indutivas.

Outro fator limitante é a presença da região de não detecção. Cargas que não apresentam desbalanceamento de potências mantêm tensão e frequência dentro dos limites de operação, e o salto de fase produzido nessa condição não é suficiente para interromper a operação do inversor.

2.7.3 Detecção de Harmônicos (HD)

Este método monitora a distorção harmônica total (DHT) da tensão no PAC e gera o sinal de desligamento do inversor caso o valor do DHT seja superior a um limite pré-estabelecido. As amplitudes individuais de cada harmônica também podem ser utilizadas como indicador ao invés do DHT.

O inversor por si só é uma fonte de harmônicos, resultado da frequência de chaveamento (harmônicos de altas frequências), do tempo morto entre o acionamento das chaves e da queda de tensão nos semicondutores utilizados. O conteúdo harmônico da tensão é diretamente dependente da impedância da rede, que normalmente possui valor muito baixo. Assim, os harmônicos de corrente provenientes do inversor não produzem efeito significativo na tensão no PAC.

Na condição de ilhamento, a impedância vista pelo inversor será a impedância da carga, que geralmente é mais elevada do que a da rede. Assim, os harmônicos de corrente são amplificados resultando em conteúdo harmônico de tensão elevada, sendo este detectado pelo anti-ilhamento. Neste caso o nível do THD pode ser incrementado significativamente indicando a ocorrência do ilhamento.

A principal vantagem do método HD, teoricamente, reside na ausência da área de não detecção ($NDZ = 0$), uma vez que não depende do balanceamento de potência entre geração e consumo no momento em que a rede é desconectada. No entanto, a conexão e desconexão de cargas não lineares produzem mudanças no conteúdo harmônico, podendo ser interpretados como um evento de ilhamento (BOWER; ROPP, 2002; TEODORESCU; LISERRE; RODRÍGUEZ, 2011).

Da mesma forma que o método PJD, a dificuldade em se implementar o método HD consiste em estabelecer o limite adequado do DHT para detectar o ilhamento sem causar desligamentos inesperados.

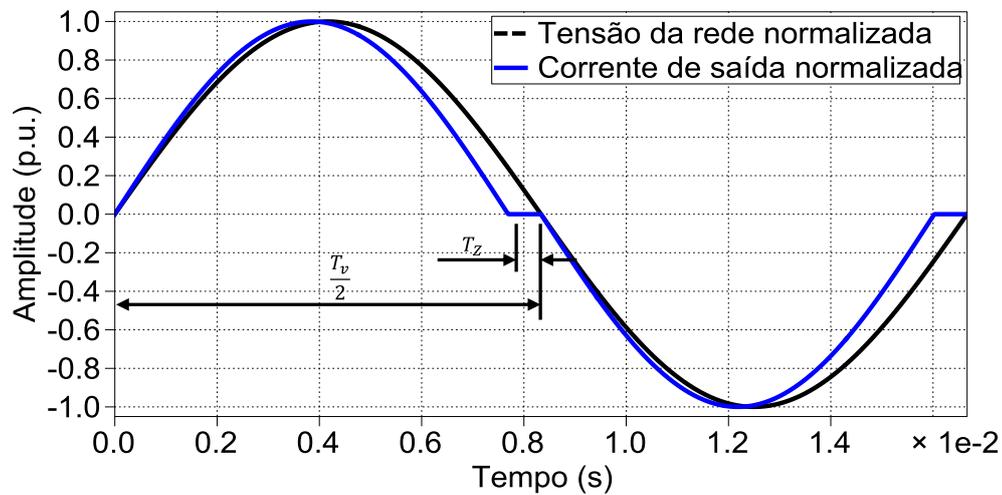
2.8 Métodos anti-ilhamento ativos

Os métodos anti-ilhamento ativos surgiram em função da necessidade de se superar as deficiências inerentes dos métodos passivos, sobretudo no que diz respeito à região de não detecção dos mesmos. O ponto fundamental dos métodos ativos consiste em gerar pequenas perturbações controladas na corrente de saída do inversor, produzindo variações nos parâmetros da rede tais como: tensão, frequência, fase, harmônicos, entre outros. A seguir são descritos resumidamente os funcionamentos dos principais métodos ativos existentes.

2.8.1 *Active Frequency Drift (AFD)*

O desvio ativo de frequência (do inglês *Active Frequency Drift – AFD*) é uma dentre muitas técnicas anti-ilhamento cujo objetivo é promover perturbações na frequência da tensão no PAC. Ele produz na saída do inversor uma corrente cuja forma de onda é levemente distorcida (Figura 2.9), apresentando um pequeno intervalo cujo valor é zero, denominado tempo morto T_Z . Desse modo, sempre haverá uma tendência em se desviar a frequência da tensão da rede do seu valor nominal.

Figura 2.9 Forma de onda típica do método *Active Frequency Drift*.



Fonte: Adaptado de (ROPP; BEGOVIC; ROHATGI, 1999a).

A razão entre T_z e o período da tensão da rede T_v é denominada fator de corte cf , sendo expressa matematicamente por (ROPP; BEGOVIC; ROHATGI, 1999a):

$$cf = \frac{2T_z}{T_v} \quad (2.1)$$

Resumidamente, cf determina o desvio de frequência introduzido na frequência f_i da corrente de saída do inversor, sendo esta determinada de acordo com (2.3).

$$I_{ref} = \begin{cases} I \cdot \text{sen}(2\pi \cdot f_i \cdot t) & , \quad 0 < 2\pi \cdot f_i \cdot t < \pi - T_z \\ 0 & , \quad \pi - T_z < 2\pi \cdot f_i \cdot t < \pi \\ I \cdot \text{sen}(2\pi \cdot f_i \cdot t) & , \quad \pi < 2\pi \cdot f_i \cdot t < 2\pi - T_z \\ 0 & , \quad 2\pi - T_z < 2\pi \cdot f_i \cdot t < 2\pi \end{cases} \quad (2.2)$$

Considerando um cf positivo, durante o primeiro semiciclo a forma de onda da corrente é senoidal, com o valor da frequência ligeiramente maior do que a frequência da rede. Quando a corrente chega a zero, seu valor permanece zerado até o início do segundo semiciclo. O segundo semiciclo acontece analogamente ao primeiro, porém a

corrente tem seu valor negativo. O sincronismo do início de cada semiciclo é realizado por um detector de passagem por zero.

O valor de cf no método AFD é constante durante todo o tempo em que o inversor está fornecendo potência. Dessa forma, haverá sempre uma tendência em se desviar a frequência da tensão no PAC (JUNG et al., 2005). Uma vez que a rede elétrica esteja presente, essa tendência é anulada, devido à capacidade de regulação da frequência por parte do SEP. Durante o ilhamento, a frequência da tensão é forçada a mudar seu valor em função da perturbação introduzida pelo método AFD (ROPP; ROHATGI; BEGOVIC, 2002).

Podem ser adotados valores positivos ou negativos para cf . Com cf positivo há a tendência em se desviar a frequência para valores maiores que o nominal, enquanto para cf negativo a tendência é de redução. A detecção do ilhamento ocorre quando a frequência ultrapassa os limites de operação, sendo detectada pela proteção OUF.

A vantagem do método AFD é a sua facilidade de implementação dentro do algoritmo de controle do inversor. No entanto, uma das principais desvantagens é a degradação da qualidade de energia (altos valores de DHT) em consequência da inserção do tempo morto T_z na corrente de saída. Essa descontinuidade na corrente pode provocar também interferências eletromagnéticas (EMI) irradiadas e conduzidas. Além disso, em sistemas fotovoltaicos multi-inversor há a necessidade de todos os inversores possuírem o desvio de frequência no mesmo sentido, evitando que a ação do AFD seja anulada caso um deles esteja tentando desviar a frequência para baixo (cf negativo) enquanto outro tende a desviá-la para cima (cf positivo) (BOWER; ROPP, 2002).

2.8.2 Sandia Frequency Shift (SFS)

Desenvolvido no final da década de 1990, originalmente sob o nome *Active Frequency Drift with Positive Feedback* (AFDPF), a técnica *Sandia Frequency Shift* é considerada um dos mais efetivos métodos ativos com base no AFD (ZEINELDIN; CONTI, 2011). Para maximizar a detecção do ilhamento ele emprega a realimentação positiva para modificar o valor do cf em função da variação de frequência ($f - f_n$) da

tensão no PAC, conforme a equação (2.3). O termo cf_0 é o valor inicial do fator de corte para os casos em que $f - f_n = 0$.

$$cf = cf_0 + k(f - f_n) \quad (2.3)$$

O método SFS é alvo de constantes publicações, onde inúmeros trabalhos propõem melhorias no algoritmo, principalmente voltados à escolha do ganho k . Nesses estudos observa-se que a implementação varia de autor para autor, embora seu princípio de funcionamento permaneça o mesmo.

A facilidade de implementação, menor ZND dentre os métodos ativos e bom desempenho na detecção do ilhamento são algumas das principais vantagens do método SFS, o que o torna muito popular nas literaturas relacionadas aos métodos anti-ilhamento.

Entretanto, com a rede elétrica presente ainda há a degradação da qualidade de energia, em função do valor do cf_0 que, embora pequeno, continua produzindo distorção na corrente de saída do inversor.

2.8.3 Active Frequency Drift with Pulsation of Chopping Fraction (AFDPCF)

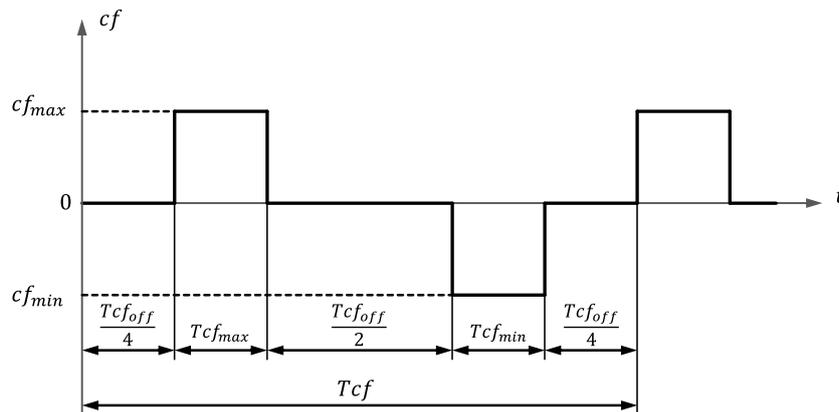
Neste método desenvolvido por (JUNG et al., 2005) o valor do fator de corte cf é alternado ciclicamente (Figura 2.10) ao invés de utilizar um ganho para alterá-lo. O valor de cf é definido por:

$$cf = \begin{cases} cf_{\max} & , & Tcf_{\max} \\ cf_{\min} & , & Tcf_{\min} \\ 0 & , & \text{Qualquer outra condição} \end{cases} \quad (2.4)$$

A perturbação da frequência no PAC ocorre somente nos períodos em que cf não é nulo (Tcf_{\max} e Tcf_{\min}), reduzindo assim o conteúdo harmônico injetado na rede. Em (JUNG et al., 2005) adota-se $Tcf_{\max} = Tcf_{\min} = 20\text{ciclos}$ e o período de ciclagem de

$T_{cf} = 100$ ciclos. O período em que não há perturbação corresponde a $T_{cf_{off}} = 60$ ciclos. Os valores do fator de corte são $cf_{max} = 0.046$ e $cf_{min} = -0.045$ respectivamente, sendo limitados pelo valor máximo da DHT de 5%.

Figura 2.10. Variação do fator de corte no método AFDPCF.



Fonte: Adaptado de (JUNG et al., 2005).

2.8.4 Sandia Voltage Shift (SVS)

O método Sandia de desvio de tensão (SVS) também faz uso da realimentação positiva, tomando como variável a amplitude da tensão no PAC para produzir perturbação de potência ativa na saída do conversor. Na prática costuma-se utilizar o valor eficaz da tensão.

Um decremento na amplitude da tensão faz com que a corrente de saída do conversor seja diminuída. Em consequência, a potência ativa injetada pelo inversor é reduzida. Com a rede presente essa alteração não produz efeito sobre a tensão no PAC. No entanto, na condição ilhada, a amplitude diminui ainda mais em função da realimentação positiva, até o ponto que a proteção por subtensão seja detectada.

O SVS é outro método ativo cuja implementação é fácil de ser realizada. Em combinação com o método SFS sua efetividade é melhorada, reduzindo praticamente a zero a NDZ (BOWER; ROPP, 2002; STEVENS et al., 2000).

A principal desvantagem desse método é a redução da eficiência do inversor em virtude da realimentação positiva. Para o correto funcionamento do método SVS é necessário que a potência máxima disponível seja levemente reduzida, criando uma margem para a perturbação de potência injetada na rede. Em relação à NDZ, seu valor é menor do que aquele apresentado pelo método OUV/OUF.

2.8.5 GE Frequency Shift (GEFS)

Do mesmo modo que o método SFS este método desenvolvido pela *General Electric* produz o desvio de frequência utilizando realimentação positiva. A diferença consiste na forma como esse desvio é realizado.

No método GEFS o erro de frequência estimado no PAC é utilizado para variar a referência de corrente reativa injetada pelo inversor na rede. Na condição de ilhamento, por exemplo, o aumento dessa corrente produz maior potência reativa sobre a carga e, conseqüentemente, incrementa o desvio de frequência, levando seu valor para além do limite máximo (TEODORESCU; LISERRE; RODRÍGUEZ, 2011; YE et al., 2004). Com a rede conectada, a perturbação é nula e o inversor opera com fator de potência (FP) unitário.

A vantagem principal do GEFS, quando comparado com os métodos de desvio de frequência mencionados acima, é o baixo valor de degradação da qualidade de energia, dado que apenas a potência reativa é injetada na rede. Em função disso o ganho da realimentação positiva não é limitado pela distorção harmônica como ocorre com os métodos anteriores.

2.9 Região de Não Detecção (NDZ)

Todos os inversores empregados em sistemas fotovoltaicos devem apresentar proteções contra excursões de tensão e frequência, sendo eles: proteção por subtensão (*Under Voltage Protection* - UVP), proteção por sobretensão (*Over Voltage Protection* – OVP), proteção por subfrequência (*Under Frequency Protection* – UFP) e proteção por sobrefrequência (*Over Frequency Protection* – OFP). Essas proteções são padronizadas e recebem um número de identificação. De acordo com a norma IEEE

C37.2-2008, *Standard Electrical Power System Device Function Numbers and Contact Designations* (IEEE, 2008), suas identificações são:

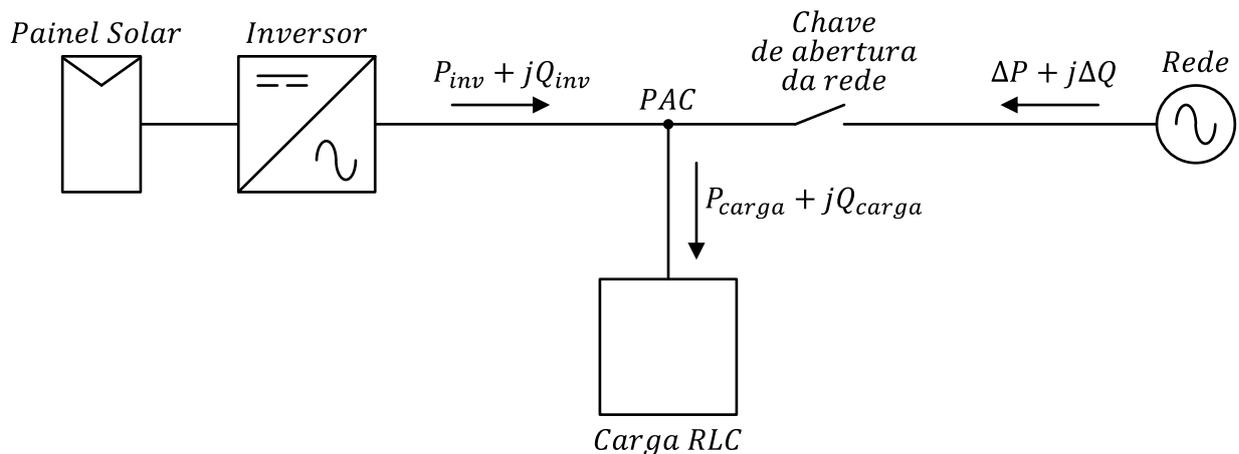
Função ANSI 27 – subtensão (*Undervoltage Relay*);

Função ANSI 59 – sobretensão (*Overvoltage Relay*);

Função ANSI 81 – frequência (*Frequency Relay*).

Na maioria dos casos essas funções de proteção previnem o ilhamento dos sistemas fotovoltaicos. No entanto, em certas condições o ilhamento não pode ser detectado, e o inversor permanece operando indefinidamente. O diagrama de blocos da Figura 2.11 representa a conexão típica de um sistema fotovoltaico à rede elétrica, alimentando uma carga *RLC* paralelo.

Figura 2.11. Diagrama simplificado de um sistema fotovoltaico conectado à rede.



Fonte: Adaptado de (BOWER; ROPP, 2002).

O balanceamento das potências no ponto de acoplamento comum (PAC) do sistema da Figura 2.11 é dado por:

$$P_{carga} = P_{inv} + \Delta P \quad (2.5)$$

$$Q_{carga} = Q_{inv} + \Delta Q \quad (2.6)$$

Se a potência ativa fornecida pelo inversor P_{inv} for igual à potência ativa consumida pela carga P_{carga} , o desbalanceamento de potências entre eles será nulo, de modo que a rede não participa no suprimento de potência ($\Delta P = 0$).

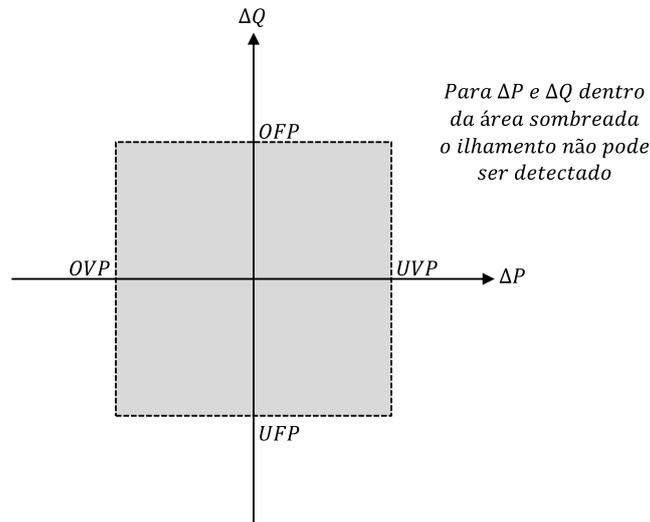
A mesma análise é válida para a potência reativa envolvida no sistema. Como na maioria dos casos o inversor opera com fator de potência unitário, a potência reativa fornecida por ele é zero ($Q_{inv} = 0$), resultando em $\Delta Q = Q_{carga}$. Entretanto, se a frequência de ressonância da carga RLC for exatamente igual à frequência da rede, a fator de potência da carga também será unitário e o resultado será $Q_{carga} = \Delta Q = 0$.

O comportamento da tensão e frequência no PAC com o sistema ilhado dependerá de ΔP e ΔQ , no instante anterior a abertura da chave. Se ambos forem zeros ou possuírem valores muito próximos de zero, a variação de tensão e frequência será nula ou muito pequena, de modo que as funções de proteção de tensão e frequência não atuarão, e o sistema fotovoltaico continuará sua operação indefinidamente (ROPP; BEGOVIC; ROHATGI, 1999b).

Portanto, a região de não detecção (NDZ) pode ser entendida como sendo uma determinada condição de carga onde os métodos anti-ilhamento não são capazes de detectar a separação do sistema da rede elétrica. Dessa forma considera-se o NDZ um parâmetro de avaliação do desempenho de tais métodos (DE MANGO et al., 2006; LIU; KANG; DUAN, 2007; ZEINELDIN; KENNEDY, 2009).

A forma gráfica de se representar a região de não detecção é frequentemente chamada de mapeamento da NDZ. Na Figura 2.12 pode ser visualizado o mapeamento da NDZ no plano $\Delta P \times \Delta Q$, utilizado comumente para avaliar o desempenho dos métodos anti-ilhamento passivos (LIU; KANG; DUAN, 2007).

Figura 2.12. Mapeamento da NDZ no espaço $\Delta P \times \Delta Q$.



Fonte: Adaptado de (BOWER; ROPP, 2002).

Nesta representação os limites da área sombreada são definidos pelos valores de proteção de subfrequência (UFP), sobrefrequência (OFP), subtensão (UVP) e sobretensão (OVP). Portanto, para qualquer condição de carga que resulte em ΔP e ΔQ dentro da dessa área, o ilhamento não poderá ser detectado.

Para avaliar o desempenho dos métodos anti-ilhamento ativos, especialmente aqueles que induzem o desvio de frequência no PAC, a utilização do plano $\Delta P \times \Delta Q$ não é adequado. Assim, outras formas de mapeamento são empregadas, tais como: o plano $L \times C_{norm}$ (ROPP et al., 2000), o plano $Q_f \times f_0$ (LOPES; SUN, 2006) e o plano $Q_{fo} \times C_{norm}$ (LIU; KANG; DUAN, 2007). O mapeamento da NDZ nesses planos depende da condição chamada critério de fase.

O princípio do critério de fase é dado pelo comportamento do *phase locked loop* (PLL), utilizado para manter a corrente do inversor i_{inv} sincronizada com a tensão da rede v_{rede} . Durante o ilhamento o PLL alterará a frequência de i_{inv} até que a diferença de fase entre i_{inv} e v_{rede} seja zero. Isto ocorre quando a condição da equação (2.7) é alcançada. Portanto, o critério de fase é uma expressão que descreve o comportamento de i_{inv} , em regime permanente, durante o ilhamento.

$$\phi_{inv} = \phi_{c\ arg\ a} \quad (2.7)$$

A fase da impedância do circuito RLC que representa a carga é dada por (LOPES; SUN, 2006):

$$\phi_{c\ arg\ a} = \tan^{-1} \left[R \left(\omega C - \frac{1}{\omega L} \right) \right] = \tan^{-1} \left[Q_f \left(\frac{f_0}{f} - \frac{f}{f_0} \right) \right] \quad (2.8)$$

A fase da corrente de saída do inversor ϕ_{inv} depende do método anti-ilhamento utilizado. Na Tabela 2.2 podem ser vistas as expressões do critério de fase para os métodos anti-ilhamento mais comuns, de acordo com (ROPP et al., 2000).

Tabela 2.2. Critérios de fase dos principais métodos ativos.

Método anti-ilhamento	Expressão do critério de fase
OUF	$\tan^{-1} \left[R \left(\omega C - \frac{1}{\omega L} \right) \right] = 0$
PJD	$\tan^{-1} \left[R \left(\omega_0 C - \frac{1}{\omega_0 L} \right) \right] \leq \phi_{th}$
AFD	$\tan^{-1} \left[R \left(\omega C - \frac{1}{\omega L} \right) \right] = \frac{\pi \cdot cf}{2}$
SFS	$\tan^{-1} \left[R \left(\omega C - \frac{1}{\omega L} \right) \right] = \frac{\pi (cf_0 + k(f - f_n))}{2}$

Fonte: Adaptado de (ROPP et al., 2000).

No mapeamento através do plano $L \times C_{norm}$ a NDZ é determinada através dos parâmetros da carga RLC , permitindo saber exatamente para quais faixas de valores desses parâmetros o ilhamento não poderá ser detectado. Um dos eixos representa a indutância (L) e o outro eixo representa a capacitância normalizada (C_{norm}). Contudo, para cada valor de R é necessário plotar curvas diferentes. A expressão de C_{norm} é dada por (ROPP et al., 2000):

$$C_{norm} = \frac{C}{C_{res}} = C\omega_0^2 L \quad (2.9)$$

onde C é a capacitância da carga considerada e C_{res} é a capacitância cuja frequência de ressonância equivale à frequência nominal da rede para um dado valor de indutância L . Tomando como exemplo o método *Active Frequency Drift* (AFD) na Tabela 2.2, o critério de fase é dado por:

$$\tan^{-1} \left[R \left(\omega C - \frac{1}{\omega L} \right) \right] = \frac{\pi \cdot cf}{2} \quad (2.10)$$

Isolando C , obtém-se:

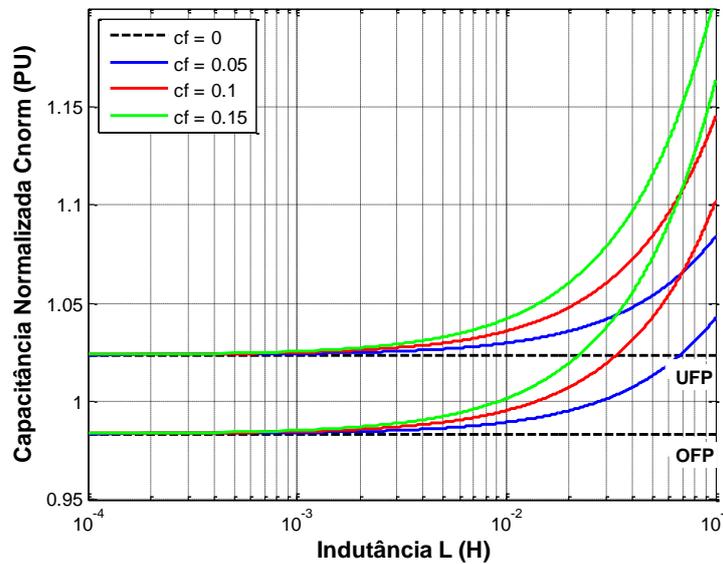
$$C = \frac{\tan\left(\frac{\pi \cdot cf}{2}\right)}{\omega \cdot R} + \frac{1}{\omega^2 \cdot L} \quad (2.11)$$

Substituindo (2.11) em (2.9), fica:

$$C_{norm} = \omega_0^2 \left(\frac{L \cdot \tan\left(\frac{\pi \cdot cf}{2}\right)}{\omega \cdot R} + \frac{1}{\omega^2} \right) \quad (2.12)$$

A Figura 2.13 mostra o mapeamento da NDZ obtido através de (2.12), considerando $R = 50 \Omega$ e diferentes valores de cf . A área compreendida entre as linhas de mesma cor representa a região do NDZ, cujos limites de contorno são obtidos igualando ω aos valores limites de frequência de operação do inversor (59,3 Hz e 60,5 Hz). Para os parâmetros de carga cujos valores se encontram dentro da região do NDZ, e que a frequência de ressonância esteja dentro da faixa $59,3 \leq f_0 \leq 60,5$ Hz o ilhamento não pode ser detectado.

Figura 2.13. Mapeamento da NDZ do método AFD no espaço $L \times C_{norm}$.



Fonte: Autor.

Nota-se na Figura 2.13 que para $cf = 0$ os limites da NDZ são contínuos ($C_{norm} = cte$) para toda a faixa de L , sendo exatamente os limites da proteção por subfrequência (UFP) e sobrefrequência (OFP). Nesta condição, de acordo com a equação (2.12) C_{norm} depende somente da razão entre a frequência de ressonância da carga f_0 e a frequência f no PAC. Pelo critério de fase, f será alterado até que a condição $\phi_{inv} = \phi_{carga}$ seja alcançada, onde se obtém $f = f_0$.

O mapeamento da NDZ no plano $Q_f \times f_0$ permite representar a NDZ de um método anti-ilhamento sem a necessidade de plotar curvas diferentes para cada valor de R , uma vez que o fator de qualidade Q_f reflete de forma proporcional o seu valor, de acordo com a expressão (2.13).

$$Q_f = R \sqrt{\frac{C}{L}} \quad (2.13)$$

Essa metodologia de mapeamento da NDZ utiliza o mesmo princípio do critério de fase descrito acima. No entanto, considera-se a fase da carga RLC em função do seu fator de qualidade Q_f , da sua frequência de ressonância f_0 e da frequência f no PAC conforme a equação (2.8).

Tomando novamente o método AFD como exemplo, a expressão do critério de fase passa a ser:

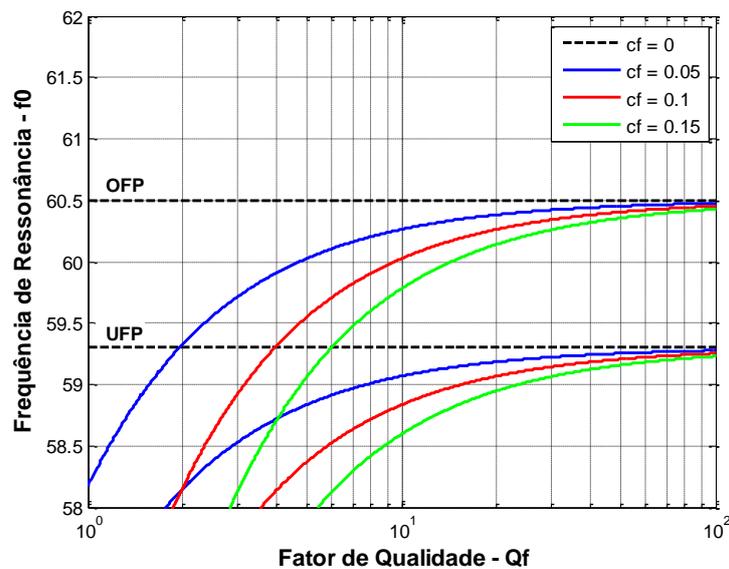
$$\tan^{-1} \left[Q_f \left(\frac{f_0}{f} - \frac{f}{f_0} \right) \right] = \frac{\pi \cdot cf}{2} \quad (2.14)$$

Portanto, isolando a frequência de ressonância f_0 na equação (2.14), obtém-se:

$$f_0^2 - \frac{f \cdot \tan\left(\frac{\pi \cdot cf}{2}\right)}{Q_f} f_0 - f^2 = 0 \quad (2.15)$$

Substituindo f pelos limites de frequência de operação do inversor (59,3 Hz e 60,5 Hz) na equação (2.15) define-se a região do NDZ no plano $Q_f \times f_0$ para quaisquer valores de cf , de acordo com a Figura 2.14. A área compreendida entre as linhas de mesma cor representa a região do NDZ.

Figura 2.14. Mapeamento da NDZ do método AFD no plano $Q_f \times f_0$.



Fonte: Autor.

Para uma carga RLC com Q_f e f_0 situado dentro da região do NDZ, o método AFD é incapaz de detectar o ilhamento. Observa-se para $cf = 0$ o mesmo comportamento do método AFD no plano $L \times C_{norm}$ descrito acima. Os limites do NDZ no plano $Q_f \times f_0$ correspondem exatamente os limites da proteção por subfrequência (UFP) e sobrefrequência (OFP), sendo constantes para toda a faixa de Q_f .

2.10 Detecção de ilhamento em sistemas multi-inversor

A preocupação em detectar o ilhamento em um SEP contendo múltiplos sistemas fotovoltaicos não é recente. Na literatura são encontrados estudos realizados no final da década de 1980 e início dos anos 1990, cujo objetivo era compreender os diferentes fatores que resultavam na ocorrência de ilhamento. (JONES; SIMS; IMECE, 1990; KOBAYASHI et al., 1991; TAKEDA; TAKIGAWA, 1988).

Já no final de década de 1980, os japoneses possuíam um centro de estudos e testes na ilha Rokko, com centenas de inversores de baixa potência, no intuito de compreender os fenômenos que ocorriam em sistemas fotovoltaicos residenciais distribuídos. Em (KOBAYASHI et al., 1991) são mostrados os resultados de ensaios realizados com diversos métodos anti-ilhamento existentes na época.

Ao logo do tempo, apesar dos contínuos estudos, esse assunto não foi considerado urgente, sobretudo devido à baixa concentração dos sistemas fotovoltaicos presentes no SEP. Entretanto, com o recente incremento de SFCR, esse tema voltou a ser prioridade, principalmente devido aos relatos de ilhamento ocorrido em regiões com alta concentração de GD (ROPP; CLEARY; ENAYATI, 2010).

É sabido que os métodos anti-ilhamento ativos são superiores em desempenho quando comparados aos passivos. Ao forçarem uma condição de desestabilização da região ilhada eles reduzem o tamanho da NDZ e, conseqüentemente, diminuem a chance de manter o ilhamento sustentado por um longo período de tempo. Essa afirmação é válida quando se consideram sistemas fotovoltaicos que possuem apenas um inversor, ou mesmo diversos desses sistemas operando em pontos distantes no SEP (ESTEBANEZ et al., 2009; HONG; HUANG, 2014; LOPES; ZHANG, 2008).

Diversos trabalhos e estudos dessas metodologias apresentam resultados com apenas um conversor ligado à rede.

No entanto, em sistemas multi-inversores existe uma interação entre o efeito dos métodos em si, resultando em diminuição da capacidade de detecção do ilhamento (HONG; HUANG, 2014; LOPES; ZHANG, 2008). Estudos apresentados por (ESTEBANEZ et al., 2009) mostram que quando dois métodos diferentes são combinados, o desempenho deles fica comprometido.

A operação simultânea de dois ou mais inversores possuindo o mesmo método anti-ilhamento também resulta em degradação de desempenho. Como exemplo pode-se citar o método AFDPCF, em que o desvio de frequência necessariamente precisa ocorrer no mesmo sentido em todos os inversores. Caso contrário, o efeito da perturbação é anulado, reduzindo o potencial de desestabilização do ilhamento (TEODORESCU; LISERRE; RODRÍGUEZ, 2011).

Há diversas razões para a redução de desempenho de um método anti-ilhamento. Algumas delas podem ser perfeitamente compreendidas e possuem resultados que comprovam o seu mecanismo de ação. Métodos AI que se baseiam em realimentação positiva tendem a serem considerados os mais eficazes, o que realmente são, mas sua eficácia de detecção de ilhamento depende da interação entre os diversos inversores no sistema. Quando um método tenta desviar um parâmetro da rede para cima, por exemplo, e outro faz o desvio no sentido contrário, o resultado é uma média das ações dos dois métodos, resultando na diminuição do efeito da perturbação. Conseqüentemente, a NDZ é aumentada levando à sustentação do ilhamento pelo SFCR (LOPES; ZHANG, 2008).

Poucos são os trabalhos de pesquisa que abordam a operação multi-inversor de sistemas fotovoltaicos. Alguns exemplos são os estudos de (BHANDARI; GONZALEZ; ROPP, 2008; CARDENAS; AGBOSSOU; DOUMBIA, 2009; CARDENAS; AGBOSSOU, 2012; ESTÉBANEZ et al., 2011; KOBAYASHI et al., 1991; ZEINELDIN; CONTI, 2011).

Segundo (TEODORESCU; LISERRE; RODRÍGUEZ, 2011) as metodologias de detecção ativa que são mais adequadas para operação de conversores em paralelo são: Sandia Frequency Shift (SFS), Active Frequency Drift with Pulsating Chopping Factor (AFDPCF) e General Electric Frequency Shift (GEFS).

Ainda sim, mais raros são os estudos que abordam a operação simultânea de dois métodos anti-ilhamento em um ambiente multi-inversor. Como exemplo pode-se citar o trabalho de (ESTEBANEZ et al., 2009). Nesse caso, além da interação entre inversores com o mesmo método AI, há também a interação com outro método, que pode ter princípio de funcionamento diferente, introduzindo perturbações em parâmetros diferentes da rede.

Encontram-se na literatura alguns métodos anti-ilhamento capazes de operar simultaneamente no mesmo PAC. Um método baseado na realimentação positiva de tensão é apresentado em (CARDENAS; AGBOSSOU; DOUMBIA, 2009). Esta metodologia injeta pequenas perturbações de potência ativa na rede no intuito de provocar variações na amplitude da tensão. O estudo avaliou um sistema multi-inversor com até oito inversores operando com o mesmo método. Em todos os casos avaliados, o ilhamento foi detectado e o inversor cessou sua operação dentro do limite de tempo estabelecido pela norma IEEE 1547 (CARDENAS; AGBOSSOU, 2012).

Apesar de serem altamente capazes de detectar ilhamento, os métodos ativos devem ser empregados com cautela na condição de multi-inversores, pois podem acarretar instabilidades no sistema elétrico (ALAM, 2012).

Em suma, compreender os fatores que levam ao ilhamento com alta concentração de SFCR bem como a interação entre os métodos anti-ilhamento existentes é de elevada importância para o correto funcionamento da GD interligada ao SEP. No intuito de contribuir com o conhecimento sobre esse tema, este trabalho analisa a interação entre dois métodos anti-ilhamento ativos operando simultaneamente em um ambiente multi-inversor, considerando uma rede de distribuição de baixa tensão.

3 AVALIAÇÃO MULTI-INVERSOR COM DOIS MÉTODOS ANTI-ILHAMENTO EM OPERAÇÃO SIMULTÂNEA

Este capítulo apresenta o estudo de dois métodos anti-ilhamento (AI) ativos, *Sandia Frequency Shift* (SFS) e *Voltage Positive Feedback* (VPF). A implementação e o princípio de funcionamento de cada um são descritos detalhadamente, incluindo a estrutura de controle adotada para o inversor.

No primeiro momento é avaliado o funcionamento de cada método separadamente, abordando também a metodologia de ajuste dos ganhos. Em seguida, avalia-se o comportamento dos métodos AI operando em uma rede de distribuição, considerando um sistema fotovoltaico isolado como também a condição multi-inversor.

Na condição multi-inversor, representando uma rede de distribuição residencial, é avaliada a utilização de um método AI para todos os inversores bem como a operação simultânea dos dois na mesma rede. O parâmetro de avaliação nesse estudo é o tempo necessário para o desligamento do inversor após a ocorrência do ilhamento, definido na norma IEEE 1547-2003 como *Run-on Time* (ROT).

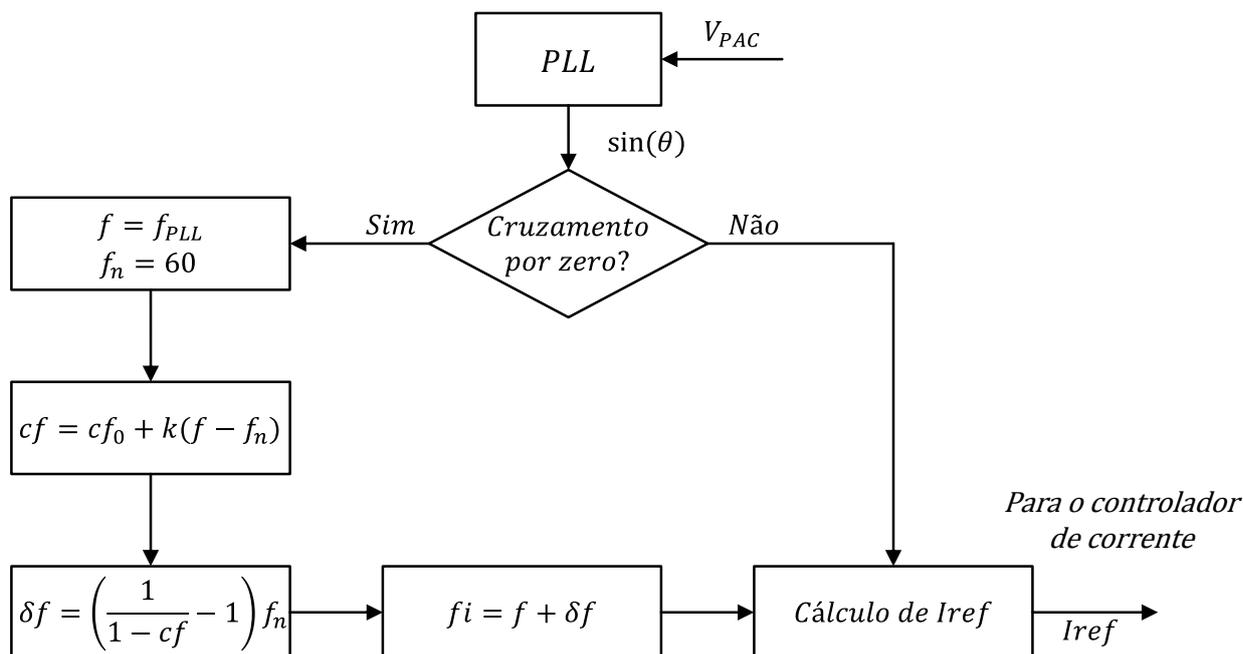
3.1 Método *Sandia Frequency Shift* - SFS

Dos métodos AI ativos, cujo princípio de operação é o desvio de frequência, o método SFS é um dos mais populares na literatura, principalmente por conta do seu bom desempenho na detecção de ilhamento (conforme já mencionado item 2.8.2). Neste item será apresentado detalhadamente o seu funcionamento e a forma de implementação adotada neste estudo.

3.1.1 Princípio de funcionamento do método SFS

De acordo com o fluxograma visualizado na Figura 3.1, um detector de passagem por zero (do inglês *Zero Crossing Detector* -ZCD) é utilizado na saída do PLL, provendo sincronismo para a execução do algoritmo anti-ilhamento, que acontece a cada ciclo da tensão da rede.

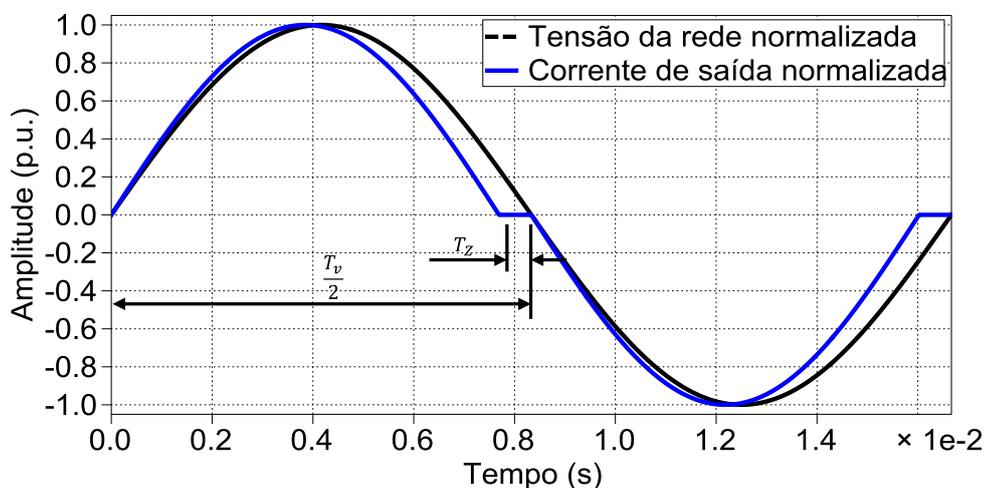
Figura 3.1. Fluxograma detalhado do algoritmo SFS.



Fonte: Autor.

A base do método SFS é o AFD (*Active Frequency Drift*, descrito no item 2.8.1). Em ambos os casos a forma de onda da corrente de saída do inversor (Figura 3.2) apresenta um segmento nulo com duração T_z .

Figura 3.2. Forma de onda típica do método Sandia Frequency Shift.



Fonte: Autor.

Conforme já definido em (2.1) e reproduzido novamente em (3.1), a razão entre T_z e o período da tensão da rede T_v é chamado fator de corte cf . O fator de corte está diretamente relacionado com a detecção do ilhamento, em virtude do desvio de frequência da tensão que ele promove quando o sistema está ilhado. O desvio pode ocorrer para cima ou para baixo em relação à frequência nominal f_n (JUNG et al., 2005).

$$cf = \frac{2T_z}{T_v} \quad (3.1)$$

Diferentemente do método AFD, o fator de corte no método SFS não é fixo, sendo empregada a realimentação positiva para alterar seu valor. Embora seja possível utilizar diferentes funções para modificar o valor de cf a função linear é geralmente a mais utilizada, de acordo com a equação (3.2) (LOPES; SUN, 2006).

$$cf = cf_0 + k(f - f_n) \quad (3.2)$$

A constante k é o ganho da realimentação positiva aplicado ao erro de frequência $(f - f_n)$, onde f é a frequência da tensão medida no PAC (estimada pelo PLL - f_{PLL}) e f_n é a frequência nominal da rede (60Hz).

O termo cf_0 é o fator de corte inicial adotado para promover uma pequena perturbação na corrente de saída do inversor, mesmo quando o erro de frequência $(f - f_n)$ é nulo. Cria-se dessa forma uma tendência de desviar a frequência da tensão no PAC. Com a rede presente essa tendência é anulada, visto que a capacidade de regulação de frequência pela rede é superior à do inversor.

O fator de corte cf define o desvio de frequência δf introduzido à tensão no PAC, e a relação entre eles é dada por:

$$\delta f = \left(\frac{1}{1 - cf} - 1 \right) f_n \quad (3.3)$$

Portanto, a frequência da corrente de referência f_i é a soma da frequência da tensão no PAC (f_{PLL}) e do desvio de frequência δf , conforme (3.4):

$$f_i = f + \delta f \quad (3.4)$$

Definido o valor de f_i , a corrente de referência I_{ref} no método SFS é obtida através de (3.5).

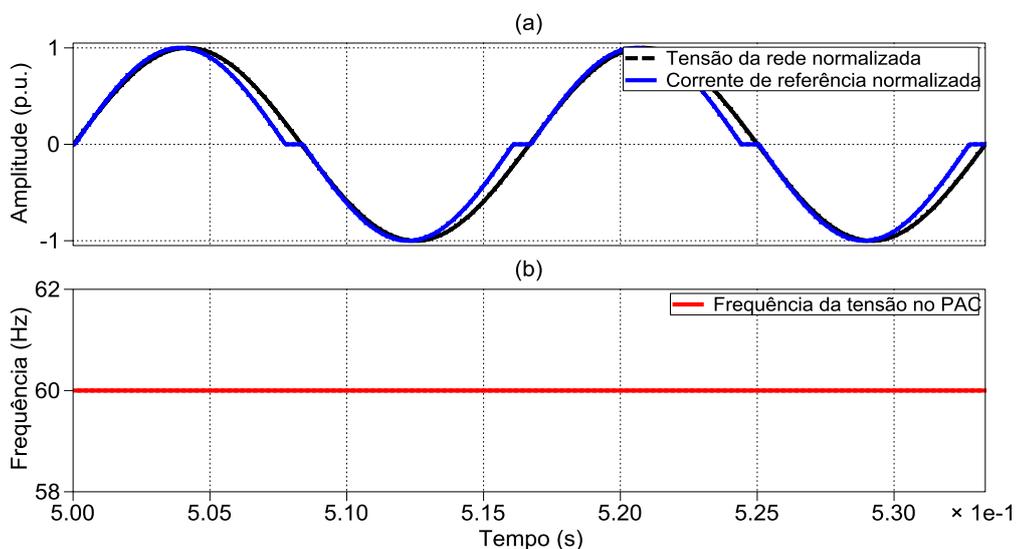
$$I_{ref} = \begin{cases} I \cdot \text{sen}(2\pi \cdot f_i \cdot t) & , \quad 0 < 2\pi \cdot f_i \cdot t < \pi - T_z \\ 0 & , \quad \pi - T_z < 2\pi \cdot f_i \cdot t < \pi \\ I \cdot \text{sen}(2\pi \cdot f_i \cdot t) & , \quad \pi < 2\pi \cdot f_i \cdot t < 2\pi - T_z \\ 0 & , \quad 2\pi - T_z < 2\pi \cdot f_i \cdot t < 2\pi \end{cases} \quad (3.5)$$

A amplitude da corrente I é calculada conforme (3.6), onde P_{ref} é a potência de referência disponível para ser injetada na rede e V_{RMS} é a tensão eficaz no PAC.

$$I = \sqrt{2} \frac{P_{ref}}{V_{RMS}} \quad (3.6)$$

A Figura 3.3 (a) mostra as formas de onda de simulação da corrente de referência I_{ref} e da tensão no PAC quando $\delta f > 0$. Observa-se a presença do segmento nulo na corrente de referência I_{ref} , em consequência de f_i ser maior que a frequência da tensão no PAC. Devido à regulação de frequência imposta pela rede, a perturbação do método SFS não provoca a sua mudança, como pode ser visto na Figura 3.3 (b), onde o valor da frequência permanece constante.

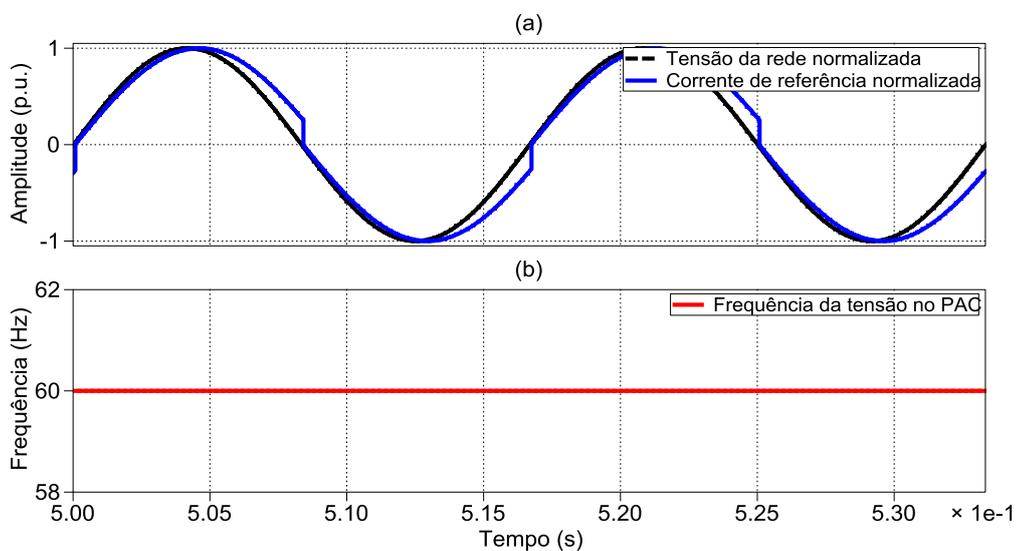
Figura 3.3. Forma de onda da corrente I_{ref} do método SFS para $\delta f > 0$.



Fonte: Autor.

Do mesmo modo, a Figura 3.4 mostra a simulação com as formas de onda para $\delta f < 0$. Neste caso, nota-se um salto de fase na forma de onda de I_{ref} , em virtude do início do próximo semiciclo da corrente, conforme definido em (3.5). Novamente, a frequência da tensão permanece inalterada em função da rede estar conectada.

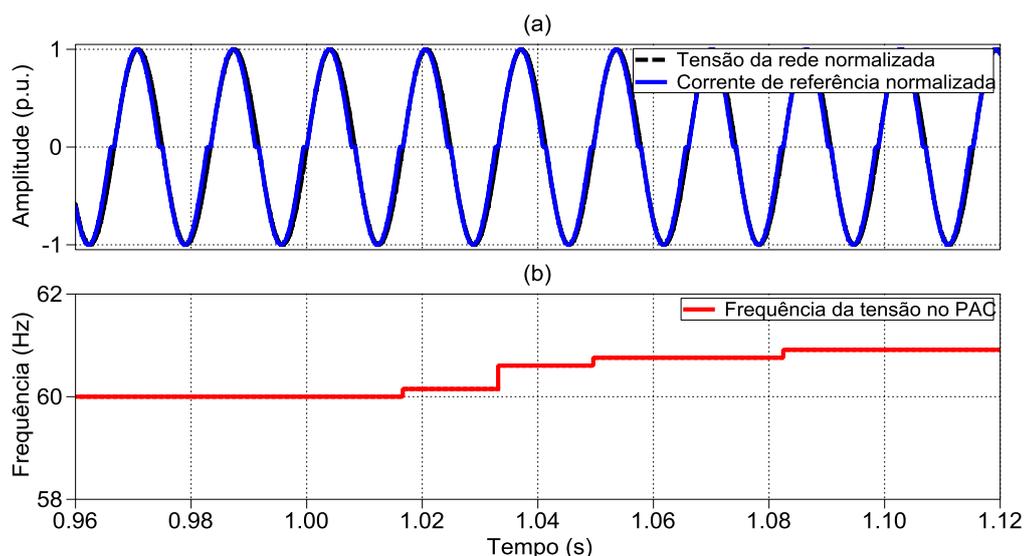
Figura 3.4. Forma de onda da corrente I_{ref} do método SFS para $\delta f < 0$.



Fonte: Autor.

A simulação do comportamento da frequência durante a condição de ilhamento pode ser visto na Figura 3.5. Após o desligamento da rede em $t = 1\text{ s}$ a frequência no PAC é incrementada em função do método SFS. No exemplo foi adotado $\delta f = 5\text{ Hz}$, e após um intervalo de tempo a frequência no PAC ficou estabilizada em $60,9\text{ Hz}$.

Figura 3.5. Comportamento da frequência na condição de ilhamento.



Fonte: Autor.

A atualização do valor de perturbação de frequência ocorre uma vez por ciclo, conforme mostra o fluxograma da Figura 3.1. No entanto, a perturbação é gerada continuamente. Estando a rede conectada a perturbação não gera efeito na frequência da tensão, pois a regulação de frequência pela rede prevalece sobre o inversor, mantendo seu valor dentro dos limites aceitáveis. Na condição de ilhamento, a perturbação força o desvio da frequência para além dos limites estabelecidos, acionando a proteção OUF do inversor.

3.1.2 Escolha dos parâmetros cf_0 e k

O desempenho do método SFS está diretamente relacionado à escolha do termo cf_0 e do ganho k (ZEINELDIN; KENNEDY, 2009). Contudo, eles dependem basicamente das restrições de conteúdo harmônico gerado na corrente de saída do

inversor, do menor tempo de detecção do ilhamento e do objetivo de reduzir ao máximo ou até mesmo eliminar a NDZ (CHEN et al., 2013). Ganhos elevados permitem obter NDZ muito pequenas, mas resultam na deterioração da qualidade de energia. Portanto, faz-se necessário encontrar um meio termo para a escolha destes parâmetros.

Na literatura encontram-se diversos trabalhos propondo metodologias de ajuste dos parâmetros do SFS, como (LIU; KANG; DUAN, 2007), (ZEINELDIN; KENNEDY, 2009) e (YU; FAN; CHENG, 2012). A metodologia adotada neste trabalho será aquela desenvolvida por (ZEINELDIN; KENNEDY, 2009), onde o autor propõe um método para obter o valor de k de tal modo que seja eliminado a NDZ para um determinado valor de Q_f .

Na referência (ZEINELDIN; KENNEDY, 2009) o autor faz uma análise detalhada da condição de estabilidade do método SFS e determina que o ganho k deve ser escolhido de forma a garantir que a frequência da tensão no PAC seja desviada do ponto de equilíbrio, chegando a uma expressão simplificada conforme (3.7).

$$k = 4Q_f / \pi f_0 \quad (3.7)$$

Portanto, o valor de k é dependente do fator de qualidade Q_f da carga RLC e da sua frequência de ressonância f_0 . A sua obtenção partir de 3.7 garante que a NDZ do método SFS pode ser reduzida a zero, para valores de Q_f inferiores ao assumido no cálculo do ganho k .

Neste estudo, para o cálculo de k considerou-se de $Q_f = 5$, sendo esse valor o dobro daquele requerido pela norma IEEE 929. O objetivo foi acelerar o desvio de frequência de modo que o tempo de desligamento do inversor fosse reduzido. Adotou-se também $f_0 = 59,3$ Hz por ser este o valor mínimo da faixa de frequência de operação permitida, contribuindo para o incremento do ganho. Dessa forma obteve-se $k = 0,1073$.

3.2 Método Voltage Positive Feedback - VPF

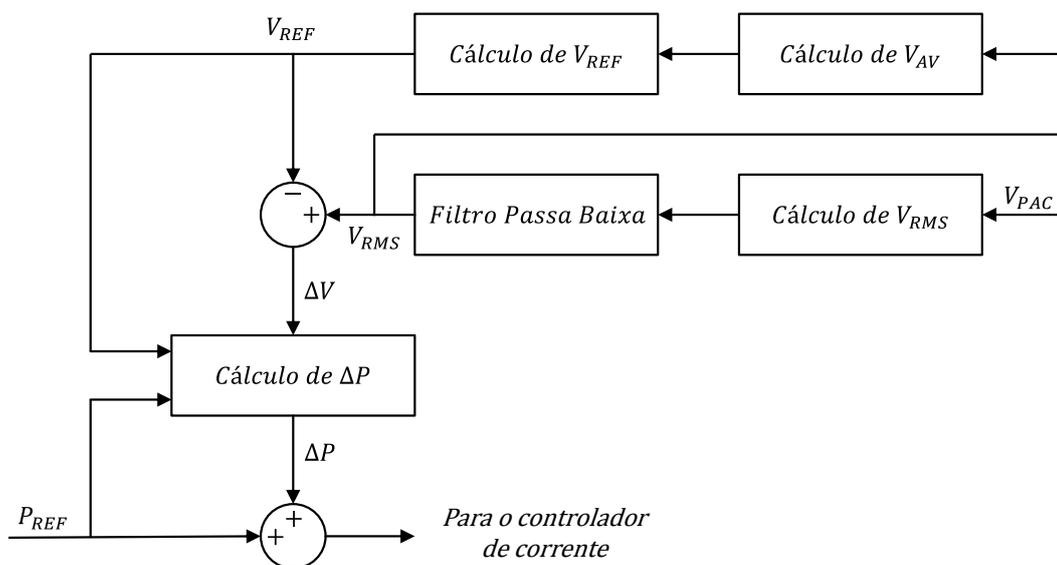
O método *Voltage Positive Feedback* (VPF) adotado neste trabalho tem como base o trabalho de (CARDENAS; AGBOSSOU; DOUMBIA, 2009). Uma vez que essa referência não contém todos os detalhes de implementação, mas somente as principais equações utilizadas e uma breve descrição do funcionamento, o algoritmo proposto aqui é resultado da interpretação do método original.

A escolha desse método anti-ilhamento foi motivada principalmente pelo valor reduzido de perturbação injetada na rede e pelo bom desempenho na detecção de ilhamento, obtendo-se valores de *Run-on Time* relativamente pequenos, conforme reportado pelo autor nos resultados de simulação e experimentais (CARDENAS; AGBOSSOU, 2012). Outro fator importante que resultou nessa decisão foi a ausência da comparação do método VPF com outras técnicas existentes operando em um ambiente multi-inversor.

3.2.1 Princípio de funcionamento do método VPF

O fluxograma simplificado do algoritmo VPF é mostrado na Figura 3.6.

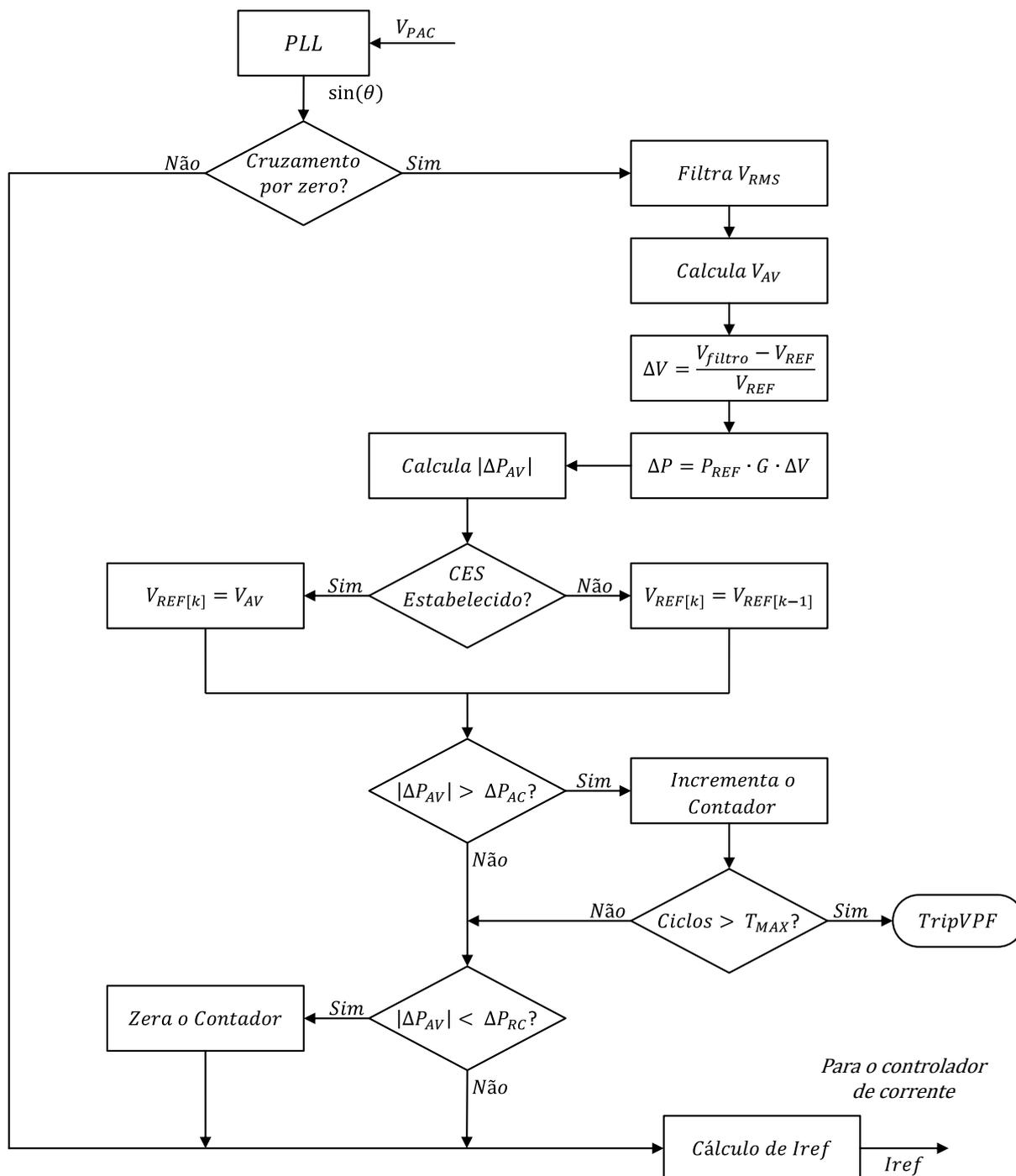
Figura 3.6. Diagrama de blocos simplificado do método anti-ilhamento VPF.



Fonte: adaptado de (CARDENAS; AGBOSSOU; DOUMBIA, 2009).

A tensão eficaz V_{RMS} medida no ponto de acoplamento comum é tomada como variável de realimentação, gerando a perturbação de potência ativa ΔP que é injetada na rede. A Figura 3.7 ilustra o fluxograma detalhado do algoritmo VPF utilizado nesse estudo.

Figura 3.7. Fluxograma detalhado do algoritmo VPF.



Fonte: Autor.

O algoritmo VPF e, conseqüentemente, a determinação da perturbação de potência ΔP e da amplitude da corrente de referência ocorrem a cada semiciclo da tensão da rede, sincronizado pelo detector de passagem por zero (ZCD) implementado na saída do PLL.

Inicialmente, o valor eficaz da tensão V_{RMS} medida no PAC (calculado a cada ciclo) passa por um filtro para a remoção de oscilações de altas frequências, fornecendo o sinal filtrado V_{filtro} , conforme a equação (3.8). O valor utilizado para a constante do filtro foi $K_V = 0,2$.

$$V_{filtro[k]} = (1 - K_V) \cdot V_{filtro[k-1]} + K_V \cdot V_{RMS} \quad (3.8)$$

Na seqüência, o valor médio da tensão eficaz $V_{AV[k]}$ é calculado considerando cinco amostras ($m = 5$) de V_{filtro} , de acordo com (3.9), sendo utilizado posteriormente para atualizar a tensão de referência V_{REF} .

$$V_{AV[k]} = \frac{1}{m} \sum_{i=0}^{m-1} V_{filtro[k-i]} \quad (3.9)$$

O erro de tensão ΔV (equação 3.10) é uma grandeza normalizada, sendo função de V_{filtro} e da tensão de referência V_{REF} . Este último inicialmente assume o valor nominal da tensão da rede.

$$\Delta V = (V_{filtro} - V_{REF}) / V_{REF} \quad (3.10)$$

A perturbação de potência ΔP é determinada através de (3.11), onde P_{REF} é a potência de referência do conversor, G é o ganho utilizado na realimentação positiva e ΔV é o erro de tensão.

$$\Delta P = P_{REF} \cdot G \cdot \Delta V \quad (3.11)$$

A potência de referência P_{REF} depende da irradiação solar sobre o painel, sendo o seu valor extraído através da função de rastreamento do ponto de máxima potência

(MPPT). Nesse estudo, para simplificar a análise, será considerado que o valor de P_{REF} é constante por um longo período de tempo, de forma que seu valor não varia de um ciclo para o outro.

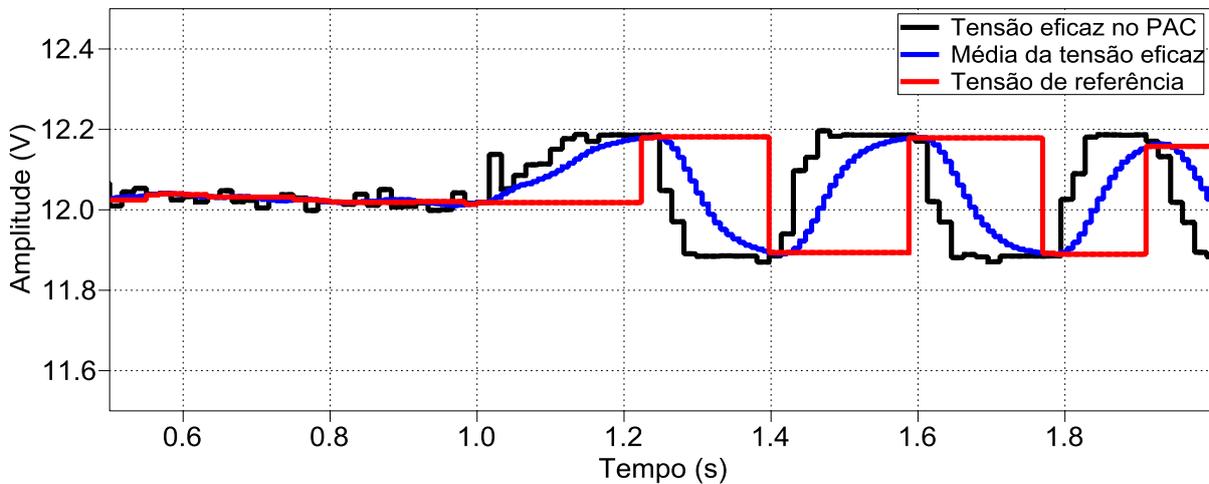
A tensão de referência V_{REF} inicialmente assume o valor nominal da tensão da rede V_n , através de uma constante inserida no próprio algoritmo. Na condição em que a rede está conectada e a tensão no PAC encontra-se estabilizada, o valor de Δ_V e Δ_P se tornam constantes ou a variação de seus valores são muito pequenas. Neste caso, considera-se que foi alcançada a condição de estabilidade do sistema (CES) e V_{REF} é atualizado com o valor médio da tensão eficaz $V_{AV[K]}$ (3.12). Toda vez que a CES deixa de existir V_{REF} é atualizado com o valor anterior $V_{REF[K-1]}$, ou seja, permanece o mesmo.

$$V_{REF[K+1]} = \begin{cases} V_n & , \quad t = 0 \\ V_{AV[K]} & , \quad \text{CES} \\ V_{REF[K-1]} & , \quad \text{qualquer outra condição} \end{cases} \quad (3.12)$$

A Figura 3.8 ilustra o funcionamento descrito acima para a atualização de V_{REF} , simulando uma condição de ilhamento. Considerou-se o circuito da Figura 2.11 com uma carga RLC ajustada para frequência de ressonância $f_0 = 60\text{Hz}$ e com $Q_f = 2,5$. Para $t < 1\text{ s}$ a rede está conectada e a tensão eficaz no PAC apresenta uma leve oscilação. A tensão de referência V_{REF} acompanha essa oscilação assumindo os valores de V_{AV} sempre que a condição de estabilidade existir.

Em $t = 1\text{ s}$ a rede é desconectada e a tensão eficaz se altera, elevando o seu valor em função da perturbação de potência Δ_P . A CES deixa de existir e V_{REF} se mantém constante. Quando a tensão na rede se estabiliza ($t \cong 1,25\text{ s}$) obtém-se novamente a CES e V_{REF} assume o valor de V_{AV} . Isso resulta em um Δ_V negativo e, por consequência, Δ_P se torna negativo, decrementando o valor da tensão no PAC. Esse comportamento cíclico continua até o sinal de desligamento ser gerado (*TripVPPF*).

Figura 3.8. Simulação do comportamento da variação de VREF no método VPF.



Condição de simulação: $P_{ref} = 12 \text{ W}$, ganho $G = 3$.

Fonte: Autor.

A perturbação de potência ativa é limitada através de (3.13), onde ΔP_{MIN} é o valor mínimo e ΔP_{MAX} é o valor máximo da perturbação ΔP . Assim como no trabalho original, foi adotado $\Delta P_{MIN} = 0,005 * P_{REF}$ e $\Delta P_{MAX} = 0,025 * P_{REF}$, de forma a manter a perturbação menor possível, mas sem afetar a detecção de ilhamento.

$$\Delta P_{[K+1]} = \begin{cases} \Delta P_{MIN} \cdot \text{sgn}(\Delta V) & , \quad \Delta P < \Delta P_{MIN} \\ \Delta P & , \quad \Delta P_{MAX} < \Delta P < \Delta P_{MAX} \\ \Delta P_{MAX} \cdot \text{sgn}(\Delta V) & , \quad \Delta P > \Delta P_{MAX} \end{cases} \quad (3.13)$$

Observa-se em (3.13) que ΔP pode assumir valores positivos ou negativos, dependendo do sinal do erro de tensão $\text{sgn}(\Delta V)$. Portanto, seu valor nunca será zero, assumindo o valor mínimo sempre que ΔP for menor que ΔP_{MIN} .

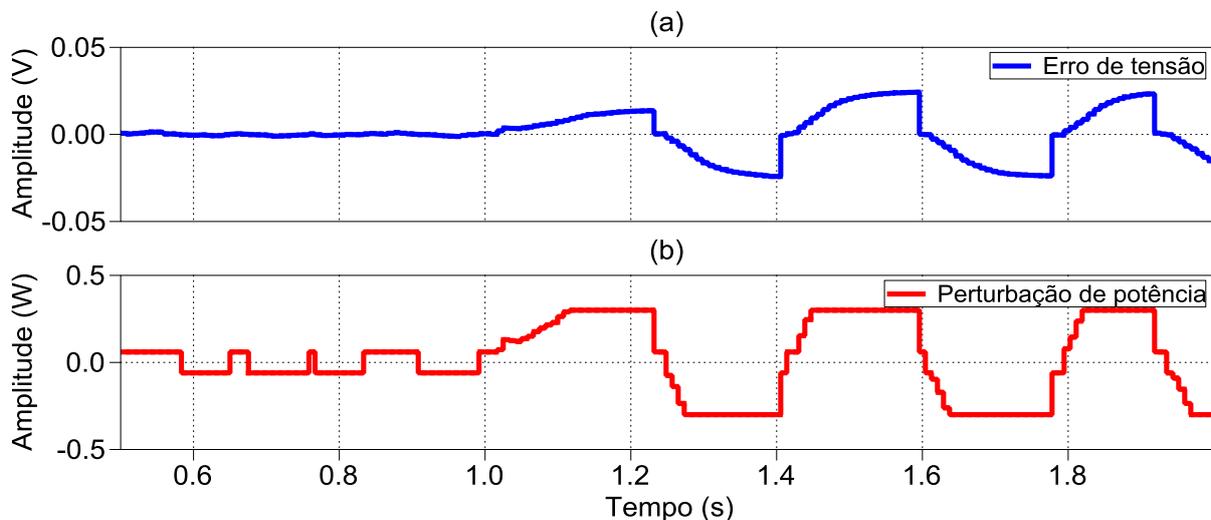
Neste ponto é importante notar que o valor de ΔP não pode assumir valores elevados, nem mesmo pela imposição de ΔP_{MAX} . A razão disso é que quando ΔV for positivo haverá a tendência de se elevar o valor da potência ativa P injetada na rede. Contudo, como em um inversor comercial o MPPT já trabalha no ponto máximo de potência disponível, essa condição não será satisfeita.

Uma solução para esse impasse seria adotar a potência de referência P_{REF} ligeiramente inferior ao valor da potência máxima disponível. Dessa forma, haveria uma margem para a aplicação de um ΔP positivo. No entanto, essa ação reduziria a eficiência do sistema, o que não é desejável. Portanto, esse ponto pode ser considerado uma deficiência do método VPF.

Na Figura 3.9 observa-se o comportamento da variação do erro de tensão Δ_V e da perturbação de potência ΔP antes ($t < 1s$) e durante ($t > 1s$) a condição de ilhamento. Verifica-se o comportamento cíclico de ΔP antes da desconexão da rede, onde assume o valor mínimo (ΔP_{MIN} positivo e negativo) enquanto Δ_V é muito pequeno.

Durante o ilhamento ΔP permanece com o comportamento cíclico, porém seu valor varia em função de Δ_V , sendo seu limite imposto por ΔP_{MAX} .

Figura 3.9. Simulação do comportamento da variação de Δ_V e ΔP no método VPF.



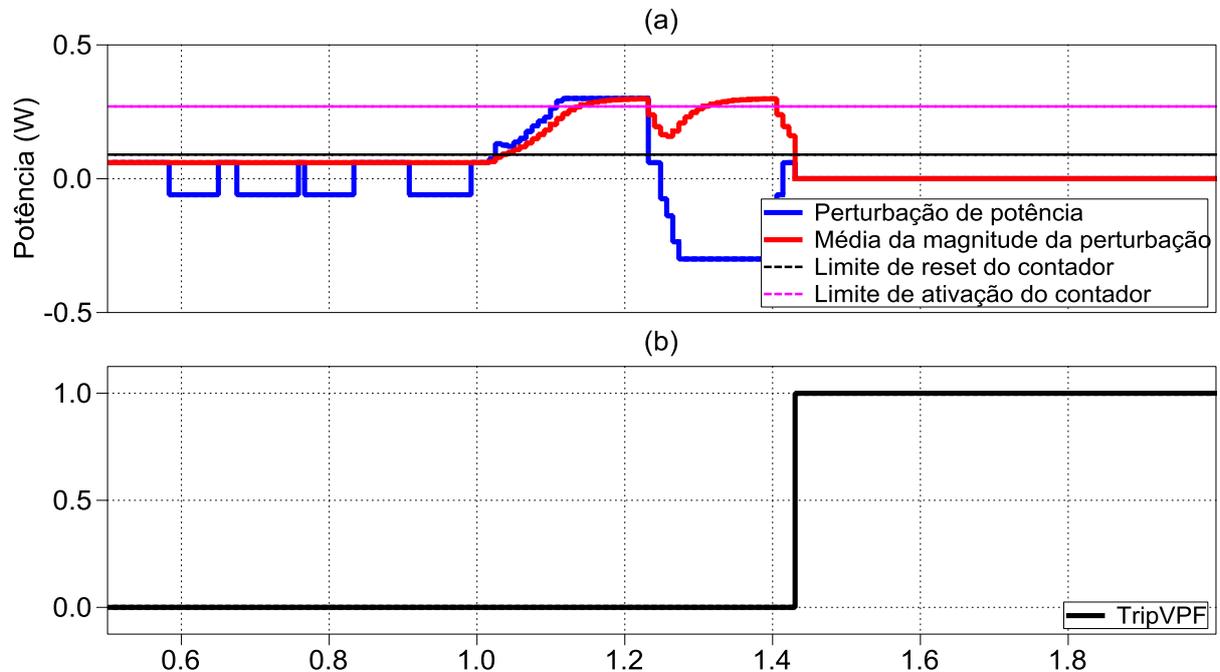
Condição de simulação: $P_{ref} = 12 \text{ W}$, $\text{ganho } G = 3$, $\Delta P_{MAX} = 0,025 \cdot P_{ref}$, $\Delta P_{MIN} = 0,005 \cdot P_{ref}$.

Fonte: Autor.

Para detectar o ilhamento, obtém-se a média da magnitude da perturbação de potência $|\Delta P|_{AV}$. Ela é comparada com dois limites: um para ativar (ΔP_{AC}) e outro para zerar (ΔP_{RC}) um contador de ciclos. Quando $|\Delta P|_{AV}$ é maior ou igual a ΔP_{AC} inicia-se a contagem dos ciclos de tensão. No momento em que o número máximo de ciclos T_{MAX}

é alcançado o sinal de desligamento do inversor $TripVPF$ é gerado. Esse processo pode ser visto na Figura 3.10.

Figura 3.10. Simulação da detecção do ilhamento com o método VPF.



Condição de simulação: $P_{ref} = 12 \text{ W}$, $\text{ganho } G = 3$, $\Delta P_{MAX} = 0,025 \cdot P_{ref}$, $\Delta P_{MIN} = 0,005 \cdot P_{ref}$,
 $\Delta P_{RC} = 0,0075 \cdot P_{ref}$, $\Delta P_{AC} = 0,0225 P_{ref}$

Fonte: Autor.

A corrente de referência I_{ref} é obtida conforme (3.14), onde $\sin(\theta)$ é o sinal de saída do PLL e I é a amplitude da corrente determinada em (3.15). P_{REF} é a potência nominal de referência que é injetada na rede, ΔP é a perturbação de potência obtida pelo método anti-ilhamento VPF e V_{RMS} é o valor eficaz da tensão no PAC.

$$I_{ref} = I \cdot \sin(\omega t) \quad (3.14)$$

$$I = \sqrt{2} \frac{P_{REF} + \Delta P}{V_{RMS}} \quad (3.15)$$

3.3 Inversor e estrutura de controle

A Figura 3.11 e a Figura 3.12 mostram, respectivamente, a estrutura de controle adotada para os inversores com o método SFS e VPF. O bloco PLL é usado para sincronizar a corrente de saída com a tensão fundamental da rede, mantendo o inversor operando com fator de potência unitário. Foi utilizado um controlador proporcional integral (PI) para fazer o rastreamento da corrente de referência I_{ref} gerada pelos métodos AI. Os detalhes do projeto do PLL e do controlador PI são descritos no Apêndice B e Apêndice C, respectivamente.

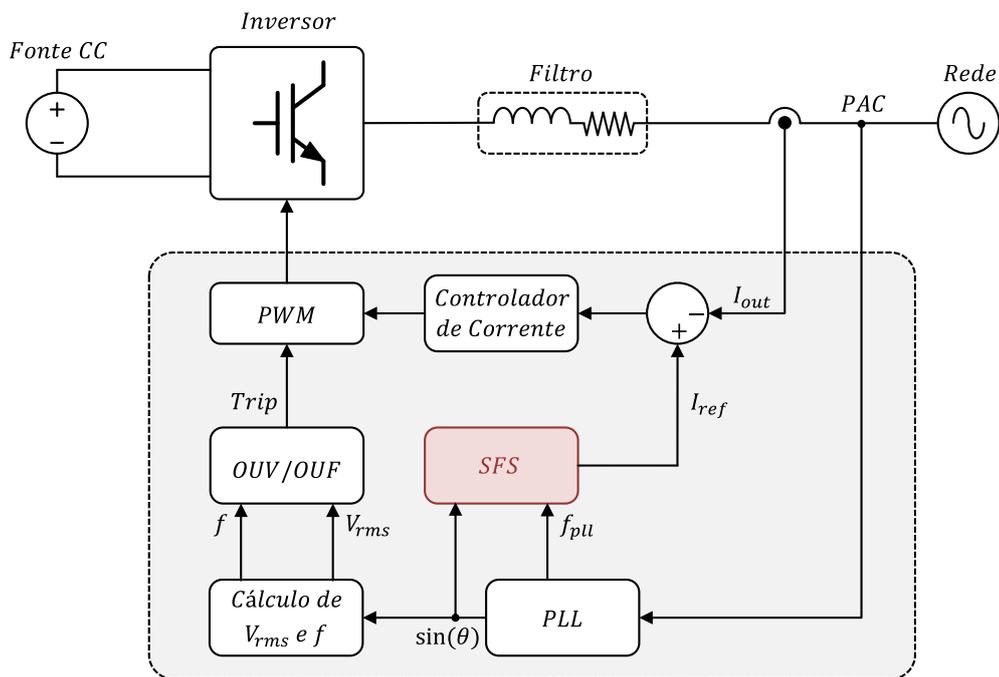
O valor eficaz e a frequência da tensão no PAC são calculados a cada ciclo através do bloco “Cálculo de V_{rms} e f ”. Um detector de passagem por zero é implementado para determinar o início de cada ciclo, tendo como sinal de entrada a saída do PLL $\sin(\theta)$. O valor eficaz da tensão é determinado através da equação (3.16), onde RMS^2 é obtido elevando ao quadrado as amostras da tensão e, em seguida, obtendo seu valor médio. O termo DC é o valor médio das amostras adquiridas (STEVENS et al., 2000).

$$V_{RMS} = \sqrt{RMS^2 - DC^2} \quad (3.16)$$

A frequência da tensão no PAC é determinada através de (3.17), utilizando um contador com período de contagem Tc de 200ns, onde n é o valor da contagem. O contador é reiniciado no início de cada ciclo.

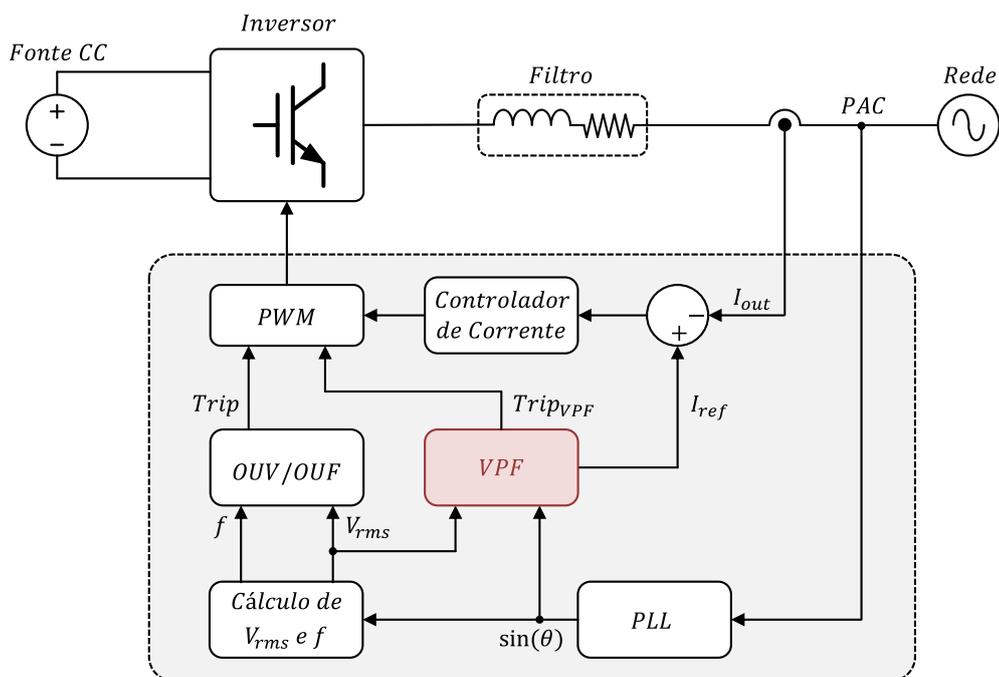
$$f = \frac{1}{n.Tc} \quad (3.17)$$

Figura 3.11. Estrutura de controle do inversor utilizando o método AI SFS.



Fonte: Autor.

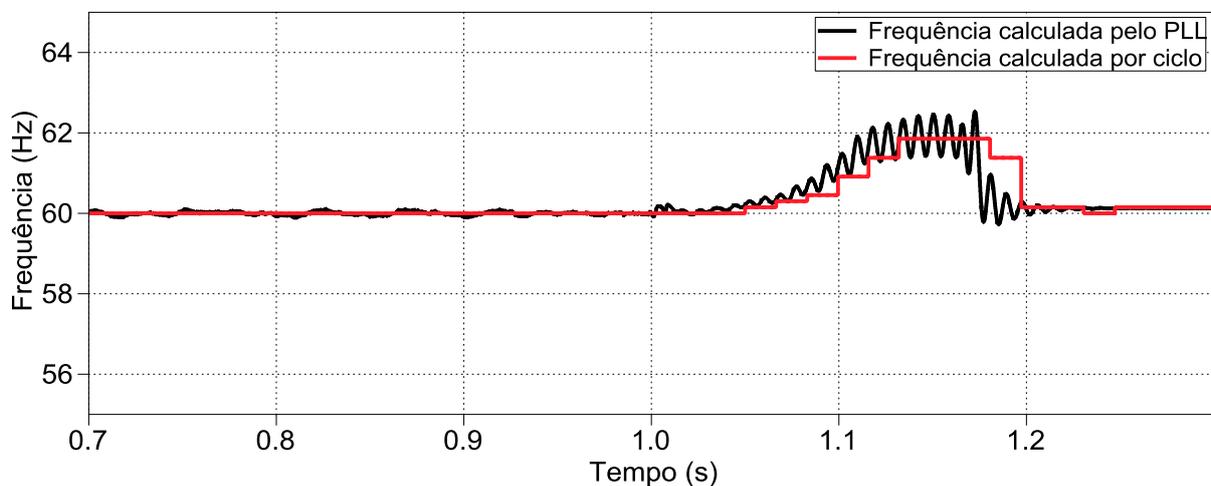
Figura 3.12. Estrutura de controle do inversor utilizando o método AI VPF.



Fonte: Autor.

Para o cálculo da frequência o sinal de saída $\sin(\theta)$ do PLL é utilizado por ser este uma réplica da componente fundamental da tensão, eliminando assim interferências causadas por ruídos e harmônicos presentes na rede. A Figura 3.13 mostra a comparação realizada entre a frequência estimada pelo PLL f_{PLL} e a frequência calculada por ciclo f antes e depois do momento em que a rede é desligada ($t = 1s$). Para essa comparação foi utilizado um inversor com o método SFS com ganho $k = 0,1073$, conectado a uma carga RLC com $Q_f = 2,5$ e $f_0 = 60$ Hz.

Figura 3.13. Simulação comparando a frequência calculada pelo PLL e a calculada por ciclo.



Fonte: Autor.

Observa-se quando $t < 1s$ que f_{PLL} apresenta uma leve oscilação quando comparada a f . Após a rede ser desconectada $t > 1s$ a frequência da tensão no PAC é desviada do seu valor nominal, neste exemplo em função da ação do método SFS. Nota-se que a amplitude de oscilação de f_{PLL} aumenta à medida que o desvio é maior, ocasionando erros de leitura da frequência.

Conforme exposto no apêndice B, o PLL adotado neste trabalho utiliza o filtro de média móvel (*MAV Filter*) para remover as oscilações da saída resultante do produto escalar. A atenuação maior desse tipo de filtro ocorre para frequências múltiplas da frequência nominal. À medida que f_n se altera, a atenuação produzida pelo *MAV Filter* é reduzida, resultando em oscilações que refletem erroneamente na estimativa da frequência (DESTRO et al., 2013)

Conforme descrito no item 2.6.1, o bloco *OUV/OUF* estabelece a proteção do inversor contra eventuais variações na amplitude e frequência da tensão no PAC, interrompendo o fornecimento de potência para a rede quando os valores dessas grandezas estão fora dos limites estabelecidos.

Dentre as estratégias de modulação existentes, foi escolhida a Modulação Unipolar para o acionamento das chaves do inversor. As vantagens dessa estratégia são (TEODORESCU; LISERRE; RODRÍGUEZ, 2011):

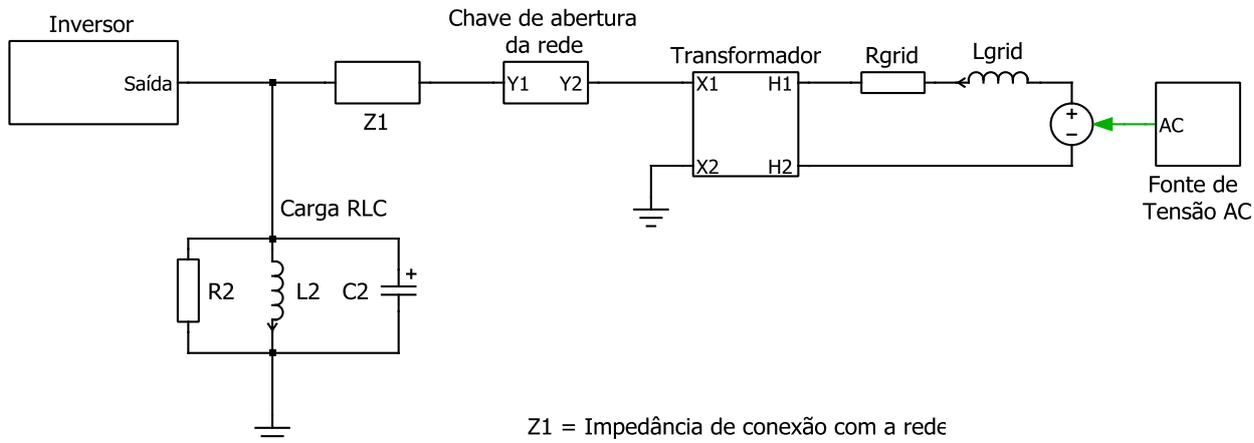
- O *ripple* de corrente possui o dobro da frequência de chaveamento, permitindo reduzir os requisitos do filtro, bem como a sua dimensão física;
- A tensão sobre o filtro é unipolar (três níveis: +VDC, 0 e -VDC), reduzindo as perdas no núcleo do filtro;
- A eficiência de conversão pode chegar a 98% devido à redução das perdas durante o período em que a tensão de saída é zero.

O filtro utilizado na saída do inversor tem por finalidade remover o conteúdo harmônico de alta frequência produzido pelo inversor, resultante do processo de chaveamento. Em aplicações práticas os filtros empregados nos conversores ligados à rede podem ser dos tipos: L, LC ou LCL (YE et al., 2004). Neste trabalho será considerado um filtro do tipo L devido à sua simplicidade.

3.4 Considerações sobre a simulação

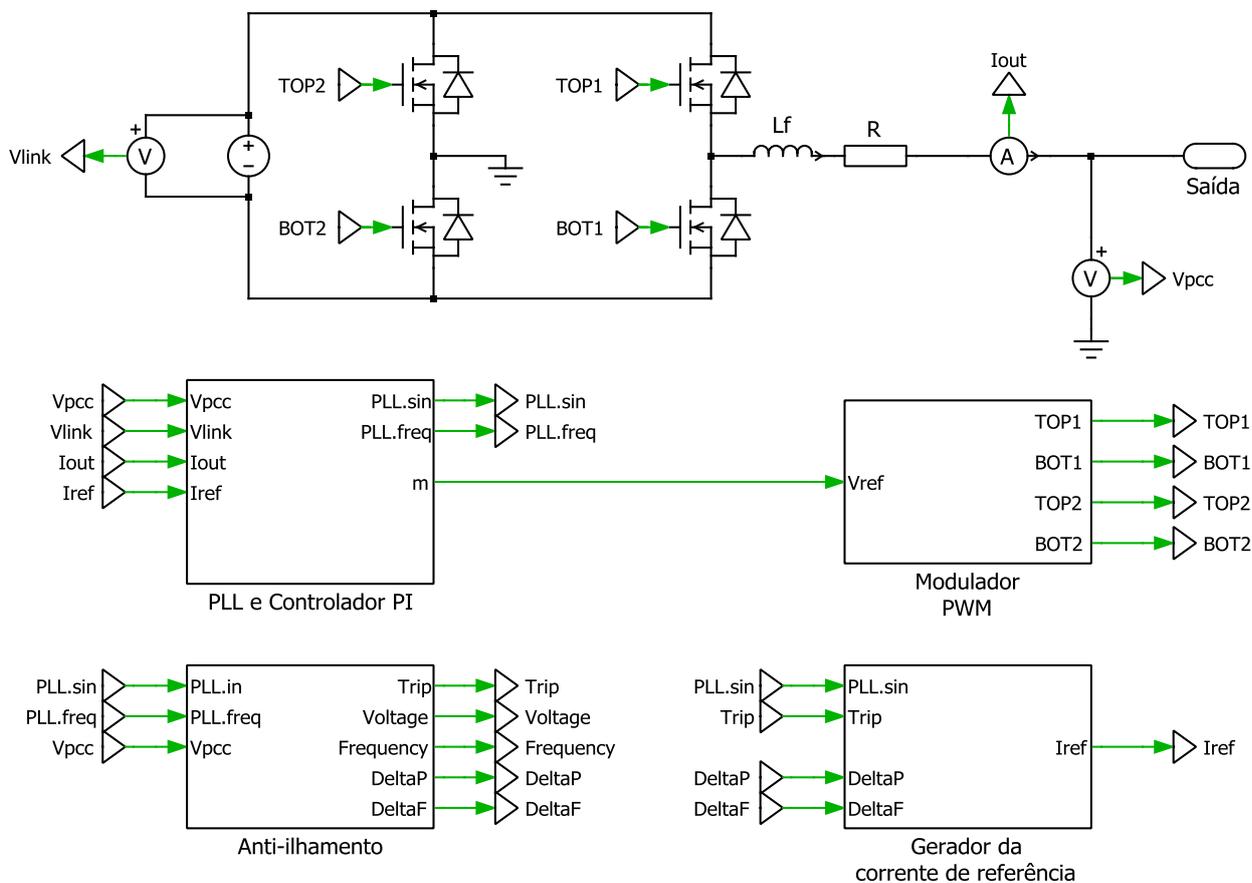
As simulações foram realizadas utilizando o software de simulação para eletrônica de potência PLECS® versão 3.7, da empresa Plexim. O circuito completo da simulação com um inversor é mostrado na Figura 3.14. Foram considerados na simulação os itens que seriam utilizados na montagem experimental, aproximando-a ao máximo de uma condição real de funcionamento. O circuito do inversor monofásico, comum para avaliação de ambos os métodos anti-ilhamento, pode ser visualizado na Figura 3.15. O seu funcionamento segue a estrutura apresentada na Figura 3.11 e Figura 3.12.

Figura 3.14 Circuito completo da simulação com um inversor.



Fonte: Autor.

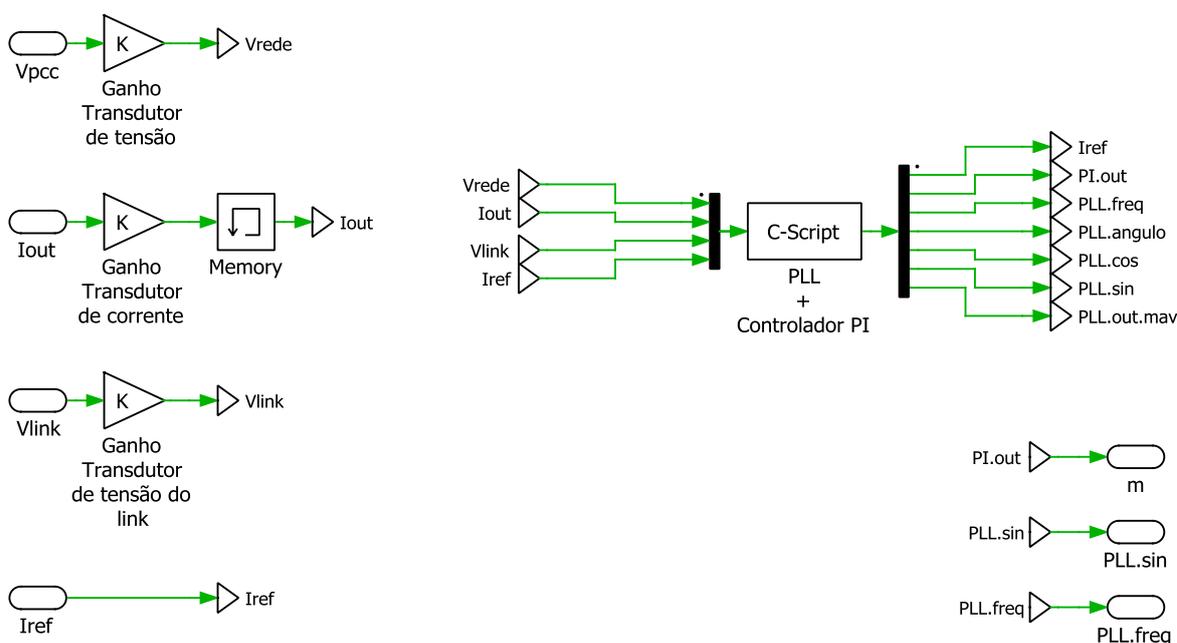
Figura 3.15. Circuito do inversor com os blocos de controle.



Fonte: Autor.

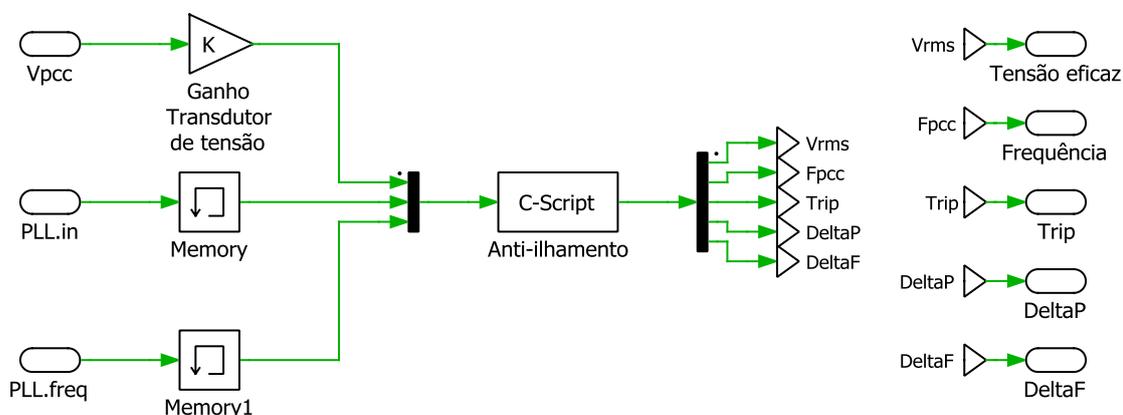
As estruturas internas do bloco “PLL e Controlador PI” e do bloco “Anti-ilhamento” são mostradas na Figura 3.16 e na Figura 3.17 respectivamente. Em ambos utiliza-se a função *C-Script* com os algoritmos escritos em linguagem C. No primeiro, segue-se a estrutura apresentada nos apêndices B e C, e no segundo, implementam-se os métodos anti-ilhamento descritos nos itens 3.1 e 3.2.

Figura 3.16. Estrutura interna do bloco PLL e Controlador PI.



Fonte: Autor.

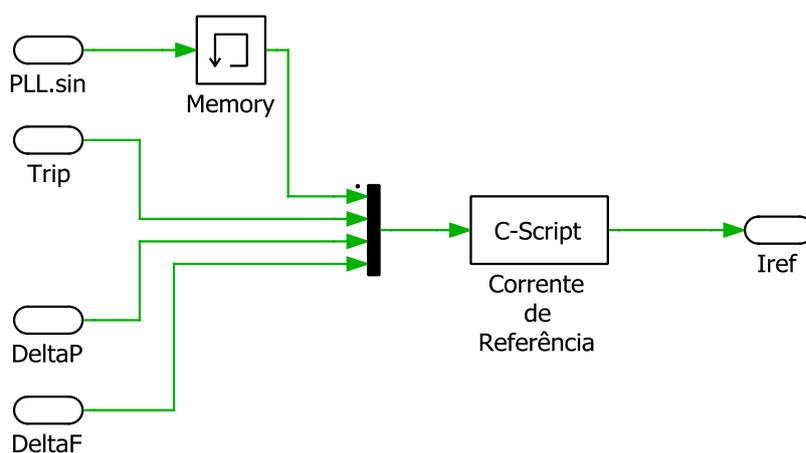
Figura 3.17. Estrutura interna do bloco anti-ilhamento.



Fonte: Autor.

Na Figura 3.18 a corrente de referência é obtida de acordo com as equações (3.5) e (3.14). O bloco *Memory* mostrado nas figuras é utilizado para resolver o loop algébrico formado no circuito⁴, o que impede a execução da simulação.

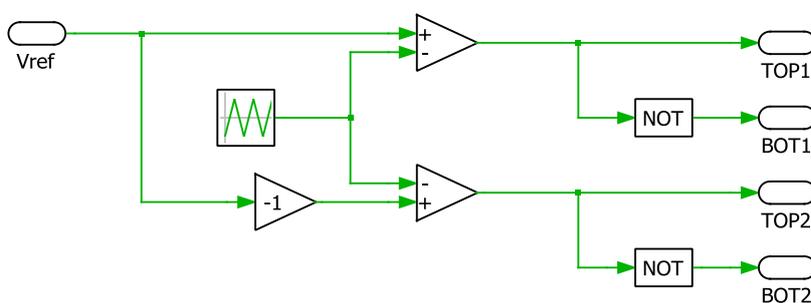
Figura 3.18. Estrutura interna do gerador de corrente de referência.



Fonte: Autor.

O circuito do bloco “Modulador PWM” é mostrado na Figura 3.19. O sinal de entrada V_{ref} é comparado com uma portadora triangular cuja frequência é de 12 kHz, gerando os pulsos de acionamento das chaves do inversor monofásico.

Figura 3.19. Circuito do modulador PWM.



Fonte: Autor.

⁴ O loop algébrico ocorre quando a saída de uma determinada função é conectada à entrada dessa mesma função, de forma direta ou através de outras funções ou blocos.

3.4.1 Parâmetros de simulação

Na Tabela 3.1 estão relacionados os principais parâmetros utilizados na simulação. Seus valores são descritos nos itens seguintes.

Tabela 3.1. Parâmetros da simulação.

Parâmetros da rede	Símbolo	Valor
Tensão eficaz nominal da rede	V_{rede}	220 V
Frequência nominal	f_n	60 Hz
Impedância da rede	Z_{grid}	$0,01 + j0,16 \text{ m}\Omega$
Impedância de conexão	$Z1$	$27,81 + j\left(\frac{2,46}{377}\right) \text{ m}\Omega$
Relação do transformador	-	18,27: 1
Tensão eficaz nominal no PAC	V_{PAC}	12 V

Parâmetros do inversor	Símbolo	Valor
Tensão do barramento CC	V_{link}	20,4 V
Potência nominal	P_{inv}	12 W
Impedância do filtro	-	$10 + j3,978 \text{ m}\Omega$
Frequência de chaveamento	f_{sw}	12 kHz

Parâmetros da carga RLC	Símbolo	Valor
Resistência	$R2$	12 Ω
Indutância	$L2$	12,73 mH
Capacitância	$C2$	552,6 μF
Frequência de Ressonância	f_0	60 Hz
Fator de qualidade	Q_f	2,5

Parâmetros dos métodos anti-ilhamento	Símbolo	Valor
Ganho do método SFS	k	0,1073
Ganho do método VPF	G	3
Limite máximo de perturbação do método VPF	ΔP_{MAX}	0,025 PU
Limite mínimo de perturbação do método VPF	ΔP_{MIN}	0,005 PU

Fonte: Autor.

3.4.2 Considerações sobre a rede

Os métodos anti-ilhamento escolhidos para este estudo usam como variável para a realimentação positiva a amplitude (VPF) e frequência (SFS) da tensão no PAC. Portanto, se essas duas grandezas forem consideradas constantes durante a simulação, a realimentação positiva não iniciará e a desestabilização do ilhamento não acontecerá. Na prática essa condição é pouco provável, mas não impossível, visto que a amplitude da rede está em constante mudança, devido aos ruídos e distorções causados pelo acionamento das cargas, por exemplo. Do mesmo modo, a frequência não é exatamente constante, apresentando pequenas variações que são suficientes para iniciar o mecanismo da realimentação positiva.

Em função disso, na simulação foram considerados esses fatores para se aproximar ao máximo de uma condição real. Foi inserido na tensão da rede um ruído aleatório⁵ cuja amplitude foi de 0,5% da amplitude da componente fundamental. Junto a isso, foram inseridas harmônicas de 3^a, 5^a, 7^a, 11^a e 13^a ordem, cuja amplitude foi ajustada de acordo com os valores medidos na rede do laboratório, conforme mostrado na Tabela 3.2.

Tabela 3.2. Valores das harmônicas presentes na rede.

Ordem Harmônica	Amplitude (P.U.)
3 ^a	0,003
5 ^a	0,022
7 ^a	0,016
11 ^a	0,005
13 ^a	0,007

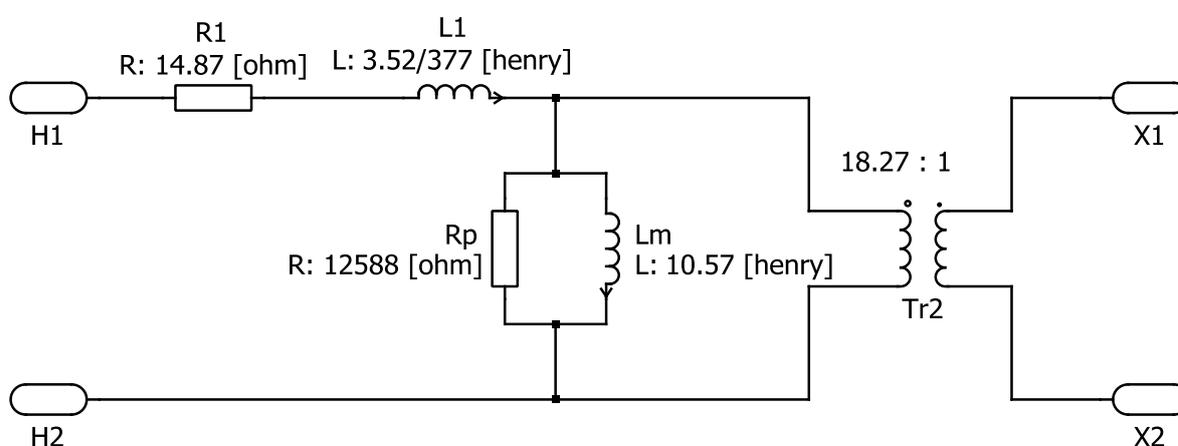
Fonte: Autor.

A impedância de conexão, que representa a linha de distribuição, foi obtida consultando-se a tabela de fabricantes de cabos elétricos, considerando uma distância de trinta metros entre os pontos de conexão dos inversores.

⁵ O ruído aleatório foi produzido através do bloco *Random Numbers* do PLECS. A amplitude do ruído varia ao longo do tempo com período de $T_{\text{ruído}} = 0,001/60$ s.

O transformador da montagem experimental foi considerado na simulação, obtendo-se sua modelagem através de ensaio experimental, conforme a Figura 3.20. Sua função foi reduzir a tensão da rede (220 V eficazes) para o valor que seria utilizado nos ensaios experimentais (12 V eficazes), bem como oferecer desacoplamento e isolamento galvânica da rede. A sua inclusão na simulação foi levada em conta para se conseguir resultados mais próximos da condição real de funcionamento.

Figura 3.20. Modelamento do transformador.



Fonte: Autor.

3.4.3 Carga RLC

Para avaliar a capacidade de detecção do ilhamento por parte de um método AI embarcado em um inversor, o mesmo é submetido a ensaios conectado à rede, alimentando uma carga RLC paralela (ver Figura 3.14), que simula o comportamento dinâmico de um ilhamento formado por geração distribuída (YU; FAN; CHENG, 2012).

A função dessa carga é consumir toda a potência ativa gerada pelo inversor, devendo esta possuir frequência de ressonância igual à frequência de operação da rede. Circuitos RLC com frequências de ressonância diferentes àquelas da rede possuem a tendência de desviar a frequência da região ilhada para fora dos limites de operação do inversor, disparando a proteção de sub/sobrefrequência (STEVENS et al., 2000).

Essa modelagem tem se mostrado eficaz para prever a pior condição de detecção de ilhamento, sendo utilizada para avaliação e certificação de inversores fotovoltaicos. Além disso, a carga deve possuir fator de qualidade $Q_f = 2.5$. A descrição detalhada sobre fator de qualidade pode ser consultada no Apêndice A. Os valores dos elementos que compõem a carga RLC são determinados por:

$$R = \frac{V^2}{P} \quad (3.18)$$

$$L = \frac{V^2}{2\pi \cdot f \cdot P \cdot Q_f} \quad (3.19)$$

$$C = \frac{P \cdot Q_f}{2\pi \cdot f \cdot V^2} \quad (3.20)$$

Para os valores nominais $V = V_{PAC} = 12V$, $P = 12W$, $f = 60Hz$ e fator de carga $Q = 2,5$, obtêm-se: $R = 12 \Omega$, $L \cong 12,73 \text{ mH}$ e $C \cong 552,6 \mu F$

3.5 Simulação com um inversor

O inversor operou com potência de saída de 12 W e fator de potência unitário, alimentando a carga RLC de mesma potência e com fator de qualidade $Q_f = 2,5$.

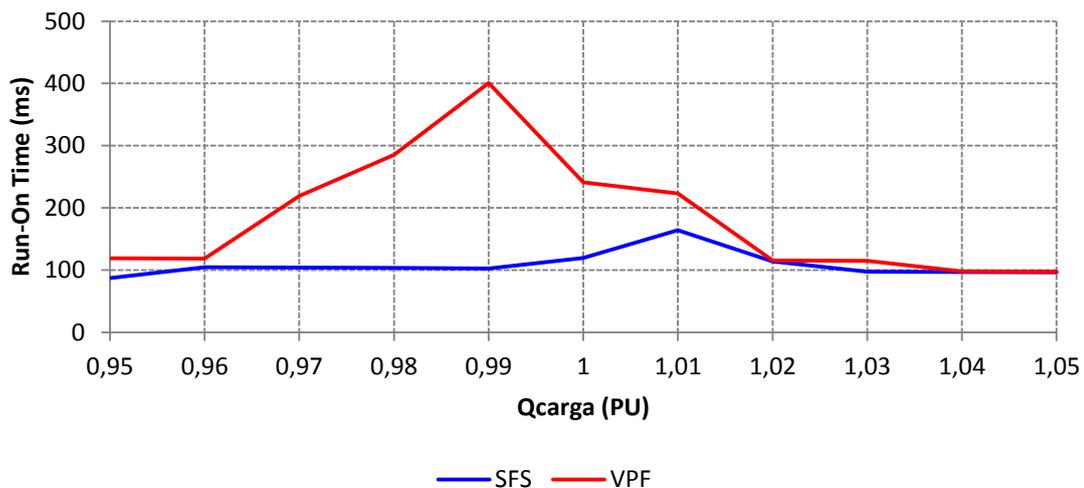
A simulação foi conduzida repetindo-se diversas vezes o mesmo procedimento. Em cada uma delas variou-se o valor do indutor L da carga RLC , conforme o procedimento de teste descrito no Anexo A da norma IEEE 929-2000. O objetivo desse procedimento é variar a potência reativa compartilhada entre os elementos reativos da carga RLC (Q_{carga}), de forma que a contribuição de potência reativa pela rede seja zero. Esta se constitui a pior condição para a detecção de ilhamento, visto que a amplitude e frequência da tensão no PAC não se alteram.

Apesar de ser empregado em ensaios experimentais para certificação dos inversores, esse procedimento foi seguido na simulação no intuito de adquirir dados que pudessem ser comparados com os resultados experimentais obtidos no capítulo 4.

A Figura 3.21 mostra a curva de variação do valor de ROT dos métodos SFS e VPF em função da variação de Q_{carga} . Esta variação ocorre com passo de 0,01 PU, de forma que os valores pontuais de ROT são interpolados linearmente para facilitar a visualização.

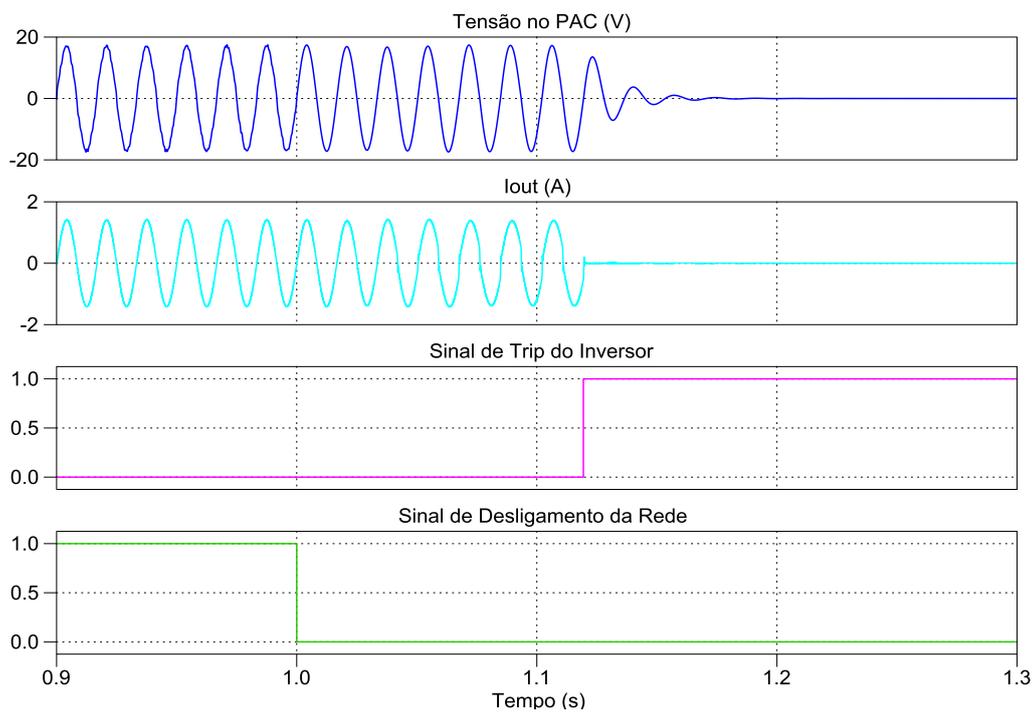
Observa-se que os pontos máximos de ROT ocorrem com valores distintos de Q_{carga} , mas todos eles próximos da região considerada a pior condição para a ocorrência do ilhamento ($Q_{carga} = 1$).

Figura 3.21. Curva do *Run-On Time* dos métodos SFS e VPF.

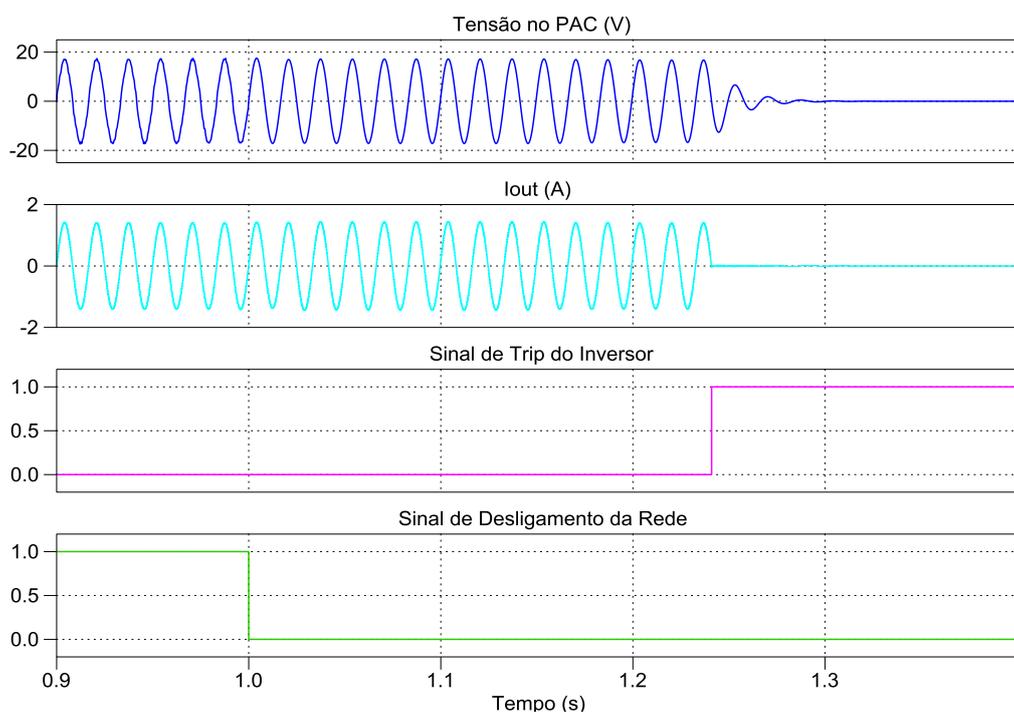


Fonte: Autor.

A Figura 3.22 mostra as formas de onda da simulação do método SFS com apenas um inversor, obtidas para a condição em que a rede não contribui com fornecimento de potência ativa e reativa. A abertura da chave ocorre em $t = 1s$. Para essa condição de simulação o tempo necessário para o desligamento do inversor foi $ROT = 119,378$ ms. A Figura 3.23 mostra as formas de onda da simulação do método VPF com um inversor para a mesma condição adotada para o método SFS, onde se obteve $ROT = 241$ ms.

Figura 3.22. Formas de onda da simulação do método SFS com um inversor.

Fonte: Autor.

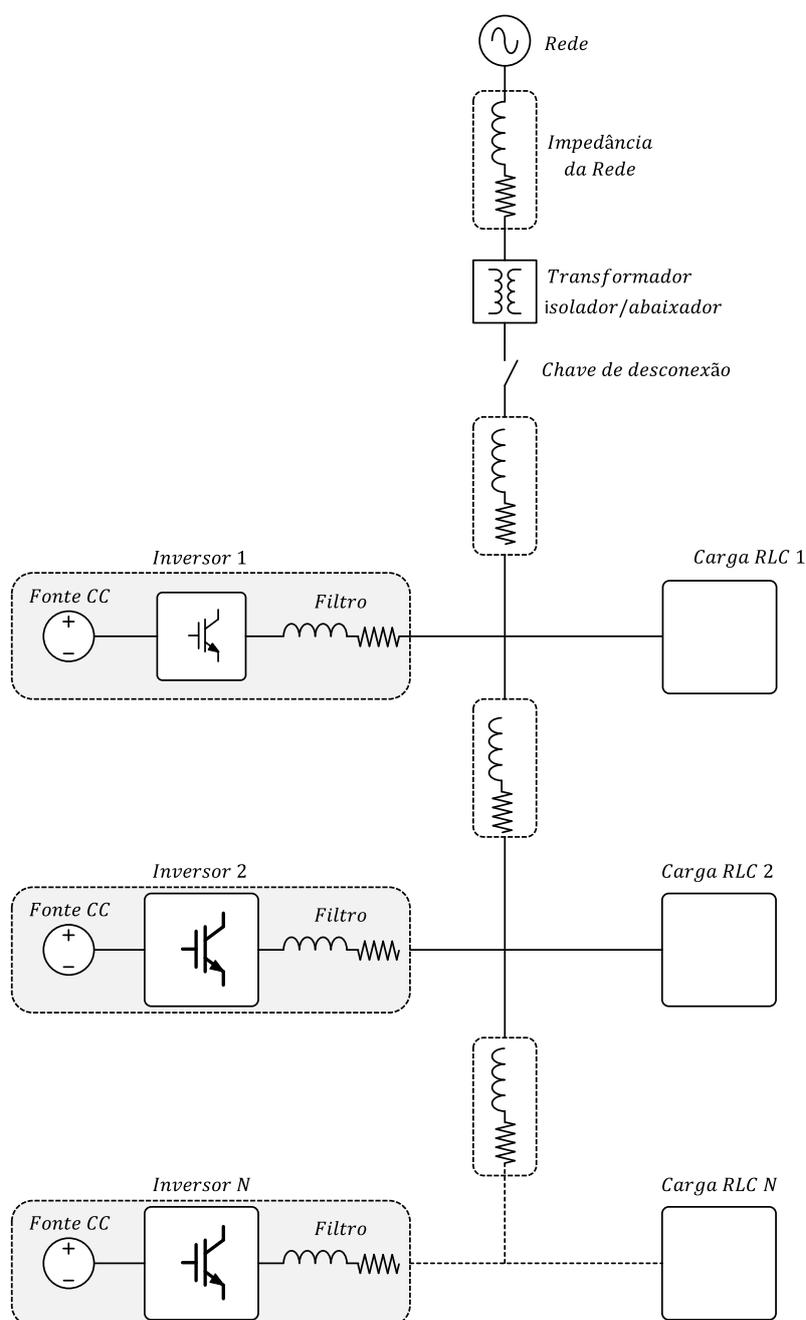
Figura 3.23. Formas de onda da simulação do método VPF com um inversor.

Fonte: Autor.

3.6 Simulação multi-inversor com N inversores

Foi realizada a simulação da configuração multi-inversor representando uma rede de distribuição em baixa tensão. O circuito unifilar simplificado está representado na Figura 3.24. Nessa avaliação o objetivo foi verificar a interação entre os inversores que possuem o mesmo método AI.

Figura 3.24. Circuito unifilar simplificado da configuração multi-inversor.



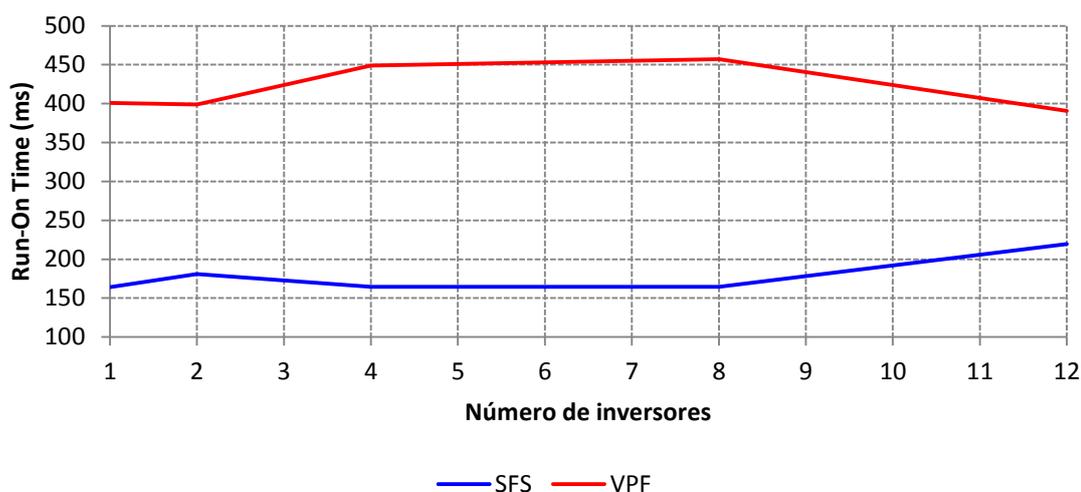
Fonte: Autor.

O algoritmo de controle completo do inversor, incluindo o anti-ilhamento, foi escrito em linguagem C utilizando o bloco “C-Script” do PLECS, apresentando como resultado grande número de variáveis. Em virtude disso e, levando em consideração o fato do passo de integração utilizado ser pequeno ($10\mu s$), o número de pontos gerados pelo simulador foi alto, consumindo grande quantidade de memória do computador utilizado. Como consequência, o número de inversores ficou limitado em doze.

O computador utilizado para a simulação possui um processador Intel® Core™ I7-2600 com *clock* de 3,4 GHz, memória RAM de 8 GB de capacidade e sistema operacional Microsoft® Windows 7 Professional de 64 bits. Com essa configuração o tempo máximo consumido em cada interação foi de aproximadamente dezoito minutos na simulação com doze inversores. A interação aqui mencionada compreende a simulação realizada a cada mudança de algum parâmetro da simulação.

O mesmo procedimento adotado na simulação com um inversor foi utilizado para a avaliação multi-inversor, onde o valor de Q_{carga} foi alterado através da variação da indutância L do circuito RLC utilizado como carga. No entanto, na Figura 3.25 são mostrados somente os valores máximos de ROT obtidos em função do número de inversores, independentemente do valor de Q_{carga} em que ele ocorre.

Figura 3.25. Valores máximos de ROT na configuração multi-inversor.



Fonte: Autor.

Como pode ser visto na Figura 3.25, no caso do método SFS o valor máximo foi obtido com doze inversores ($ROT \cong 219,4$ ms), enquanto que o valor mínimo ($ROT \cong 164,3$ ms) foi obtido com quatro inversores. Para o método VPF o valor máximo foi obtido com oito inversores ($ROT \sim 457$ ms) e o valor mínimo com doze inversores ($ROT \sim 390,6$ ms).

Na configuração multi-inversor analisada acima, verifica-se que o valor do ROT não é proporcional ao número de inversores. Além disso, não é possível afirmar que o ROT irá aumentar com o acréscimo de mais inversores. Resultados semelhantes foram encontrados em trabalhos similares, como em (BHANDARI; GONZALEZ; ROPP, 2008) e (CARDENAS; AGBOSSOU, 2012).

A razão para essa ocorrência não é bem clara, o que leva à necessidade de mais estudos neste sentido. Mesmo em um ambiente de simulação torna-se difícil compreender as causas que determinam o comportamento do ROT em uma configuração multi-inversor, dado a complexa interação entre os algoritmos de controle e o anti-ilhamento (BHANDARI; GONZALEZ; ROPP, 2008).

3.7 Simulação com os métodos SFS e VPF operando simultaneamente

De forma semelhante ao item 3.6, este item simula a configuração multi-inversor apresentada na Figura 3.24. No entanto, foi levada em conta a presença de inversores contendo os dois métodos AI, SFS e VPF. A simulação foi realizada considerando sempre número par de inversores, devido à necessidade de se avaliar o funcionamento dos dois métodos AI simultaneamente, sendo o limite máximo doze inversores.

A metodologia de análise adotada considerou a possibilidade de um método ser predominante sobre o outro dentro do sistema, de modo a fornecer maior parte da potência requerida pelas cargas. Dessa forma, foram estabelecidos três casos:

Caso (a) Inversores com o método SFS proveem 75% da potência total consumida pelas cargas, sendo os outros 25% fornecidos pelos inversores com o método VPF;

Caso (b) A potência total consumida pela carga é fornecida igualmente pelos inversores, ou seja, inversores com o método SFS fornecem 50% e inversores com o método VPF suprem os outros 50% restantes.

Caso (c) O método VPF predomina no sistema, fornecendo 75% da potência total consumida pelas cargas. O método SFS fornece os 25% restantes.

Os resultados de simulação dos casos estabelecidos acima podem ser visualizados na Figura 3.26. A partir dela pode-se observar que:

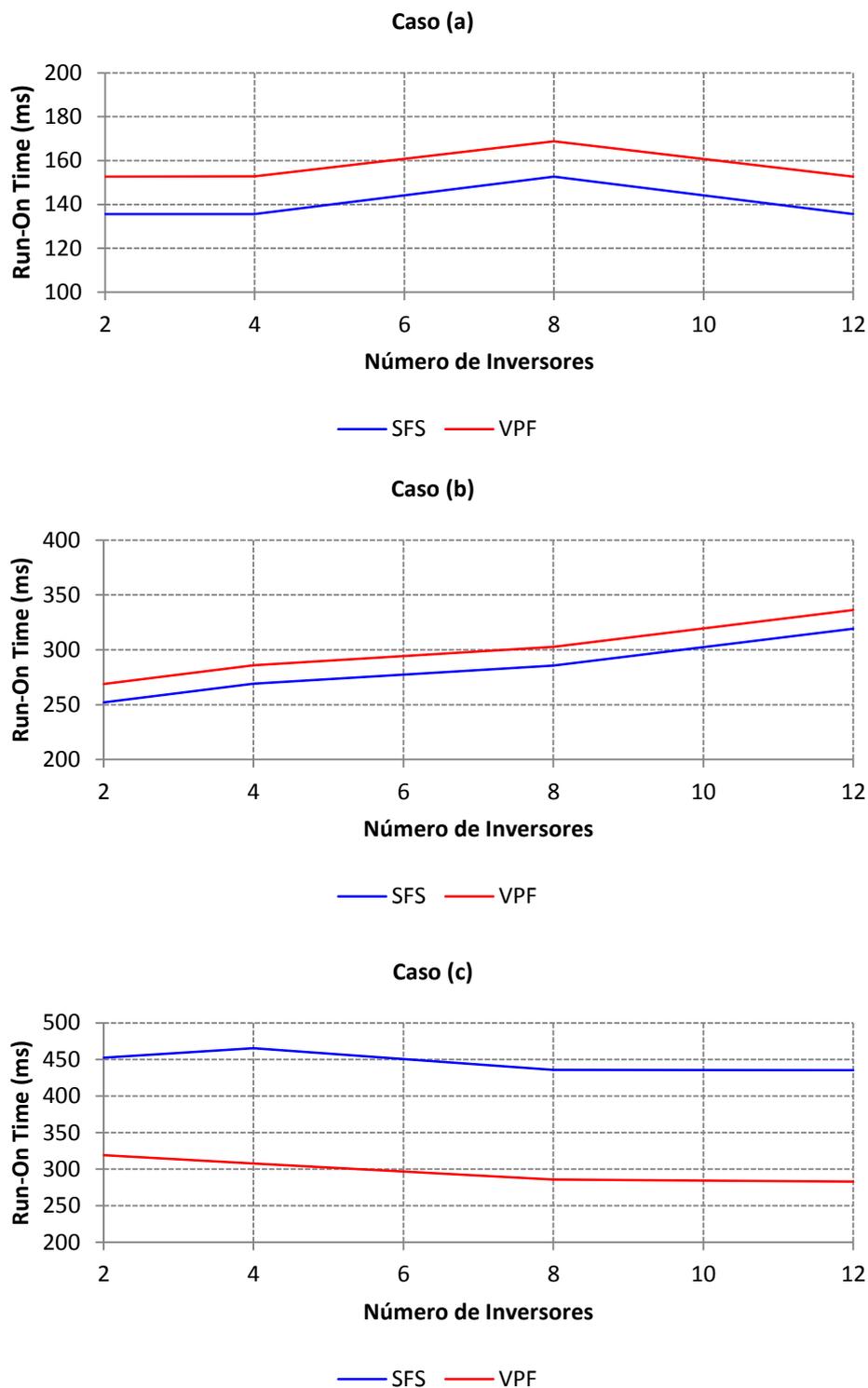
No caso (a) foram obtidos os menores valores de ROT . A razão para isto foi a rápida mudança da frequência no PAC, devido à ação do método SFS. Dessa forma, a proteção de frequência OUF (presente nos inversores tanto com o método SFS como VPF – ver item 3.4) atuou desligando o inversor. Observa-se que os inversores com o método VPF levam um tempo maior em relação ao método SFS, da ordem de dois ciclos a mais.

O valor do ROT aumentou com o incremento do número de inversores. Com oito deles ligados à rede obteve-se $ROT = 153$ ms para o método SFS e $ROT = 169$ ms para o método VPF, sendo esses os valores máximos observados nessa condição de teste. Ao continuar aumentando o número de inversores o valor do ROT foi reduzindo.

No caso (b) o ROT apresentou comportamento semelhante verificado no caso (a), aumentando seu valor à medida que o número de inversores aumentava. Com doze inversores obteve-se $ROT = 336$ ms e $ROT = 319$ ms para os métodos VPF e SFS respectivamente.

Verifica-se que esse caso pode ser a pior condição de operação simultânea desses dois métodos, dada a tendência do aumento do valor de ROT em função do número de inversores presentes na mesma rede de distribuição. Ainda sim, não é possível afirmar com certeza que essa tendência é verdadeira, sendo necessários estudos mais detalhados conforme já descrito no item 3.8.

Figura 3.26. Valores máximos do ROT simulados na condição multi-inversor.



No caso (c) observa-se a degradação de desempenho do método SFS, visto que os valores do ROT aumentaram significativamente em relação aos casos analisados anteriormente. Ainda sim, o *ROT* permanece estável mesmo com a presença de doze inversores (*ROT* variando em torno de 450 ms). O valor máximo obtido foi $ROT = 465$ ms com quatro inversores operando simultaneamente.

Com o método VPF conseguiu-se *ROT* menores que 350 ms, apresentando tendência de diminuir à medida que o número de inversores aumenta. Com doze inversores obteve-se $ROT = 283$ ms, ao passo que o valor máximo, $ROT = 319$ ms, foi observado com dois inversores na rede.

De modo geral, observa-se a degradação da efetividade dos dois métodos AI à medida que os inversores com o método VPF se tornam predominante na rede de distribuição. Apesar de a perturbação gerada por eles ser diferente (SFS perturba a frequência enquanto VPF perturba a tensão), ambos interagem entre si afetando um ao outro. Contudo, na análise realizada não foi observado a ocorrência de ilhamento sustentado por mais de dois segundos ($ROT < 2$ s), sendo este o limite máximo imposto pela normas conforme discutido no item 2.6.1.

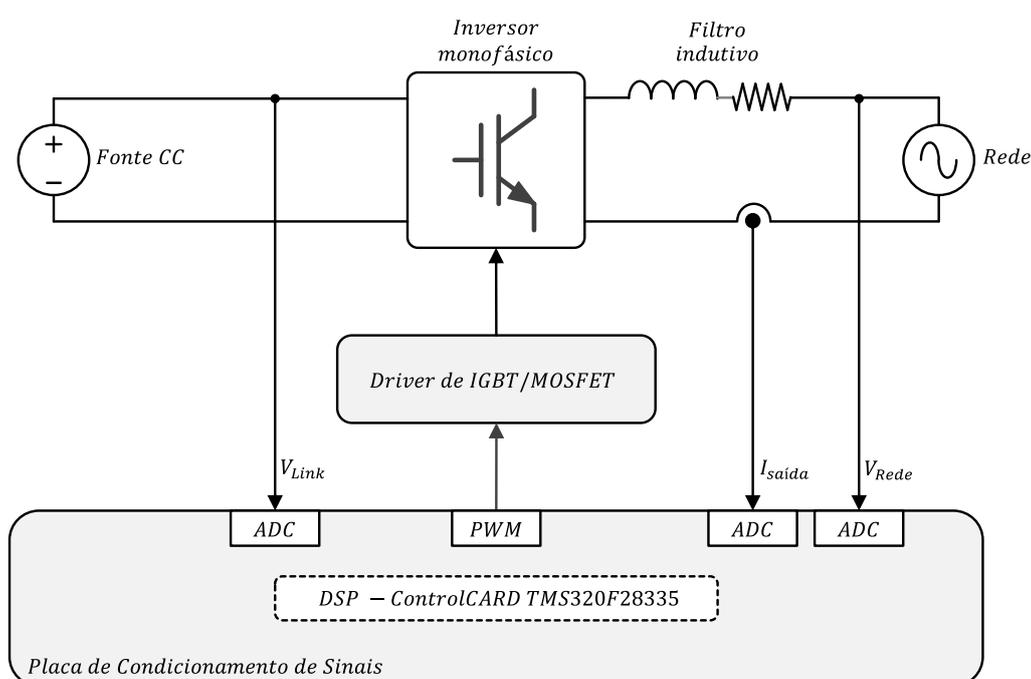
4 RESULTADOS EXPERIMENTAIS

Neste capítulo são apresentados os resultados experimentais obtidos com dois inversores monofásicos operando simultaneamente na mesma rede de distribuição. O objetivo foi validar o modelo dos métodos anti-ilhamento avaliados no capítulo três e também os resultados de simulação. Primeiramente são descritos a montagem do *hardware* e os procedimentos de teste adotados, no intuito de simplificar e facilitar a compreensão dos ensaios. Em seguida, os resultados experimentais são exibidos comparando-os com a simulação.

4.1 Descrição da montagem experimental

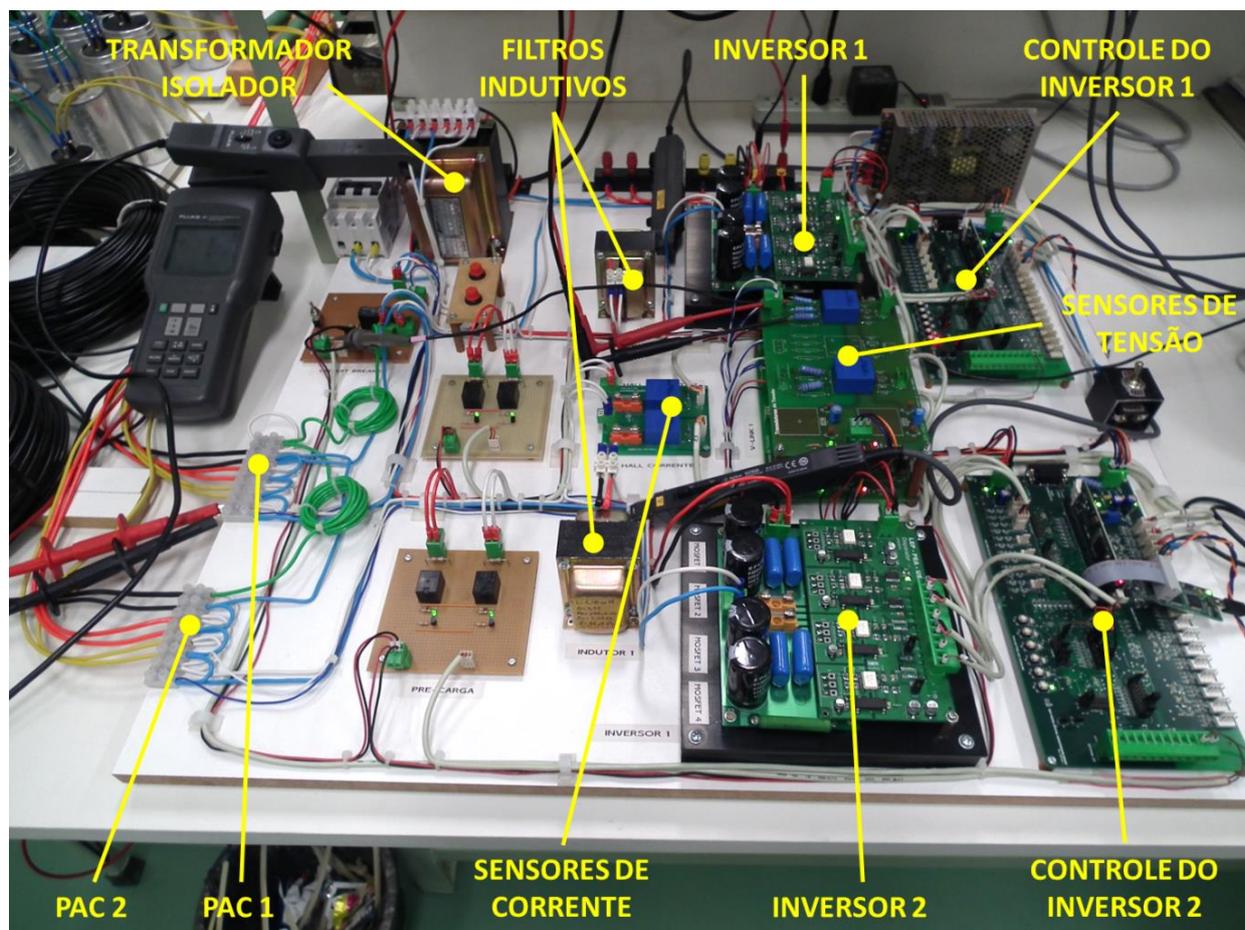
O diagrama de blocos do inversor monofásico é mostrado na Figura 4.1. A montagem experimental utilizada para validação dos resultados de simulação é apresentada na Figura 4.1. Os esquemáticos do circuito que compõem o inversor e o driver de IGBT constam no apêndice E deste trabalho.

Figura 4.1. Diagrama de blocos do inversor monofásico experimental.



Fonte: Autor.

Figura 4.2. Bancada de ensaios com dois inversores.



Fonte: Autor.

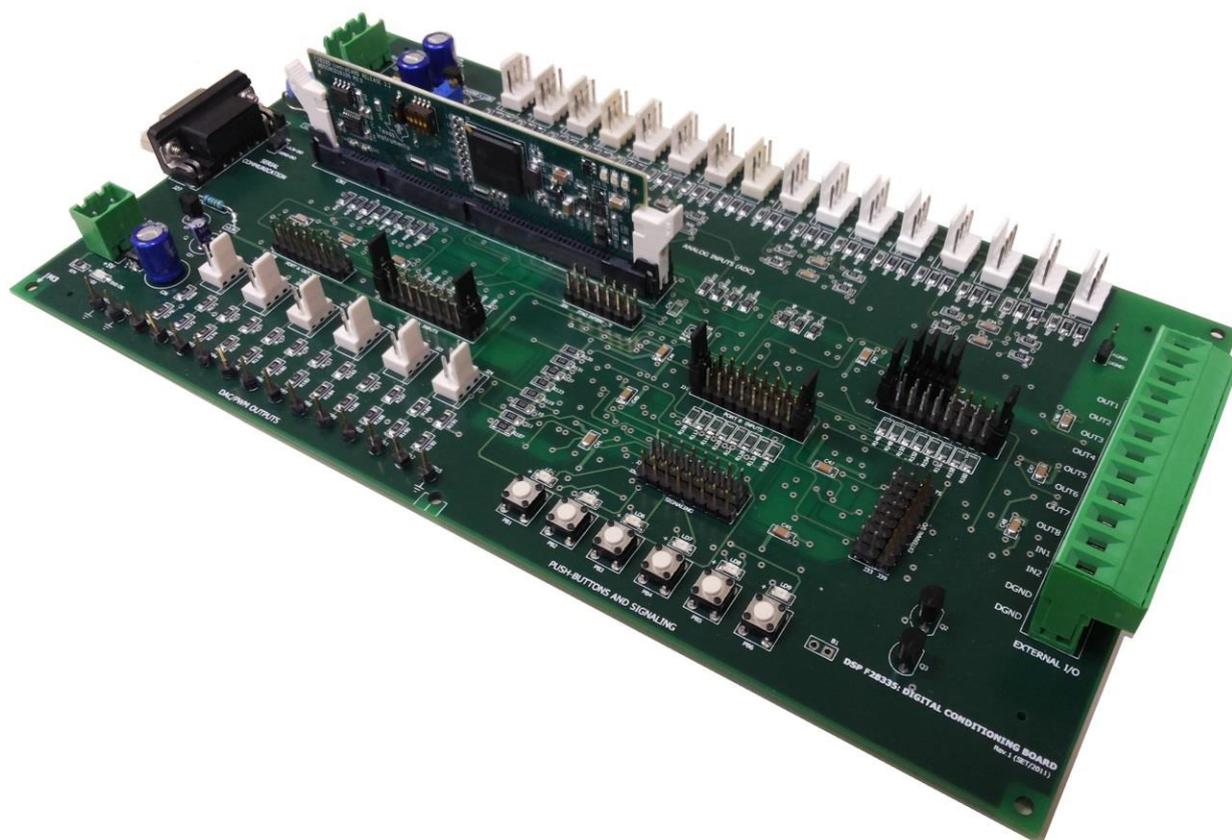
Para a implementação do algoritmo de controle e dos métodos anti-ilhamento foi utilizado a placa de desenvolvimento *ControlCARD TMS320F28335* da *Texas Instruments*. Essa placa possui um controlador com um processador digital de sinais (DSP) da família C2000, dedicado a aplicações de controle em tempo real. As principais características do DSP TMS320F28335 são:

- Frequência de *clock* de 150 MHz;
- 16 canais de conversão analógico-digital (ADC) com resolução de 12 bits;
- 12 canais de saída moduladas por largura de pulso (PWM);
- 256K x 16 bits de memória de programa (FLASH);
- 34k x 16 bits de memória RAM;
- Periféricos de comunicação (SPI, I2C, CAN, UART).

A etapa de potência do inversor monofásico é composta por uma ponte completa, empregando transistores MOSFETs da *International Rectifier* (IRFP250N), possuindo capacidade de condução de corrente de 30A e tensão de bloqueio de 200V. O barramento CC possui capacitância total de 880uF e suporta tensão máxima de 400V. A interface entre o circuito de controle e a etapa de potência é constituída por acopladores óticos da *Avago* (HCPL-316J) e por conversores CC-CC isolados da *Texas Instruments* (DCP010515DBP).

Foram utilizados transdutores de efeito hall da LEM para a medição das tensões da rede e do barramento CC (modelo LV-20P) e da corrente de saída do inversor (modelo LA-35NP). Estes foram conectados à placa de condicionamento de sinais (Figura 4.3), que provê a alimentação adequada dos transdutores.

Figura 4.3 Placa de condicionamento de sinais com a ControlCARD instalada.



Fonte: Autor.

A placa de condicionamento de sinais é constituída por:

- Circuito de condicionamento dos sinais analógicos proveniente dos sensores, compatibilizando-os à tensão limite de entrada do DSP (3V);
- Buffer de entrada e saída digitais com compatibilização dos níveis de tensão;
- Conversor digital analógico (DAC) constituído pelas saídas PWM do DSP e filtro RC de segunda ordem, utilizado para monitorar o comportamento das variáveis internas ao controlador;

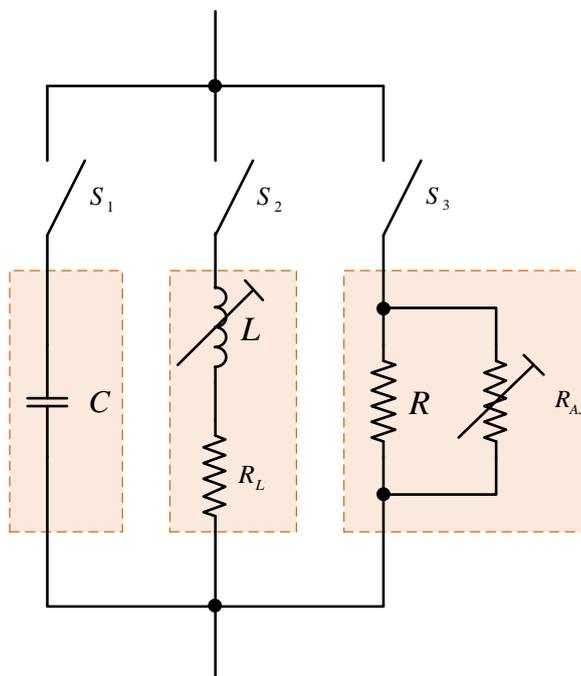
O algoritmo de controle foi escrito em linguagem C utilizando o ambiente de desenvolvimento integrado (IDE) *Code Composer Studio (CCS)*, versão 5.5, doado pela *Texas Instruments* no contexto do *Academic Program* mantido com a universidade. Esta IDE possui os recursos necessários para a gravação e depuração do código fonte gerado. Para a gravação do DSP e depuração do código foi utilizado o emulador XDS100v1.2 da *Spectrum Digital*.

4.2 Procedimento de obtenção e ajuste da carga RLC

O procedimento de ensaio do algoritmo anti-ilhamento requer a capacidade de ajuste dos parâmetros da carga RLC, cuja finalidade é permitir o ajuste da potência consumida pela carga de modo a anular a contribuição da rede no fornecimento de potência. Essa condição é considerada crítica para a ocorrência de ilhamento, uma vez que a tensão e a frequência do sistema elétrico não variam significativamente no momento da desconexão da rede. A Figura 4.4 mostra o circuito da carga RLC adotada.

Os elementos da carga RLC foram calculados de acordo com as equações (3.18) a (3.20). Para os valores nominais $V = V_{PAC} = 12V$, $P = 12W$, $f = 60Hz$ e fator de carga $Q = 2,5$, obtêm-se: $R = 12 \Omega$, $L \cong 12,73 \text{ mH}$ e $C \cong 552,6 \mu F$. Na prática os valores de C e L obtidos foram ligeiramente diferentes, conforme mostra a Tabela 4.1.

Figura 4.4. Diagrama da montagem experimental da carga RLC.



Fonte: Autor.

Tabela 4.1. Valores dos parâmetros da carga RLC experimental.

Carga RLC 1			Carga RLC 2		
Parâmetro	Valor	Unidade	Parâmetro	Valor	Unidade
R	28,5	ohms	R	25	ohms
Indutor L	11,61	mH	Indutor L	11,61	mH
RL	2	ohms	RL	1,5	ohms
Capacitor C	565	uF	Capacitor C	562	uF
Q_f	$\approx 2,55$	-	Q_f	$\approx 2,54$	-

Fonte: Autor.

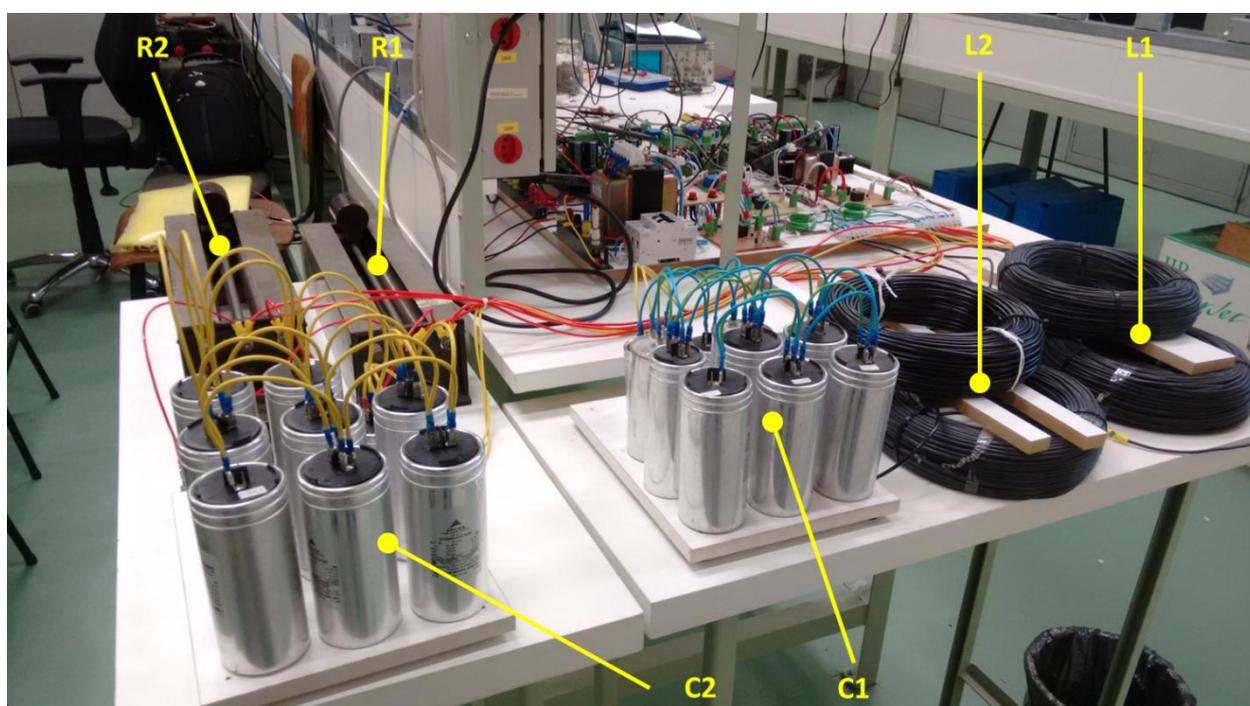
O capacitor foi determinado primeiro devido à maior dificuldade de se obter o ajuste fino desse parâmetro. Assim, seu valor foi fixado e o ajuste da frequência de ressonância foi feito através do indutor L.

Em seguida foi conectado o indutor, formado por dois enrolamentos com núcleo de ar. Os dois enrolamentos foram conectados em série e colocados um ao lado do

outro, alinhados concentricamente. O ajuste da indutância foi realizado através do deslocamento de um enrolamento em relação ao outro.

Por fim, um conjunto formado por resistor de valor fixo em paralelo com um resistor variável foi adicionado ao circuito. Como o indutor apresenta uma resistência série, parte da potência ativa é dissipada sobre ele. Assim, o elemento resistivo da carga foi ajustado para que a potência ativa total consumida correspondesse à potência nominal de saída do inversor. Todo esse arranjo é visto na Figura 4.5.

Figura 4.5. Carga RLC.



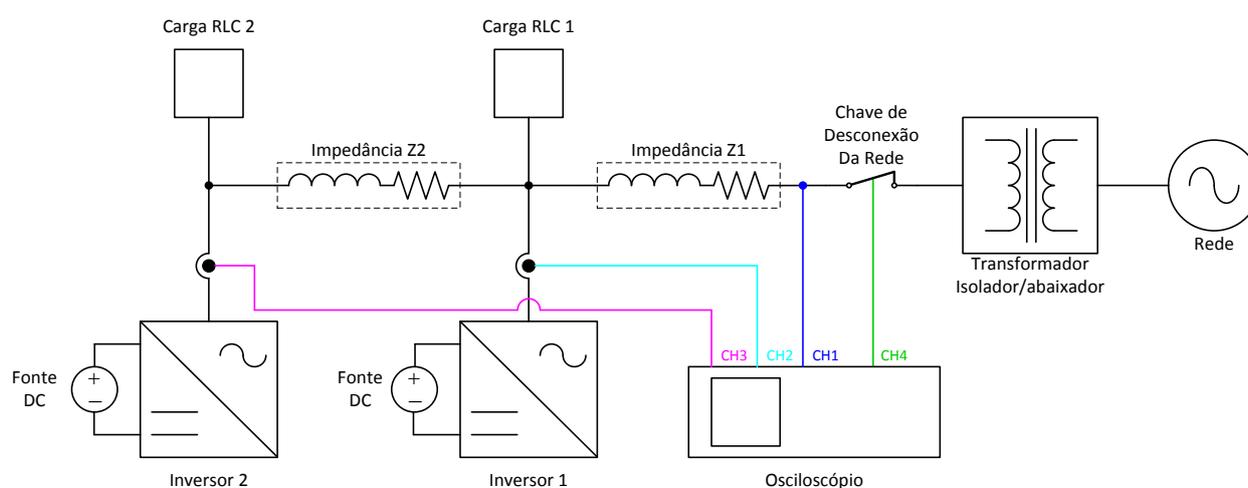
Fonte. Autor.

4.3 Procedimento de teste

A Figura 4.6 mostra o esquema unifilar do circuito da montagem experimental. A avaliação dos métodos anti-ilhamento foi realizada através dos valores de ROT, seguindo o mesmo procedimento utilizado na simulação. A medida do tempo foi realizada através de um osciloscópio de quatro canais (*Tektronix TDS3014B*). O canal 1 (CH1) foi utilizado para medir a tensão da rede no PAC, sendo conectado logo após a

chave de desligamento da rede, utilizando para esse fim uma ponta de prova diferencial. Os canais 2 (CH2) e 3 (CH3) foram utilizados para a leitura da corrente de saída do inversor 1 e do inversor 2 respectivamente, utilizando pontas de corrente de efeito hall. O sincronismo para a leitura do tempo foi realizado através do canal 4 (CH4), conectado ao circuito da chave de desligamento da rede.

Figura 4.6. Esquema unifilar da montagem experimental.



Fonte: Autor.

O valor do indutor foi ajustado ao longo dos testes de modo que a razão entre as potências reativa e ativa da carga (Q/P) variou de 95% a 105%, conforme descrito no procedimento de testes do Anexo A da norma IEEE 929-2000. Esse procedimento permitiu detectar o ponto de ocorrência do maior valor de ROT.

Para cada ajuste realizado no indutor foram realizadas dez medidas de ROT, obtendo-se assim três curvas distintas: valor máximo, valor mínimo e valor médio. Esse procedimento foi adotado por não haver repetitividade nas medidas, ocasionado pelas próprias variações naturais dos parâmetros da rede. Outro fator contribuinte para essa disparidade é o momento de desligamento da rede que, por ser realizada manualmente, ocorre em pontos aleatórios dentro do ciclo da rede, originando variações no ROT de até um ciclo.

Foi utilizada a mesma metodologia de ensaio tanto para a configuração de um inversor quanto para dois inversores. As cargas foram ajustadas separadamente,

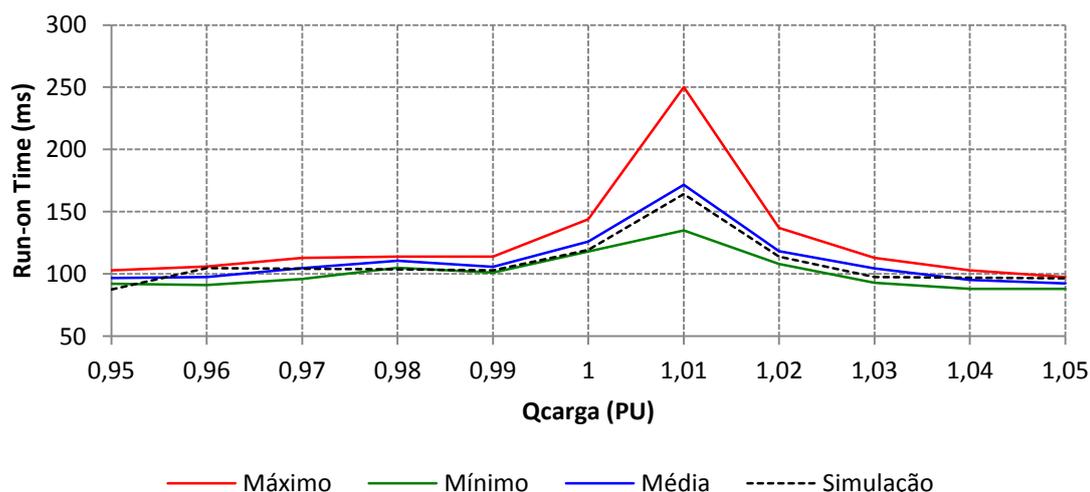
medindo-se as potências ativa e reativa no PAC de cada inversor. Em seguida, os inversores foram ligados sequencialmente, respeitando um pequeno intervalo de tempo entre um e outro. Após outro intervalo de tempo de funcionamento procedeu-se com o desligamento da rede elétrica. Os inversores cessaram a operação logo em seguida, e o valor do ROT foi medido.

4.4 Resultados do método SFS

Os valores de ROT experimentais do ensaio de um inversor com o método SFS podem ser vistos na Figura 4.7. Observa-se que a curva do valor médio do ROT apresenta pequena diferença quando comparada com a curva do valor simulado. Desta forma, pode-se afirmar que o modelo de simulação utilizado apresenta uma boa representação do circuito físico.

O valor máximo registrado foi $ROT = 250$ ms, para $Q_{carga} = 1,01$ PU. Nesse ponto obteve-se o maior desvio em relação ao valor simulado, da ordem de 86 ms aproximadamente.

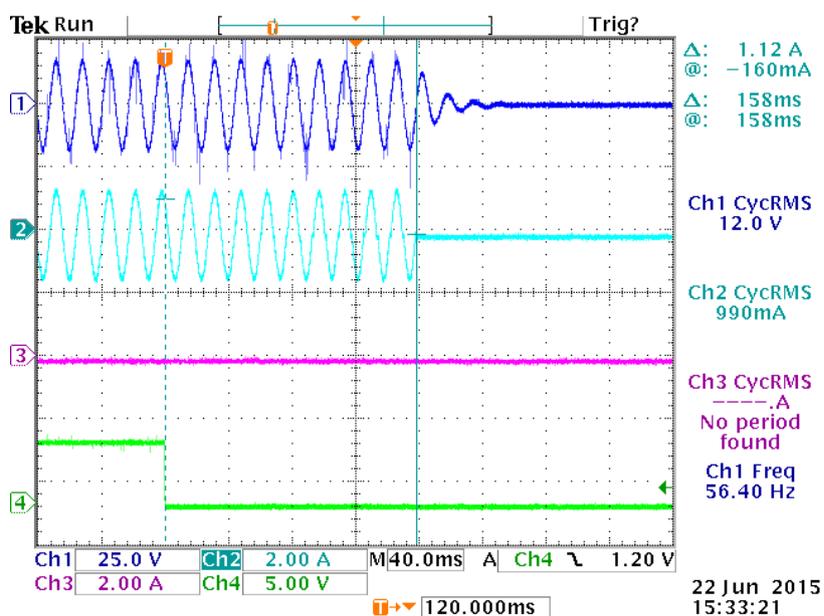
Figura 4.7. Valores do ROT do método SFS com um inversor.



Fonte: Autor.

A Figura 4.8 mostra as formas de onda de uma amostra do ensaio onde $Q_{\text{carga}} = 1,01 \text{ PU}$, registrando $\text{ROT} = 158 \text{ ms}$.

Figura 4.8. Forma de onda do teste do método SFS com um inversor.



Canal 1 (Azul): Tensão no ponto de acoplamento comum.

Canal 2 (Ciano): Corrente de saída do inversor 1.

Canal 3 (Magenta): Corrente de saída do conversor 2 (desligado nesse teste).

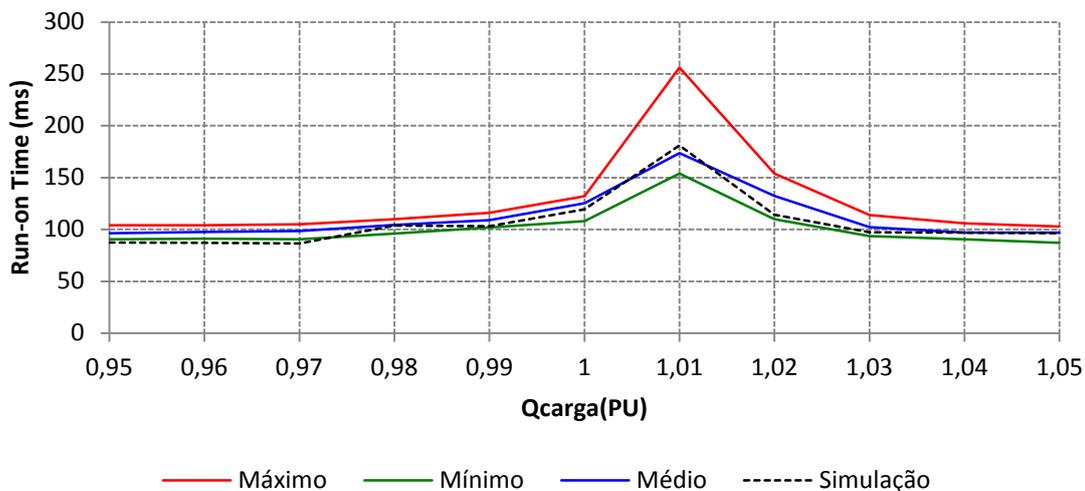
Canal 4 (Verde): Sinal de desconexão da rede elétrica.

Fonte: Autor.

A Figura 4.9 mostra os valores do ROT obtidos do ensaio de dois inversores com o método SFS funcionando simultaneamente. Os valores de ROT do inversor 1 e inversor 2 são muito próximos, de maneira que a Figura 4.9 apresenta apenas os valores do inversor 1. Comparando a curva de valor médio com a curva da simulação observa-se que a diferença é pequena. De modo geral, as curvas dos resultados experimentais possuem o mesmo formato da curva de simulação, confirmando mais uma vez a fidelidade dos modelos de simulação adotados.

A Figura 4.10 mostra as formas de onda do ensaio com dois inversores operando simultaneamente. Os tempos necessários para o desligamento dos inversores foram $\text{ROT} = 256 \text{ ms}$ e $\text{ROT} = 239 \text{ ms}$ para o inversor 1 e inversor 2 respectivamente.

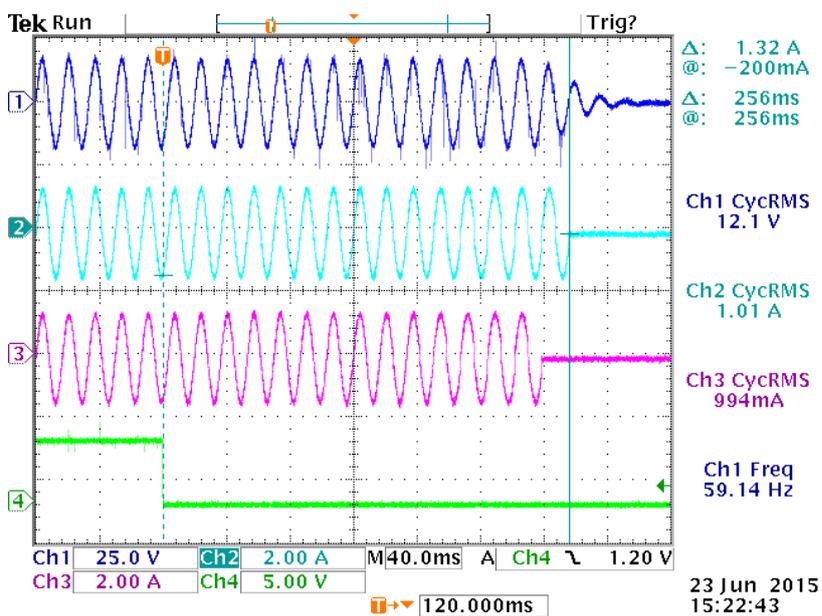
Figura 4.9. Valores do ROT do método SFS com dois inversores.



Curvas do ROT do inversor 1.

Fonte: Autor.

Figura 4.10. Forma de onda do teste do método SFS com dois inversores.



Canal 1 (Azul): Tensão no ponto de acoplamento comum (PAC).

Canal 2 (Ciano): Corrente de saída do inversor 1.

Canal 3 (Magenta): Corrente de saída do conversor 2.

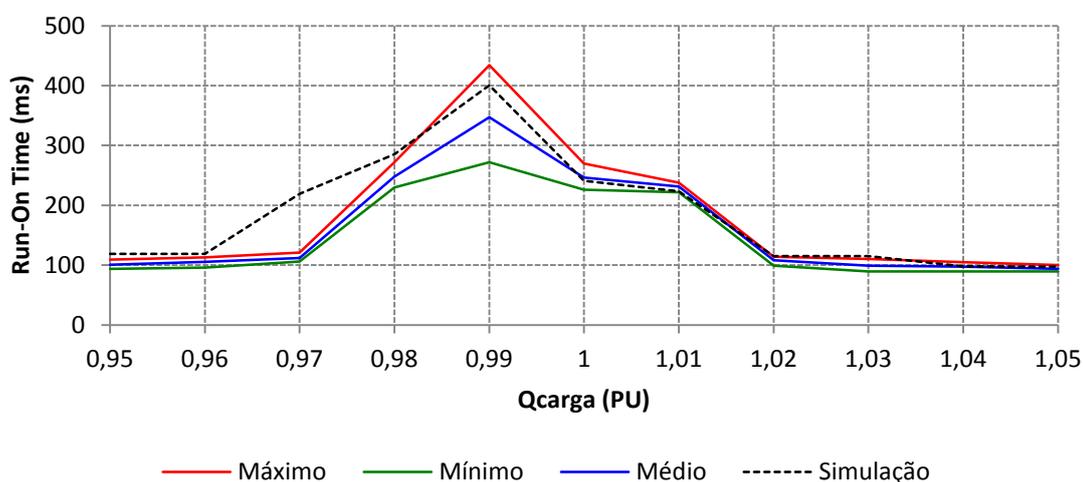
Canal 4 (Verde): Sinal de desconexão da rede elétrica.

Fonte: Autor.

4.5 Resultados do método VPF

A Figura 4.11 mostra os valores de ROT da operação de um inversor com o método VPF. O valor máximo obtido foi $ROT = 434$ ms. Nota-se que há uma discrepância entre os valores experimentais e simulados para $Q_{carga} = 0,97$ PU. Neste ponto, a detecção do ilhamento ocorre por sub-frequência através da proteção OUF, tanto na simulação quanto no ensaio prático. Contudo, na simulação a frequência medida oscila na região do limiar de proteção, resultando em um tempo maior para a detecção do ilhamento.

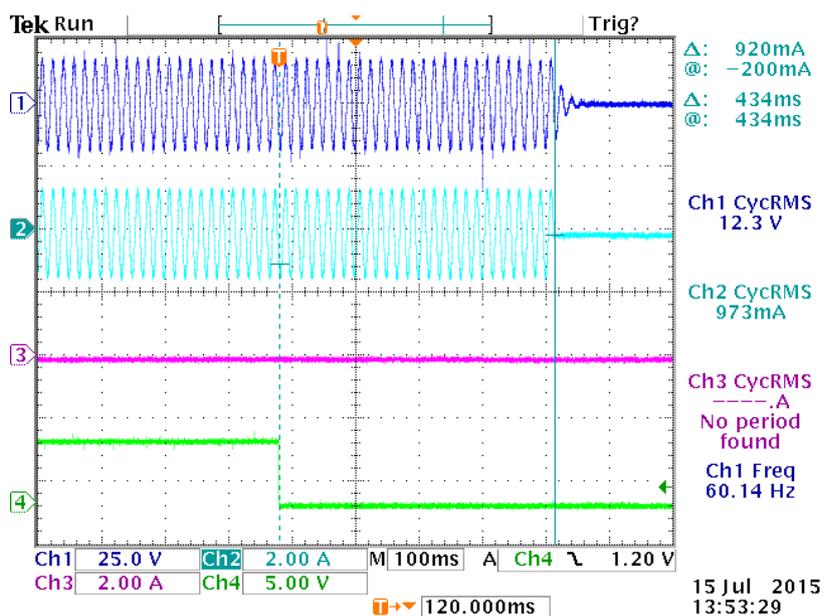
Figura 4.11. Valores do ROT do método VPF com um inversor.



Fonte: Autor.

No geral, as curvas mantêm seus valores próximos entre si, validando desta forma os modelos de simulação utilizados. As formas de onda desse ensaio são mostradas na Figura 4.12, onde o tempo máximo de desligamento do inversor foi $ROT = 434$ ms.

Figura 4.12. Forma de onda do teste do método VPF com um inversor.



Canal 1 (Azul): Tensão no ponto de acoplamento comum.

Canal 2 (Ciano): Corrente de saída do inversor 1.

Canal 3 (Magenta): Corrente de saída do conversor 2 (desligado nesse teste).

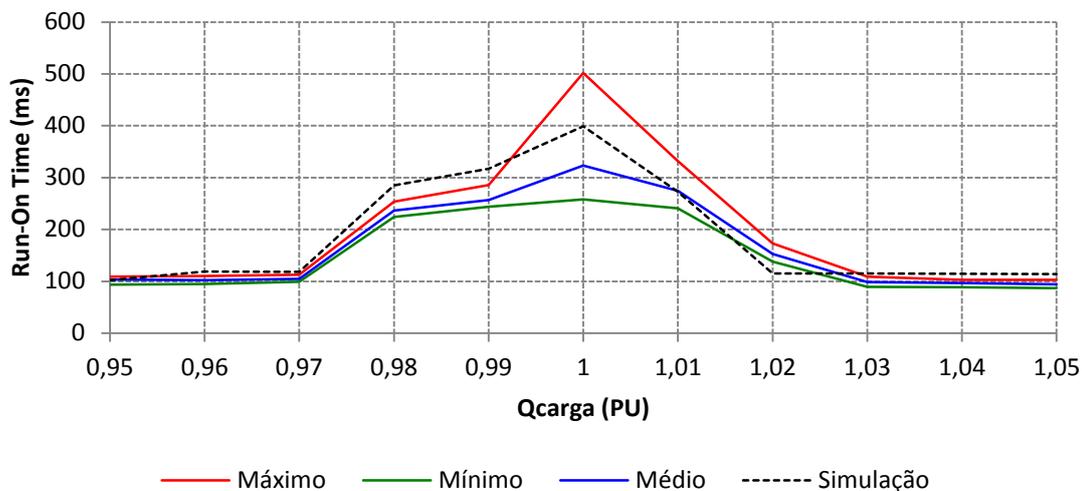
Canal 4 (Verde): Sinal de desconexão da rede elétrica.

Fonte: Autor.

Os valores do ROT obtidos do ensaio de dois inversores com o método VPF operando simultaneamente são mostrados na Figura 4.13. O inversor 1 e o inversor 2 possuem valores muito próximos entre si, portanto, na Figura 4.13 são mostrados apenas os valores do inversor 1.

Pode-se perceber que a curva de valor médio possui diferenças de até 90 ms em relação ao simulado, mas segue o mesmo comportamento deste à medida que se varia Q_{carga} . A Figura 4.14 mostra as formas de onda do ensaio com dois inversores operando simultaneamente. O tempo máximo necessário para o desligamento do inversor 1 foi de 260 ms e para o inversor 2 foi de 452 ms. Nota-se o afundamento da tensão no PAC após o inversor 1 ser desligado. Isso ocorre devido à incapacidade do inversor 2 suprir a potência total consumida pelas cargas.

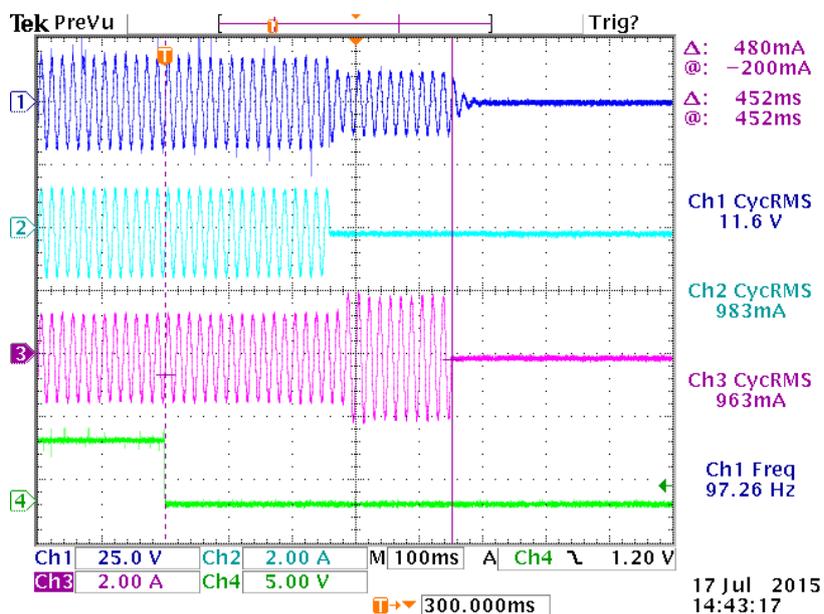
Figura 4.13. Valores do ROT do método VPF com dois inversores.



Curvas do ROT do inversor 1.

Fonte: Autor.

Figura 4.14. Forma de onda do teste do método VPF com dois inversores.



Canal 1 (Azul): Tensão no ponto de acoplamento comum (PAC).

Canal 2 (Ciano): Corrente de saída do inversor 1.

Canal 3 (Magenta): Corrente de saída do inversor 2.

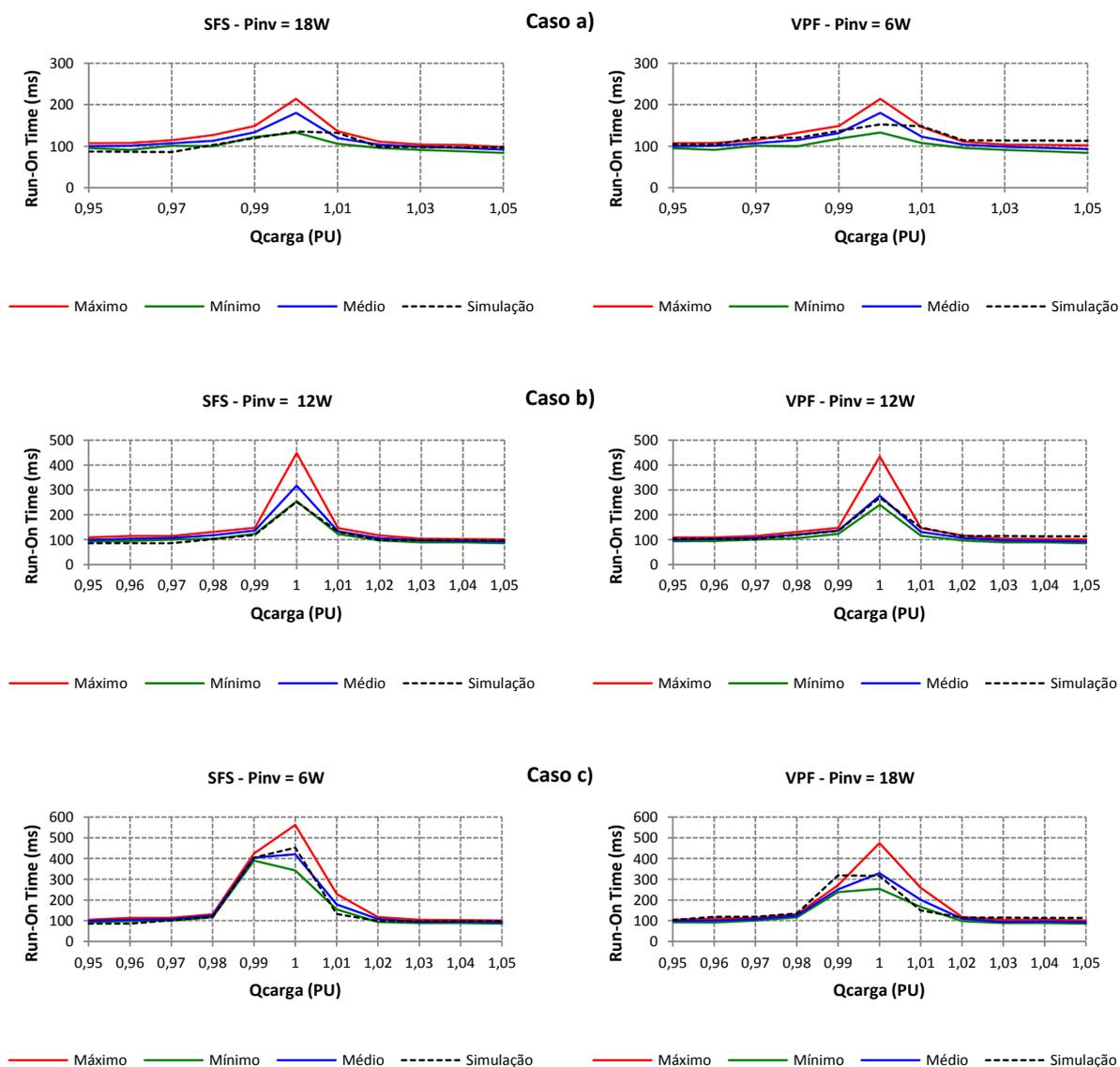
Canal 4 (Verde): Sinal de desconexão da rede elétrica.

Fonte: Autor.

4.6 Resultados dos métodos SFS e VPF operando simultaneamente

Este teste também avalia dois inversores operando simultaneamente, no entanto, cada um possuindo um método anti-ilhamento: o inversor 1 com o método SFS e o inversor 2 com o método VPF. As condições do ensaio foram as mesmas adotadas na simulação do item 3.7, onde se considerou a distribuição de potência entre os inversores em três casos distintos. A Figura 4.15 mostra os valores do ROT para os três casos ensaiados.

Figura 4.15. Valores do ROT do ensaio com os métodos SFS e VPF operando simultaneamente.



Fonte: Autor.

Verifica-se a mesma tendência de aumento do ROT à medida que o inversor com método VPF fornece maior potência para a carga. Portanto, pode-se afirmar que as mesmas conclusões obtidas na simulação são válidas para os resultados experimentais da operação multi-inversor.

4.7 Conclusão do capítulo

Neste capítulo foram mostrados os ensaios realizados para verificar a detecção de ilhamento pelos métodos SFS e VPF. Foram ensaiados até dois conversores funcionando simultaneamente na mesma rede elétrica. Os métodos anti-ilhamento foram analisados individualmente e de forma simultânea, cumprindo o objetivo inicial desse trabalho.

Os resultados mostraram que a operação simultânea de dois métodos anti-ilhamento interferem entre si, afetando o tempo de desligamento do inversor, de modo semelhante àqueles obtidos em trabalhos como este. No entanto, nas condições avaliadas, verificou-se que o ilhamento pôde ser detectado dentro do limite de tempo estabelecido nas normas. Os resultados também contribuíram para validar os modelos de simulação adotados, apresentando boa aproximação entre eles.

Adicionalmente, o método VPF proposto aqui e tendo como base o desenvolvido por (CARDENAS; AGBOSSOU; DOUMBIA, 2009) foi avaliado em uma configuração multi-inversor operando simultaneamente com o método SFS, contribuindo com os resultados experimentais apresentados pelo autor na referência (CARDENAS; AGBOSSOU, 2012). Apesar do seu bom desempenho na detecção de ilhamento a sua implementação não é trivial. Por apresentar diversos parâmetros e sendo eles relacionados entre si, o ajuste de um deles interfere nos demais, dificultando a obtenção de um ajuste final.

5 CONCLUSÕES

Este trabalho abordou um dos principais desafios impostos pelo recente aumento dos sistemas fotovoltaicos conectados à rede: a detecção do ilhamento. O fenômeno do ilhamento foi apresentado destacando-se as suas principais complicações para o sistema elétrico.

Foram descritos sucintamente os principais métodos anti-ilhamento existentes, o seu modo de operação, suas características e a limitação de cada um. O funcionamento em configurações multi-inversor foi abordado, citando os principais problemas decorrentes desse modo de operação.

Foi avaliado o funcionamento de dois métodos anti-ilhamento encontrados na literatura, sendo que estes apresentam bom desempenho de detecção de ilhamento quando operam em uma configuração multi-inversor. O algoritmo de cada um foi apresentado em detalhe, incluindo a metodologia de controle do inversor adotada.

O método SFS foi implementado de acordo com a forma apresentada na maior parte da literatura disponível. Por sua vez, o método VPF foi implementado através da interpretação realizada pelo autor do método original, uma vez que os trabalhos de referência não apresentam a estrutura detalhada do mesmo.

A configuração multi-inversor foi avaliada em simulação com até doze inversores, tendo como parâmetro de avaliação o tempo necessário para o desligamento do inversor após a ocorrência do ilhamento (ROT). Foi verificado que a operação simultânea desses dois métodos na mesma rede gera interferência um sobre o outro, no entanto, sem sustentar o ilhamento por tempo superior a dois segundos, limite máximo definido pela normas de referência.

Por fim, ensaios experimentais foram realizados com dois inversores, comprovando a eficácia dos algoritmos anti-ilhamento propostos e validando os resultados de simulação. Os resultados obtidos mostraram que os dois métodos avaliados podem operar em um sistema multi-inversor sem a perda total de sua eficiência.

5.1 Sugestões para trabalhos futuros

Embora este trabalho tenha contribuído para verificar o desempenho de métodos anti-ilhamento operando simultaneamente em rede de distribuição de baixa tensão, há ainda muito trabalho a ser realizado para compreender as complexas interações entre os circuitos que compõem um sistema fotovoltaico, e como eles podem afetar a dinâmica dos métodos anti-ilhamento.

Um tema importante para pesquisa seria realizar a avaliação da estrutura de controle proposta neste trabalho acrescentando o algoritmo que rastreia o ponto de máxima potência disponível (MPPT). Neste estudo considerou-se que a potência era constante, utilizando uma fonte de corrente contínua para simular um módulo solar.

A comparação da estrutura proposta com outros métodos anti-ilhamento seria outra possibilidade de pesquisa. Existem muitos métodos descritos na literatura sendo utilizados em inversores comerciais. Saber como ocorre a interação entre eles pode contribuir para reduzir a ocorrência de ilhamento causados por grande número de inversores operando próximos entre si.

Outra possibilidade seria a implementação experimental com um número maior de inversores, verificando se o mesmo resultado obtido na simulação seria obtido em um arranjo físico equivalente.

Por fim, outra sugestão de pesquisa seria desenvolver métodos que possam “conversar” entre si, de forma a reduzir a NDZ e aumentar o desempenho na detecção do ilhamento.

REFERÊNCIAS BIBLIOGRÁFICAS

ABNT. Procedimento de ensaio de anti-ilhamento para inversores de sistemas fotovoltaicos conectados à rede elétrica. **ABNT NBR IEC 62116**, 2012.

ABNT. Sistemas fotovoltaicos (FV) – Características da interface de conexão com a rede elétrica de distribuição. **ABNT NBR 16149**, 2013.

ABNT. Sistemas fotovoltaicos (FV) — Características da interface de conexão com a rede elétrica de distribuição — Procedimento de ensaio de conformidade. **ABNT NBR 16150**, 2013.

ABNT. Sistemas fotovoltaicos conectados à rede — Requisitos mínimos para documentação, ensaios de comissionamento, inspeção e avaliação de desempenho. **ABNT NBR 16274**, 2014.

ALAM, M. M. Current injection disturbance based voltage drift control for anti-islanding of photovoltaic inverter system. In: IEEE Students' Conference on Electrical, Electronics and Computer Science (SCEECS), 2012. **Anais...** Bhopal: IEEE, 2012. Disponível em: <<http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=6184779>>. Acesso em: 06 dez. 2012.

AMA, N. et al. PLL performance under frequency fluctuation-compliance with standards for distributed generation connected to the grid. In: Conference On Innovative Smart Grid Technologies Latin America (ISGT LA), 2013. **Anais...** São Paulo: IEEE, 2013. Disponível em: <<http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=6554374>>. Acesso em: 24 set. 2013.

AMA, N. R. N. et al. Phase-Locked Loop Based on Selective Harmonics Elimination for Utility Applications. **IEEE Transactions on Power Electronics**, v. 28, n. 1, p. 144–153, 2013b.

AMA, N. R. N. et al. Single and three phase moving average filter PLLs: Digital controller design recipe. **Electric Power Systems Research**, v. 116, n. 0, p. 276–283, 2014.

BHANDARI, R. et al. Investigation of two anti-islanding methods in the multi-inverter case. In: Power and Energy Society General Meeting - Conversion and Delivery of

Electrical Energy in the 21st Century, 2008. **Anais...** Pittsburgh: IEEE, 2008. Disponível em: <<http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=4596836>>. Acesso em: 11 dez. 2013.

BOWER, W.; ROPP, M. **Evaluation of islanding detection methods for utility-interactive inverters in photovoltaic systems**. Sandia Report SAND 2002-3591. Disponível em: <<http://prod.sandia.gov/techlib/access-control.cgi/2002/023591.pdf>>. Acesso em: 6 jan. 2015.

CARDENAS, A. et al. Experimental Evaluation of Voltage Positive Feedback Based Anti-Islanding Algorithm: Multi-Inverter Case. **IEEE Transactions on Energy Conversion**, v. 27, n. 2, p. 498–506, 2012.

CARDENAS, A. et al. An active anti-islanding algorithm for inverter based multi-source DER systems. In: Asia-Pacific Power and Energy Engineering Conference (APPEEC), 2009. **Anais...** Wuhan: IEEE, 2009. Disponível em: <<http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=4918129>>. Acesso em: 25 jan. 2015.

CHEN, W. et al. An improved active frequency drift islanding detection method with lower total harmonic distortion. In: Energy Conversion Congress and Exposition (ECCE), 2013. **Anais...** Denver: IEEE, 2013. Disponível em: <<http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=6647411>>. Acesso em: 21 fev. 2015.

CRUZ, J. L. C. Geração distribuída. **O Setor Elétrico**. [s.l.]. Out. 2013. Disponível em: <<http://www.osetoelettrico.com.br/web/publicidade/tabela-de-valores/1121-geracao-distribuida.html>>. Acesso em: 27 ago. 2015.

DE MANGO, F. et al. Overview of Anti-Islanding Algorithms for PV Systems. Part I: Passive Methods. In: International Power Electronics and Motion Control Conference (EPE-PEMC), 12., 2006, Portoroz. **Anais...** Portoroz: IEEE, 2006. Disponível em: <<http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=4778679>>. Acesso em: 05 jun. 2013.

DESTRO, R. et al. Implementation aspects of adaptive window moving average filter applied to PLLs - Comparative study. In: Brazilian Power Electronics Conference

(COBEP), 12., 2013, Gramado. **Anais...** Gramado: IEEE, 2013. Disponível em: <<http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=6785196>>. Acesso em: 09 set. 2015.

DIAS, M. V. X.; BOROTNI, E. DA C.; HADDAD, J. Geração distribuída no Brasil: oportunidades e barreiras. **Revista Brasileira de Energia**, v. 11, n. 2, p. 1-11, 2005.

DORF, R. C.; BISHOP, R. H. **Sistemas de Controle Modernos**. 15. ed. Rio de Janeiro: LTC, 2009. ISBN 978-85-216-1714-3.

EPIA. **Global Market Outlook for Photovoltaics 2014-2018**. Disponível em: <<http://www.cleanenergybusinesscouncil.com/global-market-outlook-for-photovoltaics-2014-2018-epia-2014>>. Acesso em: 15 jan. 2016.

ESTEBANEZ, E. J. et al. An overview of anti-islanding detection algorithms in photovoltaic systems in case of multiple current-controlled inverters. In: 35th Annual Conference of IEEE Industrial Electronics (IECON), 2009. **Anais...** Porto: IEEE, 2009. Disponível em: <<http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=5414870>>. Acesso em: 05 jun. 2013.

ESTÉBANEZ, E. J. et al. Performance Evaluation of Active Islanding-Detection Algorithms in Distributed-Generation Photovoltaic Systems: Two Inverters Case. **IEEE Transactions on Industrial Electronics**, v. 58, n. 4, p. 1185-1193, 2011.

HONG, Y.; HUANG, W. Investigation of Frequency drift methods of Islanding Detection with multiple PV inverters. In: International Electronics and Application Conference and Exposition (PEAC), 2014, Shanghai. **Anais...** Shanghai: IEEE, 2014. Disponível em: <<http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=7037894>>. Acesso em: 16 jun. 2015.

IEC. Test procedure of islanding prevention measures for utility-interconnected photovoltaic inverters. **IEC 62116**, 2008.

IEEE. Recommended Practice for Utility Interface of Photovoltaic (PV) Systems. **IEEE Std 929-2000**, 2000. Disponível em: <<http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=836389>>. Acesso em: 03 dez. 2013.

IEEE. Standard for Interconnecting Distributed Resources With Electric Power Systems.

IEEE Std 1547-2003, 2003. Disponível em: <<http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=1225051>>. Acesso em: 03 dez. 2013.

IEEE. Standard for Electrical Power System Device Function Numbers, Acronyms, and Contact Designations. **IEEE Std C37.2-2008**. Disponível em: <<http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=4639522>>. Acesso em: 22 fev. 2016.

JONES, R. A. et al. Investigation of potential islanding of a self-commutated static power converter in photovoltaic systems. **IEEE Transactions on Energy Conversion**, v. 5, n. 4, p. 624–631, 1990.

JUNG, Y. et al. A novel active frequency drift method of islanding prevention for the grid-connected photovoltaic inverter. In: 36th Power Electronics Specialists Conference (PESC), 36., 2005, Recife. **Anais...** Recife: IEEE, 2005. Disponível em: <<http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=1581893>>. Acesso em: 08 fev. 2015.

KJAER, S. B. et al. A review of single-phase grid-connected inverters for photovoltaic modules. **IEEE Transactions on Industry Applications**, v. 41, n. 5, p. 1292–1306, 2005.

KOBAYASHI, H. et al. Method for preventing islanding phenomenon on utility grid with a number of small scale PV systems. In: Conference Record of the Twenty-Second IEEE Photovoltaic Specialists Conference, 1991, Las Vegas. **Anais...** Las Vegas: IEEE, 1991. Disponível em: <<http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=169299>>. Acesso em: 20 jan. 2015.

LISERRE, M. et al. Islanding detection method for single-phase distributed generation systems based on inverters. In: 31st Annual Conference of IEEE Industrial Electronics Society (IECON), 31., 2005. **Anais...** IEEE, 2005. Disponível em: <<http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=1569299>>. Acesso em: 05 jun. 2013.

LIU, F. et al. Analysis and optimization of active frequency drift islanding detection method. In: Twenty Second Annual IEEE Applied Power Electronics Conference (APEC), 22., 2007, Anaheim. **Anais...** Anaheim: IEEE, 2007. Disponível em: <<http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=4195899>>. Acesso em: 21

fev. 2015.

LOPES, L. A. C. et al. Performance Assessment of Active Frequency Drifting Islanding Detection Methods. **IEEE Transactions on Energy Conversion**, v. 21, n. 1, p. 171 – 180, 2006.

LOPES, L. A. C. et al. Islanding Detection Assessment of Multi-Inverter Systems With Active Frequency Drifting Methods. **IEEE Transactions on Power Delivery**, v. 23, n. 1, p. 480 – 486, 2008.

MARTINZ, F. O. et al. Gain limits for current loop controllers of single and three-phase PWM converters. In: International Power Electronics Conference (IPEC), 2010, Sapporo. **Anais...** Sapporo: IEEE, 2010. Disponível em: <<http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=5543860>>. Acesso em: 07 jun. 2013.

MARTINZ, F. O. **Estudo de técnicas de controle de corrente CA em conversores VSC-PWM em sistemas de coordenadas estacionárias ABC**. 2013. 206f. Tese (Doutorado) – Escola Politécnica, Universidade de São Paulo, São Paulo, 2013.

PEREIRA, O. L. S.; GONÇALVES, F. F. Dimensionamento de inversores para sistemas fotovoltaicos conectados a rede elétrica: Estudo de caso do sistema Tubarão – SC. **Revista Brasileira de Energia**. v. 14, n. 01, p. 25–45, 2008.

ROPP, M. E. et al. Determining the Relative Effectiveness of Islanding Detection Methods Using Phase Criteria and Nondetection Zones. **IEEE Transactions on Energy Conversion**, v. 15, n. 3, p. 290–296, 2000.

ROPP, M. E.; BEGOVIC, M.; ROHATGI, A. Analysis and performance assessment of the active frequency drift method of islanding prevention. **IEEE Transactions on Energy Conversion**, v. 14, n. 3, p. 810–816, 1999a.

ROPP, M. E.; BEGOVIC, M.; ROHATGI, P. Prevention of islanding in grid-connected photovoltaic systems. **Progress in Photovoltaics**, v. 7, n. 1, p. 39–59, 1999b.

ROPP, M. E.; CLEARY, J. G.; ENAYATI, B. High penetration and anti-islanding analysis of multi-single phase inverters in an apartment complex. In: Conference on Innovative Technologies for an Efficient and Reliable Electricity Supply (CITRES), 2010, Waltham.

Anais... Waltham: IEEE, 2010 Disponível em: <<http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=5619860>>. Acesso em: 11 dez. 2013.

ROPP, M. E.; ROHATGI, A.; BEGOVIC, M. M. **Systems and methods for preventing islanding of grid-connected electrical power systems**. US6429546 B1, 6 ago. 2002.

STEVENS, J. et al. **Development and Testing of an Approach to Anti-Islanding in Utility-Interconnected Photovoltaic Systems**. Sandia Repot SAND 2000-1939. Disponível em: < <http://www.sandia.gov/pv/docs/PDF/0800steve.pdf>>. Acesso em: 25 ago. 2014.

TAKEDA, Y.; TAKIGAWA, K. Test and study of utility interface and control problems for residential PV systems in Rokko Island 200 kW test facility. In: Conference Record of the Twentieth IEEE Photovoltaic Specialists Conference, 1988, Las Vegas. **Anais...** Las Vegas: IEEE, 1988. Disponível em: <<http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=105868>>. Acesso em: 20 jan. 2015.

TEODORESCU, R.; LISERRE, M.; RODRÍGUEZ, P. **Grid Converters for Photovoltaic and Wind Power Systems**. 1. ed. [s.l.] Wiley-IEEE Press, 2011. 416 p. ISBN 978-04-700-5751-3.

WANG, F.; ZHANG, C.; MI, Z. Anti-islanding Detection and Protection for Grid Connected PV System Using Instantaneous Power Theory. International Conference on Industrial and Information Systems. **Anais...** Haikou: IEEE, 2009. Disponível em: <<http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=5116385>>. Acesso em: 20 dez. 2012.

YE, Z. et al. **Study and Development of Anti-Islanding Control for Grid-Connected Inverters**. Technical Report NREL/SR-560-36243. Disponível em: <<http://www.nrel.gov/docs/fy04osti/36243.pdf>>. Acesso em: 16 jul. 2013.

YU, F.; FAN, Y.; CHENG, M. Parameter design optimization for Sandia frequency shift islanding detection method. 3rd IEEE International Symposium on Power Electronics for Distributed Generation Systems (PEDG). **Anais...** Aalborg: IEEE, 2012. Disponível em: <<http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=6253998>>. Acesso em: 20 fev. 2015.

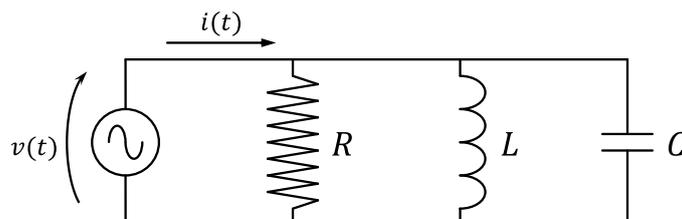
ZEINELDIN, H. H.; CONTI, S. Sandia frequency shift parameter selection for multi-inverter systems to eliminate non-detection zone. **IET Renewable Power Generation**, v. 5, n. 2, p. 175–183, 2011.

ZEINELDIN, H. H.; KENNEDY, S. Sandia frequency-shift parameter selection to eliminate nondetection zones. **IEEE Transactions on Power Delivery**, v. 24, n. 1, p. 486–487, 2009.

APÊNDICE A. Fator de qualidade Q_f

O procedimento de teste dos métodos anti-ilhamento descrito na norma IEEE 929-2000 define como carga um circuito RLC paralelo, conforme a Figura A.1.

Figura A.1. Circuito RLC paralelo.



Fonte: Autor.

Na frequência de ressonância do circuito RLC, expressa pela equação (A.1), a potência reativa flui de forma cíclica entre seus elementos reativos (L e C), de maneira que a energia neles armazenada não flui para o circuito externo, ou vice-versa. Nesta condição, a corrente $i(t)$ está em fase com a tensão $v(t)$, e o circuito RLC apresenta fator de potência unitário e se comporta como um elemento puramente resistivo.

$$f_0 = \frac{1}{2\pi\sqrt{LC}} \quad (\text{A.1})$$

Assim, dada uma frequência de ressonância f_0 qualquer, o fator de qualidade Q_f expressa a relação entre a energia armazenada pelos elementos reativos da carga e a energia dissipada pelo resistor R durante um período de oscilação (IEEE, 2000; STEVENS et al., 2000), de acordo com a equação (A.2).

$$Q_f = 2\pi \frac{\text{energia armazenada}}{\text{energia dissipada em um ciclo}} = 2\pi \frac{w_L}{w_R \cdot \frac{1}{f_0}} = 2\pi \frac{w_C}{w_R \cdot \frac{1}{f_0}} \quad (\text{A.2})$$

Onde,

$$w_R = \frac{1}{2} R \cdot i_R^2 \quad (\text{A.3})$$

$$w_L = \frac{1}{2} L \cdot i_L^2 \quad (\text{A.4})$$

$$w_C = \frac{1}{2} C \cdot v_C^2 \quad (\text{A.5})$$

são as energias dissipada no resistor, armazenada no indutor e armazenada no capacitor, respectivamente. Substituindo (A.3), (A.4) e (A.5) em (A.2) obtém-se Q_f em função dos parâmetros do circuito RLC de acordo com (A.6):

$$Q_f = \frac{R}{2\pi f_0 L} = 2\pi f_0 RC = R \sqrt{\frac{C}{L}} \quad (\text{A.6})$$

Outra forma de expressar o fator de qualidade da carga RLC é através da potência ativa P , da potência reativa indutiva Q_L e da potência reativa capacitiva Q_C , de acordo com a definição da IEEE 929-2000:

$$Q_f = \frac{1}{P} \sqrt{Q_L \cdot Q_C} \quad (\text{A.7})$$

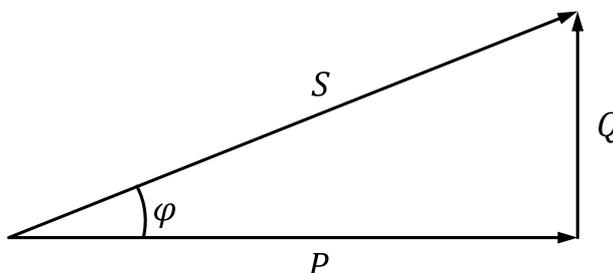
Durante o teste do método anti-ilhamento na condição do pior caso, a potência reativa do capacitor se iguala ao do indutor, de maneira que $Q_L = Q_C = Q$ (BOWER; ROPP, 2002). Portanto, (A.7) resulta em:

$$Q_f = \frac{Q}{P} \quad (\text{A.8})$$

Na condição descrita acima e através da análise do triângulo de potências da carga RLC (Figura A.2) é possível relacionar matematicamente o fator de qualidade Q_f

com o fator de potência FP de uma linha que não apresente capacitores de correção. Esse é um parâmetro bem mais conhecido e de fácil compreensão.

Figura A.2. Triângulo de potências da carga RLC.



Fonte: Autor.

Sendo o fator de potência dado por:

$$FP = \cos \varphi = \frac{Q}{S} \quad (\text{A.9})$$

a expressão que relaciona Q_f com FP é:

$$Q_f = \frac{Q}{P} = \tan \varphi = \tan(\cos^{-1}(FP)) \quad (\text{A.10})$$

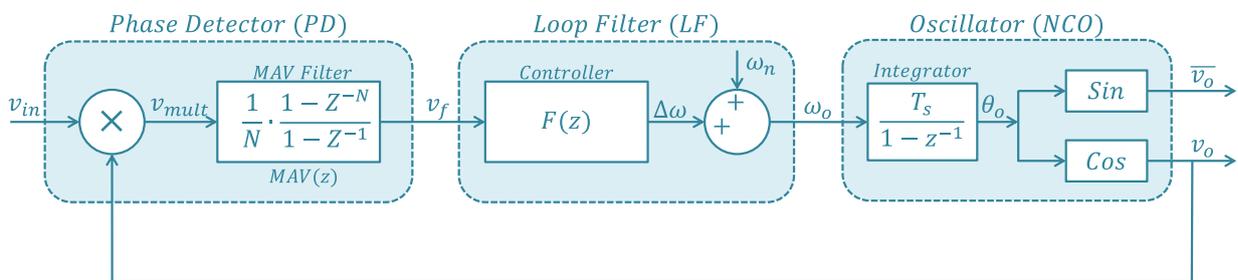
Onde S é a potência aparente consumida pela carga.

Portanto, o fator de qualidade Q_f da carga RLC pode ser entendido como sendo uma determinada carga RL conectada à rede com o fator de potência não corrigido. O valor de $Q_f = 2,5$ estipulado pela norma IEEE 929 corresponde a um $FP \cong 0,37$.

APÊNDICE B. Sincronismo com Phase Locked Loop - PLL

Todo conversor estático de potência conectado à rede elétrica necessita de um mecanismo de sincronização com a tensão da rede. Neste trabalho foi adotado o clássico *Phase Locked Loop* (PLL) monofásico, cuja estrutura é mostrada na **Erro! onte de referência não encontrada**. B.1 (AMA; KOMATSU; MATAKAS JUNIOR, 2014; AMA et al., 2013a, 2013b; DESTRO et al., 2013).

Figura B.1. Diagrama de blocos do PLL de sincronismo do conversor.



Fonte: Adaptado de (AMA; KOMATSU; MATAKAS JUNIOR, 2014).

O PLL é composto basicamente por três principais blocos, nomeados como *Phase Detector* (PD), *Loop Filter* (LF) e *Numerically Controlled Oscillator* (NCO). O bloco PD consiste em um multiplicador seguido por um filtro passa baixa do tipo Média Móvel (*MAV Filter*), cujo objetivo é gerar um sinal proporcional à diferença de fase entre a componente fundamental do sinal de entrada v_{in} (B.1) e o sinal de saída do PLL v_o (B.2).

$$v_{in}(t) = \sum_{h=1}^{\infty} A_h \sin(h\omega_1 t + \phi_h) \quad (\text{B.1})$$

$$v_o(t) = \cos(\omega_0 t + \phi_0) \quad (\text{B.2})$$

O produto resultante v_{mult} (B.3) exibe dois termos, sendo o primeiro um valor contínuo cuja amplitude é proporcional ao erro de fase entre os sinais. O segundo

termo n é um sinal com parcelas oscilantes, de ordem harmônica par se v_{in} possuir apenas harmônicos ímpares. Se v_{in} apresentar harmônicos pares n irá conter harmônicos ímpares.

$$v_{mult} = \frac{A_1}{2} \sin(\phi_1 - \phi_0) + n \quad (\text{B.3})$$

Para efeito de funcionamento do PLL, sem distorção do sinal de saída e com erro de fase nulo, deseja-se manter apenas o primeiro termo de (B.3), eliminando todo o conteúdo de n . O filtro passa baixa do tipo Média Móvel de ordem N , cuja função de transferência discretizada é dada por (B.4), é sintonizado para cancelar a componente oscilante de v_{mult} .

$$MAV(z) = \frac{1}{N} \cdot \frac{1 - z^{-N}}{1 - z^{-1}} \quad (\text{B.4})$$

A saída v_f do *MAV Filter* é a média aritmética das N últimas amostras de v_{mult} . O número de amostras N é determinado por (B.5), onde f_s é a frequência de amostragem do filtro e f_n é a primeira frequência de corte desejada para o filtro.

$$N = \frac{f_s}{f_n} \quad (\text{B.5})$$

A frequência f_n depende do conteúdo harmônico de v_{in} . Se v_{in} contém apenas harmônicos ímpares, f_n deve ter o dobro da frequência fundamental de v_{in} . Caso contrário, se v_{in} contém somente harmônicos pares, f_n deve ser igual à frequência fundamental de v_{in} . Adotando $f_s = 24\text{kHz}$ e $f_n = 120\text{Hz}$, resulta em $N = 200$.

O próximo bloco, *Loop Filter* (LF), consiste do controlador proporcional integral (PI), utilizado para minimizar o erro de fase entre a saída do PLL e o sinal de entrada. O valor da frequência nominal da rede ω_n é somado à saída do controlador PI $\Delta\omega$ de

forma a garantir o travamento do PLL durante a condição inicial, limitando o valor de entrada ω_0 do NCO.

O projeto do controlador PI leva em conta as características de desempenho pretendidas para o PLL. Normalmente, mínimo erro em regime permanente e rápida resposta transitória são desejados, embora estas sejam especificações conflitantes entre si. Nesse caso, faz-se necessário encontrar um meio termo entre elas.

Para o PLL utilizado neste estudo foram consideradas as seguintes especificações: tempo de assentamento $T_s = 5 \text{ ciclos}$ com amortecimento $\zeta = 0,7$ e erro de regime menor ou igual a 1%.

A partir do modelo linearizado do PLL e considerando a função de transferência do filtro MAV unitário, obtém-se a função de transferência em malha aberta,

$$G_{ol}(s) = \frac{A_1}{2} \cdot kp \left(1 + \frac{1}{T_i s} \right) \cdot \frac{1}{s} = \frac{A_1 kp}{2} \left(\frac{T_i s + 1}{T_i s^2} \right) \quad (\text{B.6})$$

Resultando na seguinte função de transferência em malha fechada

$$G_{cl}(s) = \frac{\frac{k_p}{2} s + \frac{k_p k_i}{2}}{s^2 + \frac{k_p}{2} s + \frac{k_p k_i}{2}} \quad (\text{B.7})$$

Comparando (B.7) com a função de transferência normalizada de segunda ordem (B.8) (DORF; BISHOP, 2009), os parâmetros k_p e k_i podem ser determinados através de (B.9) e (B.10) respectivamente.

$$G(s) = \frac{2\zeta\omega_n \cdot s + \omega_n^2}{s^2 + 2\zeta\omega_n \cdot s + \omega_n^2} \quad (\text{B.8})$$

$$2\zeta\omega_n = \frac{k_p}{2} \quad \rightarrow \quad k_p = 4\zeta\omega_n \quad (\text{B.9})$$

$$\omega_n^2 = \frac{k_p \cdot k_i}{2} \quad \rightarrow \quad k_i = \frac{2\omega_n^2}{k_p} \quad (\text{B.10})$$

Onde ω_n é dado por (B.11), considerando o erro em regime menor que 1%.

$$\omega_n = \frac{4,6}{\zeta \cdot T_s} \quad (\text{B.11})$$

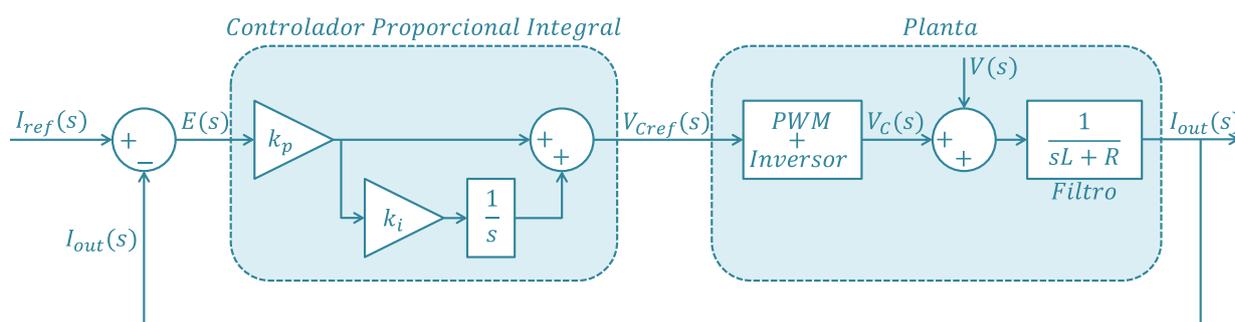
A partir das especificações de projetos mencionadas acima e fazendo o uso de (B.9) e (B.10) se obtêm os parâmetros do controlador PI:

$$k_p = 220,8 \text{ rad} / \text{s} \quad e \quad k_i = 56,32 \text{ rad}^2 / \text{s}^2$$

APÊNDICE C. Controlador de corrente

A Figura C.1 mostra o modelamento do inversor utilizado nesse estudo incluindo o controlador de corrente, cujo objetivo é garantir o rastreamento da corrente $I_{ref}(s)$ com o menor erro possível.

Figura C.1. Modelamento do inversor.



Fonte: Adaptado de (MARTINZ et al., 2010).

O rastreamento da corrente de referência depende da sintonia adequada do controlador proporcional integral, adotado neste trabalho como controlador de corrente. A referência (MARTINZ, 2013) provê um método analítico detalhado para a obtenção dos parâmetros k_p e k_i , resultando em bom desempenho de rastreamento e rejeição de perturbação causada pela variação da tensão da rede $V(s)$. Com os parâmetros de funcionamento do inversor utilizado nesse estudo, e aplicando a metodologia desenvolvida em (MARTINZ, 2013), obteve-se para tempo contínuo:

$$k_p = 189,48 \quad e \quad k_i = 24000$$

Para tempo discreto obteve-se:

$$k_p = 63,16 \quad e \quad k_i = 3,873$$


```

// Constantes matemáticas de uso geral
#define      _PI          3.1415926535898      // Constante PI
#define      _2PI        6.2831853071799      // Constante 2*PI
#define      _2PI_DIV3   2.0943951023932      // Constante 2*PI/3
#define      _SQRT_2     1.4142135623731      // Constante raiz de 2

#define VALOR_DIGITAL_MEDIO 2048              // Valor médio de 12bits
#define _3DIV_4096        7.32421875e-4      // = 3V / 4096
#define _INV_4096        2.44140625e-4      // = 1 / 4096
#define TENSAO_LINK_DIV_4096 1.46484375e-2  // = 60V / 4096
#define TENSAO_REDEPCC_DIV_4096 1.46484375e-2 // = 60V / 4096
#define CORRENTE_IOUT_DIV_4096 2.734375e-3   // = 11.2A / 4096
#define CALIBRACAO_SENSOR_LINK 0.975785005   // Determinado
experimentalmente
#define CALIBRACAO_SENSOR_REDE 0.98321604    // Determinado
experimentalmente
#define CALIBRACAO_SENSOR_IOUT 0.993333334   // Determinado
experimentalmente
#define LIMITE_MINIMO_VLINK 23               // Valor do Link DC para
acionamento da pre-carga

// Constantes para frequência de chaveamento de 12kHz
#define NUMERO_PULSOS_SINGLE 200            // Número de pulsos por ciclo de 60Hz
- single update
#define NUMERO_PULSOS_DOUBLE 400           // Número de pulsos por ciclo de 60Hz
- double update
#define INVERSO_NUMERO_PULSOS_SINGLE 0.005  // 1/200
#define INVERSO_NUMERO_PULSOS_DOUBLE 0.0025 // 1/400

// Definições dos pinos de controle do driver do inversor
#define PWM_DRIVER_ON      GpioDataRegs.GPACLEAR.bit.GPIO16 = 1
#define PWM_DRIVER_OFF    GpioDataRegs.GPASET.bit.GPIO16 = 1
#define LED_PWM_LIGADO_ON  GpioDataRegs.GPASET.bit.GPIO24 = 1
#define LED_PWM_LIGADO_OFF GpioDataRegs.GPACLEAR.bit.GPIO24 = 1
#define LED_PWM_DESLIGADO_ON GpioDataRegs.GPASET.bit.GPIO28 = 1
#define LED_PWM_DESLIGADO_OFF GpioDataRegs.GPACLEAR.bit.GPIO28 = 1
#define RESET_ON          GpioDataRegs.GPACLEAR.bit.GPIO17 = 1
#define RESET_OFF        GpioDataRegs.GPASET.bit.GPIO17 = 1
#define ENTRADA_FAULT     GpioDataRegs.GPADAT.bit.GPIO19
#define PARADA_MANUAL_PWM GpioDataRegs.GPADAT.bit.GPIO29
#define INICIO_MANUAL_PWM GpioDataRegs.GPADAT.bit.GPIO27
#define BOTAO_PB4         GpioDataRegs.GPADAT.bit.GPIO23
// Definições dos pinos de controle da Pré-carga e controle da rede
#define PRE_CARGA_ON      GpioDataRegs.GPASET.bit.GPIO49 = 1
#define PRE_CARGA_OFF    GpioDataRegs.GPBCLEAR.bit.GPIO49 = 1
#define BREAKER_ON       GpioDataRegs.GPASET.bit.GPIO48 = 1
#define BREAKER_OFF      GpioDataRegs.GPBCLEAR.bit.GPIO48 = 1

// Definições dos parâmetros do conversor
#define POTENCIA_NOMINAL 12
#define TENSAO_NOMINAL 12
#define FREQUENCIA_NOMINAL 60
#define INVERSOR_LIGADO 1
#define INVERSOR_DESLIGADO 0
#define INVERSOR_ESTAVEL 60

```

```

//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
// Variáveis Globais
//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
int    ValorAnalogicoA0;
int    ValorAnalogicoA1;
int    ValorAnalogicoA2;
int    ValorAnalogicoA3;
float  TensaoLink;
float  TensaoRedePCC;
float  CorrenteSaidaConversor;
float  FrequenciaPCC;
float  TensaoPccRms;
float  CorrenteIoutRms;
int    DetetorZero;
int    TripOUV;
float  CorrenteConversor;
float  DeltaF;

float  NovaTensao;
float  NovaCorrente;
float  NovoF;
float  CorrenteReferencia;
float  DeltaP;
float  DeltaPAnterior;
int    TripVPF;
int    TripGeral;
float  PotenciaReferencia;
int    ZeroCrossDetector;
float  Angulo;
float  Polaridade;

float  IndiceModulacao;
float  TensaoReferencia;
int    ContadorPulsos;
int    StatusInversor;
int    Ciclos;

//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
// Variáveis para funcionamento a partir da memória FLASH
//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
extern Uint16 RamfuncsLoadStart;
extern Uint16 RamfuncsLoadEnd;
extern Uint16 RamfuncsRunStart;
extern Uint16 RamfuncsLoadSize;

extern unsigned int econst_loadstart;
extern unsigned int econst_loadsize;
extern unsigned int econst_runstart;

//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
// Constantes e variáveis da rotina de pré-carga
//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%

// Constantes
#define VALOR_REF_LINKDC      18

// Variáveis
int16  StatusPreCarga;

```

```

//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
// Constantes e variáveis da rotina de PLL
//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%

// Constantes do PLL
#define BUFFER_PLL          200      // Número de pontos para frequência de 120Hz
#define INV_BUFFER_PLL     0.005
#define OMEGA_REFERENCIA   377
#define PERIODO_AMOSTRAGEM 4.166666667e-5
#define _2PI                6.2831853071799
#define GANHO_PROPORCIONAL 220.8
#define GANHO_INTEGRAL     56.32
#define LIMITEAWU          10

// Estrutura de variáveis do PLL
struct PLLFUNC{
    float  TensaoEntrada;
    float  TensaoParalela;
    float  TensaoPerpendicular;
    float  ProdutoEscalar;
    float  EntradaFiltro;
    float  SaidaFiltro;
    int     PosicaoFiltro;
    float  EntradaPI;
    float  EntradaPIAnterior;
    float  SaidaProporcional;
    float  SaidaIntegral;
    float  SaidaIntegralAnterior;
    float  SaidaPI;
    float  EntradaIntegrador;
    float  SaidaIntegrador;
    float  LimiteIntegral;
    float  Angulo;
    float  BufferFiltro[200];
    float  Frequencia;
}PLL;

int      StatusPLLTravado;

//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
// Constantes e variáveis do controlador PI
//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%

// Constantes do controlador
//float GanhoProporcional;
//float GanhoIntegral;
#define GANHO_PROPORCIONAL_PI          63.16
#define GANHO_INTEGRAL_PI             3.873
#define MODULACAOMAX                   20

// Variáveis do controlador
struct PICTRL{
    float  CorrenteReferencia;
    float  CorrenteSaidaMedida;
    float  ErroCorrente;
    float  ErroCorrenteAnterior;
    float  AmplitudeReferencia;
    float  EntradaPI;
    float  SaidaProporcional;
    float  SaidaIntegral;
}

```

```

    float  SaidaIntegralAnterior;
    float  SaidaPI;
    float  LimiteIntegral;
    float  SaidaControlador;
}CtrlPI1;

//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
// Rotina Principal
//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
void main(void)
{
//----- Inicialização da memória Flash-----
// Este código deve ser executado antes da inicialização do sistema (InitSysCtrl)
//-----
    // Copy the secureRamFuncs section
    memcpy(&RamfuncsRunStart,
           &RamfuncsLoadStart,
           (UInt32)&RamfuncsLoadSize);

    // Copy the .econst section
    memcpy(&econst_runstart,
           &econst_loadstart,
           (UInt32)&econst_loadsize);

    // Inicializa os registradores da Flahs interna
    // Esta função e encontrada no arquivo DSP2833x_SysCtrl.c
    InitFlash();
//-----

//-----
// Passo 1. Inicialização do sistema
// PLL, WatchDog, habilitação do clock dos periféricos
// Esta função é encontrada no arquivo DSP2833x_SysCtrl.c
//-----
    InitSysCtrl();

    // Este procedimento ajusta o clock dos periféricos para 25MHz
    // HSPCLK = SYSCLKOUT/(HISPCP X 2)
    // HSPCLK = 150MHz/(3 X 2) = 25MHz
    // Se HISPCP = 0 entao HSPCLK = 150MHz
    EALLOW;
    SysCtrlRegs.HISPCP.all = 0x03;
    EDIS;

//-----
// Passo 2. Inicialização dos pinos (GPIO)
// Esta função é encontrada no arquivo DSP2833x_Gpio.c
//-----

// Para este arquivo as funções dos pinos são definidas de acordo com a montagem
// do painel de testes de anti-ilhamento.
// Esta função é encontrada no arquivo VSC_12V_12W-GPIOInit.c
    GPIOInit();

//-----
// Passo 3. Desabilita todas as interrupções
// Inicializa a tabela de interrupções (PIE Vector table)
//-----

```

```

// Desabilita as interrupções
DINT;

// Inicializa os registradores do PIE para o estado inicial.
// O estado inicial são todas as interrupções do PIE desabilitadas
// e os flags zerados
// Esta função é encontrada no arquivo DSP2833x_PieCtrl.c
InitPieCtrl();

// Desabilita as interrupções e limpa os flags das interrupções da CPU
IER = 0x0000;
IFR = 0x0000;

// Inicializa a tabela de vetores PIE com os ponteiros para as rotinas de
// interrupção. Esta função inicializa a tabela inteira mesmo se a
// interrupção não é utilizada. Isto é funcional para o caso de debug
// As rotinas de interrupção padrão são encontradas no arquivo
// DSP2833x_DefaultIsr.c
// Esta função é encontrada no arquivo DSP2833x_PieVect.c
InitPieVectTable();

// As interrupções utilizadas são re-mapeadas para as rotinas de interrupção
// encontradas dentro desse arquivo.
EALLOW;          // Habilita o acesso aos registradores protegidos
PieVectTable.XINT1 = &xint1_isr;
PieVectTable.TINT0 = &cpu_timer0_isr;
PieVectTable.ADCINT = &adc_isr;
EDIS;            // Desabilita o acesso aos registradores protegidos

// -----
// Passo 4. Inicializa todos os periféricos
// Esta função é encontrada no arquivo DSP2833x_InitPeripherals.c
// -----

// Inicializa os timers da CPU
// Esta função é encontrada no arquivo DSP2833x_CpuTimers.c
InitCpuTimers();

// Configura o TIMER0 para gerar interrupção a cada 0,5s.
ConfigCpuTimer(&CpuTimer0, 150, 500000);

// Inicializa o timer escrevendo no registrador completo
CpuTimer0Regs.TCR.all = 0x4001;

InitSineAnalyzer();
InitOUV_OUF(TENSAO_NOMINAL, FREQUENCIA_NOMINAL);
InitVolPosFdb(POTENCIA_NOMINAL, TENSAO_NOMINAL);
InitGerIref();

// Inicializa e configura os módulos EPWM. O procedimento a seguir permite que
// os módulos EPWM funcionem sincronizados
EALLOW;
SysCtrlRegs.PCLKCR0.bit.TBCLKSYNC = 0;
EDIS;

InitEPwm1Example();
InitEPwm2Example();

```

```

EALLOW;
SysCtrlRegs.PCLKCR0.bit.TBCLKSYNC = 1;
EDIS;

// Inicializa e configura o módulo de conversão analógico digital
// Esta função inicializa todos os circuitos relacionados ao ADC, ajusta o
// clock do ADC para o valor do clock dos periféricos e seleciona o modo
// sequencial de amostragem.
// Esta função é encontrada no arquivo DSP2833x_Adc.c
InitAdc();
// Configura o módulo ADC para conversão sequencial em cascata
// Esta função é encontrada dentro desse arquivo
Config_ADC();

// -----
// Passo 5. Código específico do usuário. Habilita as interrupções
// -----

// Inicialização das variáveis globais
StatusPreCarga = 0;
ContadorPulsos = 0;

// Rotina da pré-carga do link. Enquanto o link DC não estiver carregado
// o conversor não inicia
while(StatusPreCarga == 0) {PreCarga();}

// Desabilita os sinais de PWM no driver
PWM_DRIVER_OFF;
LED_PWM_DESLIGADO_ON;

// Inicialização das variáveis do voltímetro e frequencímetro
ValorAnalogicoA0 = 0;
ValorAnalogicoA1 = 0;
ValorAnalogicoA2 = 0;
ValorAnalogicoA3 = 0;
TensaoLink = 0;
TensaoRedePCC = 0;
CorrenteSaidaConversor = 0;
FrequenciaPCC = 0;
TensaoPccRms = 0;
CorrenteIoutRms = 0;
DetetorZero = 0;
TripOUV = 0;
CorrenteConversor = 0;
DeltaF = 0;
Polaridade = 1;
NovaTensao = 0;
NovaCorrente = 0;
NovoF = 0;
CorrenteReferencia = 0;
DeltaP = 0;
DeltaPAnterior = 0;
TripVPF = 0;
TripGeral = 0;
PotenciaReferencia = 0;
ZeroCrossDetector = 0;
Ciclos = 0;

```

```

// Inicialização das variáveis do PLL
PLL.TensaoEntrada = 0;
PLL.TensaoParalela = 0;
PLL.TensaoPerpendicular = 0;
PLL.ProdutoEscalar = 0;
PLL.EntradaFiltro = 0;
PLL.SaidaFiltro = 0;
PLL.PosicaoFiltro = 0;
PLL.EntradaPI = 0;
PLL.EntradaPIAnterior = 0;
PLL.SaidaProporcional = 0;
PLL.SaidaIntegral = 0;
PLL.SaidaIntegralAnterior = 0;
PLL.SaidaPI = 0;
PLL.LimiteIntegral = 0;
PLL.Angulo = 0;
PLL.Frequencia = 60;
// Inicialização do Buffer do PLL
int i;
for(i = 0; i < BUFFER_PLL; i++)
{
    PLL.BufferFiltro[i] = 0;
}

// Inicialização das variáveis do controlador PI
CtrlPI1.CorrenteReferencia = 0;
CtrlPI1.CorrenteSaidaMedida = 0;
CtrlPI1.ErroCorrente = 0;
CtrlPI1.ErroCorrenteAnterior = 0;
CtrlPI1.AmplitudeReferencia = 0;
CtrlPI1.EntradaPI = 0;
CtrlPI1.SaidaProporcional = 0;
CtrlPI1.SaidaIntegral = 0;
CtrlPI1.SaidaIntegralAnterior = 0;
CtrlPI1.SaidaPI = 0;
CtrlPI1.LimiteIntegral = 0;
CtrlPI1.SaidaControlador = 0;

// Inicialização e configuração das interrupções
// Habilita o CPU INT1 que está conectada à interrupção do TIMER0
IER |= M_INT1;

PieCtrlRegs.PIEIER1.bit.INTx4 = 1;    // Enable PIE Grupo 1 INT4
PieCtrlRegs.PIEIER1.bit.INTx7 = 1;    // Habilita TINT0 no PIE
PieCtrlRegs.PIEIER1.bit.INTx6 = 1;    // Habilita ADCInt no PIE//

// Habilita as interrupções globais e os eventos de debug em tempo real
// de alta prioridade
EINT;          // Habilita as interrupções globais
ERTM;         // Habilita interrupções de debug em tempo real

// Configuração da entrada FAULT para gerar a interrupção externa
EALLOW;
GpioCtrlRegs.GPAQSEL2.bit.GPIO19 = 0;
GpioIntRegs.GPIOXINT1SEL.bit.GPIOSEL = 19;
EDIS;
XIntruptRegs.XINT1CR.bit.POLARITY = 1;
XIntruptRegs.XINT1CR.bit.ENABLE = 1;

```

```

// -----
// Passo 6. Loop infinito
// -----
for(;;)
{
    if(PARADA_MANUAL_PWM == 1)
    {
        PWM_DRIVER_OFF;
        LED_PWM_DESLIGADO_ON;
        LED_PWM_LIGADO_OFF;
        StatusInversor = INVERSOR_DESLIGADO;
    }

    if(INICIO_MANUAL_PWM == 1 && StatusPLLTravado == 1)
    {
        PWM_DRIVER_ON;
        LED_PWM_LIGADO_ON;
        LED_PWM_DESLIGADO_OFF;
        StatusInversor = INVERSOR_LIGADO;
        TripOUV = 0;
        TripVPF = 0;
        TripGeral = 0;
        DeltaP = 0;
        ResetTripVPF();
        Ciclos = 0;
    }

    if(TripGeral == 1)
    {
        PWM_DRIVER_OFF;
        LED_PWM_DESLIGADO_ON;
        LED_PWM_LIGADO_OFF;
        StatusInversor = INVERSOR_DESLIGADO;
        TripOUV = 0;
        TripVPF = 0;
        TripGeral = 0;
        DeltaP = 0;
        InitOUV_OUF(TENSAO_NOMINAL, FREQUENCIA_NOMINAL);
        InitVolPosFdb(POTENCIA_NOMINAL, TENSAO_NOMINAL);
    }
}

//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
// Interrupção Externa
// Usada para desligar o driver de IGBT, impedindo que as chaves sejam comutadas em
// caso de falha
//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
interrupt void xint1_isr(void)
{
    PWM_DRIVER_OFF;          // Desliga o driver
    LED_PWM_DESLIGADO_ON;    // Liga o LED que sinaliza o PWM desativado
    LED_PWM_LIGADO_OFF;      // Desliga o LED que sinaliza o PWM ativado

    // Acknowledge this interrupt to get more from group 1
    PieCtrlRegs.PIEACK.all = PIEACK_GROUP1;
}

```

```

//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
// Interrupção do TIMER0
// Nesse arquivo essa interrupção é usada para indicar que o programa está em
execução piscando
// o LED3 da ControlCARD
//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
interrupt void cpu_timer0_isr(void)
{
// Pisca o LED3 da ControlCARD indicando que o programa está rodando
  GpioDataRegs.GPBTOGGLE.bit.GPIO34 = 1;

  // Acknowledge this interrupt to receive more interrupts from group 1
  PieCtrlRegs.PIEACK.all = PIEACK_GROUP1;
}

//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
// Função de configuração do módulo ADC
// Configura o módulo ADC para conversão sequencial em cascata. Os sinais do PWM são
// a fonte de interrupção para as conversões, uma interrupção do módulo ADC é gerada
// no final de cada sequência de interrupção.
//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
void Config_ADC(void)
{
  // Ajuste do clock do ADC
  AdcRegs.ADCTRL3.bit.ADCCLKPS = 0;      // Não divide o clock dos periféricos
  AdcRegs.ADCTRL1.bit.CPS = 0;          // Não divide o clock dos periféricos
  AdcRegs.ADCTRL1.bit.SEQ_CASC = 1;     // SEQ1 e SEQ2 operando em cascata

  // Ajuste do número de conversões
  AdcRegs.ADCMAXCONV.all = 3;           // Número máximo de conversões = 4

  // Seleciona os canais a serem convertidos e a ordem de conversão
  AdcRegs.ADCCHSELSEQ1.bit.CONV00 = 0x0; // Tensão do link
  AdcRegs.ADCCHSELSEQ1.bit.CONV01 = 0x1; // Tensão da rede
  AdcRegs.ADCCHSELSEQ1.bit.CONV02 = 0x2; // Corrente de saída
  AdcRegs.ADCCHSELSEQ1.bit.CONV03 = 0x3; // Índice de modulação

  // Seleciona a fonte de interrupção para as conversões - modo double-update
  AdcRegs.ADCTRL2.bit.EPWM_SOCA_SEQ1 = 1; // Enable SOCA from ePWM to start SEQ1
  AdcRegs.ADCTRL2.bit.EPWM_SOCB_SEQ1 = 1; // Enable SOCB from ePWM to start SEQ1

  // Habilita as interrupcoes
  AdcRegs.ADCTRL2.bit.INT_ENA_SEQ1 = 1; // Enable SEQ1 interrupt (every EOS)

  EALLOW;
  SysCtrlRegs.PCLKCR0.bit.ADCENCLK = 1;
  ADC_cal();
  EDIS;
}

```

```

//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
// Função da Pré-carga do link
// Essa função mede o valor da tensão do link DC e aciona o relé de bypass do
resistor.
//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
void PreCarga(void)
{
    // Inicializa a conversão por software
    AdcRegs.ADCTRL2.bit.SOC_SEQ1 = 1;
    // Aguarda a finalização da conversão
    while(AdcRegs.ADCST.bit.SEQ1_BSY == 1){}
    // Lê o valor convertido do Link DC
    ValorAnalogicoA0 = AdcRegs.ADCRESULT0 >> 4;
    // Retira o valor médio do valor convertido
    ValorAnalogicoA0 = ValorAnalogicoA0 - VALOR_DIGITAL_MEDIO;
    // Ajusta o valor convertido para corresponder com o valor real
    // TensaoLink = Valor lido * constante de conversão * constante de correção
do sensor
    TensaoLink = ValorAnalogicoA0 * TENSAO_LINK_DIV_4096 *
CALIBRACAO_SENSOR_LINK;
    // Se a tensão do link for maior que o valor do link pré-determinado
    // Então liga os relés de bypass e sinaliza pré-carga finalizada
    // Senão mantém desligado os relés e sinaliza pré-carga não finalizada
    if(TensaoLink >= LIMITE_MINIMO_VLINK)
    {
        PRE_CARGA_ON;
        StatusPreCarga = 1;
    }
    else
    {
        PRE_CARGA_OFF;
        StatusPreCarga = 0;
    }
}

```

```

//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
// Interrupção do ADC
// Nesse arquivo essa interrupção é utilizada para medir a tensão do barramento DC, a
tensão e
// frequência da rede e a corrente de saída do conversor. Um sinal senoidal é
sintetizado nessa
// função para impor uma tensão senoidal na saída do conversor. A amplitude do sinal
senoidal
// é controlada por um potenciômetro que controla o índice de modulação.
//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
interrupt void adc_isr(void)
{
    // Lê o valor convertido do Link DC
    ValorAnalogicoA0 = AdcRegs.ADCRESULT0 >> 4;

    // Lê o valor convertido da tensão da rede
    ValorAnalogicoA1 = AdcRegs.ADCRESULT1 >> 4;

    // Lê o valor convertido da corrente de saída do conversor
    ValorAnalogicoA2 = AdcRegs.ADCRESULT2 >> 4;

    // Lê o valor convertido do índice de modulação
    ValorAnalogicoA3 = AdcRegs.ADCRESULT3 >> 4;

    // Retira o valor médio estimado dos sinais convertidos
    ValorAnalogicoA0 = ValorAnalogicoA0 - VALOR_DIGITAL_MEDIO;
    ValorAnalogicoA1 = ValorAnalogicoA1 - VALOR_DIGITAL_MEDIO;
    ValorAnalogicoA2 = ValorAnalogicoA2 - VALOR_DIGITAL_MEDIO;

    // Ajusta o valor convertido para corresponder com o valor real
    // Valor Real = Valor lido * constante de conversão * constante de correção do sensor
    TensaoLink = ValorAnalogicoA0 * TENSAO_LINK_DIV_4096 *
CALIBRACAO_SENSOR_LINK;
    TensaoRedePCC = ValorAnalogicoA1 * TENSAO_LINK_DIV_4096 *
CALIBRACAO_SENSOR_REDE;
    CorrenteSaidaConversor = ValorAnalogicoA2 * CORRENTE_IOUT_DIV_4096 *
CALIBRACAO_SENSOR_IOUT;
    IndiceModulacao = ValorAnalogicoA3 * _INV_4096;

    // Executa a rotina do PLL para sincronismo com a rede
    Rotina_PLL();

    // Mede os valores de Vpcc, Iout e Fpcc
    SineAnalyzer(PLL.TensaoPerpendicular, TensaoRedePCC, CorrenteSaidaConversor);
    FrequenciaPCC = Frequencia_SA();
    TensaoPccRms = Sinal1_SA();
    CorrenteIoutRms = Sinal2_SA();
    DetetorZero = ZCD_SA();

    // Verifica se os parametros da rede estão dentro dos limites
    if(DetetorZero == 1) Ciclos++;
    if(Ciclos >= INVERSOR_ESTAVEL) Ciclos = INVERSOR_ESTAVEL;
    if(DetetorZero == 1 && Ciclos == INVERSOR_ESTAVEL) TripOUV =
FuncOUV_OUF(TensaoPccRms, FrequenciaPCC);

    // Define a potência do conversor
    PotenciaReferencia = POTENCIA_NOMINAL;

    // Calcula a perturbação de potência e verifica se houve trip do anti-ilhamento
    // if(DetetorZero == 1 && StatusInversor == INVERSOR_LIGADO)
    // linha original utilizada no dia 06/07/2015

```



```

//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
//      Rotina do PLL
//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
void Rotina_PLL(void)
{
    // Leitura da tensão de entrada
    PLL.TensaoEntrada = ValorAnalogicoA1 * _3DIV_4096;
    // Produto escalar da tensão de entrada e a saída ortogonal
    PLL.ProdutoEscalar = PLL.TensaoEntrada * PLL.TensaoParalela;
    //-----
    // Filtro passa baixa (Média Móvel)
    //-----
    PLL.EntradaFiltro = PLL.ProdutoEscalar;
    PLL.SaidaFiltro += (PLL.EntradaFiltro -
PLL.BufferFiltro[PLL.PosicaoFiltro])* INV_BUFFER_PLL;
    if(PLL.SaidaFiltro < 0.1)      {StatusPLLTravado = 1;}
    else                          {StatusPLLTravado = 0;}
    PLL.BufferFiltro[PLL.PosicaoFiltro] = PLL.EntradaFiltro;
    PLL.PosicaoFiltro++;
    if (PLL.PosicaoFiltro == BUFFER_PLL)  PLL.PosicaoFiltro = 0;
    //-----
    // Controlador PI
    //-----
    PLL.EntradaPI = PLL.SaidaFiltro;
    PLL.SaidaProporcional = PLL.EntradaPI * GANHO_PROPORCIONAL;
    // Anti wind-up da parcela proporcional
    if(PLL.SaidaProporcional > LIMITEAWU) PLL.SaidaProporcional = LIMITEAWU;
    if(PLL.SaidaProporcional < -LIMITEAWU) PLL.SaidaProporcional = -LIMITEAWU;
    // Cálculo do limite integral dinâmico
    PLL.LimiteIntegral = LIMITEAWU - abs(PLL.SaidaProporcional);
    PLL.LimiteIntegral = abs(PLL.LimiteIntegral);
    // Parcela integral
    PLL.SaidaIntegral = (PLL.EntradaPI + PLL.EntradaPIAnterior)
                                                                * GANHO_PROPORCIONAL *
GANHO_INTEGRAL * PERIODO_AMOSTRAGEM * 0.5;
    PLL.SaidaIntegral += PLL.SaidaIntegralAnterior;
    // Anti wind-up da parcela integral
    if(PLL.SaidaIntegral > PLL.LimiteIntegral)  PLL.SaidaIntegral =
PLL.LimiteIntegral;
    if(PLL.SaidaIntegral < -PLL.LimiteIntegral)  PLL.SaidaIntegral = -
PLL.LimiteIntegral;
    // Saída do PI
    PLL.SaidaPI = PLL.SaidaProporcional + PLL.SaidaIntegral;
    // Atualização das variáveis
    PLL.SaidaIntegralAnterior = PLL.SaidaIntegral;
    PLL.EntradaPIAnterior = PLL.EntradaPI;
    //-----
    // Integrador puro com limite superior e inferior
    //-----
    PLL.Angulo += (PLL.SaidaPI + OMEGA_REFERENCIA) * PERIODO_AMOSTRAGEM;
// PLL.Angulo += OMEGA_REFERENCIA * PERIODO_AMOSTRAGEM;
    if(PLL.Angulo > _2PI)  PLL.Angulo -= _2PI;
    if(PLL.Angulo < 0)    PLL.Angulo += _2PI;
    // Estimativa da frequência
// PLL.Frequencia = (PLL.SaidaPI + OMEGA_REFERENCIA)/_2PI;// Frequência em Hz
    // Cálculo das saídas do PLL
    PLL.TensaoParalela = cos(PLL.Angulo);
    PLL.TensaoPerpendicular = sin(PLL.Angulo);
}

```

```

//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
// Rotina do controlador PI da malha de corrente
//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
void Controlador_PI(void)
{
    CtrlPI1.CorrenteReferencia = CorrenteReferencia;
    CtrlPI1.CorrenteSaidaMedida = CorrenteSaidaConversor;
    CtrlPI1.ErroCorrente = CtrlPI1.CorrenteReferencia -
CtrlPI1.CorrenteSaidaMedida;

    CtrlPI1.EntradaPI = CtrlPI1.ErroCorrente;
    CtrlPI1.SaidaProporcional = CtrlPI1.EntradaPI * GANHO_PROPORCIONAL_PI;

    if(CtrlPI1.SaidaProporcional > MODULACAOMAX) CtrlPI1.SaidaProporcional =
MODULACAOMAX;
    if(CtrlPI1.SaidaProporcional < -MODULACAOMAX) CtrlPI1.SaidaProporcional = -
MODULACAOMAX;

    CtrlPI1.LimiteIntegral = MODULACAOMAX - abs(CtrlPI1.SaidaProporcional);
    CtrlPI1.LimiteIntegral = abs(CtrlPI1.LimiteIntegral);

    CtrlPI1.SaidaIntegral = CtrlPI1.ErroCorrente + CtrlPI1.ErroCorrenteAnterior;
    CtrlPI1.SaidaIntegral = CtrlPI1.SaidaIntegral * GANHO_INTEGRAL_PI;
    CtrlPI1.SaidaIntegral = CtrlPI1.SaidaIntegral +
CtrlPI1.SaidaIntegralAnterior;

    if(CtrlPI1.SaidaIntegral > CtrlPI1.LimiteIntegral) CtrlPI1.SaidaIntegral =
CtrlPI1.LimiteIntegral;
    if(CtrlPI1.SaidaIntegral < -CtrlPI1.LimiteIntegral) CtrlPI1.SaidaIntegral =
-CtrlPI1.LimiteIntegral;

    CtrlPI1.SaidaPI = CtrlPI1.SaidaProporcional + CtrlPI1.SaidaIntegral;

    CtrlPI1.ErroCorrenteAnterior = CtrlPI1.ErroCorrente;
    CtrlPI1.SaidaIntegralAnterior = CtrlPI1.SaidaIntegral;

//-----FeedForward-----

// TensaoRede = TensaoRede * GANHO_SENSOR_TENSAO_REDE;
// SaidaControlador = SaidaPI + TensaoRede; // Com feedforward
CtrlPI1.SaidaControlador = CtrlPI1.SaidaPI + TensaoRedePCC; // Com
feedforward
// SaidaControlador = SaidaPI; // Sem
feedforward

//-----Normalização-----
    CtrlPI1.SaidaControlador = CtrlPI1.SaidaControlador / TensaoLink;
}

```

```

// Inicialização do módulo EPWM1
// Ajuste para portadora triangular e modo double update de atualização
// Apenas o módulo EPWM1 gera interrupção para o módulo ADC
// A rotina de interrupção do módulo ADC atualiza os valores do PWM
void InitEPwm1Example()
{
    // Ajusta o timer do EPWM
    EPwm1Regs.TBPRD = EPWM1_TIMER_TBPRD;           // Ajusta o período do timer
    EPwm1Regs.TBPHS.half.TBPHS = 0x0000;         // Zera o valor da fase
    EPwm1Regs.TBCTR = 0x0000;                     // Zera o contador

    // Ajusta o valor inicial dos comparadores
    EPwm1Regs.CMPA.half.CMPA = EPWM1_MAX_CMPA;   // Valor do comparador A
    EPwm1Regs.CMPB = EPWM1_MAX_CMPB;           // Valor do comparador B

    // Seleciona o modo do contador
    EPwm1Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // Contagem up/down
    EPwm1Regs.TBCTL.bit.PHSEN = TB_DISABLE;      // Desabilita o modo de fase
    EPwm1Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1;
    EPwm1Regs.TBCTL.bit.CLKDIV = TB_DIV1;

    // Setup shadowing
    EPwm1Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW;
    EPwm1Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
    EPwm1Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;
    EPwm1Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;

    // Seleciona as ações na saída do comparador
    EPwm1Regs.AQCTLA.bit.CAU = AQ_CLEAR;
    EPwm1Regs.AQCTLA.bit.CAD = AQ_SET;
    EPwm1Regs.AQCTLB.bit.CBU = AQ_SET;
    EPwm1Regs.AQCTLB.bit.CBD = AQ_CLEAR;

    // Ajuste da interrupção onde será atualizado o valor dos comparadores
    // Gera o trigger para o SOC do módulo ADC
    // Configuração para o modo double-update
    EPwm1Regs.ETSEL.bit.SOCAEN = 1;              // Habilita o SOCA no modulo EPWM1
    EPwm1Regs.ETSEL.bit.SOCBEN = 1;              // Habilita o SOCB no modulo EPWM1
    EPwm1Regs.ETSEL.bit.SOCASEL = ET_CTR_ZERO;   // SOC quando o CTR = ZERO
    EPwm1Regs.ETSEL.bit.SOCBSEL = ET_CTR_PRD;    // SOC quando o CTR = PRD
    EPwm1Regs.ETPS.bit.SOCAPRD = ET_1ST;        // Gera o SOC no primeiro evento
    EPwm1Regs.ETPS.bit.SOCBPRD = ET_1ST;        // Gera o SOC no primeiro evento

    // DEAD BAND
    // Nesse arquivo o POLSEL é escolhido como Active Low devido a inversão do sinal
    // na saída da Placa de condicionamento de sinais. Para saídas sem inversão
    // a configuração padrão é Active High
    // DBRED = DBFED = 1us para Frequência de operação de 150Mhz
    // Sinal de entrada = CMPA
    EPwm1Regs.DBCTL.bit.IN_MODE = DBA_ALL;
    EPwm1Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE; // Dead band nas duas bordas
    EPwm1Regs.DBCTL.bit.POLSEL = DB_ACTV_LO;      // Modo Active Low
    EPwm1Regs.DBRED = 150;
    EPwm1Regs.DBFED = 150;
}

```

```

// Inicialização do módulo EPWM2
// Ajuste para portadora triangular e modo double update de atualização
// Apenas o módulo EPWM1 gera interrupção para o módulo ADC
// A rotina de interrupção do módulo ADC atualiza os valores do PWM
void InitEPwm2Example()
{
// Ajusta o timer do EPWM
    EPwm2Regs.TBPRD = EPWM2_TIMER_TBPRD;           // Ajusta o período do timer
    EPwm2Regs.TBPHS.half.TBPHS = 0x0000;          // Zera o valor da fase
    EPwm2Regs.TBCTR = 0x0000;                      // Zera o contador

    // Ajusta o valor inicial dos comparadores
    EPwm2Regs.CMPA.half.CMPA = EPWM2_MAX_CMPA;     // Valor do comparador A
    EPwm2Regs.CMPB = EPWM2_MAX_CMPB;               // Valor do comparador B

    // Seleciona o modo do contador
    EPwm2Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // Contagem up/down
    EPwm2Regs.TBCTL.bit.PHSEN = TB_DISABLE;        // Desabilita o modo de fase
    EPwm2Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1;
    EPwm2Regs.TBCTL.bit.CLKDIV = TB_DIV1;

    // Setup shadowing
    EPwm2Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW;
    EPwm2Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
    EPwm2Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;
    EPwm2Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;

    // Seleciona as ações na saída do comparador
    EPwm2Regs.AQCTLA.bit.CAU = AQ_CLEAR;
    EPwm2Regs.AQCTLA.bit.CAD = AQ_SET;
    EPwm2Regs.AQCTLB.bit.CBU = AQ_SET;
    EPwm2Regs.AQCTLB.bit.CBD = AQ_CLEAR;

// DEAD BAND
// Nesse arquivo o POLSEL é escolhido como Active Low devido a inversão do sinal
// na saída da Placa de condicionamento de sinais. Para saídas sem inversão
// a configuração padrão é Active High
// DBRED = DBFED = 1us para Frequência de operação de 150Mhz
// Sinal de entrada = CMPA
    EPwm2Regs.DBCTL.bit.IN_MODE = DBA_ALL;
    EPwm2Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE; // Dead band nas duas bordas
    EPwm2Regs.DBCTL.bit.POLSEL = DB_ACTV_LO;      // Modo Active Low
    EPwm2Regs.DBRED = 150;
    EPwm2Regs.DBFED = 150;
}
//=====
// Fim do arquivo Inversor-VPF_V2.c
//=====

```

INVERSOR + ANTI-ILHAMENTO SFS

O código fonte do inversor utilizado para avaliar o método SFS é igual ao utilizado para avaliar o método VPF, exceto algumas linhas contidas na função de atualização do PWM. Portanto, apenas o código desta função está reproduzido abaixo.

```
//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
// Interrupção do ADC
// Nesse arquivo essa interrupção é utilizada para medir a tensão do barramento DC, a
// tensão e frequência da rede e a corrente de saída do conversor. Um sinal senoidal
// é sintetizado nessa função para impor uma tensão senoidal na saída do conversor. A
// amplitude do sinal senoidal é controlada por um potenciômetro que controla o
// índice de modulação.
//%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
interrupt void adc_isr(void)
{
    // Lê o valor convertido do Link DC
    ValorAnalogicoA0 = AdcRegs.ADCRESULT0 >> 4;

    // Lê o valor convertido da tensão da rede
    ValorAnalogicoA1 = AdcRegs.ADCRESULT1 >> 4;

    // Lê o valor convertido da corrente de saída do conversor
    ValorAnalogicoA2 = AdcRegs.ADCRESULT2 >> 4;

    // Lê o valor convertido do índice de modulação
    ValorAnalogicoA3 = AdcRegs.ADCRESULT3 >> 4;

    // Retira o valor médio estimado dos sinais convertidos
    ValorAnalogicoA0 = ValorAnalogicoA0 - VALOR_DIGITAL_MEDIO;
    ValorAnalogicoA1 = ValorAnalogicoA1 - VALOR_DIGITAL_MEDIO;
    ValorAnalogicoA2 = ValorAnalogicoA2 - VALOR_DIGITAL_MEDIO;

    // Ajusta o valor convertido para corresponder com o valor real
    // Valor Real = Valor lido * constante de conversão * constante de correção do sensor
    TensaoLink = ValorAnalogicoA0 * TENSAO_LINK_DIV_4096 *
CALIBRACAO_SENSOR_LINK;
    TensaoRedePCC = ValorAnalogicoA1 * TENSAO_LINK_DIV_4096 *
CALIBRACAO_SENSOR_REDE;
    CorrenteSaidaConversor = ValorAnalogicoA2 * CORRENTE_IOUT_DIV_4096 *
CALIBRACAO_SENSOR_IOUT;
    IndiceModulacao = ValorAnalogicoA3 * _INV_4096;

    // Executa a rotina do PLL para sincronismo com a rede
    Rotina_PLL();

    // Mede os valores de Vpcc, Iout e Fpcc
    SineAnalyzer(PLL.TensaoPerpendicular, TensaoRedePCC, CorrenteSaidaConversor);
    FrequenciaPCC = Frequencia_SA();
    TensaoPccRms = Sinal1_SA();
    CorrenteIoutRms = Sinal2_SA();
    DetetorZero = ZCD_SA();

    // Verifica se os parâmetros da rede estão dentro dos limites
    if(DetetorZero == 1) Ciclos++;
    if(Ciclos >= INVERSOR_ESTAVEL) Ciclos = INVERSOR_ESTAVEL;
    if(DetetorZero == 1 && Ciclos == INVERSOR_ESTAVEL) TripOUV =
FuncOUV_OUF(TensaoPccRms, FrequenciaPCC);
}
```

```

// Define a potência do conversor
PotenciaReferencia = POTENCIA_NOMINAL;

// Calcula a variação de frequência a ser adicionada na corrente de saída
if(DetetorZero == 1 && StatusInversor == INVERSOR_LIGADO)
{
    //DeltaF = FuncSFS(FrequenciaPCC);    //Função da versão V1
    DeltaF = FuncSFS(PLL.Frequencia);    //Função da versão V2
    TripSFS = 0;
}

// Mescla os sinais de desligamento do conversor
TripGeral = TripOUV || TripSFS;

// Calcula a corrente de referência para o controlador
CorrenteReferencia = FuncGerIrefSFS(PotenciaReferencia, TensaoPccRms,
FrequenciaPCC, DeltaF, DetetorZero, TripGeral);

// Controlador PI da malha de corrente
Controlador_PI();
CorrenteConversor = CtrlPI1.SaidaControlador;

// Atualização das saídas do conversor
EPwm1Regs.CMPA.half.CMPA = Output_DAC_PWM(CorrenteConversor, -1, 1,
EPWM1_TIMER_TBPRD);
EPwm2Regs.CMPA.half.CMPA = Output_DAC_PWM(-CorrenteConversor, -1, 1,
EPWM1_TIMER_TBPRD);

// Reinicializa para a próxima sequência ADC
AdcRegs.ADCTRL2.bit.RST_SEQ1 = 1;    // Reset SEQ1
AdcRegs.ADCST.bit.INT_SEQ1_CLR = 1;  // Clear INT SEQ1 bit
PieCtrlRegs.PIEACK.all = PIEACK_GROUP1; // Acknowledge interrupt to PIE

return;
}

```

MÉTODO ANTI-ILHAMENTO VPF

ARQUIVO FONTE (.c)

```

//*****
//*****          LEP - LABORATÓRIO DE ELETRÔNICA DE POTÊNCIA
//*****          UNIVERSIDADE DE SÃO PAULO
//*****
//
// -----
// Nome do arquivo: VoltPosFdb.c
// Autor: Humberto T. Silva
// Criado em:.....    06/07/2015
// Revisão:.....    2.0
// Última modificação:.....    14/07/2015
// -----
//
//*****
#include "VoltPosFdb.h"
#include "VoltPosFdb.h"
#include "math.h"

struct VarVPF VPF;

void InitVolPosFdb(float Pn, float Vn)
{
    int i;
    VPF.PotenciaNominal = Pn;
    VPF.TensaoNominal = Vn;

    VPF.VFiltro = 0;
    VPF.VFiltroAnterior = 0;

    VPF.EntradaFiltro1 = 0;
    VPF.SaidaFiltro1 = 0;
    VPF.PosicaoFiltro1 = 0;
    for(i = 0; i < BUFFER_FILTRO1; i++)
    {
        VPF.BufferFiltro1[i] = 0;
    }
    VPF.VrmsMedio = 0;

    VPF.DeltaV = 0;
    VPF.Vref = VPF.TensaoNominal;
    VPF.SgnDeltaV = 0;

    VPF.DeltaVAnterior = 0;
    VPF.DifDeltaV = 0;
    VPF.DeltaVEstavel = 0;

    VPF.DeltaP = 0;
    VPF.DeltaPAnterior = 0;
    VPF.DeltaPAbs = 0;
    VPF.DifDeltaP = 0;
    VPF.DeltaPEstavel = 0;

    VPF.DeltaPAbsMedio = 0;

    VPF.PFiltro = 0;

```

```

VPF.PFiltroAnterior = 0;

VPF.HabilitaContador = 0;
VPF.Nciclos = 0;
VPF.Trip = 0;

VPF.DeltaPMax = 0;
VPF.DeltaPMin = 0;
VPF.InicioContador = 0;
VPF.ResetContador = 0;

return;
}

float FuncVolPosFdb(float P, float V, int ZCD)
{
    VPF.Potencia = P;
    VPF.Tensao = V;

    // Cálculo dos valores limites de DeltaP
    VPF.DeltaPMax = VPF.Potencia * DELTAP_MAX;
    VPF.DeltaPMin = VPF.Potencia * DELTAP_MIN;
    VPF.InicioContador = VPF.Potencia * LIMITE_INICIO_CONTADOR;
    VPF.ResetContador = VPF.Potencia * LIMITE_RESET_CONTADOR;

    // Filtro digital para remover oscilações de alta frequências
    VPF.VFiltro = ((1 - KV) * VPF.VFiltroAnterior) + (KV * VPF.Tensao);
    VPF.VFiltroAnterior = VPF.VFiltro;

    // Cálculo do valor médio da tensão RMS
    VPF.EntradaFiltro1 = VPF.VFiltro;
    VPF.SaidaFiltro1 += (VPF.EntradaFiltro1 -
VPF.BufferFiltro1[VPF.PosicaoFiltro1]) * INV_BUFFER_FILTRO1;
    VPF.BufferFiltro1[VPF.PosicaoFiltro1] = VPF.EntradaFiltro1;
    VPF.PosicaoFiltro1++;
    if(VPF.PosicaoFiltro1 == BUFFER_FILTRO1)        VPF.PosicaoFiltro1 = 0;
    VPF.VrmsMedio = VPF.SaidaFiltro1;

    // Cálculo do erro de tensão DeltaV
    VPF.DeltaV = (VPF.VFiltro - VPF.Vref) / VPF.Vref;

    // Sinalização da polaridade do erro de tensão DeltaV
    if(VPF.DeltaV < 0){VPF.SgnDeltaV = -1;}
    else {VPF.SgnDeltaV = 1;}

    // Verifica se DeltaV está estável
    VPF.DifDeltaV = VPF.DeltaV - VPF.DeltaVAnterior;
    if(VPF.DifDeltaV < 0) VPF.DifDeltaV = VPF.DifDeltaV * -1;
    VPF.DeltaVAnterior = VPF.DeltaV;
    if(VPF.DifDeltaV < 1e-4){VPF.DeltaVEstavel = 1;}
    else {VPF.DeltaVEstavel = 0;}

    // Cálculo da perturbação de potência DeltaP;
    VPF.DeltaP = VPF.Potencia * GANHO * VPF.DeltaV;

    // Cálculo do valor absoluto da perturbação de potência DeltaP
    if(VPF.DeltaP < 0)        {VPF.DeltaPAbs = VPF.DeltaP * -1;}
    else {VPF.DeltaPAbs = VPF.DeltaP;}

    // Define os limites máximo e mínimo de DeltaP
    if(VPF.DeltaPAbs > VPF.DeltaPMax) VPF.DeltaP = VPF.DeltaPMax * VPF.SgnDeltaV;

```

```

if(VPF.DeltaPAbs < VPF.DeltaPMin) VPF.DeltaP = VPF.DeltaPMin * VPF.SgnDeltaV;

// Verifica se DeltaP está estável
VPF.DifDeltaP = VPF.DeltaP - VPF.DeltaPAnterior;
VPF.DeltaPAnterior = VPF.DeltaP;
if(VPF.DifDeltaP < 1e-4)      {VPF.DeltaPEstavel = 1;}
else {VPF.DeltaPEstavel = 0;}

// Cálculo do valor absoluto da perturbação de potência DeltaP com limites
if(VPF.DeltaP < 0)      {VPF.DeltaPAbs = VPF.DeltaP * -1;}
else {VPF.DeltaPAbs = VPF.DeltaP;}

// Cálculo da média do valor absoluto da perturbação DeltaP
VPF.PFiltro = ((1 - KP) * VPF.PFiltroAnterior) + (KP * VPF.DeltaPAbs);
VPF.PFiltroAnterior = VPF.PFiltro;
VPF.DeltaPAbsMedio = VPF.PFiltro;

// Habilita ou desabilita a contagem de ciclos
if(VPF.DeltaPAbsMedio > VPF.InicioContador) VPF.HabilitaContador = 1;
if(VPF.DeltaPAbsMedio < VPF.ResetContador) VPF.HabilitaContador = 0;

// Atualiza o valor de Vref quando a condição de estabilidade é atingida
if(VPF.DeltaPEstavel == 1 && VPF.DeltaVEstavel == 1)
    {
        VPF.Vref = VPF.VrmsMedio;
    }
else
    {
        VPF.Vref = VPF.Vref;
    }

if(VPF.HabilitaContador == 1)
{
    VPF.Nciclos++;
    if(VPF.Nciclos == CICLOS_MAX)
        {
            VPF.Trip = 1;
            VPF.Nciclos = 0;
        }
}
if(VPF.HabilitaContador == 0)
{
    VPF.Trip = 0;
    VPF.Nciclos = 0;
}

return VPF.DeltaP;
}

int IndicadorTripVPF(void)
{
    return VPF.Trip;
}

void ResetTripVPF(void)
{
    VPF.Trip = 0;
    return;
}

```

MÉTODO ANTI-ILHAMENTO VPF

ARQUIVO CABEÇALHO (.h)

```

//*****
//*****          LEP - LABORATÓRIO DE ELETRÔNICA DE POTÊNCIA
//*****          UNIVERSIDADE DE SÃO PAULO
//*****
//
// -----
// Nome do arquivo: VoltPosFdb.H
// Autor: Humberto T. Silva
// Criado em:.....    06/07/2015
// Revisão:.....    2.0
// Última modificação:.....    14/07/2015
// -----
//
//*****
#define KV                0.2
#define BUFFER_FILTRO1   5
#define INV_BUFFER_FILTRO1 0.2
#define GANH0            3
#define DELTAP_MAX       0.025
#define DELTAP_MIN       0.005
#define KP               0.25
#define LIMITE_INICIO_CONTADOR 0.0225
#define LIMITE_RESET_CONTADOR 0.0075
#define CICLOS_MAX       18

struct VarVPF{
    float  PotenciaNominal;
    float  TensaoNominal;
    float  Potencia;
    float  Tensao;

    float  VFiltro;
    float  VFiltroAnterior;

    float  EntradaFiltro1;
    float  SaidaFiltro1;
    float  BufferFiltro1[BUFFER_FILTRO1];
    int    PosicaoFiltro1;
    float  VrmsMedio;

    float  DeltaV;
    float  Vref;
    int    SgnDeltaV;

    float  DeltaVAnterior;
    float  DifDeltaV;
    float  DeltaVEstavel;

    float  DeltaP;
    float  DeltaPAnterior;
    float  DeltaPAbs;
    float  DifDeltaP;
    float  DeltaPEstavel;
    float  PFiltro;
    float  PFiltroAnterior;

```

```
float DeltaPAbsMedio;

int HabilitaContador;
int Nciclos;
int Trip;

float DeltaPMax;
float DeltaPMin;
float InicioContador;
float ResetContador;
};

void InitVolPosFdb(float Pn, float Vn);
float FuncVolPosFdb(float P, float V, int ZCD);
int IndicadorTripVPF(void);
void ResetTripVPF(void);
```

MÉTODO ANTI-ILHAMENTO SFS**ARQUIVO FONTE (.c)**

```

//*****
//*****          LEP - LABORATÓRIO DE ELETRÔNICA DE POTÊNCIA
//*****          UNIVERSIDADE DE SÃO PAULO
//*****
//
// -----
// Nome do arquivo: SFS.c
// Autor: Humberto T. Silva
// Criado em:..... 19/03/2015
// Revisão:..... 1.0
// Última modificação:..... 21/03/2015
// -----
//
//*****
#include "SFS.h"

struct VarSFS SFS;

void InitSFS(float cf0, float k, float Fn)
{
    SFS.CfInicial = cf0;
    SFS.Ganhok = k;
    SFS.FrequenciaNominal = Fn;
    SFS.ErroFrequencia = 0;
    SFS.DeltaF = 0;
    return;
}

float FuncSFS(float F)
{
    SFS.ErroFrequencia = F - SFS.FrequenciaNominal;
    if(SFS.ErroFrequencia > 1)    SFS.ErroFrequencia = 1;
    if(SFS.ErroFrequencia < -1)  SFS.ErroFrequencia = -1;
    SFS.DeltaF = SFS.CfInicial + (SFS.Ganhok * SFS.ErroFrequencia);
    return SFS.DeltaF;
}

```

MÉTODO ANTI-ILHAMENTO SFS

ARQUIVO CABEÇALHO (.h)

```

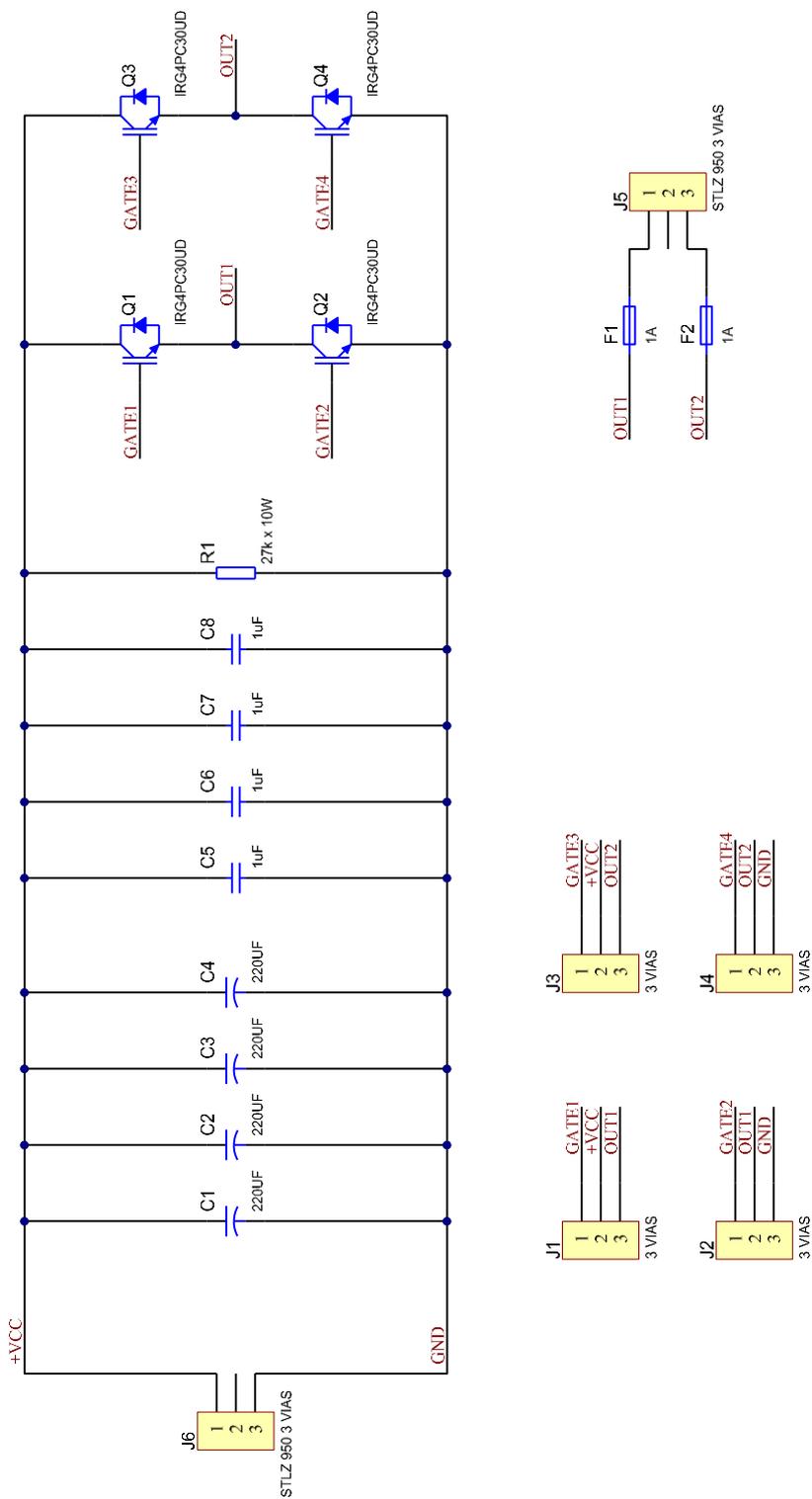
//*****
//*****          LEP - LABORATÓRIO DE ELETRÔNICA DE POTÊNCIA
//*****          UNIVERSIDADE DE SÃO PAULO
//*****
//
// -----
// Nome do arquivo: SFS.h
// Autor: Humberto T. Silva
// Criado em:..... 19/03/2015
// Revisão:..... 1.0
// Última modificação:..... 21/03/2015
// -----
//
//*****
struct VarSFS{
    float CfInicial;
    float Ganhok;
    float FrequenciaNominal;
    float ErroFrequencia;
    float DeltaF;
};

void InitSFS(float cf0, float k, float Fn);
float FuncSFS(float F);

```

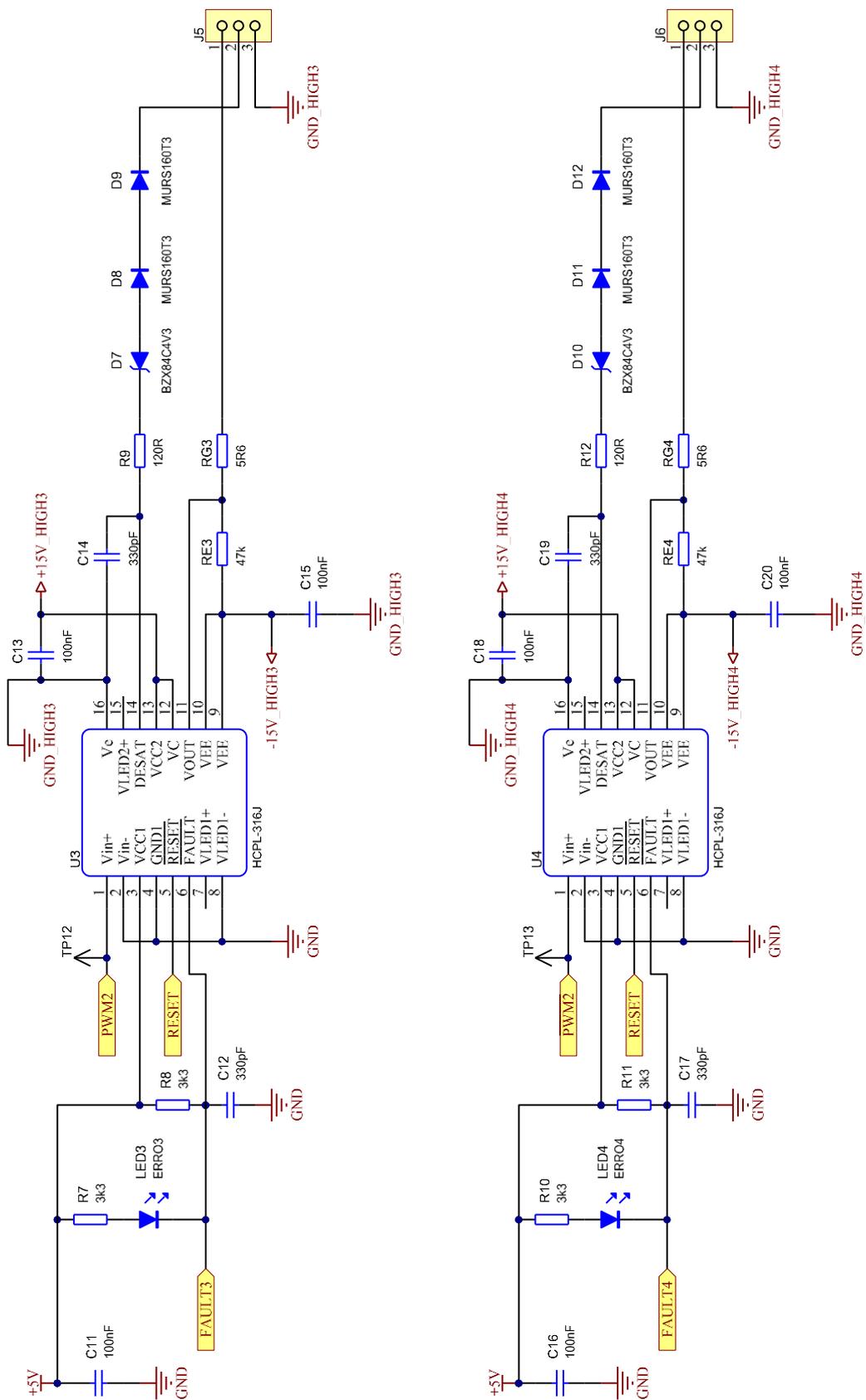
APÊNDICE E. Esquemáticos

Figura E.1. Circuito do inversor monofásico



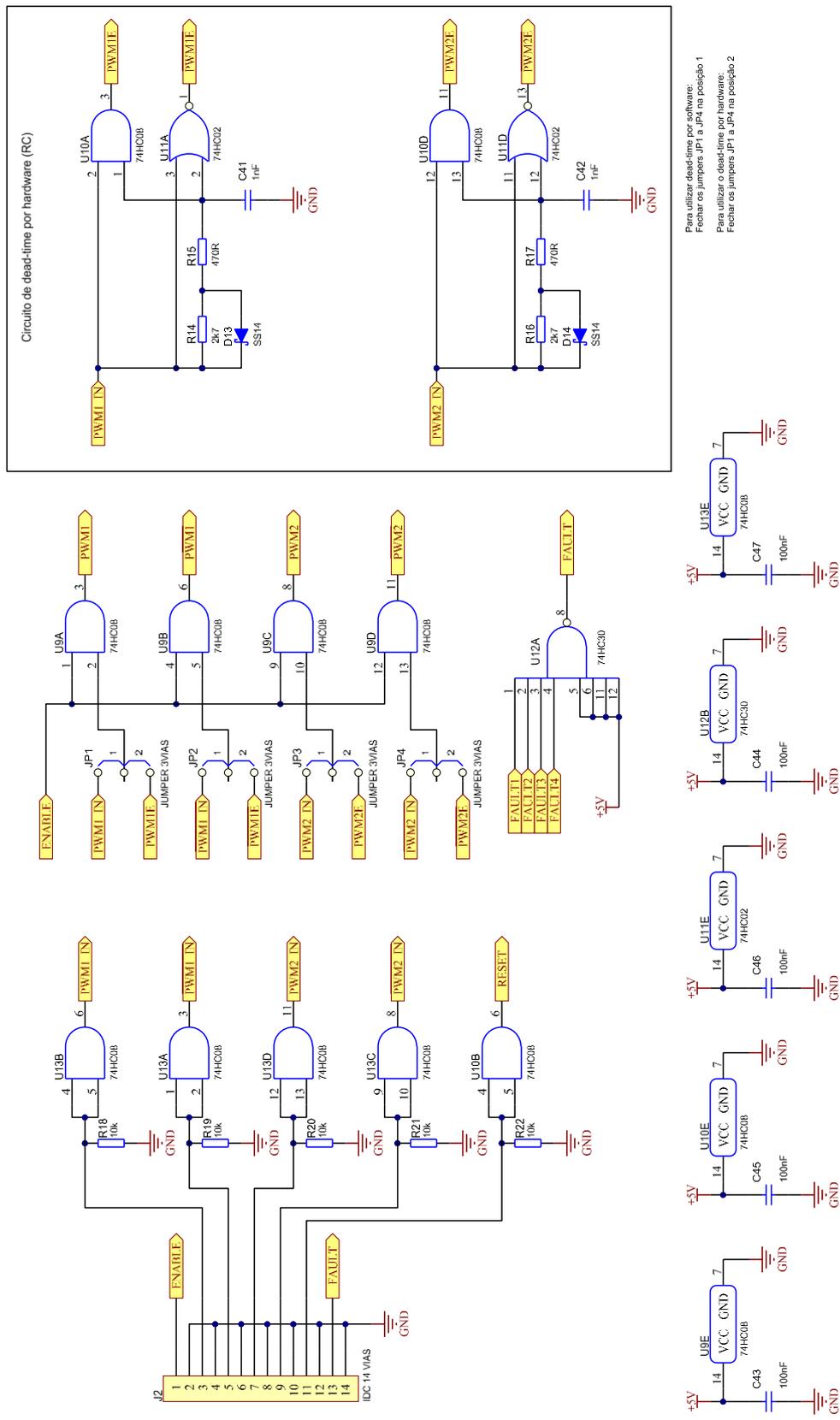
Fonte: Autor.

Figura E.3. Circuito do driver de IGBT – Parte 2.



Fonte: Autor.

Figura E.5. Circuito do driver de IGBT – Parte 4.



Fonte: Autor.