

Lourenço Matakas Jr

**CONEXÃO PARALELA DE CONVERSORES
ESTÁTICOS DO TIPO FONTE DE TENSÃO SEM
TRANSFORMADOR**

-

Características e Estratégias de Controle

**Tese apresentada à
Escola Politécnica da Universidade
de São Paulo
para a obtenção do título de
Doutor em Engenharia**

**Área de Concentração:
Sistemas de Potência**

**orientador:
Prof. Dr. Walter Kaiser**

ERRATA

Tese apresentada à Escola Politécnica da Universidade de São Paulo para a obtenção do título de Doutor em Engenharia.

Candidato: Lourenço Matakas Jr

título do trabalho: CONEXÃO PARALELA DE CONVERSORES ESTÁTICOS DO TIPO FONTE DE TENSÃO SEM TRANSFORMADOR -Características e Estratégias de Controle

Orientador: Prof. Dr. Walter Kaiser

Data da defesa: 7.5.1998

- página 8 , 3º parágrafo:

- . **onde se lê:** "excessão", **leia-se** "exceção";
- . **onde se lê** "extendido", **leia-se** "estendido".

- página 62 , última frase:

. **onde se lê:** "Apesar de não satisfazer a resposta dead-beat (Anexo F) devido às limitações na tensão disponível no conversor ($\pm v_d$), a corrente alcança a referência no mínimo intervalo de tempo possível."

. **leia-se:** "Apesar de não satisfazer a resposta dead-beat (Anexo F) devido às limitações na tensão disponível no conversor ($\pm v_d$), a corrente alcança a referência no mínimo intervalo de tempo possível. Nota-se que no início da mudança da referência de corrente, tem-se um comportamento não causal, ou seja a corrente do conversor começa a decrescer antes do sinal de referência. Isto ocorre porque na simulação, a forma de onda da corrente é pré-definida. Em outras palavras, os valores futuros da referência, necessários ao controlador "dead-beat" estão prontamente disponíveis. Em aplicações práticas, requer-se um bloco preditor, que vem a afetar a dinâmica do sistema. Por estar fora do escopo deste trabalho, não se considerou o efeito do bloco preditor."

-página 77, figuras 4.3.2.2-1 e 4.3.2.2-2

. **onde se lêem:** "I_{lr ref} " e "I_{kt ref}"; **leiam-se:** "I_{kt ref}" e "I_{lr ref} " respectivamente.

-página 110, eq. C-23

. onde se le:

$$\mathbf{i}' \mathbf{m} = 2C \frac{dv_{dc}}{dt} + i_l \quad (\text{C-23})$$

. leia-se:

$$\mathbf{i}' \mathbf{m} = C \frac{dv_{dc}}{dt} + i_l \quad (\text{C-23})$$

-página 110, eq. C-24

. onde se le:

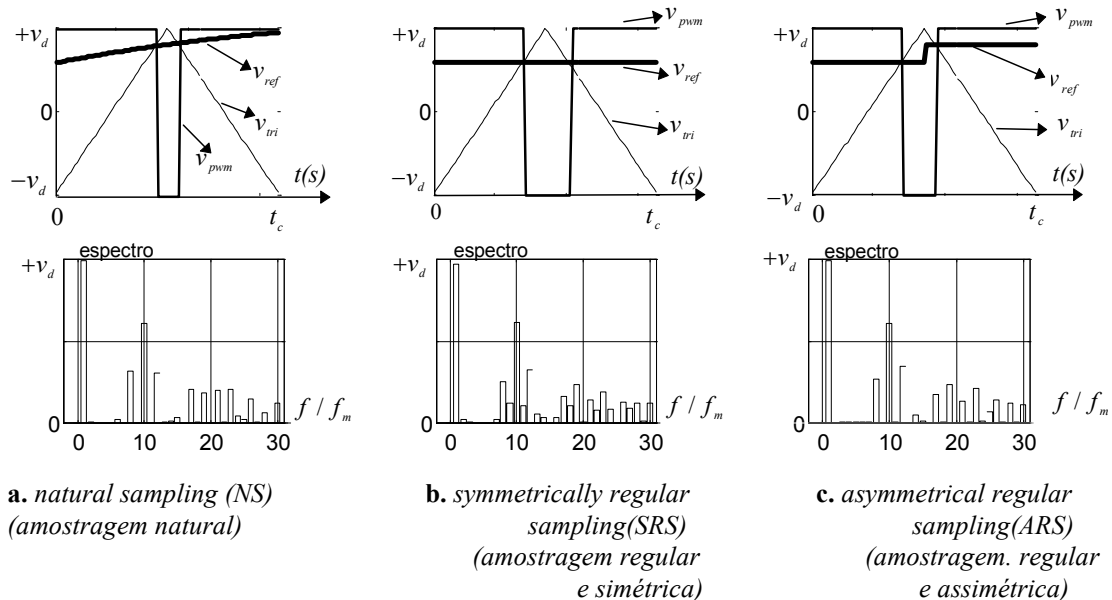
$$\left[\frac{dv_{dc}}{dt} = \frac{\mathbf{i}' \mathbf{m}}{2C} - \frac{i_l}{2C} \right. \quad (\text{C-24})$$

. leia-se:

$$\left[\frac{dv_{dc}}{dt} = \frac{\mathbf{i}' \mathbf{m}}{C} - \frac{i_l}{C} \right. \quad (\text{C-24})$$

página 113

Trocar a figura D2 por:



v_{pwm} : saída do bloco PWM ; v_{tri} : portadora triangular; v_m : sinal modulador

Fig.D-2 Três estratégias de PWM baseados em portadora triangular v_{pwm} , v_{tri} e v_m . (o espectro foi obtido com $p=10$ pulsos por ciclo)

Página II; Apêndice II, última frase do primeiro parágrafo:

Onde se lê: "Pode-se decompor ξ nas parcelas balanceada ξ_b e de seqüência zero ξ_0 , de modo que se satisfaça a eq.II.1."

leia-se: "Pode-se decompor ξ nas parcelas balanceada ξ_b e de seqüência zero ξ_0 , de modo que se satisfaça a eq.II.1. Se as tensões (correntes) forem periódicas, pode-se afirmar que a componente balanceada inclui os componentes de seqüências positiva e negativa de cada um dos harmônicos do terno de tensões (correntes) original. Como esta tese não necessita dos conceitos de seqüências positiva e negativa separadamente, limita-se neste apêndice a definir a parcela balanceada.

Lourenço Matakas Jr

**CONEXÃO PARALELA DE CONVERSORES
ESTÁTICOS DO TIPO FONTE DE TENSÃO SEM
TRANSFORMADOR**

-

Características e Estratégias de Controle

**Tese apresentada à
Escola Politécnica da Universidade
de São Paulo
para a obtenção do título de Doutor
em Engenharia**

1998

Lourenço Matakas Jr

**CONEXÃO PARALELA DE CONVERSORES
ESTÁTICOS DO TIPO FONTE DE TENSÃO SEM
TRANSFORMADOR**

-

Características e Estratégias de Controle

**Tese apresentada à
Escola Politécnica da Universidade
de São Paulo
para a obtenção do título de
Doutor em Engenharia**

**Área de Concentração:
Sistemas de Potência**

**orientador:
Prof. Dr. Walter Kaiser**

Matakas Junior, Lourenco
CONEXÃO PARALELA DE CONVERSORES ESTÁ-
TICOS DO TIPO FONTE DE TENSÃO SEM
TRANSFORMADOR - Características e Estratégias
de Controle. São Paulo, 1988
134p + apêndices

Tese (Doutorado) - Escola Politécnica da Universi-
dade de São Paulo. Departamento de Energia e Auto-
mação Elétricas.

1. análise e controle de Multiconversores 2. Con-
versores estáticos de Elevada Potência I. Universidade
de São Paulo. Escola Politécnica. Departamento de
Energia e Automação Elétricas II.t

Para:
Kiyoko
Nicolas
Nae

AGRADECIMENTOS

Agradeço ao Laboratório do Professor Eisuke Masada, do Depto de Engenharia Elétrica da Universidade de Tóquio, ao Ministério da Educação Japonês, ao CNPq e à Companhia Elétrica de Tóquio pelo suporte material durante minha permanência na Universidade de Tóquio, onde foi desenvolvida parte deste trabalho.

Agradeço a todos que de alguma forma contribuíram para este trabalho.

SUMÁRIO

LISTA DE ABREVIATURAS

LISTA DE SÍMBOLOS

RESUMO

ABSTRACT

OBJETIVOS

ESTRUTURA DA TESE

1. INTRODUÇÃO.....	1
1.1 Conversores Estáticos de Elevada Potência - Aplicações.....	1
1.2 "Conexão de Semicondutores" versus "Conexão de Conversores".....	4
1.3 Topologias de Multiconversores.....	5
1.4 Conexão em Paralelo de Conversores do Tipo VSC, sem Transformador (PCTL).....	10
2. ANÁLISE DE ALGUNS MULTICONVERSORES MONOFÁSICOS.....	11
2.1 Modelagem de Multiconversores via Equações de Estado - caso Monofásico.....	11
2.2 Cálculo dos Valores de Pico e Eficazes da Corrente Gerada por uma Tensão Multinível.....	15
2.3 Espectro Harmônico de um Sinal Multinível de Tensão.....	19
2.4 Cálculo das Ondulações nas Correntes Total e Individual para Um Conversor de Dois Níveis, e para Três Multiconversores.....	21
2.5 Comparação de Quatro Topologias de Conversores.....	24
2.6 Viabilidade da Conexão Paralela de Conversores sem Transformador (PCTL).....	28
3. ANÁLISE DO CASO PCTL - TRIFÁSICO.....	29
3.1 Modelo do Caso PCTL Trifásico.....	29
3.2 Decomposição do Modelo do Multiconversor nos Submodelos Correspondentes às Seqüências Zero e Balanceada.....	33
3.3 Acoplamento entre Conversores.....	37
3.4 Controlabilidade do Caso PCTL.....	39
3.5 Condições Necessárias para o Desacoplamento do PCTL.....	42
3.5.1 Caso 1- condição instantânea.....	43
3.5.2 Caso 2- condição para a média local.....	44
4. PROPOSTA DE CONTROLADORES DE CORRENTE PARA O PCTL.....	45
4.1 Discussão Sobre o Controle de Multiconversores.....	45
4.2 Controlador de Corrente Baseado em PWM com Portadora Triangular.....	47
4.2.1 Justificando o uso dos controladores de corrente individuais.....	47
4.2.2 Uso de controladores individuais desacoplados.....	48
4.2.3 Escolha dos ângulos de defasagem entre portadoras e dos instantes de amostragem.....	50
4.2.4 Minimização da ondulação de corrente pela injeção de um sinal de seqüência zero às referências de tensão dos PWMs.....	53
4.2.5 Descrição e comparação de três propostas de controladores de corrente.....	59
4.2.6 Operação durante falhas ou manutenção.....	68

4.3 Controlador de Corrente Baseado em PWM com Banda de Tolerância (BT).....	71
4.3.1 Justificando o uso dos controladores de corrente individuais.....	72
4.3.2 Uso de controladores BT individuais desacoplados.....	73
4.3.2.1 <i>Sincronização de controladores do tipo Banda de Tolerância via PLL</i>	74
4.3.2.2 <i>Redução da tensão de seqüência zero através do "Método das Correntes Fictícias"</i>	75
4.3.3 Descrição e comparação de seis estratégias de controladores de corrente.....	78
4.3.4 Operação durante falhas ou manutenção.....	92
5. CONCLUSÕES e SUGESTÕES PARA A CONTINUIDADE DESTE TRABALHO.....	94

Anexo A Obtenção do espectro de um sinal multinível de tensão gerado a partir de PWM com amostragem natural.....	98
Anexo B Ondulação do fluxo magnético para um transformador conectado a um conversor com dois níveis de tensão de saída.....	101
Anexo C Obtenção do modelo por equações de estado para a conexão paralela de conversores do tipo fonte de tensão sem transformador.....	102
Anexo D O modulador PWM visto como um bloco "amostrador e retentor" especial.....	111
Anexo E Obtenção das condições necessárias para o desacoplamento das entradas do PCTL.....	116
Anexo F Controlador de Corrente Digital - caso 'dead-beat'.....	121
Anexo G Comparação entre os moduladores PWM baseados em portadora e em banda de tolerância.....	125
Anexo H Projeto da malha PLL para o controlador BT.....	127

REFERÊNCIAS BIBLIOGRÁFICAS.....	130
---------------------------------	-----

Apêndice I Extensão do conceito de "valores por unidade" para a descrição de variáveis instantâneas.....	I
Apêndice II Decomposição de um Terno de Variáveis Trifásicas em Componentes de Seqüência Zero e Balanceada.....	II
Apêndice III Representação de Variáveis Trifásicas Através dos Vetores Espaciais.....	IV
Apêndice IV Detetor de defasagem digital.....	V

LISTA DE ABREVIATURAS

ARS	asymmetrical regular sampling
BES	battery storage systems
CS-SRS	coincident samplings - symmetrically regular sampling
DS-ARS	displaced samplings - asymmetrical regular sampling
DS-SRS	displaced samplings -symmetrically regular sampling
FACTS	flexible AC transmission systems
GTO	gate turn off thyristor
HVDC	high voltage DC transmission system
IGBT	insulated gate bipolar transistor
NS	natural sampling
PCIR	conexão paralela com reatores interfásicos
PCT	conexão paralela com transformador
PCTL	conexão paralela sem transformador
PLL	phase locked loop
PWM	pulse width modulation
SCT	conexão série com transformador
SCTL	conexão série sem transformado
SMES	superconducting energy storage systems
SRS	symmetrically regular sampling
SVG	static VAR generator
UPS	uninterrupted power supply
VAR	volt ampere reativo
VSC	voltage source converter

LISTA DE SÍMBOLOS

a. significado dos sufixos agregados às variáveis:

C	conversor
xy	$x^{\text{ésimo}}$ conversor da fase y
t	total
rms	valor eficaz
$peak$	valor de pico
f	componente fundamental do sinal
m	sinal modulador
c	sinal da portadora (<i>carrier</i>)
s	amostragem (sampling)
eq	equivalente
av	média local
0	seqüência zero
$x0$	seqüência zero do $x^{\text{ésimo}}$ conversor trifásico
b	seqüência balanceada

b. variáveis utilizadas:

a	relação entre o tempo que a chave fica ligada e o periodo de chaveamento (duty cycle)
α^1	ângulo de fase da portadora
β^1	ângulo de fase do sinal modulador
A_p, A_r	fatores de ondulação
C	capacitância do lado CC do conversor
$\underline{\Delta i}$	ondulação de corrente
Δi_{rms}	valor eficaz da ondulação na corrente
Δi_{peak}	valor de pico da ondulação na corrente
$\Delta i_{xy\ rms}$	valor eficaz da ondulação na corrente do $x^{\text{ésimo}}$ conversor da fase y
$\Delta i_{xy\ peak}$	valor de pico da ondulação na corrente do $x^{\text{ésimo}}$ conversor da fase y
Δi_t	ondulação na corrente total
Δi_{trms}	valor de pico da ondulação na corrente total
$\Delta \phi$	ondulação no fluxo magnético do transformador
$\Delta \theta = \theta / 2\pi$	defasagem relativa
Δy	intervalo entre dois níveis de tensão vizinhos do multiconversor
$f_c = 2\pi / \omega_c$	freqüência da portadora (carrier)
$f_m = 2\pi / \omega_m = 1 / T_m$	freqüência do sinal modulador

¹ α e β são utilizadas como variáveis arbitrárias na equação 3.1-9

g	múltiplos da frequência da portadora triangular
h	ordem dos componentes harmônicos vizinhos ao de ordem $g \omega_c$
ϕ_x	fluxo magnético no $x^{\text{ésimo}}$ transformador (caso SCT)
ϕ_f	componente fundamental do fluxo magnético do transformador
I_3	matriz identidade de ordem 3
i_{env}	envoltória da ondulação de corrente (Δi)
i_l	corrente da carga (fonte) do lado CC
i_{xyref}	corrente de referência do $x^{\text{ésimo}}$ conversor da fase y
i_t	corrente total (caso monofásico)
$i_{t\ rms}$	valor eficaz da componente fundamental da corrente total
$i_{t\ peak}$	valor de pico da componente fundamental da corrente total
$i_{x\ rms}$	valor eficaz da componente fundamental da corrente no $x^{\text{ésimo}}$ conversor
$i_{x\ peak}$	valor de pico da componente fundamental da corrente no $x^{\text{ésimo}}$ conversor
i_{ny}	($y=r,s,t$) correntes totais nas fases r,s,t
i_x	corrente individual no $x^{\text{ésimo}}$ conversor (caso monofásico) ($x=1,2,\dots,k$)
i_{xy}	corrente individual no $x^{\text{ésimo}}$ conversor, fase y ($x=1,2,\dots,k; y=r,s,t$)
J_n	função de Bessel, primeiro tipo
k	número de conversores monofásicos (trifásicos) que compõe um multiconversor monofásico (trifásico)
k_f	número de conversores retirados do multiconversor após ocorrência de falha.
L	indutor de filtro do lado CA do conversor
L_{eq}	indutância equivalente de um multiconversor
L_x	indutância da fonte (carga) do lado CA
m_{xy}	índice de modulação instantâneo do $x^{\text{ésimo}}$ conversor, da fase y ($-1 \leq m_{xy} \leq 1$)
M	pico do índice de modulação
n^+	número de conversores do tipo meia-ponte conectados ao terminal positivo da fonte CC
n^-	número de conversores do tipo meia-ponte conectados ao terminal negativo da fonte CC
N_p, N_s	número de espiras primárias e secundárias do transformador
p	número de pulsos de chaveamento por ciclo do sinal modulador (t_m), por conversor monofásico individual
$p_t = t_m / T$	número total de pulsos por ciclo do sinal modulador (t_m), por fase do multiconversor
$r = N_s / N_p$	relação de espiras
s	número de amostragens por ciclo *
θ	ângulo de defasagem entre portadoras
$T = 1 / (t_m p K)$	período da ondulação de v_{ceq}
τ	constante de tempo do filtro do detetor de fase do PLL
t_m	período do sinal modulador
t_s	intervalo de amostragem
v	tensão na fonte CA
v_b, v_0	componentes instantâneas de sequências balanceada e zero

v_{Cav}	média local da tensão de saída do conversor
v_{ceq}	tensão equivalente no lado CA de um multiconversor composto por k unidades
v_{cf}	componente fundamental da tensão do lado CA do conversor
v_{cx}	tensão no $x^{\text{ésimo}}$ conversor monofásico (meia ponte) ($x=1,2,\dots,k$)
v_{cxy}	tensão no $x^{\text{ésimo}}$ conversor monofásico da fase y ($x=1,2,\dots,k; y=r,s,t$)
v_{dc}	tensão do lado CC do conversor;
v_d	metade da tensão do lado CC do conversor
v_m	sinal modulador
v_{ref}	tensão de referência do PWM
V_y	pico da tensão da fase y da fonte CA
v_y	tensão da fonte CA ($y=r,s,t$)
ω_m	frequência angular do sinal modulador
ω_c	frequência angular da portadora triangular

RESUMO

Os elevados níveis de potência e desempenho solicitados pelas presentes e futuras aplicações de conversores estáticos de potência podem ser atingidos pela interconexão de unidades básicas menores (multiconversor). Com a utilização de uma estratégia de controle adequada consegue-se não apenas a potência total desejada e sua correta divisão entre as várias unidades básicas como também uma redução no conteúdo harmônico das correntes e tensões resultantes. Neste trabalho, algumas topologias de multiconversores monofásicos do tipo fonte de tensão são modeladas, analisadas e comparadas quanto às solicitações de corrente e tensão nos diversos componentes, e quanto ao espectro da corrente resultante. Desta discussão conclui-se que a "Conexão em Paralelo de Conversores Sem Transformador" (PCTL- parallel connection/transformerless) é viável, levando-se em conta as demais topologias e a tecnologia disponível em semicondutores de potência.

A análise do modelo matemático e da matriz de controlabilidade do caso PCTL trifásico resulta em métodos de desacoplamento das entradas do multiconversor. Baseando-se nestes métodos, são propostas três estratégias de controle utilizando controladores de corrente monofásicos individuais. Dois deles utilizam PWM com portadora triangular, e o outro, um PWM por banda de tolerância. Para um dos casos, baseados em PWM a portadora triangular, propõe-se um processo de minimização de harmônicos de corrente, injetando-se à referência de cada modulador PWM um sinal de "seqüência zero instantânea", obtido a partir da solução de um problema de otimização.

Para o caso baseado em banda de tolerância, conseguem-se satisfazer os critérios de desacoplamento pela sincronização e igual defasagem das funções de chaveamento dos diversos conversores via malhas PLL, e também pela injeção de uma corrente fictícia de "seqüência zero instantânea" às referências do controlador de corrente. Para os controladores propostos, discute-se a operação do PCTL durante a ocorrência de falhas ou manutenção. Apenas os conversores do tipo fonte de tensão são abordados neste trabalho.

ABSTRACT

The high power and performance levels required for the present and future power electronics converters can be achieved by connecting a set of smaller power units (multiconverter). By using appropriate control, not only perfect sharing of the power among the converters, but also harmonics reduction is obtained. This thesis presents, analyses and compares some multiconverter topologies, based on the values of the voltages and currents in the main components and in the spectra of the resulting current. As a result, the transformerless parallel connection of converters PCTL is shown to be a feasible solution, taking into account the existing power devices technology.

The analysis of the three phase PCTL model and its controllability matrix suggests methods for decoupling the PCTL inputs. This results in two methods using carrier based current controller and one method using a "tolerance band (TB)" based controller. For the carrier based one, the injection of an optimized zero sequence reference voltage produces a reduction in the ripple of the individual currents. For the tolerance based one, the inputs coupling is reduced by the use of PLL synchronized PWM and by the injection of a "fictitious zero sequence current in the TB controller. The operation of the PCTL under faults and maintenance condition is discussed. Only the voltage source converter is studied here.

OBJETIVOS

As complexas topologias e estratégias de controle de multiconversores levam a considerar a utilização da simples "conexão de conversores em paralelo sem transformador - PCTL", resolvendo os problemas relacionados com a elevada ondulação nas correntes individuais e com o acoplamento entre os conversores através de estratégias de controle adequadas.

Assim, as principais metas desta tese são:

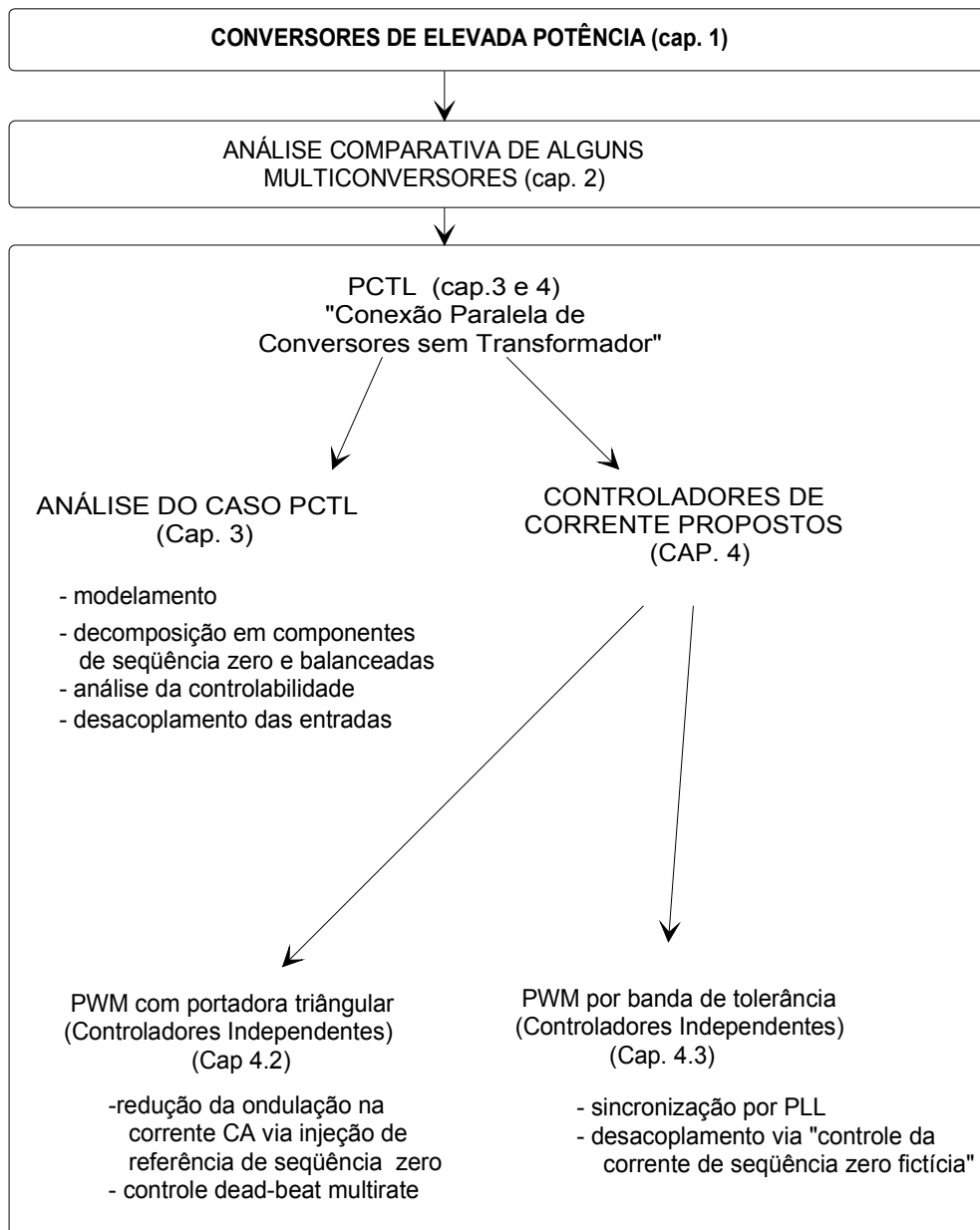
- justificar a viabilidade da implementação de multiconversores pela Conexão em Paralelo de Conversores do tipo Fonte de Tensão (VSC) sem Transformador (PCTL).
- propor controladores adequados para o caso PCTL;

sendo suportadas pelos seguintes sub-objetivos:

- análise comparativa de algumas topologias de multiconversores
- modelamento e análise detalhada do caso PCTL.

ESTRUTURA DA TESE

Mostra-se neste ítem a estrutura geral dos capítulos da tese, seguida de uma breve descrição dos seus conteúdos.



CONVERSORES DE ELEVADA POTÊNCIA (Cap. 1)

Diversas aplicações que requerem conversores estáticos de elevada potência são apresentadas. Comentam-se duas possíveis implementações destes conversores. Uma, a partir de um único conversor empregando a associação série/paralelo de semicondutores, e a outra, pela conexão série/paralelo de diversos conversores (multiconversor).

ANÁLISE COMPARATIVA DOS MULTICONVERSORES (Cap 2)

Quatro topologias são comparadas quantitativamente baseando-se em fórmulas que descrevem a ondulação das correntes totais e individuais. Estas equações permitem mostrar que a Conexão em Paralelo de Conversores tipo VSC sem Transformador (PCTL) é viável frente às demais versões, mesmo apresentando elevada ondulação nas correntes individuais.

ANÁLISE DO CASO PCTL (cap. 3)

O modelamento do PCTL permite que se obtenham as condições necessárias para o desacoplamento das entradas do PCTL, justificando o uso de $3k$ controladores de corrente individuais, ou seja, um para cada unidade monofásica que compõe o multiconversor. Duas estratégias de controle são consideradas:

PWM com Portadora Triangular (cap. 4.2) (frequência de chaveamento fixa)

A minimização da ondulação das correntes nos conversores individuais, necessária para se diminuírem os valores de corrente nos semicondutores, é conseguida pela injeção de um sinal de "seqüência zero instantânea" ótimo ao sinal de referência do PWM. Os requisitos para as defasagens entre instantes de amostragem e entre as portadoras triangulares do PWM são discutidos, apresentando-se a seguir os resultados obtidos por simulação numérica para três controladores de corrente propostos.

Banda de tolerância (cap. 4.3) (frequência de chaveamento variável)

Propõe-se e simula-se numericamente um novo método de controle baseado em malhas individuais de corrente do tipo banda de tolerância, onde os conversores são desacoplados através da operação sincronizada das diversas unidades monofásicas, e da redução da tensão de seqüência zero instantânea via realimentação do sinal de "corrente fictícia" (4.3.2).

1. INTRODUÇÃO

Este capítulo descreve uma série de novas aplicações que requerem conversores de elevada potência. A limitação nos valores de tensão e corrente admissíveis nos semicondutores obriga a associação série paralela de semicondutores, ou de conversores (multiconversor). Devido ao superior desempenho da segunda alternativa, descrevem-se algumas topologias de multiconversores, dando-se ênfase à conexão paralela de conversores sem transformador, tema desta tese.

1.1 Conversores Estáticos de Elevada Potência - Aplicações

São listadas neste ítem um série de aplicações que utilizam conversores estáticos com níveis de potências maiores que 1MVA.

O crescimento da demanda da energia elétrica vem acompanhado da utilização de novas tecnologias nos processos industriais, e traz uma série de novas necessidades e problemas a elas associados. Necessita-se controlar os níveis de tensão, corrente ou frequência da energia elétrica fornecida aos sistemas eletrônicos, eletromecânicos, eletro-térmicos e eletro-químicos. Desde o advento da primeira chave eletrônica de elevada potência (a válvula a arco de mercúrio) este controle se tornou possível, ainda que com uma série de limitações, pela possibilidade da realização da conversão CA-CC e CC-CA, através de conversores estáticos comutados pela rede. O surgimento dos diodos semicondutores e dos tiristores veio facilitar a implementação e reduzir o custo de tais conversores. Este tipo de carga, ao mesmo tempo que se mostra susceptível às perturbações do sistema elétrico, é responsável, juntamente com outras cargas de característica não linear (fornos a arco, ferrovias em CA, etc), pela deterioração do padrão de qualidade da energia entregue pelo sistema elétrico.

O desenvolvimento de semicondutores com capacidade de desligamento, tais como os GTOs, IGBTs, e IGCTs bem como o avanço nos dispositivos analógicos e digitais, permitiu a implementação de conversores com melhor desempenho quanto ao tempo de resposta e ao conteúdo harmônico. Conseguem-se além disso uma série de topologias diferentes, abrindo caminho para novas aplicações .

A título de exemplo, para um sistema elétrico de potência, deseja-se maximizar a potência transmitida, satisfazendo os limites de corrente e tensão das linhas de transmissão, e ainda assim manter níveis satisfatórios para a margem de estabilidade e para a qualidade da energia. Conversores estáticos de potência auto-comutados podem ser utilizados para satisfazer os requisitos acima, conforme descrito nas aplicações listadas a seguir:

- SVG (Static VAR Generators [1,2,3,4,5,6,7,8]), ou seja, geradores estáticos de potência reativa, fornecendo potencia reativa à rede de modo a se obterem compensação de fator de potência, controle de tensão, aumento da margem de estabilidade do sistema ou compensação de desbalanços no caso de cargas desequilibradas;
- Filtros Ativos, minimizando os harmônicos de corrente presentes em cargas não lineares [9,10,11,12];
- Interfaces para Armazenadores de Energia utilizando indutores supercondutores (SMES [13,14,15,16,17]), baterias (BES [18]), volantes e reservatórios de água bombeada [2], para nivelar a curva de demanda de potência;
- HVDC (High Voltage DC Transission) e conversores de frequência [23], interconectando sistemas distantes ou com frequências distintas);
- FACTs (Flexible AC Transmission Systems [19]) controlando o fluxo de potência nas linhas e aumentando as margens de estabilidade dinâmica e transitória através da variação: da tensão nas barras, do ângulo de potência, ou da impedância da linha;
- Interfaces de elevada potência para novas fontes de energia, tais como as células combustíveis [20], células solares, geradores eólicos, geradores magneto-hidro-dinâmicos, etc.

Na área industrial e em transportes utilizam-se conversores estáticos de elevada potência nas seguintes aplicações:

- Fontes de tensão (corrente) de frequência variável necessárias para o controle da posição, velocidade, ou torque em acionamentos elétricos [21,22,24,25,26,27,28], incluindo os inversores para o motor linear dos trens levitados [29,30,31,32];
- Conversores de Frequência para ferrovias [33];
- Retificadores para locomotivas [21,40,41];
- Fontes de tensão variável para processos térmicos;
- Fontes de tensão e frequência variável para aquecimento indutivo [35];
- Fontes para processos de soldagem, e tochas de plasma;
- fontes para processos eletroquímicos [34];

- Sistemas de Energia Ininterrupta (UPS), alimentando cargas essenciais durante a falta de energia elétrica [36,37,38,39];
- Sistemas de compensação de quedas ou elevações momentâneas de tensão, etc.[4,5,19].

Todos os casos acima citados necessitam de conversores auto-comutados operando com modulação por largura de pulso (PWM), com elevada potência, alta eficiência, bom desempenho dinâmico e baixo conteúdo harmônico. Os baixos valores de tensão, corrente e frequência de chaveamento dos atuais semicondutores de potência impõe uma severa limitação no desempenho e na potência do conversor. Tais problemas podem ser minimizados através da inter-conexão de diversos conversores de menor potência (multiconversores), operando em baixa frequência de chaveamento com um controle apropriado.

Neste trabalho serão abordados apenas conversores CA/CC e CC/CA do tipo fonte de tensão (VSC-Voltage Source Converter), ou seja, aqueles em que o lado CC pode ser considerado como uma fonte de tensão. Este tipo de conversor é largamente utilizado nas aplicações acima citadas devido ao seu controle mais simples e menores dimensões dos filtros no lado CA. Tem-se considerado seu uso até em HVDC [23], SMES [27] e conversores de frequência [23], aplicações tradicionalmente realizadas por conversores do tipo fonte de corrente. Multiconversores do tipo fonte de corrente [14,16,42] e do tipo ressonante [43,44] não serão discutidos neste trabalho.

1.2 "Conexão de Semicondutores" versus "Conexão de Conversores"

Duas alternativas para a implementação de conversores de elevada potência são comparadas. A primeira associa semicondutores e a segunda, conversores.

Os elevados níveis de potência requeridos pelas aplicações discutidas na seção anterior não são exequíveis devido às limitações nos níveis máximos de tensão e corrente dos semicondutores existentes. Esse problema pode ser solucionado pela associação série/paralelo de semicondutores ou de conversores [46,48]. No primeiro caso, a correta distribuição das correntes e das tensões nos vários componentes pode ser conseguida pelo uso de semicondutores previamente escolhidos, com pouca dispersão nas suas características elétricas [34,45,46,47,51], pela inserção de elementos passivos [45] ou pelo controle adequado dos pulsos de comando [23].

Apesar das dificuldades presentes na implementação destas técnicas, tem-se ainda a mesma topologia de conversor, com apenas dois níveis de tensão por fase e baixa frequência de chaveamento. O conteúdo harmônico das correntes e tensões do lado CA é elevado, exigindo a instalação de filtros com custo significativo.

A interconexão de conversores por outro lado pode oferecer uma tensão equivalente de saída com múltiplos níveis e um maior número de transições por ciclo, com reduzido conteúdo harmônico, conforme discutido nos itens 2.2 e 2.3. Além disso, problemas relativos à equalização ou limitação de correntes e tensões em cada unidade que compõe o multiconversor podem ser resolvidos através de malhas de controle adicionais.

Uma vez especificada a potência de um conversor, e escolhido um dado semicondutor de potência, consegue-se definir aproximadamente o número de semicondutores necessários e os equipamentos a eles associados, tais como refrigeração, circuitos de gatilho e proteções. O número de semicondutores é numa primeira análise independente da opção adotada, seja pela conexão de semicondutores ou pela conexão de conversores. As considerações acima confirmam o melhor desempenho da conexão de conversores. Será dada especial ênfase neste trabalho à conexão paralela de conversores sem transformador (PCTL).

1.3 Topologias de Multiconversores

Devido ao superior desempenho da implementação baseada na associação de conversores, esta seção apresenta uma visão geral das possibilidades de implementação de multiconversores utilizando conversores do tipo fonte de tensão (VSC).

Na implementação dos multiconversores [48], os lados CA e CC dos conversores individuais podem ser interligados em série ou paralelo. No lado CA a conexão pode ou não ser feita por meio de transformadores. Neste trabalho os multiconversores são classificados em série ou paralelo de acordo com a conexão entre os lados CA dos conversores. Cinco topologias de multiconversores são mostradas na figura 1.3-1.

A conexão de conversores por meio de transformadores (T) oferece uma flexibilidade adicional no projeto do multiconversor por prover isolamento elétrica entre os

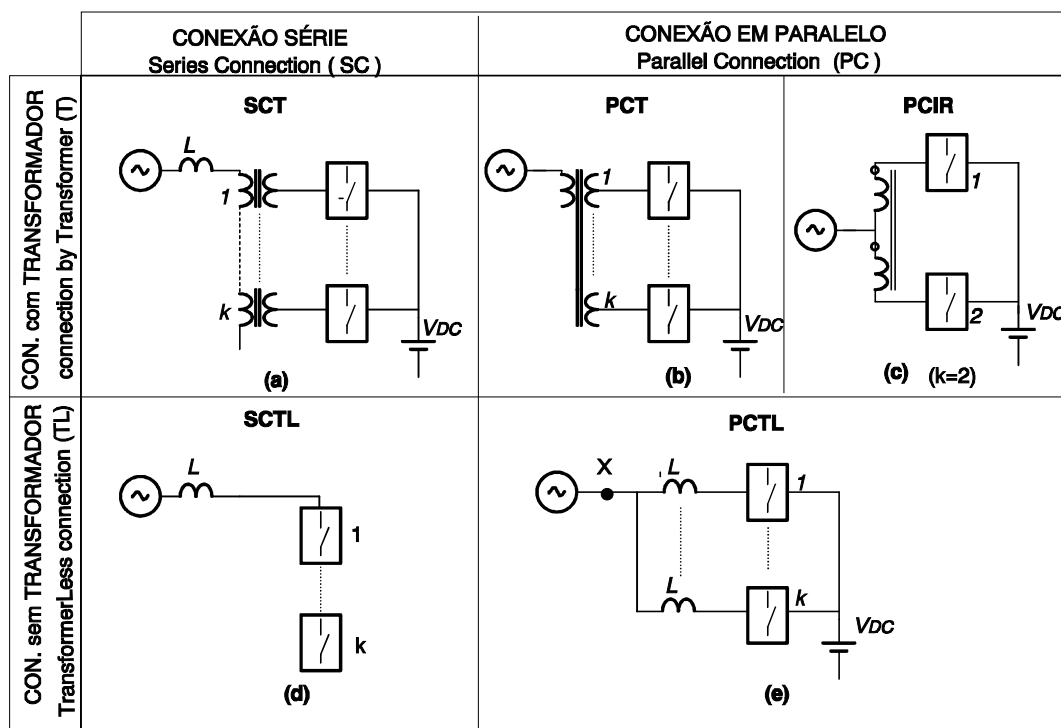


Fig.1.3-1 Topologias de Multiconversores- diagrama de blocos

lados CC e CA possibilitando a ligação em série ou paralelo em ambos os lados. Além disso, permite a livre escolha das defasagens e relações de espiras, possibilitando a minimização dos harmônicos. A indutância de dispersão dos transformadores pode assumir a função do reator série necessário à operação do conversor tipo VSC. A minimização do conteúdo harmônico da corrente de entrada através da escolha adequada dos valores de defasagem e relação de espiras é explorada nas referências [6,7,10,18,20].

Existem basicamente três tipos de multiconversores utilizando transformadores. a Conexão em Série de Conversores por Transformador (**SCT-series connection by transformer**), a Conexão Paralela de Conversores por Transformador (**PCT-parallel connection by transformer**) e a Conexão em Paralelo de Conversores por Reatores Interfásicos (**PCIR-parallel connection by interphase reactor**).

A figura 1.3-1a apresenta o diagrama do caso série (SCT) com transformador individual para cada conversor. A conexão série impõe uma corrente primária (total) com forma de onda semelhante à corrente secundária (individual), a menos da corrente de magnetização. Sendo assim, um controle adequado impõe correntes com ondulação de baixa amplitude, reduzindo as perdas nos transformadores e semicondutores.

Por outro lado, um controle eficiente anti-saturação para os transformadores se faz necessário. Qualquer componente de frequência nula da tensão gerada por um dos conversores individuais pode causar a saturação não só do seu transformador correspondente, como dos demais. Isto se reflete como um curto circuito no lado CA dos conversores. A corrente de magnetização bem como o fluxo magnético são impostos por uma tensão com dois níveis e baixo número de pulsos por ciclo, resultando em elevados valores de ondulação nas duas grandezas [48]. Isto não só aumenta as perdas no núcleo como também requer um transformador superdimensionado de modo a não saturar com os elevados valores de pico do fluxo magnético, conforme equacionado no Anexo B.

Aplicações práticas do SCT incluem tanto a conexão de unidades trifásicas [6.7.10,20,23] mostrada na figura 1.3-2a , como a conexão de unidades monofásicas formando um multiconversor monofásico [37](fig 1.3-2b). Uma unidade trifásica também pode ser implementada pela utilização de três unidades iguais à da figura 1.3-2b, conectadas em estrela ou triângulo [13,14,15,16,17]. Na figura 1.3-2a os transformadores trifásicos apresentam os seus enrolamentos secundários ligados em

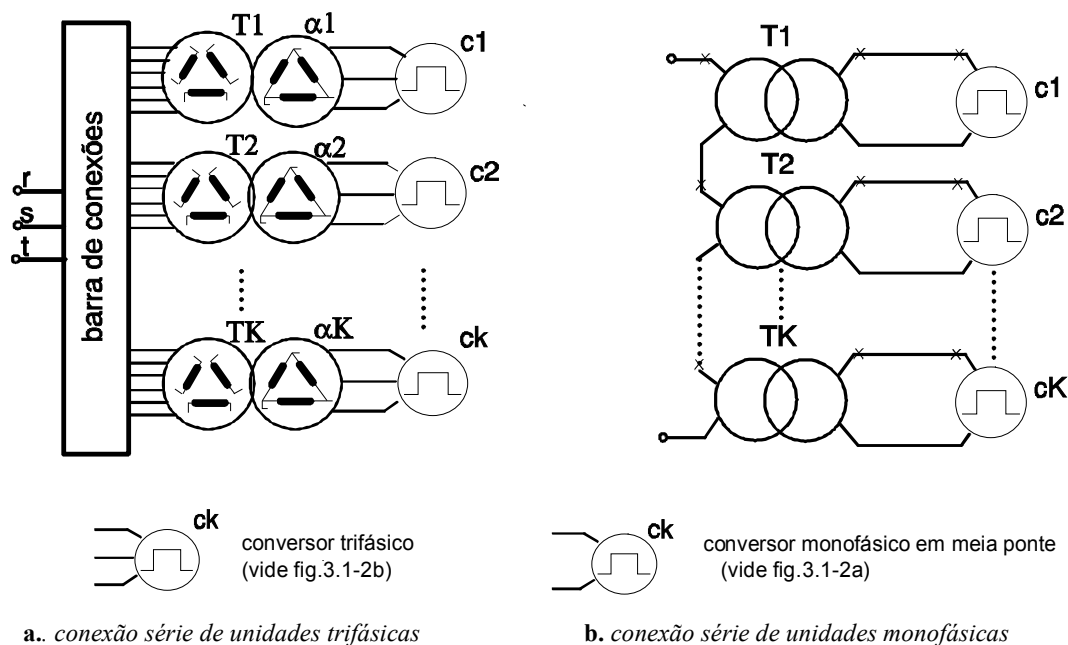


Figura.1.3-2 Conexão série de unidades monofásicas e trifásicas via transformador.

triângulo. Os enrolamentos primários são convenientemente interligados entre si de modo a se obter a eliminação de harmônicos desejada [6,7,10,18,20].

A **Conexão Paralela de Conversores por Transformador (PCT-parallel connection by transformer)**, mostrada na figura 1.3-1b utiliza um único transformador com múltiplos enrolamentos secundários. Neste caso, o transformador impõe as tensões secundárias, e os conversores operam como unidades independentes. A ondulação na corrente secundária será elevada. A corrente primária, constituída pela soma das correntes secundárias, pode vir a apresentar baixa ondulação tal como no caso SCT, desde que se empregue uma estratégia de controle adequada. Aplicações práticas [21,40,41,50] estão relacionadas com conversores CA-CC utilizados em locomotivas de ferrovias alimentadas em CA. O caso PCT com transformadores individuais não tem interesse prático devido à elevada ondulação tanto na corrente primária como na secundária.

A **Conexão Paralela de Conversores via Reatores Interfase (PCIR - parallel connection/ interphase reactor)** (fig.1.3-1c) oferece uma inerente equalização das correntes nos conversores se o reator não estiver saturado. Necessita-se assim um controle que evite a saturação do reator interfásico [25,28,49,52]. Tal como no caso SCT, baixos valores nas ondulações das correntes individuais e total são obtidos. O

volume deste reator é menor que o do transformador do caso SCT. Isto ocorre pelo fato do reator estar submetido apenas aos componentes harmônicos de baixa amplitude e alta frequência. Suas desvantagens são a ausência de isolamento elétrico entre os lados CA e CC, e a dificuldade da conexão de três ou mais conversores em paralelo [49].

A segunda grande classe, a dos Conversores Conectados sem Transformador (**TransformerLess-TL**), tem como mérito a ausência dos custosos e volumosos transformadores especiais do caso SCT. Esta classe pode ser dividida em dois grupos, o dos Conversores Conectados em Série (**SCTL-series connection-transformerless**) e o dos Conversores Conectados em Paralelo (**PCTL-parallel connection-transformerless**).

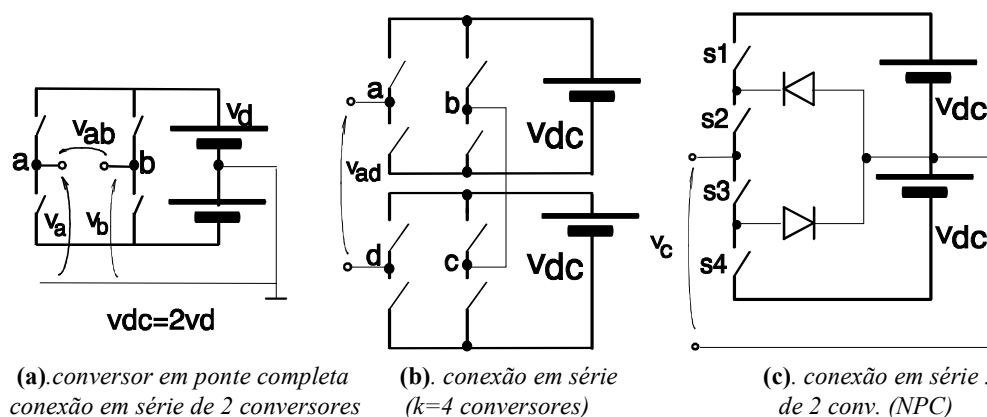


Figura.1.3-3 Conexão em série de conversores, sem transformador (SCTL)

A figura 1.3-3a mostra um conversor do tipo ponte completa. Ele pode ser considerado como a ligação em série de duas unidades básicas do tipo meia ponte. Se as tensões de saída das unidades meia ponte, v_a e v_b , satisfizerem a relação $v_a = -v_b = v$, a tensão resultante do conversor em ponte completa será $v_{ab} = 2v$ [36]. Este raciocínio pode ser estendido para os casos envolvendo um número arbitrário de conversores. A figura 1.3-3b mostra um caso com quatro conversores, podendo ser expandido para um número arbitrário de unidades monofásicas em ponte completa. Entretanto, para a maioria das aplicações, a utilização de fontes de tensão CC independentes e com potenciais flutuantes mostram-se indesejáveis. Uma exceção são os conversores utilizados em locomotivas com acionamento em CA em ferrovias alimentadas por rede CA. Neste caso, são utilizados grupos CA-CC (monofásico) e CC-CA (trifásico) independentes para cada "truck" permitindo a ligação em série dos lados CA dos retificadores. Outra aplicação desta estratégia são os geradores estáticos de reativos (SVG) [5,11,53,54] que não têm carga conectada ao lado CC.

Para aplicações com cargas ligadas ao lado CC utiliza-se a topologia conhecida por **Neutral Point Clamped Converter (NPC)** [22,24,53,54,55,56,57,58]. A figura 1.3-3c ilustra a conexão de dois conversores, resultando em três níveis de tensão possíveis. Neste caso, as duas fontes CC são conectadas em série, permitindo que uma unidade trifásica seja implementada pela ligação em estrela de três células NPC.

A referência [22] mostra que para fins de análise o NPC pode ser considerado como uma ligação em série de dois conversores ($k=2$) com dois níveis (meia ponte). Os três níveis de tensão disponíveis, $[-v_{dc}, 0, +v_{dc}]$, são obtidos pelo fechamento dos pares de chaves 1-2, 2-3 ou 3-4 respectivamente. Topologias similares para um número arbitrário " k " de conversores com $2k$ chaves/fase e $k+1$ níveis de tensão são apresentados nas referências [54,59,60,61].

A célula NPC apresenta baixos valores de ondulação na corrente do lado CA, devido à disponibilidade de três níveis de tensão. Além disso, o uso de chaves com suportabilidade de tensão v_{dc} , possibilita a obtenção de tensões CC e CA com valores de pico $2v_{dc}$. Suas principais desvantagens são a complexidade do circuito de potência, a necessidade de balanceamento instantâneo das tensões nos capacitores do lado CC [22,55,57,58,59], e a impossibilidade da operação com chaves danificadas. A topologia impõe combinações proibidas para os estados das chaves, reduzindo-se assim o número de alternativas permitidas por fase de 2^k para $k+1$ possibilidades. Uma nova versão de conversor com três níveis similar ao NPC, diferindo deste pela presença de um capacitor flutuante é discutida nas referências [53,54,55]. Sua extensão para um número arbitrário de níveis e sua aplicação são tratados em [9,62].

A conexão paralela de conversores sem transformador (PCTL) será apresentada no próximo item.

Vale lembrar que várias das estratégias apresentadas neste capítulo, podem ser utilizadas conjuntamente na implementação de conversores de elevada potência, o que pode ser verificado na bibliografia acima citada. Sem pretender listar todos os casos citados na bibliografia, apresentam-se abaixo alguns exemplos. A referência [23] utiliza a conexão série de conversores trifásicos via transformador, implementando cada válvula por uma associação série de GTOs. A referência [25] utiliza células NPC interligadas por reatores interfase. A referência [50] conecta duas unidades monofásicas em paralelo via transformador, sendo cada uma delas formada por duas células NPC em série sem transformador (ponte completa).

1.4 Conexão em Paralelo de Conversores do Tipo VSC, sem Transformador - PCTL

Descrevem-se sucintamente as características do caso PCTL.

Esta trabalho se concentra na Conexão de Conversores em Paralelo Sem o uso de Transformadores (**PCTL-parallel connection/transformerless**), apresentada na figura 1.3.1e. O PCTL [71,72,73] tem uma estrutura simples e homogênea, podendo manter os níveis de tensão nominais do lado CA, sob potência reduzida, em caso de perda de algumas unidades em situações de faltas ou de manutenção programada. Na conexão em série com transformador (SCT), tal característica só pode ser obtida pela operação do conversor em uma tensão mais elevada, o que será discutido no ítem 2.5. O PCTL torna-se atrativo nas aplicações de conversores de elevada potência, especialmente naqueles utilizados no controle de sistemas elétricos de potência que requerem elevados níveis de confiabilidade e disponibilidade dos equipamentos [3].

A maior desvantagem do PCTL são as elevadas amplitudes da ondulação nas correntes dos conversores individuais, exigindo o superdimensionamento dos indutores de filtro e dos semicondutores. Apesar disso mostra-se no ítem 2.6 que o PCTL é viável frente às outras topologias. Pode-se obter uma redução na ondulação das correntes, utilizando-se células conversoras de três níveis de tensão, que podem ser obtidas através de células monofásicas implementadas a partir da ligação de dois conversores do tipo meia-ponte via reator interfase [25], ou através de unidades NPC [49,52].

Os recentes avanços da tecnologia de semicondutores de potência, já viabilizam a construção de conversores trifásicos individuais de 1.5MVA [24,27] com frequência de chaveamento da ordem de 1.5kHz, utilizando transistores do tipo IGBT. Melhores características de chaveamento são obtidas com os novos e promissores IGCT (integrated gate commutated thyristor) [51].

Os níveis de tensão dos lados CC e CA são ditados pelo valor máximo da tensão admissível nos semicondutores. Valores de tensão mais elevados do lado CA podem ser obtidos com a adição de um transformador convencional do lado CA. Este transformador entretanto é indispensável nas aplicações de elevada potência, seja para compatibilizar as tensões, como também para prover isolação elétrica e limitar a corrente de curto circuito da barra. Neste caso a possibilidade do uso de um transformador convencional torna-se uma grande vantagem.

2. ANÁLISE DE ALGUNS MULTICONVERSORES MONOFÁSICOS

Neste capítulo é obtido um modelo equivalente único para quatro topologias de multiconversores. Segue-se a determinação das expressões que descrevem os valores de pico e eficaz da ondulação da corrente, sendo utilizadas para uma comparação quantitativa das topologias abordadas, e para a confirmação da viabilidade técnica do caso PCTL. Inclui-se neste capítulo uma discussão sobre o processo de eliminação de harmônicos em multiconversores.

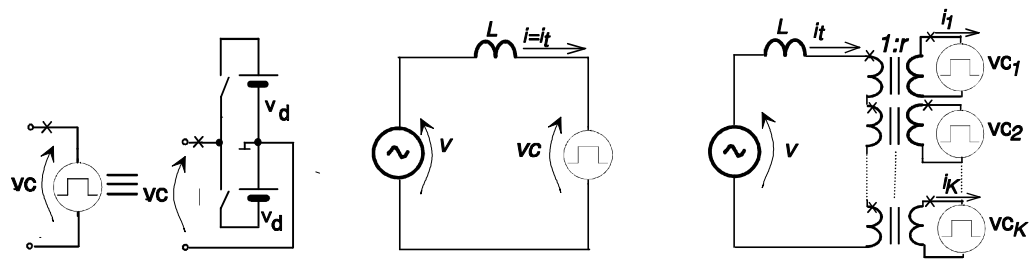
2.1 Modelagem de Multiconversores via Equações de Estado - caso monofásico

Obtém-se neste item as equações de estado que descrevem os cinco conversores mostrados na figura 2.1-1b,c,d,e,f. Uma escolha adequada de parâmetros permite representar todos os conversores através do mesmo circuito elétrico equivalente, facilitando o estudo comparativo abordado nos próximos itens.

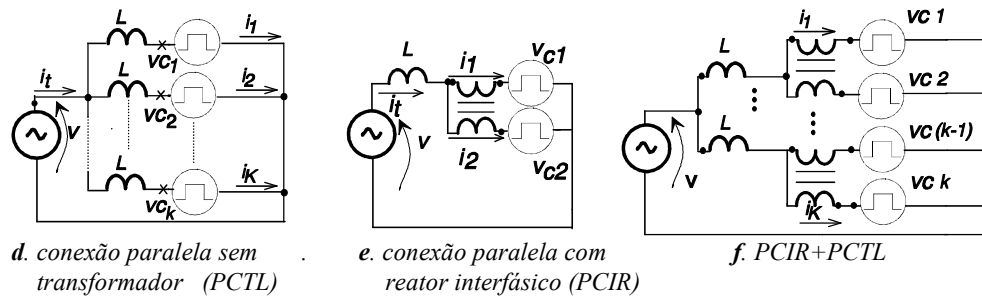
O conversor monofásico do tipo meia-ponte mostrado na figura 2.1-1a é adotado como uma unidade básica, fornecendo dois níveis de tensão de saída $\{-v_{dc}, +v_{dc}\}$. Todos elementos são considerados sem perdas e os transformadores têm acoplamento perfeito. A tensão CC é admitida constante, e no caso de existirem várias fontes CC elas serão balanceadas. Somente o caso monofásico será considerado neste capítulo.

O conversor básico da figura 2.1-1b é descrito pela equação diferencial 2.1-1.

$$\frac{di_t}{dt} = \frac{di}{dt} = \frac{v - v_C}{L} \quad (2.1-1)$$



a. Meia Ponte - conversor básico b. conversor básico c. Conexão série com transformador (SCT)



d. conexão paralela sem transformador (PCTL)

e. conexão paralela com reator interfásico (PCIR)

f. PCIR+PCTL

Fig.2.1-1 Topologias de Multiconversores Monofásicos - circuitos equivalentes

Para o SCT mostrado na figura 2.1-1c, a corrente total i_t e as correntes individuais i_x são descritas pelas equações 2.1-2 e 2.1-3 respectivamente.

$$\frac{di_t}{dt} = \frac{1}{L} \left(v - \frac{1}{r} \sum_{x=1,k} v_{Cx} \right) = \frac{v - v_{Ceq}}{L}. \quad (2.1-2)$$

$$i_x = i_t / r \quad (\text{para } x = 1, 2, \dots, k). \quad (2.1-3)$$

O fluxo magnético no $x^{\text{ésimo}}$ transformador individual é dado pela eq. 2.1-4, sendo N_s é o número de espiras secundárias.

$$\frac{d\phi_x}{dt} = \frac{v_{Cx}}{N_s}. \quad (2.1-4)$$

O caso PCTL mostrado na figura 2.1-1d, tem suas correntes i_x e i_t definidas pelas equações 2.1-5 e 2.1-6 respectivamente.

$$\frac{di_x}{dt} = \frac{v - v_{Cx}}{L} \quad (2.1-5)$$

$$\frac{di_t}{dt} = \frac{d}{dt} \left(\sum_{x=1,2..k} i_x \right) = \frac{kv - \sum_{x=1,2..k} v_{C_x}}{L} = \frac{v - \frac{\sum_{x=1,2..k} v_{C_x}}{k}}{\frac{L}{k}} = \frac{v - v_{C_{eq}}}{\frac{L}{k}} \quad (2.1-6)$$

Para o circuito da figura 2.1-1e, impondo-se $i_1 = i_2$, obtém-se i_t dada pela equação 2.1-7.

$$\frac{di_t}{dt} = \frac{v - (v_{C1} + v_{C2})/2}{L} = \frac{v - v_{C_{eq}}}{L} = 2 \frac{di_1}{dt} = 2 \frac{di_2}{dt} \quad (2.1-7)$$

O fluxo no reator interfásico é imposto pela diferença entre as tensões v_{C1} e v_{C2} , de acordo com a eq 2.1-8, onde N é o número de espiras total do reator.

$$\frac{d\phi}{dt} = \frac{v_{C1} - v_{C2}}{N} \quad (2.1-8)$$

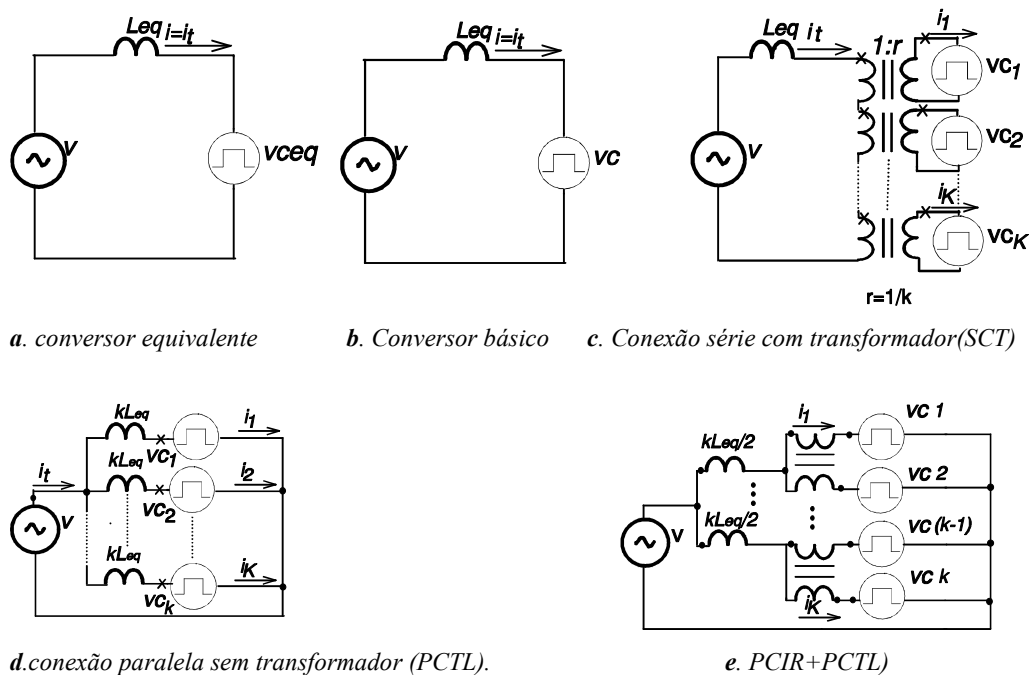


Fig.2.1-2 Valores de L e r necessários à obtenção de um mesmo modelo equivalente, igual ao da sub-figura **a**, para todas as topologias.

No caso das topologias PCIR e PCTL indicadas na figura 2.1-1f, as correntes nos sub-ramos definidos por cada par de conversores são descritas pela equação 2.1-7. A corrente total i_t é dada pela eq. 2.1-9.

$$\frac{di_t}{dt} \sum_{o=1,2,\dots,k/2} \frac{v - (v_{C(2o)} + v_{C(2o-1)})/2}{L} = \frac{k}{2L} \left(v - \frac{1}{k} \sum_{x=1,2,\dots,k} v_{cx} \right) = \frac{k}{2L} (v - v_{Ceq}) \quad (2.1-9)$$

As equações 2.1-2,6,7,9, que descrevem i_t , são semelhantes exceto por um fator de escala. Assim, todos os casos podem ser descritos por um circuito equivalente similar ao da figura 2.1-2a. Considerando-se L_{eq} como sendo a indutância equivalente de Thevenin vista pela fonte CA, e impondo-se: a) $L = kL_{eq}$ para o caso PCTL (fig.2.1.2d); b) $L = L_{eq}$ e $r=1/k$ para o caso SCT (fig.2.1.2c) e c) $L = kL_{eq}/2$ para o caso PCIR+PCTL (fig.2.1.2e), a expressão 2.1-10 para a corrente i_t é válida para todos os casos.

$$\frac{di_t}{dt} = \frac{v - v_{Ceq}}{L_{eq}} = \frac{1}{L_{eq}} \left(v - \frac{1}{k} \sum_{x=1,2,\dots,k} v_{cx} \right) \quad (2.1-10)$$

2.2 Cálculo dos Valores de Pico e Eficazes da Corrente Gerada por uma Tensão Multinível

Neste ítem são calculados os valores de pico e eficazes da ondulação da corrente produzida por um sinal de tensão multinível v_{Ceq} , obtido na saída de um multiconversor genérico. As expressões para os valores eficaz e de pico, das correntes individual e total, para os quatro casos abordados, são apresentadas no ítem 2.4 e utilizadas no ítem 2.5 para uma comparação quantitativa entre eles.

Conforme mostrado no ítem 2.1, a derivada da corrente total definida pela eq.2.1-10 e válida para todos os casos, é proporcional a v_{Ceq} . A conexão de k conversores, cada um com dois níveis de tensão, pode fornecer uma tensão v_{Ceq} com um número máximo de $k+1$ níveis de tensão diferentes, cujas amplitudes são dadas pela eq.2.2-1 .

$$V_{Ceq}(j) = +v_d \left(\frac{2j}{k} - 1 \right) ; j = 0, 1, 2, \dots, k \quad (2.2-1)$$

Um valor arbitrário da tensão v_{Cav} ($-v_d \leq v_{Cav} \leq v_d$) pode ser sintetizado por uma combinação convexa dos seus níveis de tensão adjacentes $V_{Ceq}(j)$ e $V_{Ceq}(j+1)$, ($V_{Ceq}(j) \leq v_{Cav} \leq V_{Ceq}(j+1)$), de acordo com a equação 2.2-2 e a figura 2.1-1a. Em outras palavras, obtém-se um sinal com amplitude $V_{Ceq}(j+1)$ durante um intervalo de tempo $t' = aT$, e $V_{Ceq}(j)$ durante o intervalo de tempo $T - t'$. A média local deste sinal tomada em um período T é v_{Cav} .

$$v_{Cav} = v_{Ceq}(j+1)a + v_{Ceq}(j)(1-a), \quad a = t'/T \quad (t' \leq T) \quad (2.2-2)$$

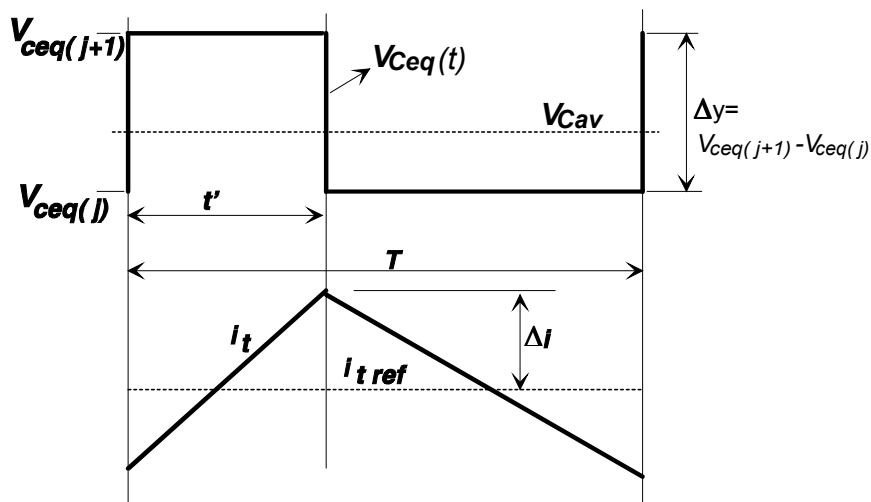


Figura 2.2-1. Período de um sinal de tensão multinível e sua ondulação de corrente correspondente

O valor de pico instantâneo da ondulação de corrente Δi , dado pela eq.2.2-3, é obtido da figura 2.2-1a, integrando-se o sinal multinível $v_{Ceq}(t)$ no intervalo de tempo t' , sendo: $a=t'/T$; T o período do sinal de tensão multinível v_{Ceq} ; f_m a frequência do sinal modulador (referência de tensão); $p_t = t_m / T$ o número de pulsos por período do sinal modulador; L_{eq} a indutância equivalente de Thevenin; $V_{Ceq}(j)$ e $V_{Ceq}(j+1)$ os dois níveis de tensão vizinhos utilizados para sintetizar o sinal $v_{Ceq}(t)$ e $m(t)$ o índice de modulação instantâneo ($-1 \leq m(t) \leq 1$ e $v_{Ceq}(t) = m(t)v_d$).

$$\Delta i = \frac{v_{dc}(1-a)a}{2K \cdot L_{eq} \cdot f_m \cdot p_t} \tag{2.2-3}$$

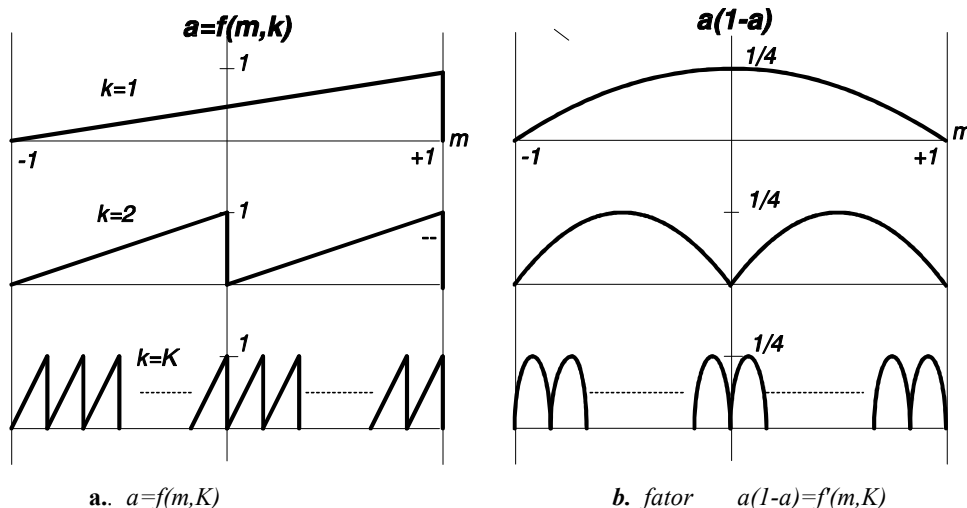


Fig.2.2-2 . Gráficos de $a=f(m,K)$ e do fator $a(1-a)=f'(m,K)$

O fator $a = t'/T$ está relacionado com o índice de modulação instantâneo e com o número de conversores k conforme mostrado na figura 2.2-2a. O fator $a(1-a)$, apresentado na figura 2.2-2b, têm um valor máximo de 1/4 independentemente do número de conversores. Na maioria das aplicações deseja-se correntes ou tensões senoidais, impondo um índice de modulação dado por $m(t) = M \cos(\omega_m t)$. O primeiro caso analisado considera $k=1$ conversor (2 níveis). Da equação 2.2-3 e da figura 2.2-2b, obtém-se a expressão da envoltória da ondulação da corrente $I_{env}(t)$, mostrada na eq. 2.2-4. $I_{env}(t)$ pode ser considerada com sendo o valor instantâneo do valor de pico $\Delta i_{peak}(t)$ da ondulação de corrente.

$$\begin{aligned} I_{env}(t) = \Delta i_{peak}(t) &= \frac{v_{dc}}{8L_{eq}f_m p_t} \left(1 - \frac{M^2}{2} - \frac{M^2}{2} \cos(2\omega_m t) \right) = \\ &= \frac{v_{dc}}{8L_{eq}f_m p_t} A_p(k=1, M, t) \quad (A_p < 1) \end{aligned} \quad (2.2-4)$$

O valor eficaz descrito por (2.2-6) é calculado considerando-se que a ondulação possa ser descrita por um sinal triangular, juntamente com a aproximação mostrada na eq.2.2-5.

$$\Delta i_{rms}^2 = \frac{1}{T_f} \int_0^{T_f} di^2(t) dt = \frac{1}{T_f} \sum_{j=1}^{2p} \Delta_{area} = \frac{1}{T_f} \sum_{j=1}^{2p} \frac{1}{3} I_{env}^2 \left(\frac{jT_f}{2p} \right) \frac{T}{2} \xrightarrow{\frac{p \rightarrow \infty}{T/2 \rightarrow dt}} \frac{1}{3T_f} \int_0^{T_f} I_{env}^2(t) dt \quad (2.2.5)$$

$$\Delta i_{rms} = \frac{v_{dc}}{8\sqrt{3}L_{eq}p_t f_m} \sqrt{(1-M^2 + 3M^4/8)} = \frac{v_{dc}}{8\sqrt{3}L_{eq}p_t f_m} A_r(k=1, M) \quad (2.2.6)$$

Considera-se agora o caso genérico com $k+1$ níveis de tensão. A envoltória da ondulação de corrente é mostrada na eq. 2.2-7, e o seu valor eficaz é dado pela eq.2.2-8.

$$I_{env}(t) = \Delta i_{peak}(t) = \frac{v_{dc}}{8kL_{eq}f_m p_t} A_p(k, M, t) \quad (2.2-7)$$

$$\Delta i_{rms} = \frac{v_{dc}}{8\sqrt{3}kL_{eq}f_m p_t} A_r(M, k) \quad (2.2-8)$$

Os fatores A_p e A_r para um número arbitrário de conversores k , são obtidos utilizando-se o mesmo procedimento adotado na obtenção da equações 2.2-4 e 2.2-6

2.3 Espectro Harmônico de um Sinal de Tensão Multinível

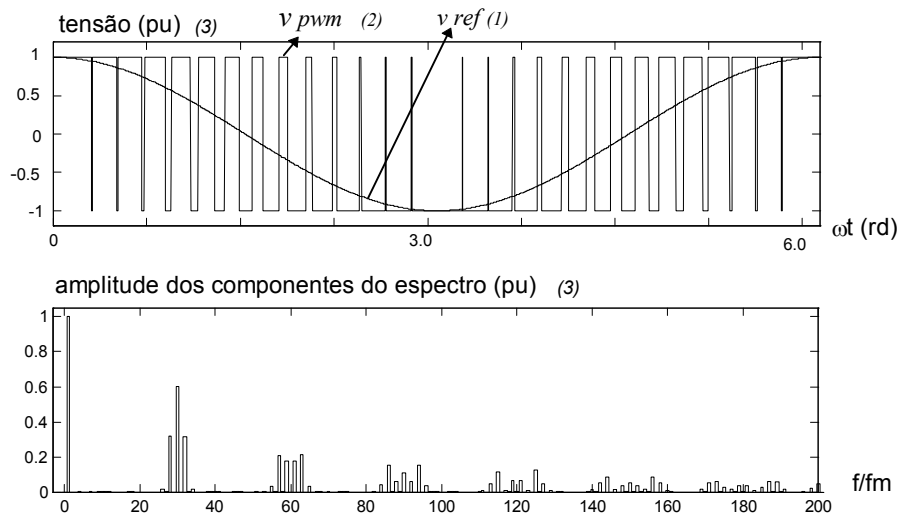
Uma das grandes vantagens da utilização de um sinal multinível, é o seu reduzido conteúdo harmônico. O item 2.2 preocupou-se com o comportamento local da ondulação da corrente, salientando a substancial redução na amplitude da ondulação da corrente conseguida com sinais de tensão multiníveis. Este ítem, muda o enfoque para o domínio da frequência, justificando sucintamente o mecanismo de cancelamento dos harmônicos e deixando para o Anexo A o seu tratamento matemático detalhado.

Um sinal modulador de amplitude $v_m = 1\cos(\omega t)$ (pu) é aplicado à entrada de um modulador PWM com amostragem natural (definido no Anexo D), gerando o sinal de dois níveis v_x mostrado na figura 2.3.1a com seu respectivo espectro. O componente fundamental tem a mesma amplitude e fase do sinal modulador, aparecendo grupos de harmônicos em torno dos múltiplos da frequência portadora (vide Anexo A).

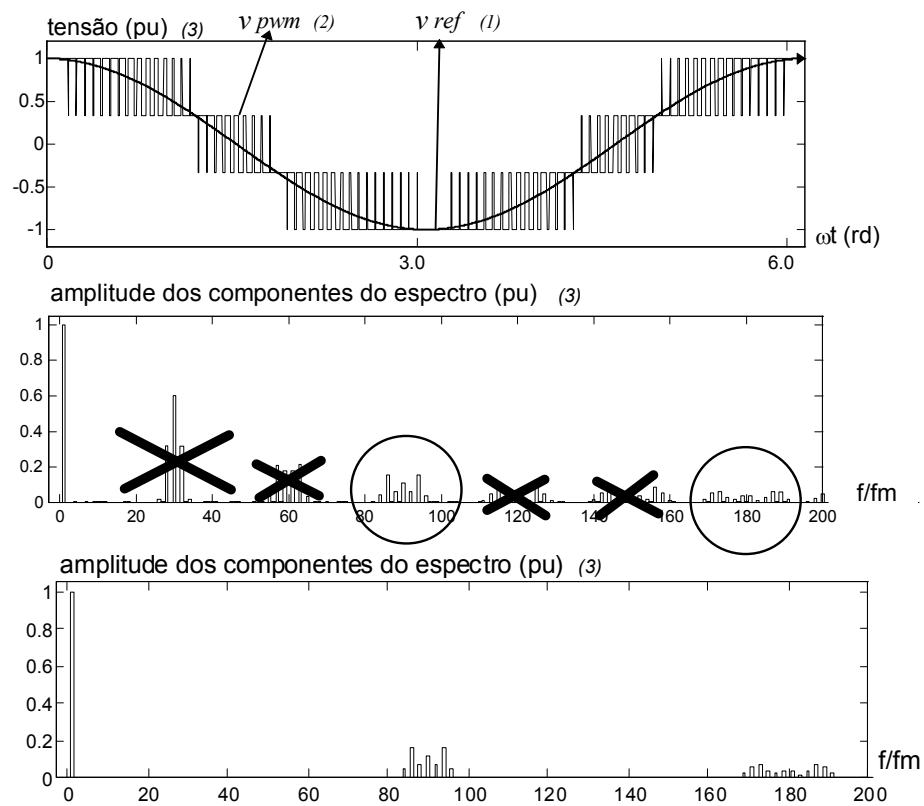
Ao se implementar um multiconversor composto de k conversores com dois níveis de tensão, pode-se obter um sinal multinível v_T com $k+1$ níveis. Para o caso de três conversores com dois níveis e tensões de saída semelhantes às da figura 2.3-1a, pode-se obter a tensão multinível apresentada na figura 2.3-1b se as portadoras dos três moduladores PWM estiverem igualmente defasadas entre si. Esta condição independe da topologia adotada, se forem satisfeitas as condições do circuito equivalente descrito no ítem 2.1.

Nota-se que o sinal modulador $v_{ref} = v_m$ foi sintetizado com $k+1=4$ níveis de discretização. Isto se reflete na redução das amplitudes dos componentes harmônicos de um fator k . Além disso, o número de transições do sinal multinível por ciclo do sinal modulador aumentou de um fator igual a k . Este fato resulta por sua vez no deslocamento do espectro para as frequências múltiplas de $kf_c = kpf_m$.

Da análise quantitativa mostrada no Anexo-A conclui-se que o espectro do multiconversor pode ser facilmente obtido a partir do espectro do sinal de dois níveis, cancelando-se todos os grupos cujas ordens não sejam múltiplas de kp . Tal fato é ilustrado na figura 2.3-1b, através de um gráfico intermediário mostrando o espectro do conversor de dois níveis e os grupos cancelados. O espectro da corrente é prontamente calculado levando-se em conta que o indutor do lado CA representa um filtro passivo de primeira ordem



a. conversor monofásico como dois níveis de tensão (forma de onda e espectro)



b. conversor monofásico com quatro níveis de tensão obtido pela associação de três conversores monofásicos com dois níveis (forma de onda e obtenção do espectro a partir do espectro da fig.a)

$$(1) v = 1 \cos(\omega t) \text{ pu}$$

(2) v_{pwm} é um sinal com dois níveis, -1 e +1 pu

(3) para explanações sobre a utilização dos valores em pu vide o Apêndice I

Figura 2.3-1 Mecanismo de cancelamento de harmônicos em sinais multiníveis obtidos a partir da soma de sinais de dois níveis gerados por PWM com amostragem natural.

2.4 Cálculo das Ondulações nas Correntes Total e Individual para um Conversor de Dois Níveis, e para Três Multiconversores.

Calculam-se os valores eficazes e de pico das ondulações nas correntes total e individual para quatro topologias de conversores. São elas: o conversor básico de dois níveis; a "Conexão em Série de Conversores com Trafo" (SCT); a "Conexão Paralela de Conversores sem Trafo" (PCTL) e a "Conexão Paralela de k/2 Pares de Conversores Interligados por Reatores Interfásicos" (PCTL+ PCIR). Tais resultados são utilizados no ítem 2.5 para uma análise comparativa das quatro topologias.

A frequência de chaveamento para os k conversores individuais dos multiconversores é pf_m . O conversor básico da figura 2.1-1a,b opera com uma frequência de kpf_m , de modo a apresentar o mesmo número de pulsos por ciclo ($p_t = kp$) na tensão equivalente v_{ceq} , que no caso dos multiconversores. Os parâmetros dos vários conversores são estipulados de acordo com a figura 2.1-2b,c,d, ítem 2.1, para que todos tenham o mesmo circuito equivalente e conseqüentemente os mesmos valores da indutância e tensão equivalentes L_{eq} e v_{ceq} (eq.2.1.10, fig.2.1-2a).

Os valores de pico (Δi_{peak}) e eficazes (Δi_{rms}) das ondulações nas correntes são calculados através das equações 2.4-1 e 2.4-2, obtidas respectivamente das equações 2.2-7 e 2.2-8. Nestas equações a variável L_{eq} (indutância equivalente do multiconversor) e o número de pulsos total (p_t) foram substituídos por L_ζ e p_ζ genéricos. Estas substituições permitem que as duas fórmulas possam ser utilizadas para o cálculo das ondulações de corrente em qualquer ramo do lado CA do multiconversor. A partir da figura 2.2-2 conclui-se que o fator $A_p(k, M, t)$ atinge o valor unitário para baixos valores de M , permitindo que se considere $A_p = 1$, resultando:

$$\Delta i_{peak} = \frac{v_{dc}}{8kL_\zeta f_m p_t} \quad (2.4-1)$$

$$\Delta i_{rms} = \frac{v_{dc}}{8\sqrt{3}kL_\zeta f_m p_t} A_r(M, k) \quad (2.4-2)$$

A partir das equações acima calculam-se os valores eficazes (índice rms) e de pico (índice $peak$) das ondulações de correntes totais (índice t) e individuais (índice x),

representados pelas variáveis Δi_{trms} , $\Delta i_{t\ peak}$, Δi_{xrms} , $\Delta i_{x\ peak}$. Estes valores são comparados com os correspondentes valores eficaz e de pico dos componentes fundamentais (índice f) das correntes correspondentes, obtendo-se as relações $\Delta i_{trms} / i_{t\ frms}$, $\Delta i_{t\ peak} / i_{t\ f\ peak}$, $\Delta i_{xrms} / i_{x\ frms}$, $\Delta i_{x\ peak} / i_{x\ f\ peak}$, apresentadas na tabela 2.4-I. As fórmulas e os valores dos parâmetro p_ζ e L_ζ utilizados na confecção da tabela 2.4-I são apresentados na tabela 2.4-II.

Tabela 2.4-I. Valores eficazes e de pico das ondulações das correntes individuais Δi_{xrms} , $\Delta i_{x\ peak}$ e totais Δi_{trms} , $\Delta i_{t\ peak}$, relativas aos valores eficazes e de pico das correspondentes fundamentais $i_{t\ frms}$, $i_{x\ frms}$

	$\frac{\Delta i_{trms}}{i_{t\ frms}}$	$\frac{\Delta i_{xrms}}{i_{x\ frms}}$	$\frac{\Delta i_{t\ peak}}{i_{t\ f\ peak}}$	$\frac{\Delta i_{x\ peak}}{i_{x\ f\ peak}}$
conversor básico	$\frac{\sqrt{2}}{\sqrt{3}} \frac{Y}{k} A_r(k=1)$	-----	$\frac{Y}{k}$	-----
SCT Conexão Série com transformador	$\frac{\sqrt{2}}{\sqrt{3}} \frac{Y}{k^2} A_r(k)$	$\frac{\sqrt{2}}{\sqrt{3}} \frac{Y}{k^2} A_r(k)$	$\frac{Y}{k^2}$	$\frac{Y}{k^2}$
PCTL Conexão Paralela sem transformador	$\frac{\sqrt{2}}{\sqrt{3}} \frac{Y}{k^2} A_r(k)$	$\frac{\sqrt{2}}{\sqrt{3}} Y A_r(k=1)$	$\frac{Y}{k^2}$	Y
PCTL + PCIR conexão paralela de $k/2$ pares de conversores com reatores interfase	$\frac{\sqrt{2}}{\sqrt{3}} \frac{Y}{k^2} A_r(k)$	$\frac{\sqrt{2}}{\sqrt{3}} \frac{Y}{4} A_r(k=2)$	$\frac{Y}{k^2}$	$\frac{Y}{4}$
$Y = \frac{1}{8} \frac{v_{dc}}{L_{eq} f_m p I_p} \quad I_p = \text{pico do componente fundamental da corrente}$ $A_r \text{ da eq. (2.2-7), (Fig.2.2-2)}$				

Tabela 2.4-II: valores de p_ζ , L_ζ e equações necessárias para o cálculo de i_x, i_t mostrados na tabela 2.4-

I.

	$\Delta i_{t\ peak}$ (eq.2.4-1) $\Delta i_{t\ rms}$ (eq.2.4-2)			$\Delta i_{x\ peak}$ (eq.2.4-1) $\Delta i_{x\ rms}$ (eq.2.4-2)		
	p_ζ	L_ζ	k	p_ζ	L_ζ	k
conversor único	kp	L_{eq}	1	kp	L_{eq}	1
SCT	kp	L_{eq}	k	kp (1)	L_{eq} (1)	k (1)
PCTL	kp	L_{eq}	k	p	kL_{eq}	1
PCTL+PCIR	kp	L_{eq}	k	$2p$ (2)	$\frac{k}{2}L_{eq}$ (2)	2 (2)

	$i_{t\ rms}$	$i_{t\ peak}$	$i_{x\ rms}$	$i_{x\ peak}$
conversor único	$\frac{I_p}{\sqrt{2}}$	I_p	$\frac{I_p}{\sqrt{2}}$	I_p
SCT	$\frac{I_p}{\sqrt{2}}$	I_p	$\frac{I_p}{\sqrt{2}}$ (1)	I_p (1)
PCTL	$\frac{I_p}{\sqrt{2}}$	I_p	$\frac{I_p}{k\sqrt{2}}$	$\frac{I_p}{k}$
PCTL+PCIR	$\frac{I_p}{\sqrt{2}}$	I_p	$\frac{2I_p}{k\sqrt{2}}$ (2)	$\frac{2I_p}{k}$ (2)

(1) No SCT o transformador impõe uma corrente secundária proporcional à primária (descontando-se a corrente de magnetização). Assim, a relação $\Delta i / i_f$ é a mesma tanto para a corrente total como para as correntes individuais. Para o SCT, por simplicidade, repetem-se nas colunas relativas às correntes individuais, os valores correspondentes às correntes totais.

(2) Pelo mesmo motivo acima citado, as correntes individuais são calculadas a partir da corrente resultante de um multiconversor com $k=2$

2.5 Comparação de Quatro Topologias de Conversores

Calculadas as ondulações nas correntes listadas na tabela 2.4-I, passa-se à análise comparativa dos quatro casos abordados na figura 2.1-2, enfatizando-se a viabilidade do PCTL frente aos demais casos.

Ainda que operando em frequência de chaveamento k vezes maior do que a dos multiconversores, a ondulação relativa do "conversor único" é k vezes maior do que a ondulação da corrente total dos multiconversores. As perdas de chaveamento para o caso A podem ser elevadas, com valores proibitivos para os GTOs, cuja frequência de chaveamento é limitada a centenas de Hertz .

De acordo com a tabela 2.4-I, todos os multiconversores apresentam comportamento idêntico no que se refere à ondulação relativa da corrente total i_t . Esta ondulação é atenuada de um fator k quando comparada ao caso do conversor único operando com kp pulsos por ciclo, e por um fator k^2 quando comparado ao conversor único operando com p pulsos por ciclo.

O SCT mostrado na figura 2.1-2c é utilizado em aplicações praticas discutidas nas referências [6,7,10,13,14,15,16,17,20,23,37]]. Os valores da ondulação relativa são identicos tanto para as correntes individuais como para as correntes totais, resultando em baixos valores eficazes e de pico nas correntes que circulam pelos indutores e semicondutores. Conforme discutido quantitativamente no Anexo-B, o transformador deve ser superdimensionado para suportar os elevados valores da ondulação no fluxo magnético.

Da tabela 2.4-I conclui-se que a ondulação relativa da corrente individual do caso PCTL (Fig.2.1-2d) será k^2 vezes maior que a da corrente total, impondo uma severa restrição ao seu uso. A viabilidade do PCTL é discutida no item 2.6, enquanto estratégias de controle que minimizam tal ondulação são apresentadas no capítulo 4. Sua estrutura simples e modular permite uma fácil expansão do conversor, bem como a possibilidade da operação com um menor número de conversores básicos que na configuração original. Esta última característica melhora a disponibilidade do equipamento, por permitir a operação com potência reduzida e tensão nominal no lado CA durante a ocorrência de defeitos ou manutenção de algumas unidades. Esta característica só pode ser obtida no caso SCT se a tensão do lado CC (v_{dc}) dos

conversores for elevada de um fator $k/(k-k_f)$, onde k_f é o número de unidades ausentes, garantindo-se assim os níveis nominais das tensões no lado CA. Consegue-se deste modo uma certa folga para que o bloco PWM consiga sintetizar a tensão CA nominal do SCT. Níveis de tensão CC mais elevados no SCT não só causarão um aumento na ondulação da corrente (tabela. 2.4-I) e do fluxo dos transformadores como também necessitarão de semicondutores superdimensionados de um fator $k/(k-k_f)$ no que se refere à sua tensão admissível. O valor máximo de k_f é limitado pelo custo do conversor, não podendo ser arbitrariamente aumentado.

Por outro lado, o caso PCTL pode operar mesmo com uma única unidade, mantendo o valor nominal de v_{ceq} às custas de uma redução na potência de operação, que passa a ser $P' = (k_f/k)P$. Para aplicações de VSC conectadas à rede elétrica é necessário manter v_{ceq} próximo ao seu valor nominal mesmo durante falhas em alguns conversores, devido aos baixos valores da reatância de interconexão (filtro indutivo série + reatâncias da rede + reatância do transformador), que impõe uma tensão equivalente do multiconversor v_{ceq} com amplitude próxima à tensão da rede v (fig. 2.1-2a).

O caso PCTL é um bom candidato às aplicações envolvendo sistemas de baixa tensão e elevada corrente, como é o caso da tração elétrica e dos equipamentos que utilizam supercondutores. Duas desvantagens básicas do PCTL, para as quais serão apresentadas soluções no decorrer desta tese são:

- os baixos valores nas tensões dos lados CC e CA, impostos pelas limitações nas tensões dos semicondutores.
- a possibilidade da circulação de correntes de seqüência zero e balanceada (ítem 3.1.2).
- o acoplamento entre fases.

Os baixos valores de tensão podem ser incrementados pela associação série de semicondutores. Desta forma não se contrariam os princípios básicos do PCTL, mas cria-se uma alternativa para a implementação de multiconversores. Outra possibilidade é a inclusão de um transformador no lado CA no ponto indicado por 'x' na figura 1.3-1e. Isto, novamente, não se contrapõe às características básicas da versão PCTL (sem transformador). Ao contrário das versões baseadas em transformadores acima discutidas, pode-se utilizar aqui um transformador convencional. Equipamentos ligados a sistemas de potência necessitam sempre de um transformador não só para compatibilizar os níveis de tensão, como também para prover isolamento elétrica e limitar a corrente de curto

circuito na barra de alimentação. Neste caso, a possibilidade da utilização de um transformador convencional no lugar de um trafo especial, com uma estrutura complexa e com várias buchas de saída (maior custo, menor confiabilidade), torna-se atraente.

A circulação de correntes entre conversores e o acoplamento entre fases podem ser suficientemente reduzidos por meio de um controle adequado, discutido no capítulo 4.

O caso PCTL+PCIR mistura os casos PCTL e PCIR visando a redução da ondulação nas correntes individuais. São utilizados $k/2$ indutores acoplados (reator interfásico) para forçar correntes iguais nas unidades que formam cada um dos $k/2$ pares de conversores (Fig.2.1-2e). As $k/2$ unidades, cada uma correspondendo a um conversor com três níveis de tensão são interligadas em paralelo, sem transformadores (PCTL). Neste caso, as ondulações relativas nas correntes individuais são atenuadas de um fator igual a quatro, quando comparadas ao PCTL convencional, conforme mostrado na tabela 2.4-I. Segundo a equação 2.1-8, se $v_{c1f} = v_{c2f}$, a componente fundamental do fluxo no reator será nula, reduzindo substancialmente o volume do reator interfásico [22]. Deste modo o fluxo conterá apenas a parcela correspondente à ondulação de fluxo com frequência de $2pf_m$, que é idêntica à produzida por um multiconversor duplo ($k=2$).

Os quatro casos apresentados na figura 2.1-2b,c,d,e foram simulados numericamente obtendo-se as formas de onda das correntes total i_t e individual $i_1(x=1)$, mostradas na figura 2.5-1. Os valores dos parâmetros utilizados são:

- $p=10$ pulsos por ciclo;
- $k=4$ conversores;
- $L_{eq}=0.2\text{pu}^1$;
- $v(t)=1\cos(t)$ pu¹;
- $i_{ref}(t) = 1\cos(t)$ pu¹ (i_{ref} =corrente de referência).

Nota-se claramente a menor ondulação na corrente total i_t dos multiconversores, quando comparada à ondulação produzida pelo conversor único, ainda que operando a uma frequência de chaveamento k vezes maior. A corrente individual do SCT apresenta forma de onda semelhante à da corrente total, só que afetada de um fator 1/4.

¹ Comentários sobre o uso de valores por unidade para variáveis instantâneas encontram-se no Apêndice I

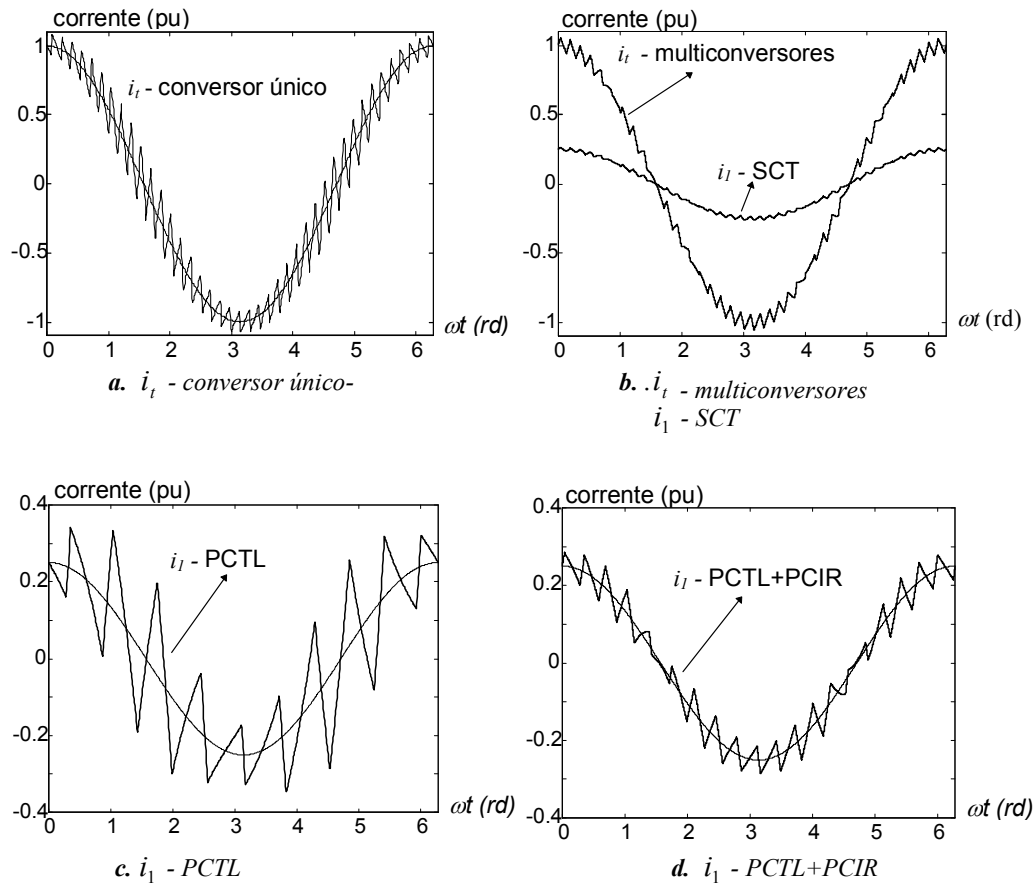


Fig. 2.5-1 Formas de onda de i_t e i_l para os casos: "conversor único", PCTL, SCT, PCTL+PCIR indicados na Fig.2.1-2 (b,c,d,e)

Já para o PCTL, notam-se claramente os elevados valores das correntes individuais, quando comparado aos demais casos. Com uma ondulação relativa 16 vezes superior ao caso SCT e 4 vezes superior ao caso PCTL-PCIR, são necessários cuidados especiais para que não se excedam os valores máximos de corrente permitidos pelos semicondutores e indutores. Estratégias de controle que limitam adequadamente o pico da corrente são tratadas no capítulo 4. A alternativa PCTL+PCIR apresenta uma ondulação relativa nas correntes individuais quatro vezes menor que a apresentada pelo PCTL, e constitui uma opção atraente para semicondutores com baixa frequência de chaveamento, como por exemplo o GTO. Tal fato é discutido com mais detalhes no próximo item.

2.6 Viabilidade da Conexão Paralela de Conversores sem Transformador (PCTL)

Este ítem mostra que o PCTL é uma topologia tecnicamente viável quando comparada às demais.

Nas considerações feitas a seguir para o caso PCTL, utilizam-se as equações da tabela 2.4-I. Para um conversor conectado a um sistema de potência podem-se assumir para os diversos parâmetros os seguintes valores típicos:

- $L_{eq}=0.2\text{pu}^1$;
- $i_{ref\ peak}=1\text{pu}$;
- $\omega_m=1\text{pu}$;
- $v_d=1.2\text{pu}$.

Assumindo-se um máximo aumento de 30% no valor eficaz da corrente individual ($i_{xrms\ max}=1.3\text{pu}$), e considerando-se a ortogonalidade entre os componentes harmônicos, o valor eficaz da ondulação corrente será $di_{xrms} < di_{xrms\ max} = \sqrt{(1.3^2 - 1)} = 0.83\text{pu}$. Pela tabela 2.4-I, caso PCTL, o valor de p que satisfaz a condição acima é de $p > 9$ pulsos por ciclo do sinal de referência. Da mesma tabela, se $p=10$, o valor relativo da ondulação de pico será $di_{x\ peak} / i_{x\ fpeak} = 0.94$. Este valor é demasiadamente elevado para a utilização de GTOs. Deve-se lembrar que o valor da máxima corrente de pico controlável é bastante reduzido, frente aos valores eficazes e médios suportados pelo GTO. Se uma condição mais rigorosa, $di_{x\ peak} / i_{x\ fpeak} < 1.3$, for imposta, p deverá satisfazer $p > 31$, resultando em $i_{xrms} / i_{x\ frms} < 1.03$. Este valor de p é satisfatório para os transistores do tipo IGBT, cuja frequência de chaveamento é da ordem de 1500Hz. Considerando-se a conexão de conversores do tipo PCIR sem transformador (PCTL+PCIR), mostrado na figura 2.1-2e (tabela 2.4-I), o mesmo aumento de 30% na corrente de pico exigirá $p > 8$. Este valor é compatível com os GTOs existentes atualmente cuja frequência de chaveamento máxima é da ordem de 500Hz. Outra alternativa interessante, a conexão de células NPC (fig.1.3-3c) em paralelo sem transformador, produz o mesmo resultado que o caso PCTL+PCIR em termos de solicitação de corrente e ondulação nas correntes total e individual, ao mesmo tempo que permite dobrar os níveis de tensão disponíveis nos lados CC e CA.

¹ Comentários sobre o uso de valores por unidade para variáveis instantâneas encontram-se no Apêndice I

3. ANÁLISE DO CASO PCTL - TRIFÁSICO

O capítulo 2 mostrou que o caso PCTL é uma solução tecnicamente viável frente às demais, considerando-se a evolução dos semicondutores de potência. Este capítulo analisa suas características, partindo da obtenção do seu matemático na forma de um sistema de equações de estado bilinear. Seu modelo linearizado é decomposto em duas partes, mostrando o comportamento dos componentes de seqüência zero e balanceada das correntes no lado CA. As condições necessárias para o desacoplamento das entradas são obtidas, e utilizadas para justificar a utilização dos controladores individuais propostos. A análise da matriz de controlabilidade sugere o uso do grau de liberdade existente para a minimização da ondulação das correntes individuais, apresentada no item 4.2-4.

3.1 Modelo do Caso PCTL Trifásico.

Após estabelecer um circuito elétrico equivalente adequado para a análise do PCTL trifásico, apresenta-se e descreve-se neste ítem as suas equações de estado, deduzidas no Anexo C.

A figura 3.1-1a mostra a conexão de conversores trifásicos do tipo fonte de tensão (VSC) sem transformadores. Os blocos denominados por ' $conv_n$ ' são os conversores trifásicos básicos mostrados na fig.3.1-2b, que compõe o multiconversor. Na fig.3.1-2b os capacitores estão representados por duas fontes de tensão ideais v_d com ponto comum G2. Cumpre notar que o conversor trifásico pode ser entendido como sendo constituído por três conversores do tipo meia-ponte mostrado na fig.3.1-2a. Por simplicidade, cada unidade meia-ponte será modelada por uma fonte de tensão monofásica v_c , que assume os valores $+v_d$ ou $-v_d$. Deste modo, o conversor trifásico da figura 3.1-2a, é redesenhado como três fontes de tensão conectadas em estrela com ponto comum G2. O circuito equivalente da fig. 3.1-3 é obtido modelando-se cada conversor trifásico pelo conjunto de três fontes de tensão acima descrito. Deve-se notar, que os pontos G1 e G2 estão isolados eletricamente. As resistências do lado CA não foram incluídas no modelo, por fornecerem juntamente com L e L_x , uma constante de tempo da ordem de alguns ciclos do sinal modulador, pouco afetando o comportamento da corrente durante um ciclo de chaveamento.

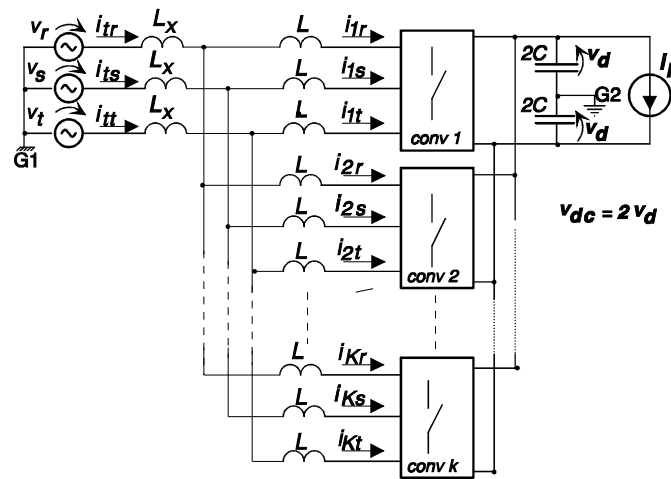


Fig.3.1-1 Diagrama elétrico do PCTL

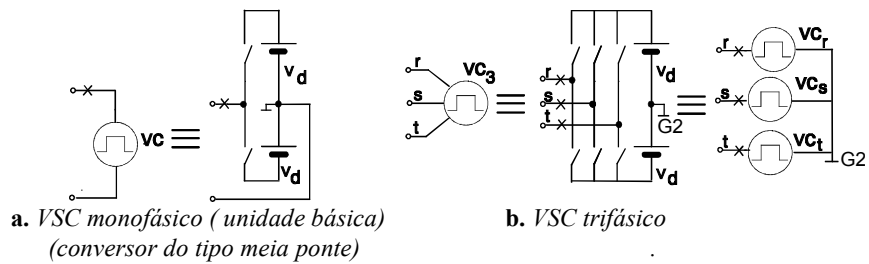


Figura 3.1-2 Modelo adotado para os conversores do tipo fonte de tensão monofásico e trifásico

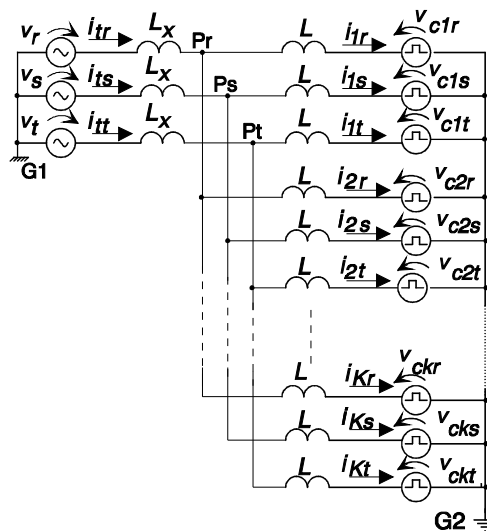


Fig.3.1-3 circuito equivalente do PCTL trifásico

De acordo com o Anexo C, o conversor da figura 3.1-1a é descrito pelo sistema bilinear formado pelas equações de estado 3.1-1,2,3.

$$\left[\frac{d\mathbf{i}}{dt} = \frac{1}{L(a_L + 1)} (\mathbf{B} \mathbf{v}_C + \mathbf{F}' \mathbf{v}) = \frac{1}{L(a_L + 1)} (\mathbf{B} \mathbf{m} v_d + \mathbf{F}' \mathbf{v}) \right. \quad (3.1-1)$$

$$\left. \frac{dv_d}{dt} = \frac{\mathbf{i}' \mathbf{m}}{2C} - \frac{i_l}{2C} \right] \quad (3.1-2)$$

$$\mathbf{i}_t = [i_{tr} \ i_{ts} \ i_{tt}]^t = \mathbf{F} \mathbf{i} \quad (3.1-3)$$

As equações foram agrupadas em submatrizes correspondentes a cada conversor básico individual. As variáveis e parâmetros utilizados são definidos pelas equações 3.1-4,5,6,7,8,9. Os caracteres em negrito descrevem matrizes e submatrizes.

$$\mathbf{i} = [i_{1r} i_{1s} i_{1t} \dots i_{kr} i_{ks} i_{kt}]^t = [\mathbf{i}_1 \ \mathbf{i}_2 \ \dots \ \mathbf{i}_k]^t \quad (3.1-4)$$

$$\mathbf{m} = [m_{1r} m_{1s} m_{1t} \dots m_{kr} m_{ks} m_{kt}]^t = [\mathbf{m}_1 \ \mathbf{m}_2 \ \dots \ \mathbf{m}_k]^t \quad (3.1-5)$$

$$a_L = \frac{kL_x}{L} \quad (3.1-6)$$

$$\mathbf{v} = [v_r \ v_s \ v_t]^t \quad (3.1-7)$$

$$\mathbf{v}_C = [v_{C1r} \ v_{C1s} \ v_{C1t} \ \dots \ v_{Ckr} \ v_{Cks} \ v_{Ckt}]^t = [\mathbf{v}_{C1} \ \mathbf{v}_{C2} \ \dots \ \mathbf{v}_{Ck}]^t$$

$$\mathbf{F} = [\mathbf{I}_3 \ \mathbf{I}_3 \ \dots \ \mathbf{I}_3] \quad , \quad (3k \times 3) \quad (3.1-8)$$

A variável m_{xy} pode ser tanto o valor instantâneo da função moduladora, representando o comportamento médio local (sem ondulação) do conversor e assumindo valores na faixa contínua entre os valores -1 e +1, como também pode ser o valor instantâneo da função de chaveamento assumindo os valores discretos -1 ou +1. Cada conversor monofásico individual (*x*ésima unidade, da fase *y*) pode ser entendido como um transformador ideal com relação de transformação variável de valor igual a m_{xy} .

Os elementos não diagonais da matriz \mathbf{B} são responsáveis pelo acoplamento entre as diversas correntes de fase individuais. O fator $\mathbf{B} \mathbf{v}_c$ indicado na equação 3.1-9, mostra como os diversos conversores monofásicos individuais são afetados pela tensão do $x^{\text{ésimo}}$ conversor da fase y . Para pequenos valores de a_L ($L_x \rightarrow 0$), o termo diagonal $\alpha = (3a_L + 1) - 3k(a_L + 1)$ e não diagonal $\beta = 3a_L + 1$, tendem a $\alpha = -3k$ e $\beta = 1$ respectivamente. Quanto maior o quociente α / β , menor é o grau de influência entre os conversores. Na impossibilidade de se elevar arbitrariamente o fator $\alpha / \beta \cong -3k$, serão deduzidas no ítem 3.5, condições adicionais necessárias à obtenção do desacoplamento entre as entradas.

$$\mathbf{B} \mathbf{v}_c = \frac{1}{3k} \begin{bmatrix} \alpha & 1 & 1 & \beta & 1 & 1 & . & . & . & \beta & 1 & 1 \\ 1 & \alpha & 1 & 1 & \beta & 1 & . & . & . & 1 & \beta & 1 \\ 1 & 1 & \alpha & 1 & 1 & \beta & . & . & . & 1 & 1 & \beta \\ \beta & 1 & 1 & \alpha & 1 & 1 & . & . & . & \beta & 1 & 1 \\ 1 & \beta & 1 & 1 & \alpha & 1 & . & . & . & 1 & \beta & 1 \\ 1 & 1 & \beta & 1 & 1 & \alpha & . & . & . & 1 & 1 & \beta \\ . & . & . & . & . & . & . & . & . & . & . & . \\ . & . & . & . & . & . & . & . & . & . & . & . \\ . & . & . & . & . & . & . & . & . & . & . & . \\ \beta & 1 & 1 & \beta & 1 & 1 & . & . & . & \alpha & 1 & 1 \\ 1 & \beta & 1 & 1 & \beta & 1 & . & . & . & 1 & \alpha & 1 \\ 1 & 1 & \beta & 1 & 1 & \beta & . & . & . & 1 & 1 & \alpha \end{bmatrix} \begin{bmatrix} v_{C1r} \\ v_{C1s} \\ v_{C1t} \\ v_{C2r} \\ v_{C2s} \\ v_{C2t} \\ \\ \\ v_{Ckr} \\ v_{Cks} \\ v_{Ckt} \end{bmatrix} \quad (3.1-9)$$

O espectro da corrente i_l no lado CC, resultante da soma das correntes CC individuais, é deslocado para as vizinhanças de kf_s (f_s = frequência de chaveamento) quando as portadoras de cada unidade trifásica estiverem igualmente defasadas entre si. Portanto, a ondulação da tensão do lado CC depende da diferença entre as potências instantâneas nos lados CA e CC conforme descrito pela equação 3-1-2. Se as correntes e tensões na fonte CA constituírem um sistema balanceado, e a corrente i_l apresentar baixa ondulação, a ondulação da tensão CC será baixa. Uma baixa ondulação na tensão $v_{dc} = 2v_d$ permite que o sistema definido pelas equações 3.1-1,2,3 seja facilmente linearizado, substituindo-se a variável v_d pelo seu valor médio \bar{v}_d . e eliminando-se a eq. 3,1-2. A partir deste ítem, considera-se apenas o modelo linearizado.

3.2 Decomposição do Modelo do Multiconversor nos Sub-modelos Correspondentes às Seqüências Zero e Balanceada.

Uma melhor compreensão da equação 3.1-1, que descreve o comportamento do PCTL, pode ser obtida pela decomposição do modelo original da figura 3.2-1a em sub-modelos, caracterizados pela circulação de componentes de corrente de seqüência zero e seqüência balanceada instantâneas. No Apêndice II encontram-se as definições destas novas grandezas, bem como o procedimento para a sua obtenção a partir de das correntes ou tensões de fase

Considera-se inicialmente a média instantânea das tensões do $x^{\text{ésimo}}$ conversor trifásico descrita pela equação 3.2-1.

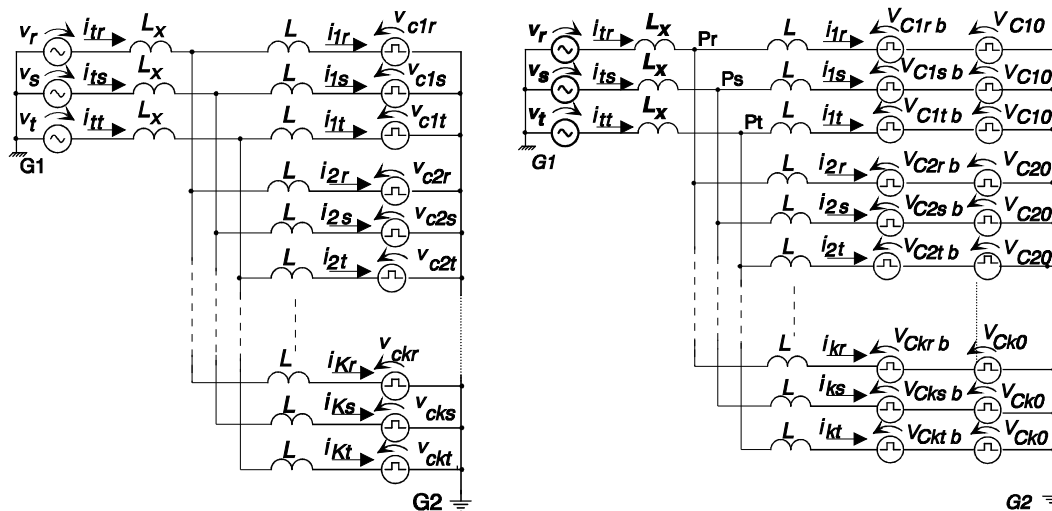
$$v_{Cx0} = \frac{1}{3}(v_{Cxr} + v_{Cxs} + v_{Cxt}) \quad (x = 1, 2, k) \quad (3.2-1)$$

Esta variável é denominada por "seqüência zero instantânea" no Apêndice II. Como o seu valor não é necessariamente nulo, pode-se subtraí-lo das tensões originais $[v_{Cxr}, v_{Cxs}, v_{Cxt}]$ obtendo-se as "componentes balanceadas instantâneas" $[v_{Cxb}, v_{Csb}, v_{Ctb}]$ de acordo com a definição do Apêndice II. A aplicação da decomposição acima descrita a todos os conversores trifásicos, permite que a figura 3.2-1a seja redesenhada, resultando na figura 3.2-1b. Levando-se em conta o teorema do deslocamento das fontes chega-se à figura 3.2-1c.

Continuando-se com o mesmo raciocínio, conclui-se que a média instantânea V_0 apresentada na equação 3.2-2, não é necessariamente nula, sugerindo que esta seja subtraída das tensões de seqüência zero $[v_{10}, v_{20}, \dots, v_{k0}]$.

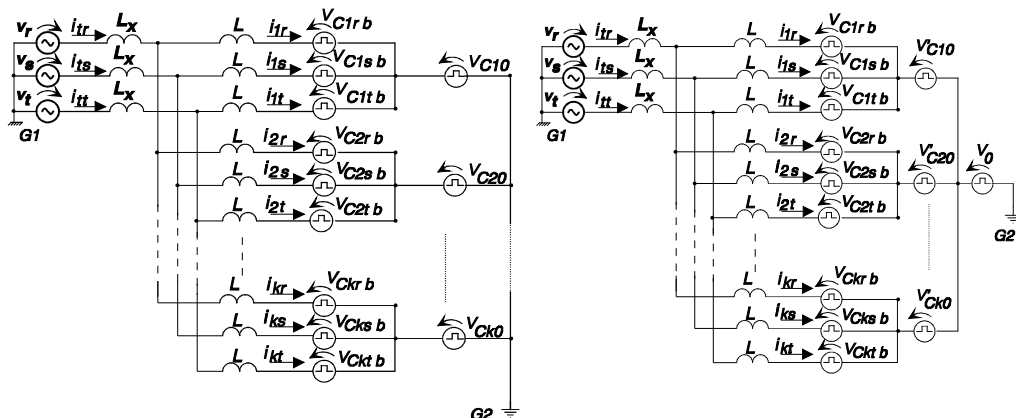
$$V_0 = \frac{1}{k}(v_{10}, v_{20}, \dots, v_{k0}) \quad 3.2-2$$

Tal intenção leva ao circuito da figura 3.2-1d, explicitando a fonte V_0 , aqui denominada por "tensão de seqüência zero total" e as fontes de tensão "de seqüência zero parcial" v'_{Cx0} . Considerando-se a linearidade entre as correntes i_{xy} e as tensões v_{Cxy} , pode-se aplicar o teorema da superposição obtendo-se os três circuitos da figura 3.2-2. A figura 3.2-2a mostra que o componente V_0 não impõe corrente no circuito, devido à isolação entre os pontos G1 e G2.



a. circuito equivalente do PCTL

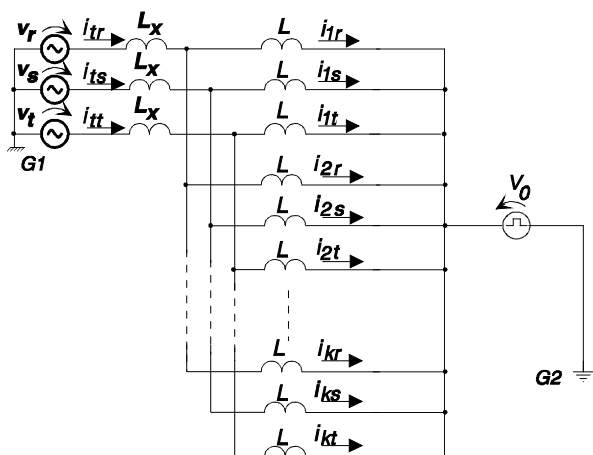
b. Decomposição em seqüências zero e balanceada



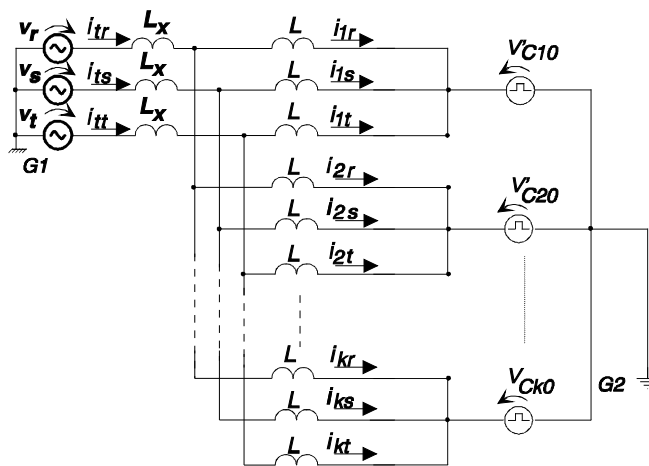
c. aplicação do "teorema do deslocamento das fontes" ao subcircuito c.

d. extração da seqüência zero total V_0

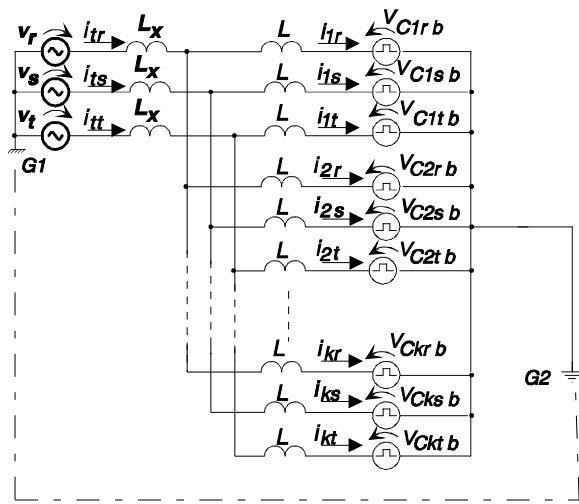
Figura 3.2-1 Etapas da decomposição em componentes de seqüência balanceada, zero parcial e zero total



a. subcircuito referente à seqüência zero total V_0 .



b. subcircuito referente à seqüência zero parcial v'_{Cx0}



c. subcircuito referente à seqüência balanceada v_{Cxyb} .

Figura 3.2-2 Subcircuitos referentes às seqüências zero total, zero parcial e balanceada

A figura 3.2-2b mostra que as fontes trifásicas de seqüência zero parciais v'_{Cx0} não podem impor correntes totais $[i_{tr}, i_{ts}, i_{tt}]$ devido à isolação elétrica entre G1 e G2, podendo entretanto impor correntes que circulam entre os conversores. Em outras palavras, as fontes v'_{Cx0} da figura 3.2-2b geram correntes indesejáveis, que prejudicam a necessária equalização das correntes nas diversas unidades trifásicas. Isto implica na necessidade da operação com valores nulos de v'_{Cx0} .

O subcircuito da figura 3.2-2c mostra que as parcelas balanceadas podem contribuir não só para a corrente total, como também para a corrente circulante entre conversores. Esta última é indesejável por impor desigual distribuição de correntes entre as unidades. Evitam-se as correntes circulantes de seqüência balanceada impondo-se os mesmos valores de tensões balanceadas $[v_{Cxb}, v_{Cxb}, v_{Cxb}]$ para todos os conversores ($x=1,2,\dots,k$).

3.3 Acoplamento entre Conversores

Baseando-se na decomposição apresentada no item anterior, este item mostra que o acoplamento entre as entradas pode vir a causar perda momentânea de controle do conversor para estratégias baseadas em modos deslizantes. Mostra-se também, que a impedância de seqüência zero vista pelo $x^{\text{ésimo}}$ conversor trifásico do PCTL, tem valor próximo ao de um conversor trifásico a quatro fios.

No item 3.1 mostrou-se através do modelo matemático do PCTL, que existe um pequeno acoplamento entre as várias fases, e que a relação α/β entre os elementos diagonais e não diagonais é de aproximadamente $-3k$. Pode-se supor que o grau de acoplamento torna-se bastante reduzido para elevados valores de k permitindo a operação com $3k$ controladores de corrente independentes. Tal fato não ocorre, especialmente para os controladores baseados no princípio dos modos deslizantes, e cuja implementação prática se realiza através dos comparadores por histerese ou por banda de tolerância [36,63,64,65,66,67]. Justifica-se neste item a perda de controle, utilizando-se as figura 3.2-1a,d. Uma explicação mais detalhada, baseada no modelo matemático do item 3.1 é apresentada no item 3.5 e no Anexo C.

Considerando-se que em dado instante a corrente da fase r do primeiro conversor ultrapasse o limite superior da banda de tolerância (histerese), deve-se impor $v_{C1r} = +v_d$ para que a corrente retorne à banda permitida. Caso neste instante, todos os demais conversores monofásicos apresentarem $v_{Cxy} = +v_d$, tem-se $V_0 = +v_d$, o que leva a $v_{C1rb} + v'_{C10} = 0$ (vide fig. 3.2-1d). Este valor pode não ser suficiente para prover o valor da derivada da corrente necessária para que a corrente no ramo em questão retorne para o interior do intervalo de tolerância. Se por outro lado, todos os demais conversores apresentarem $v_{Cxy} = -v_d$, tem-se $V_0 = -v_d$, o que leva a $v_{C1rb} + v'_{C10} \cong +2v_d$. Resumidamente, o controlador de corrente tenta impor $v_{C1r} = +v_d$, mas a parcela $v_{C1rb} + v'_{C10}$, que é responsável por impor a corrente no ramo em questão, pode sofrer uma variação de $\pm 100\%$ em torno do valor desejado $+v_d$, dependente do valor de v_{Cxy} nos demais conversores. Isto explica a perda momentânea de controle que ocorre ao se tentar utilizar controladores independentes para o caso PCTL.

Cumpra ressaltar que o problema de acoplamento não mais existe ao se interligarem G1 e G2, o que leva a $3k$ circuitos independentes. Seria desejável que o PCTL a três fios (sem fio interligando G1 e G2), operasse tal qual o sistema a quatro fios, permitindo o uso de $3k$ controladores individuais.

Um resultado interessante refere-se ao cálculo da indutância equivalente de Thevenin $L_{th0} = L + \frac{L}{k-1} = \frac{k}{k-1}L$ vista pela $x^{\text{ésima}}$ fonte de tensão de seqüência zero $\mathbf{v}_{cx0} = [v_{cx0} \ v_{cx0} \ v_{cx0}]^t$ da fig.3.2-1b. O valor de L_{th0} tende a L com o aumento do número de conversores k , que é igual ao valor da indutância de seqüência zero de um conversor trifásico individual a quatro fios. Sendo assim, levando-se em conta apenas a impedância equivalente, o PCTL formado por conversores trifásicos em paralelo, pode ser considerado como k conversores trifásicos a quatro fios independentes, no que se refere às componentes de seqüência zero. A completa independência entre os conversores só pode ser obtida se forem satisfeitas as condições de desacoplamento apresentadas no ítem 3.5.

Conclui-se pela análise da impedância equivalente, que qualquer valor de corrente de seqüência zero $\mathbf{i}_{x0} = [i_{x0} \ i_{x0} \ i_{x0}]^t$ pode ser gerado e que este fluirá livremente entre os conversores, mas não pela fonte do lado CA, devido à ausência de caminho para a circulação de \mathbf{i}_{x0} .

3.4 Controlabilidade do Caso PCTL

Mostra-se neste ítem que o PCTL é um sistema originalmente não controlável, mas que pode se tornar controlável se algumas condições forem satisfeitas. Neste caso, uma das entradas pode ser arbitrariamente imposta, sendo então utilizada para a minimização da ondulação das correntes dos conversores.

A equação 3.4-1 descreve a matriz de controlabilidade para o sistema linear $\dot{\mathbf{x}} = \mathbf{A}\mathbf{x} + \mathbf{B}\mathbf{u}$.

$$\mathbf{S} = [\mathbf{B} \quad \mathbf{A}\mathbf{B} \quad \mathbf{A}^2\mathbf{B} \quad \dots \quad \mathbf{A}^{n-1}\mathbf{B}] = \mathbf{B} \quad (3.4-1)$$

Para o sistema linearizado correspondente ao modelo bilinear do multiconversor (eqs 3.1-1,2), com $\mathbf{A} = \mathbf{0}$, a única matriz não nula será \mathbf{B} . Deste modo, o posto de \mathbf{S} é igual ao posto de \mathbf{B} que vale $3k-1$, mostrando que o sistema não é completamente controlável. Portanto, apenas $3k-1$ correntes podem ser arbitrariamente impostas, sendo que a $3k^{\text{ésima}}$ corrente é uma combinação linear das demais. Em outras palavras, apenas $3k-1$ conversores em meia ponte são necessários para se imporem $3k-1$ correntes. Entretanto, para se manter a simetria e a modularidade do multiconversor, $3k$ conversores são utilizados. O $3k^{\text{ésimo}}$ conversor pode ser utilizado para se otimizar algum aspecto da operação do sistema multiconversor, como por exemplo a minimização da ondulação da corrente (ítem 4.2.4).

Considerando-se a decomposição em seqüências balanceada e zero, mostrada no ítem 3.2, e impondo-se a mesma seqüência zero para todos os conversores trifásicos conforme descrito na eq.3.4-2, o circuito da figura 3.2-1d pode ser reduzido ao circuito da figura 3.4-1.

$$v_{C10} = v_{C20} = \dots = v_{Ck0} = V_0 \quad (3.4-2)$$

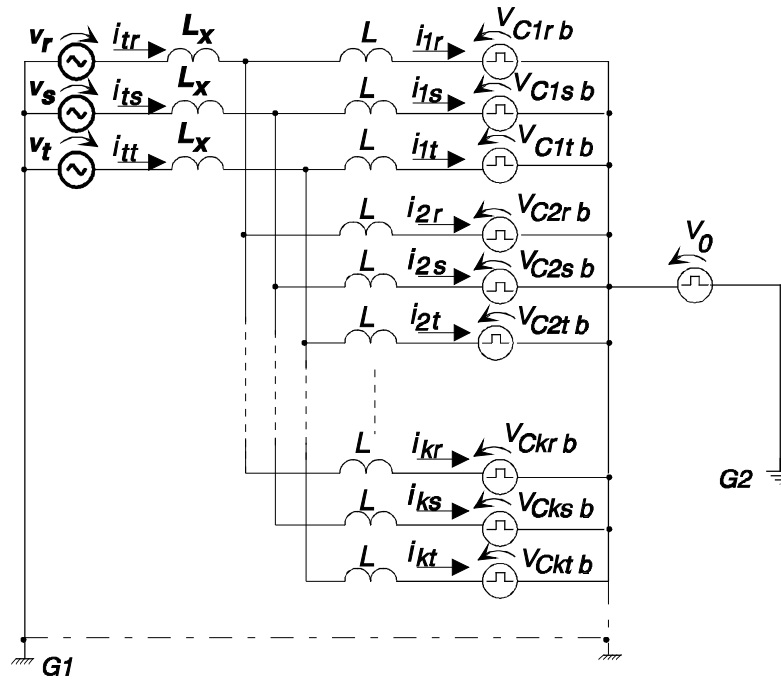


Fig.3.4-1 Decomposição em seqüências balanceada e zero para um vetor de tensões dos conversores satisfazendo a $v_{C10} = v_{C20} = \dots = v_{Ck0} = V_0$

Sua descrição em variáveis de estado é reduzida à equação eq.3.4-3, obtida do Anexo C, que descreve o sub-circuito balanceado, onde a matriz \mathbf{B}_b tem posto $3k$.

$$\frac{d\mathbf{i}_b}{dt} = \frac{1}{L(a_L + 1)} (\mathbf{F}^t \mathbf{v} + \mathbf{B}_b \mathbf{v}_{Cb}) \quad (3.4-3)$$

Deste modo, se a condição $v_{C10} = v_{C20} = \dots = v_{Ck0} = V_0$ for satisfeita o sistema será condicionalmente controlável. A tensão de seqüência zero V_0 , definida pela eq.3.4-4, não impõe corrente nos vários conversores devido ao isolamento elétrico entre os pontos G1 e G2. Desta forma, o valor de V_0 pode ser livremente variado na faixa $-1 - \min(v_{C_{xy}}) < V_0 < 1 - \max(v_{C_{xy}})$, sem afetar as correntes individuais i_{xy} .

$$V_0 = \frac{1}{3k} \sum_{\substack{x=1,k; \\ y=r,s,t}} v_{C_{xy}} \quad (3.4-4)$$

A condição $v_{C10} = v_{C20} = \dots = v_{Ck0} = V_0$ não pode ser satisfeita para as tensões instantâneas dos conversores individuais dadas por $v_{C.xy} = m_{xy} v_{d.}$, com $m_{xy} = \pm 1$. Entretanto, considerando-se que $v_{C.xy}$ é sintetizada por um bloco modulador PWM e que este pode ser considerado como um amostrador especial conforme discutido no Anexo D, pode-se afirmar que a parcela correspondente ao amostrador de ordem zero é responsável pela imposição da corrente de referência, podendo satisfazer à condição $v_{C10av} = v_{C20av} = \dots = v_{Ck0av} = V_{0av}$. A amplitude da ondulação no sinal $v_{C.xy}$ (Anexo D), resultante do processo de modulação PWM, depende da média local do sinal PWM dado por $v_{C.xyav} = v_{C.xy\text{bav}} + V_{0av}$. Como somente o componente balanceado $v_{C.xy\text{bav}}$ é utilizado para que o conversor siga a referência de corrente, o componente V_{0av} (eq.3.4-5) poderá ser utilizado para a redução da ondulação nas correntes conforme discutido no item 3.5.2, para um PWM de frequência fixa.

$$V_{0av} = \frac{1}{3k} \sum_{\substack{x=1,k; \\ y=r,s,t}} v_{C.xyav} \quad (3.4-5)$$

3.5 Condições Necessárias para o Desacoplamento do PCTL

Após o modelamento do PCTL e a análise dos submodelos de seqüências zero e balanceada, do acoplamento entre conversores e da controlabilidade do PCTL, este item apresenta as condições necessárias para o desacoplamento das entradas, dando subsídios ao desenvolvimento de controladores de corrente individuais.

O item 3.3 mostrou que o aparentemente fraco acoplamento entre os conversores individuais, pode ser suficiente para que ocorra a perda momentânea de controle do PCTL. Verifica-se facilmente via simulações numéricas ou então por montagens experimentais que tal conversor não opera convenientemente com $3k$ controladores de corrente monofásicos, ou então com k controladores trifásicos. Isto ocorre justamente pelo fato desse acoplamento não ser suficientemente fraco [26,63,64,66]. O objetivo deste item é de quantificar o grau de acoplamento entre as entradas do PCTL e determinar as condições necessárias para o seu desacoplamento. Estabelecidas tais condições, $3k$ controladores independentes, um para cada ramo xy poderão ser utilizados.

Dependendo da estrutura do controlador de corrente utilizado, são obtidas condições ligeiramente diferentes. Controladores por modos deslizantes (sliding mode controllers) devem satisfazer instantaneamente à relação $e\dot{e} < 0$, onde $e = i_{xy} - i_{xy,ref}$, para garantir a existência do movimento deslizante [68,69,70]. Define-se a tensão equivalente de Thevenin do $xy^{ésimo}$ conversor básico ($v_{c,xy,eq}$) como sendo aquela que impõe a corrente de referência desejada. Em outras palavras, $v_{c,xy,eq}$ é a tensão que mantém o sistema sobre a trajetória deslizante estipulada, de acordo com Filipov [68,69,70]. Consequentemente, " $v_{c,xy,eq}$ " deve satisfazer à condição dada pela equação 3.5-1. Esta condição requer que a tensão $v_{c,xy,eq}$ nunca exceda os limites $v_{C,xy,th}(m_{xy} = -1)$ e $v_{C,xy,th}(m_{xy} = +1)$, correspondentes às tensões equivalentes fornecidas pelo $x^{ésimo}$ conversor da fase y , para $m_{xy} = -1$ e $m_{xy} = +1$.

$$v_{C,xy,th}(m_{xy} = -1) \leq v_{c,xy,eq} \leq v_{C,xy,th}(m_{xy} = +1) \quad (3.5-1)$$

Esta classe de controladores inclui o tipo por histerese [36,37] e o por banda de tolerância [63,66]. Apesar do controlador por histerese ser um controlador por banda de tolerância, a literatura especializada tem utilizado o primeiro termo para o controle unidimensional (por fase), e o segundo para o caso bidimensional, onde a banda passa a ser uma região no plano a-b dos vetores espaciais (apêndice III).

Para os controladores de corrente baseados no controle linear em tempo discreto e utilizando PWM com portadora de frequência fixa, deve-se satisfazer a equação 3.5-2.

$$v_{Cxyth}(m_{xy} = -1) \leq v_{Cxyeqav} \leq v_{Cxyth}(m_{xy} = +1) \quad (3.5-2)$$

Para este caso, somente médias locais dos sinais (durante um período de chaveamento) são consideradas, resultando em uma condição menos rigorosa que a imposta pela equação 3.5-1.

3.5.1 Caso 1- condição instantânea

Retomando-se o caso instantâneo, correspondente ao controle por modos deslizantes, passa-se a analisar a equação 3.5-1. O efeito dos elementos não diagonais pode ser avaliado calculando-se a corrente i_{XY} na fase $y=Y$ do conversor $x=X$, a partir da equação 3.1-1, obtendo-se:

$$\frac{di_{XY}}{dt} = \frac{1}{L(a_L + 1)} (v_{thXY} + (\mathbf{F}_j)^t \mathbf{v}) \quad (3.5.1-1)$$

Onde a tensão de Thevenin equivalente do conversor XY é:

$$v_{thXY} = -m_{XY}v_d + \left(\frac{(3a_L + 1)}{3k} \sum_{\substack{y=Y \\ x=1,k}} m_{xy} + \frac{1}{3k} \sum_{\substack{y=Y',Y'' \\ x=1,k}} m_{xy} - a_L m_{XY} \right) v_d \quad (3.5.1-2)$$

A parcela $m_{XY}v_d$ corresponde à tensão gerada pelo $X^{\text{ésimo}}$ conversor da fase $y=Y$. Os demais termos correspondem à influência dos demais conversores, podendo sua soma assumir valores na faixa compreendida entre $-v_d$ e $+v_d$, ou seja, podem fazer com que a tensão equivalente v_{thXY} sofra um desvio de até $\pm 100\%$ em torno do valor desejado $m_{XY}v_d$ (vide Anexo E). Tal influência é discutida no item 3.3 a partir de

decomposições aplicadas ao circuito do PCTL, e no Anexo E, a partir do modelo matemático do PCTL

O Anexo E conclui a partir da análise da equação 3.5.1-2, que as condições necessárias para o desacoplamento das entradas para controladores baseados na teoria dos modos deslizantes, ou seja, para a minimização dos termos adicionais do lado direito da equação 3.5.1-2, são:

- reduzir a diferença Δy entre dois níveis consecutivos de tensão equivalente no lado CA do multiconversor. A variável Δy é apresentada na fig.2.2-1, correspondendo ao intervalo de quantificação de um amostrador multinível;

- reduzir o valor da média local da tensão de seqüência zero $V_{0av} = \frac{1}{3k} \sum_{\substack{x=1,k; \\ y=r,s,t}} v_{Cxyav}$

3.5.2 Caso 2- condição para a média local.

Neste item é analisado o controlador de corrente linear e discreto onde o amostrador com retenção de ordem zero é representado pelo modulador PWM de frequência fixa, baseado em portadora triangular. Seguindo a discussão apresentada no Anexo D, decompõe-se o sinal de saída do PWM em duas parcelas, v_{Cxyav} correspondente à sua média local (amostrador de ordem zero), e $\Delta v_{xy}(t)$, a sua ondulação.

Considerando-se apenas a média local dos sinais v_{Cxyav} , segue-se no Anexo E procedimento análogo ao do caso anterior, calculando-se a média local da tensão equivalentente do conversor XY. Conclui-se que a condição necessária para se reduzir a influência dos demais conversores consiste no uso dos mesmos ternos de tensão de referência de seqüências balanceada $[v_{Cxr b}, v_{Cxs b}, v_{Cxt b}]$ e zero $[v_{Cx0}, v_{Cx0}, v_{Cx0}]$ para todos os conversores trifásicos individuais.

4. PROPOSTA DE CONTROLADORES DE CORRENTE PARA O PCTL

Após a discussão de estratégias de controle de multiconversores propostas por outros autores, justifica-se a opção pelos controladores individuais e desacoplados para o PCTL. Propõe-se dois controladores, sendo um deles baseado em PWM com frequência fixa, e o outro, variável. O desempenho dos controladores propostos é verificado através de simulações numéricas.

4.1 Discussão Sobre o Controle de Multiconversores

Apresentam-se neste ítem os requisitos básicos para o controlador de um multiconversor genérico, citando estratégias propostas por outros autores. Discussões específicas para os controladores do PCTL são feitas nos ítems 4.2 e 4.3.

O conversor, seu controlador de corrente e o seu modulador PWM são considerados como unidade básica nas aplicações citadas no ítem 1.1. As principais tarefas do controlador de corrente e do bloco PWM, independentemente da topologia adotada são:

- fazer com que as correntes totais sigam referências de corrente arbitrárias;
- equalizar a frequência de chaveamento dos diversos semicondutores;
- equalizar as tensões e correntes nos diversos componentes do multiconversor (semicondutores, indutores, capacitores, transformadores, etc);
- limitar as correntes, tensões e fluxos magnéticos a valores seguros;

Nos multiconversores existentes as malhas de nível hierárquico inferior (corrente, tensão) são usualmente descentralizadas. Na topologia SCT e PCIR utilizam-se malhas adicionais para o controle da corrente de magnetização, mantendo os núcleos fora da região saturada. Várias estratégias foram abordadas nas referências [6,7,20,29,30,49]. Já no caso NPC utilizam-se malhas adicionais para se equalizarem as tensões nos dois capacitores do lado CC. [22,55,58].

A desvantagem do controlador descentralizado é a dificuldade da realização das quatro tarefas acima citadas quando existirem acoplamentos entre as entradas do conversor [21,26,36,64,71].

Algumas propostas para controladores centralizados são descritas em [40,74]. Elas se limitam ao caso de dois conversores monofásicos, operando com frequência variável, baseados em controladores utilizando banda de tolerância. Outros autores [53,59,60,75,76] tratam apenas da geração de tensões multinível, sem tratar da importante tarefa da definição das funções de chaveamento individuais que satisfaçam os requisitos citados no início deste item.

A determinação em tempo real da seqüência de chaveamento ótima foi estudada em [75,77,80], para o caso de um único conversor. A referência [77] calcula a cada instante de amostragem todas as possíveis alternativas de chaveamento, associando um custo a cada uma delas. Escolhe-se a decisão de menor custo. Na referência [75] encontra-se a solução ótima para uma função de chaveamento que minimiza as perdas de chaveamento, usando o método da programação dinâmica. A referência [80] utiliza um sinal multinível précalculado que minimiza um índice de desempenho estabelecido. A solução completa dos problemas baseados em funções de chaveamento ótimas é um problema combinatório cuja complexidade cresce exponencialmente com o número de conversores e com o número de fases.

Tendo por objetivo a obtenção de controladores simples e de elevado desempenho, este trabalho se concentra em controladores de corrente e moduladores PWM independentes para cada um dos conversores monofásicos individuais que constituem o multiconversor PCTL. Para tal, devem ser satisfeitas as condições necessárias para a implementação do controle desacoplado discutidas no item 3.5.

4.2 Controlador de Corrente Baseado em PWM com Portadora Triangular

4.2.1 Justificando o uso dos controladores de corrente individuais.

Mostra-se neste ítem que a utilização de controladores individuais e desacoplados satisfaz os quatro requisitos necessários ao controle do PCTL.

Baseando-se na discussão do ítem anterior são listados abaixo os quatro requisitos que o controlador de corrente de um multiconversor do tipo PCTL deve satisfazer são:

- a. fazer com que as correntes totais do conversor i_y sigam as correntes de referência i_{yref} , apresentando mínimo conteúdo harmônico;
- b. equalizar as correntes i_{xy} nos k conversores de cada fase y ;
- c. equalizar a frequência de chaveamento dos $3k$ conversores;
- d. limitar o pico das correntes individuais a valores seguros, considerando-se a saturação dos indutores e a perda da capacidade de bloqueios dos semicondutores.

Alguns pesquisadores estudaram com profundidade alguns métodos de geração de sinais de tensão multiníveis com reduzido conteúdo harmônico [53,59,60,75,76]. Adicionando-se estas estratégias uma malha de corrente, o ítem "a" é completamente satisfeito. Entretanto nada se diz sobre a obtenção das funções de chaveamento de cada conversor individual, tornando a solução dos ítems b,c,d um problema de difícil solução. A referência 77 decompõe a tensão equivalente do conversor v_{Ceq} , que é um sinal multinível, em uma soma de sinais com dois níveis. Em tempo real determinam-se os possíveis estados de chaveamento de cada conversor que satisfazem aos requisitos a,b,c. Atribui-se um custo a cada uma das soluções, escolhendo-se aquela de menor custo. Tal custo leva em conta a ordem em que as chaves foram acionadas anteriormente, tentando-se equalizar suas frequências de chaveamento. A complexidade do problema de otimização inteira cresce com k , tornando difícil sua implementação em tempo real. Ainda assim, simulações mostraram que o controlador proposto em [77] não satisfaz aos ítems c, d.

As referências [78,79] resolveram adequadamente as condições "b" e "d" acima citadas para fontes de tensão CC interligadas em paralelo, enquanto que as referências [38,39] resolveram o mesmo problema para UPSs monofásicos em paralelo. Vale ressaltar que nos dois casos acima citados tem-se por objetivo a interligação de fontes de tensão comerciais em paralelo, garantindo-se a divisão de corrente entre as unidades. Além disso, as fontes acima citadas não apresentam o problema de acoplamento entre fases, que ocorre no caso trifásico. A referência [73] trata do PCTL monofásico com controladores de corrente independentes baseados em PWM com portadoras triangulares defasadas. A referência [72] do mesmo autor, aplica o controlador acima citado para o caso trifásico, concluindo que a estratégia proposta é viável utilizando apenas resultados experimentais obtidos a partir de um modelo em escala reduzida.

Neste ítem, partindo-se da análise do PCTL apresentada no capítulo 3, chega-se não apenas ao controlador proposto em [72], como também ao controlador com minimização da ondulação nas correntes individuais.

4.2.2 Uso de controladores individuais desacoplados.

Descreve-se neste ítem a estrutura do controlador de corrente individual e desacoplado para o PCTL baseado em PWM com portadora triangular.

O ítem 3.5.2 mostrou que as entradas de um multiconversor tipo PCTL trifásico utilizando PWM com portadora triangular, podem ser desacopladas se forem impostos os mesmos valores de seqüência zero v_{Cx0av} e de seqüência balanceada $v_{Cxr bav}, v_{Cxs bav}, v_{Cxt bav}$ para todas as unidades trifásicas ($x = 1, 2, \dots, k$). O componente de seqüência zero $V_{0av} = v_{Cx0av}$, comum aos k conversores trifásicos, pode eventualmente não ser nula, oferecendo a possibilidade de sua utilização para a minimização da ondulação nas $3k$ correntes individuais (ítem 4.2.4).

Satisfaz-se assim a condição "b" do ítem anterior, e a primeira metade da condição "a". A condição "c" é obedecida impondo-se a mesma freqüência para todas as portadores triangulares. Consegue-se reduzir o conteúdo harmônico das correntes, defasando-se igualmente as portadoras triangulares que pertencem à mesma fase y ($y=r,s,t$). O requisito "d" não é satisfatoriamente obedecido. Controla-se a média local

da corrente e não seu valor instantâneo. Este último problema será solucionado com um controlador baseado na teoria dos modos deslizantes, no ítem 4.3.

A figura 4.2.2-1 representa o diagrama de blocos da implementação analógica do controlador de corrente. O ganho de malha fechada não pode ser arbitrariamente aumentado e zeros de malha aberta não podem ser incluídos. Ambos amplificam a ondulação na corrente i_{xy} , prejudicando a operação do bloco PWM. Por outro lado baixos ganhos provêm resposta muito lenta. Uma solução usual para este problema é a utilização de um bloco tipo feed-forward para o cálculo da tensão de referência $v_{C_{xy}ref}$, necessária para se impor a corrente de referências desejada. Fecha-se a malha de realimentação com um controlador PI de atuação lenta, responsável por eliminar pequenos desvios resultantes de perturbações não modeladas e da variação dos parâmetros. Um controle supervisor poderá ser incluído com a finalidade de rearranjar o sistema após a ocorrência de falhas. Ele também poderá ser utilizado para a limitação dos picos nas correntes individuais.

O PWM com portadora triangular pode ser considerado como um amostrador de acordo com a discussão feita no Anexo D. Assim, o uso de um controlador de corrente digital parece ser uma opção natural. Entretanto, a corrente possui componentes harmônicos cujas frequências são mais elevadas do que a frequência de amostragem (relacionada com a de chaveamento), não satisfazendo o teorema da amostragem (Anexo D,[81]). Assim como acontece com o caso analógico, um controlador digital com amostrador tipo ordem zero seguido de um bloco PWM poderá ter um comportamento caótico, geralmente degradando o desempenho do controlador no que se refere à capacidade de seguir a corrente de referência. Um filtro "antialiasing" [81] impõe uma severa restrição, em particular nas aplicações ligadas a sistemas de potência, onde a frequência do sinal modulador é próxima à frequência de chaveamento (amostragem).

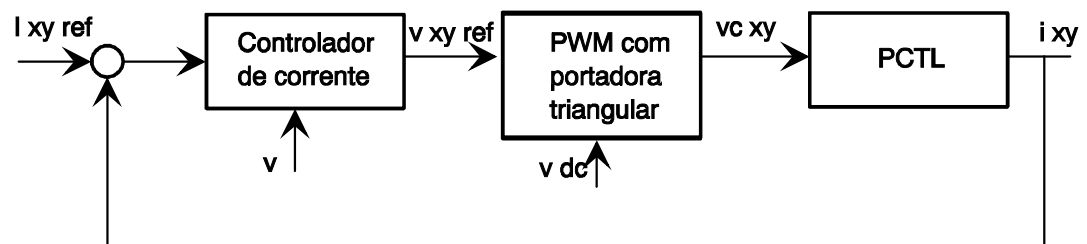


Fig. 4.2.2-1 Controlador individual para a fase xy , ($x = 1, 2, \dots, k$; $y = r, s, t$) do PCTL

O controlador digital do tipo dead beat apresentado no Anexo F não apresenta os problemas acima citados, mostrando-se adequado para a operação junto ao modulador PWM. A corrente é forçada a atingir a corrente de referência apenas nos instantes de amostragem.

4.2.3 Escolha dos ângulos de defasagem entre portadoras e dos instantes de amostragem.

As condições de desacoplamento não impõe qualquer restrição à defasagem entre os $3k$ sinais das portadoras nem quanto à definição dos instantes de amostragem dos sinais medidos. Discutem-se neste ítem algumas escolhas viáveis para as defasagens e para os instantes de amostragem.

De acordo com os Anexos D e E, a posição dos pulsos gerados pelo bloco PWM não tem influência no comportamento da média local da corrente. Os pulsos correspondentes à fase y podem portanto ser igualmente defasados com relação ao período da portadora, resultando em uma redução no conteúdo harmônico da corrente total (vide Anexo A). Usando-se esta técnica, os componentes de baixa frequência da ondulação de tensão Δv são deslocados da vizinhança da frequência pf_m para kpf_m acompanhados de uma correspondente redução em suas amplitudes (Anexo A, ítem 2.3). Deste modo, para um PCTL composto de k conversores trifásicos, todas as portadoras correspondentes à fase y ($y=r,s,t$) serão defasadas de $\theta = 2\pi/k$ entre si.

Resta agora estabelecer as defasagens entre as portadoras das três fases do $x^{\text{ésimo}}$ conversor trifásico. Para o caso $k=1$, a imposição de defasagem nula entre as portadoras das três fases elimina todos os componentes harmônicos de corrente múltiplos da frequência de chaveamento. Isto ocorre porque os harmônicos de tensão múltiplos da frequência de chaveamento tornam-se ternos de tensões de seqüência zero, não produzindo as correspondentes correntes devido à isolação elétrica entre os pontos G1 e G2 [82]. Esta condição produz mínima ondulação de corrente. Entretanto, para k conversores em conexão do tipo PCTL a impedância oferecida pelo circuito à passagem das correntes de seqüência zero é baixa conforme discutido no ítem 3.3. Deste modo, para elevados valores de k , os espectros das correntes individuais serão similares aos

obtidos a partir de um único conversor do tipo meia ponte, não ocorrendo cancelamento de harmônicos de corrente.

Não havendo um valor ótimo para a defasagem entre as portadoras, escolhe-se por simplicidade a defasagem nula entre as três portadoras do $x^{\text{ésimo}}$ conversor trifásico.

Discutem-se agora as possíveis escolhas para os instantes de amostragem dos controladores de corrente individuais. Eles podem ser coincidentes com o pico negativo das suas correspondentes portadoras, resultando em amostragens defasadas para os k conversores conforme mostrado na figura 4.2.3-1b. Este caso corresponde ao PWM simétrico da figura D-2b, aplicado individualmente a cada unidade meia ponte e sendo denominado abreviadamente por **DS-SRS** (displaced samplings- symmetrically regular sampling).

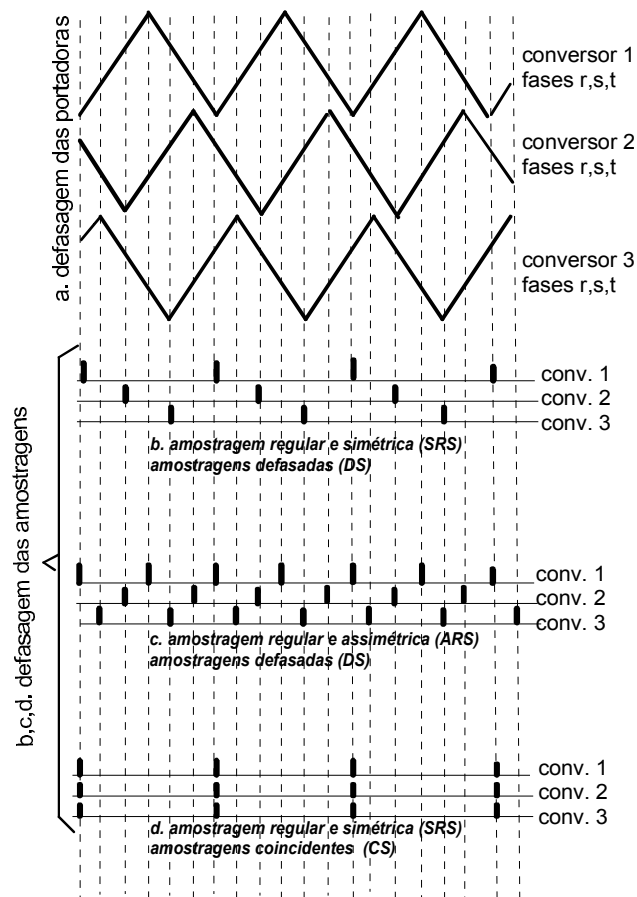


Fig.4.2.3-1 Três opções viáveis para a escolha dos instantes de amostragem.

No PWM assimétrico da figura D-2c, as amostragens ocorrem nos picos negativo e positivo da portadora conforme indicado na figura 4.2.3-1c. Assim, a frequência de amostragem é o dobro da frequência da portadora, reduzindo-se os problemas relacionados à ondulação entre amostragens e aos erros de predição da tensão do lado CA, citados no Anexo F. Este caso será denominado por **DS-ARS** (displaced samplings- asymmetrically regular sampling).

Nos dois casos tem-se um amostrador do tipo "multirate" [81] com instantes de amostragem igualmente defasados. Estas duas alternativas são convenientes não só pelo aumento do número de amostragens por ciclo (tabela 4.2.3-I), mas também por proverem uma boa utilização do tempo do computador de controle, caso este exista. Os algoritmos de controle para cada conversor são resolvidos seqüencialmente.

Uma terceira alternativa utiliza o PWM do tipo SRS, amostrando todas as fases simultaneamente nos picos negativos da portadora do primeiro conversor, de acordo com a figura 4.2.3-1d. Este caso é denominado de CS-SRS (coincident samplings-symmetrically regular sampling). Apesar das vantagens associadas aos dois casos acima discutidos, somente o caso CS-SRS poderá ser utilizado na minimização da ondulação da corrente através da injeção de tensão de referência seqüência zero.

O número de amostragens por ciclo em função do número de conversores k e do tipo de PWM escolhido é mostrado na tabela 4.2.3-I.

Tabela 4.2.3-I: Número de amostragens (n_{samp}) por ciclo de chaveamento

número de conversores		1	2	3	4	5	6	k
amostragens defasadas DS	SRS (amostragem simétrica) regular	1	1	3	2	5	3	- k se k é ímpar - $k/2$ se k é par
	ARS (amostragem assimétrica) regular	2	2	6	4	10	6	- $2k$ se k é ímpar - k se k é par
amostragens coincidentes CS	SRS	1	1	1	1	1	1	1

4.2.4. Minimização da ondulação de corrente pela injeção de um sinal de seqüência zero às referências de tensão dos PWMs.

Mostra-se neste ítem que a injeção de um sinal de seqüência zero ótimo, calculado em tempo real, às entradas dos PWMs pode reduzir a ondulação nas correntes individuais.

Discutiu-se no ítem 3.4, que a matriz de controlabilidade S do caso PCTL têm posto igual a $3k-1$. Deste modo, uma das entradas, ou então uma combinação linear destas pode ser arbitrariamente imposta. A seqüência zero total $V_{0av} = \frac{1}{3k} \sum_{x=1,k; y=r,s,t} v_{Cxyav}$, por exemplo, pode ser variada sem que se altere o comportamento das médias locais das correntes. Assim, a adição do sinal V_{0av} , faz com que a tensão na entrada do PWM passe de $v_{Cxy bav}$ para $v_{Cxy bav} + V_{0av}$, enquanto que a média local da tensão equivalente do $x^{\text{ésimo}}$ conversor da fase y se mantém inalterada. Por outro lado, o novo valor da tensão de entrada do PWM altera a forma de onda e conseqüentemente o espectro da tensão resultante na saída v_{Cxy} dos conversores em meia ponte individuais. Pode-se assim escolher um valor ótimo $V_{0av} = V_{0avopt}$ que minimiza uma função custo pré determinada, envolvendo o espectro harmônico.

Assume-se a partir deste ponto, que os controladores de corrente geram ternos de tensão de referência $[v_{Cxr ref} v_{Cxs ref} v_{Cxt ref}]$ balanceados e idênticos para todos os k conversores trifásicos, passando a ser denominados de $[v_{Cr} v_{Cs} v_{Ct}]$ por simplicidade.

O primeiro passo para se definir um problema de otimização é a definição de uma função custo. Entre as funções custo passíveis de serem utilizadas na minimização da ondulação nas correntes, a soma dos quadrados dos valores eficazes da ondulação das correntes totais I_{tot} , utilizada na referência [83] para $k=1$, não é convexa no domínio $(-1 - \min(v_{Cr} v_{Cs}, v_{Ct})) < V_{0av} < (1 - \max(v_{Cr} v_{Cs}, v_{Ct}))$ para o PCTL com k arbitrário. Mostra-se que o número de mínimos locais aumenta com k . Entretanto, como a ondulação na corrente total I_{tot} já é bastante baixa devido à cancelação dos harmônicos (ítem 2.3), sugere-se que se leve em conta a ondulação individual, que é bastante elevada e deve ser minimizada. Isto pode ser feito definindo-se uma nova função custo I_{ind} , como sendo a soma dos quadrados dos valores eficazes das ondulações das correntes individuais. Esta função é monotônica no intervalo $(-1 - \min(v_{Cr} v_{Cs}, v_{Ct})) < V_{0av} < (1 - \max(v_{Cr} v_{Cs}, v_{Ct}))$, fazendo com que a solução esteja sempre em uma das extremidades do domínio de

variação de V_{0av} . Assim, dependendo dos valores instantâneos de v_{Cr} , v_{Cs} e v_{Ct} , a tensão V_{0av} assume os valores $-1 - \min(v_{Cr}, v_{Cs}, v_{Ct})$ ou $1 - \max(v_{Cr}, v_{Cs}, v_{Ct})$.

Deve-se notar neste ponto, que, sendo $[v_{Cr}, v_{Cs}, v_{Ct}]$ um terno de tensões balanceadas e portanto com soma nula, pode-se obter qualquer uma das três tensões a partir das outras duas. Assim, pode-se passar de um problema no espaço tridimensional (espaço r-s-t) para um sistema descrito no espaço bidimensional (plano a-b). Uma breve explanação sobre a descrição de variáveis trifásicas balanceadas através de vetores espaciais representados no plano a-b, é apresentada no Apêndice III.

O domínio da função V_{0avopt} (tensão de seqüência zero ótima) correspondente aos intervalos $-v_d \leq (v_{Cr}, v_{Cs}, v_{Ct}) \leq +v_d$. A representação destas três relações em um espaço tridimensional representa um cubo cujos pontos correspondem às tensões sintetizáveis por um conversor trifásico com tensão CC igual a $2v_d$. Passando-se para o espaço bidimensional, a projeção do cubo sobre o plano a-b, resulta no domínio hexagonal mostrado na figura 4.2.4-1, cujos raios correspondem aos seis vetores espaciais não nulos $\vec{e}_1, \vec{e}_2, \vec{e}_3, \vec{e}_4, \vec{e}_5, \vec{e}_6$ gerados por um conversor trifásico (Apêndice III). Qualquer vetor \vec{V}_{Cref} dentro da região convexa definida por $\vec{e}_1, \vec{e}_2, \vec{e}_3, \vec{e}_4, \vec{e}_5, \vec{e}_6$, pode ser sintetizado pelo conversor.

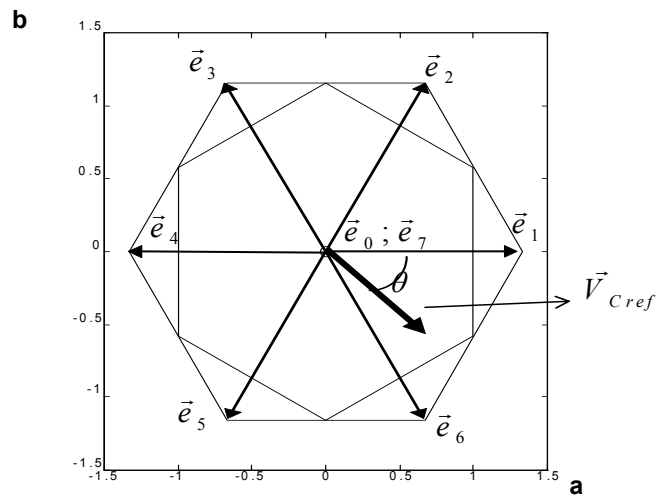


Figura 4.2.4-1 Representação de um terno de tensões de referência $[v_{Cr}, v_{Cs}, v_{Ct}]$ por um vetor espacial \vec{V}_{Cref} .

Pode-se agora descrever a função V_{0avopt} em função do vetor da tensão de referência no domínio bidimensional, obtendo-se a tabela 4.2.4-I. Nota-se que V_{0avopt} depende apenas do valor do ângulo do vetor espacial \vec{V}_{Cref} .

tabela 4.2.4-I- V_{0avopt} em função do ângulo θ do vetor espacial \vec{V}_{Cref} , correspondente ao terno de tensões de referência $[v_{Cr} v_{Cs} v_{Ct}]$ do PCTL

θ	$V_{oav} = V_{0avopt}$
$-30^\circ < \theta \leq 30^\circ$	$-1 - \min(v_{Cr}, v_{Cs}, v_{Ct})$
$30^\circ < \theta \leq 90^\circ$	$1 - \max(v_{Cr}, v_{Cs}, v_{Ct})$
$90^\circ < \theta \leq 150^\circ$	$-1 - \min(v_{Cr}, v_{Cs}, v_{Ct})$
$150^\circ < \theta \leq 210^\circ$	$1 - \max(v_{Cr}, v_{Cs}, v_{Ct})$
$210^\circ < \theta \leq 270^\circ$	$-1 - \min(v_{Cr}, v_{Cs}, v_{Ct})$
$270^\circ < \theta \leq 330^\circ$	$1 - \max(v_{Cr}, v_{Cs}, v_{Ct})$

O gráfico de V_{0avopt} em função de \vec{V}_{Cref} é apresentado na figura 4.2.4-2. Nota-se claramente as discontinuidades na função a cada intervalo de 60° . O domínio hexagonal de \vec{V}_{Cref} é mostrado em linha tracejada.

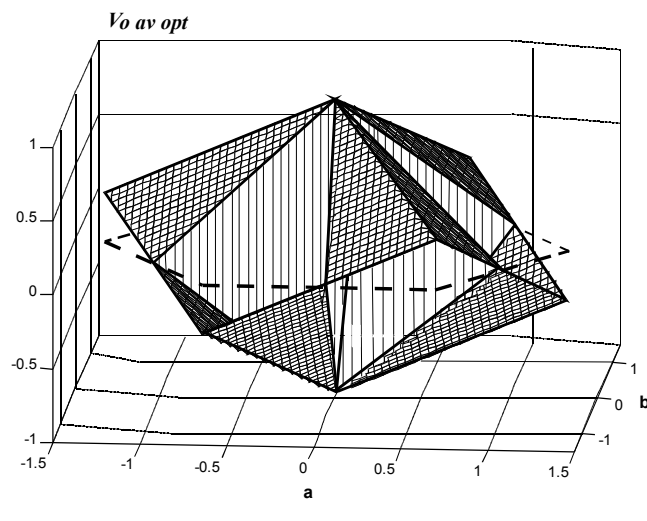


Figura 4.2.4-2 Gráfico da tensão de sequência zero ótima V_{0avopt} em função de \vec{V}_{Cref} no plano a-b.

A figura 4.2.4-3 mostra o valor da função custo I_{ind} tanto para $V_{0av} = 0$, como para $V_{0av} = V_{0avopt}$ dado pela tabela 4.2.4-I, deixando claro o efeito da injeção de $V_{0av} = V_{0avopt}$. Assim como no gráfico de $V_{0avopt}(\vec{V}_{Cref})$, a função custo I_{ind} também é representada em função do vetor espacial de referência \vec{V}_{Cref} no plano a-b. Deve-se notar que para $V_{0av} = V_{0avopt}$, o domínio de I_{ind} , mostrado em linha cheia na figura 4.2.4-3a corresponde ao lugar geométrico das tensões sintetizáveis pelo conversor, mostrado em linha cheia na figura 4.2.4-1. Para o caso $V_{0av} = 0$, o domínio se reduz à região delimitada pela linha pontilhada da figura 4.2.4-1, que é o lugar geométrico das tensões balanceadas produzidas pelo conversor, conforme explicado no Apêndice III. Para explicitar a redução no valor de I_{ind} para todos os valores admissíveis de \vec{V}_{Cref} , os gráficos da figura 4.2.5-3 foram superpostos, cortados por um plano vertical passando pelo eixo "a" e mostrados na figura 4.2.4-4.

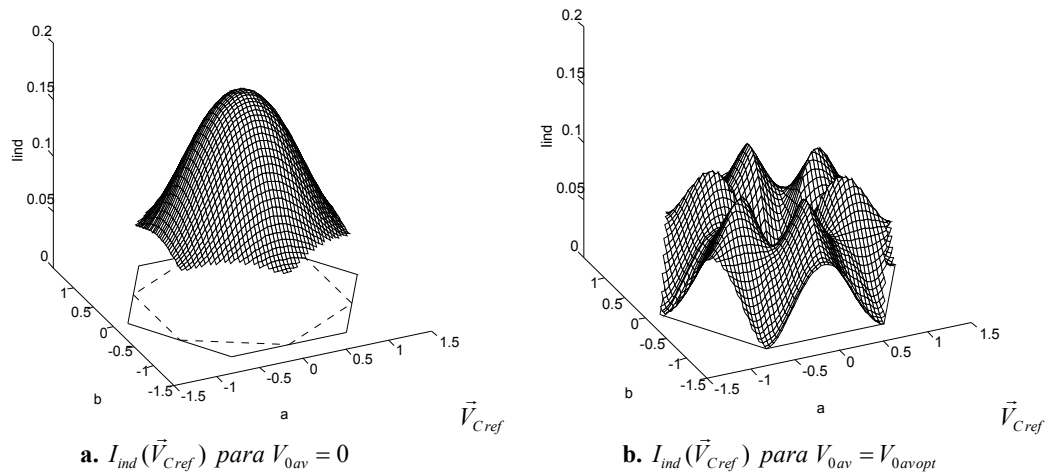


Figura 4.2.4-3 Redução de I_{ind} , soma quadrática dos valores eficazes das ondulações das correntes individuais, pela injeção de seqüência zero ótima $V_{0av} = V_{0avopt}$ às referências dos blocos PWM.

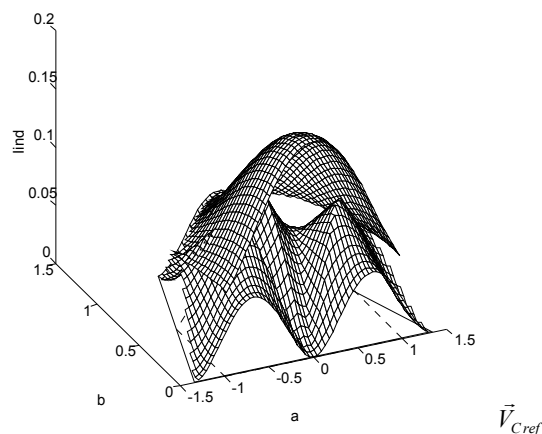


Figura 4.2.4-4 Superposição das metades dos gráficos da figura 4.2.4-3

A forma de onda de $V_{0avopt}(t)$ para um terno de tensões de referência trifásicas balanceadas, simétricas e senoidais com $M=0.8$ é apresentada na figura 4.2.4-5. As figuras 4.2.4-5c,d,e mostram que as tensões de referência resultantes da injeção da seqüência zero, $v_{Cr} + V_{0avopt}$, $v_{Cs} + V_{0avopt}$ e $v_{Ct} + V_{0avopt}$, ficam grampeadas em $+v_d$ ou $-v_d$ por um intervalo de $1/3$ do periodo do sinal modulador. Nestes intervalos os conversores monofásicos individuais correspondentes ficam com suas chaves paradas.

Idealmente, a freqüência média dos semicondutores é afetada de um fator $2/3$. Assim, desejando-se manter a freqüência de chaveamento, deve-se aumentar a freqüência de amostragem de um fator $3/2$, resultando em uma melhora adicional nos valores das ondulações da corrente, e no erro entre amostragens (Anexo F).

A utilização de amostragens defasadas não é permitida neste caso que considera a injeção de seqüência zero, por permitir que V_{0av} varie durante um ciclo de portadora, acarretando varias transições na função de chaveamento e acarretando um indesejável aumento na freqüência de chaveamento, conforme ilustrado na figura 4.2.4-6. Tal problema não ocorre se for utilizada a estratégia com amostragens coincidentes e PWM do tipo regular simétrico com portadoras defasadas (CS-SRS fig.4.2.3-1d).

Resultados obtidos em simulações numéricas utilizando este método de controle são apresentadas no próximo ítem.

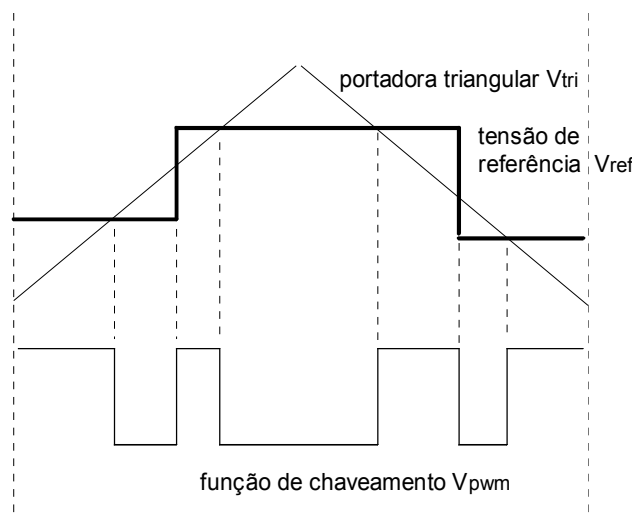
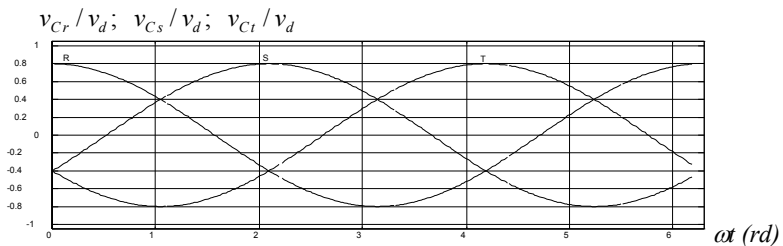
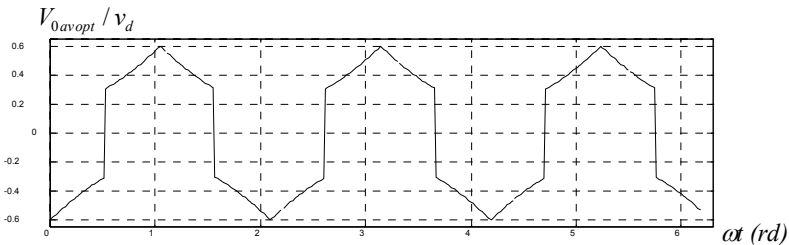


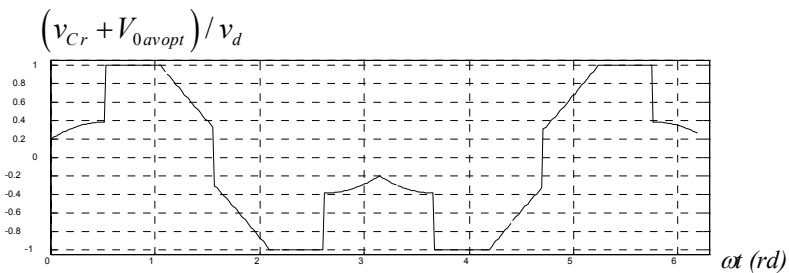
Fig. 4.2.4-5 Transições indesejáveis que ocorrem devido às mudanças na tensão de referência durante o ciclo de chaveamento



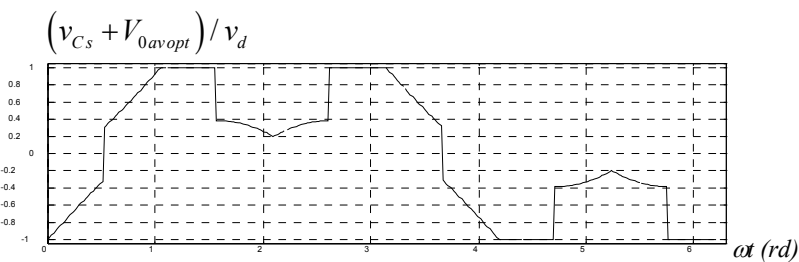
a. tensões de referência senoidais e balanceadas ($M=0.8$)



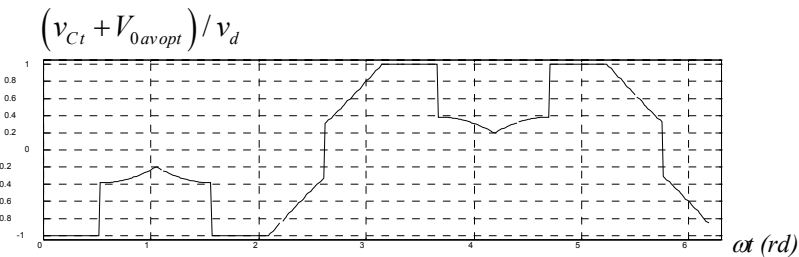
b. tensão de seqüência zero ótima V_{0av} , para as tensões de referência do gráfico a.



c. sinal aplicado ao modulador PWM ($v_{Cr} + V_{0avopt}$)



d. sinal aplicado ao modulador PWM ($v_{Cs} + V_{0avopt}$)



e. sinal aplicado ao modulador PWM ($v_{Ct} + V_{0avopt}$)

Figura 4.2.4-5 Sinais de referência do modulador PWM obtidos a partir da adição de um componente de seqüência zero ótima ($V_{0av} = V_{0avopt}$) aos sinais de referência originais (v_{Cr}, v_{Cs}, v_{Ct} balanceados).

4.2.5 Descrição e comparação de três propostas de controladores de corrente.

A partir das discussões apresentadas no item 4.2, propõe-se, simulam-se numericamente e comparam-se três alternativas de controlador de corrente para o PCTL.

As alternativas propostas são descritas na tabela 4.2.5-I, tendo em comum o uso de portadoras igualmente defasadas e de controladores de corrente do tipo dead-beat individuais.

Tabela 4.2.5-I Descrição de 3 estratégias de controle para PWM baseado em portadora triangular

estratégia	defasagem dos instantes de amostragem	tipo de PWM (vide figura. D-2)	injeção de $V_{0avopt}(t)$ para a minimização da ondulação na corrente	frequência de amostragem (por fase individual)		freq. de chaveamento (por conversor monofásico)	freq. da portadora triangular
				k ímpar	k par		
CS-SRS-OPT	CS	SRS	sim	$\frac{3}{2} pf_m$	$\frac{3}{2} pf_m$	pf_m	$\frac{3}{2} pf_m$
CS-SRS	CS	SRS	não	pf_m	pf_m	pf_m	pf_m
DS-ARS	DS	ARS	não	$2kpf_m$	kpf_m	pf_m	pf_m

f_m = frequência do sinal modulador ;

p = pulsos por ciclo por fase por conversor

DS = amostragens defasadas (displaced samplings)

CS = amostragens coincidentes (coincident samplings)

ARS = PWM com amostragem regular e assimétrica (asymmetrical regular sampling)

SRS = PWM com amostragem regular e simétrica (symmetrical regular sampling)

OPT = injeção de seqüência sezo ótima $V_{0avopt}(t)$

O caso DS-SRS não foi incluído devido ao seu desempenho insatisfatório quando comparado ao caso DS-ARS. O caso CS-SRS foi incluído somente para ser comparado ao caso CS-SRS-OPT (tabela 4.2.5-I). Os valores numéricos utilizados para a simulação dos três casos são:

- $k=4$ conversores;

- $\omega L = 0.2 pu$, $a_L = 0$, $\omega = 1 pu$; (valores pu, vide discussão no Apêndice I)

$$-|v_y| = 1 pu \Rightarrow \mathbf{v} = \begin{bmatrix} \sin(\omega t) \\ \sin(\omega t + 240^\circ) \\ \sin(\omega t + 120^\circ) \end{bmatrix} pu \quad \mathbf{i}_{\text{tref}} = \begin{bmatrix} \sin(\omega t) \\ \sin(\omega t + 240^\circ) \\ \sin(\omega t + 120^\circ) \end{bmatrix} pu$$

$$-v_{dc} = 2.4 pu$$

Os valores da frequência da portadora triangular f_c são:

- $f_c = 45 f_m$ para o CS-SRS-OPT (com injeção de seqüência zero) (fig.4.2.5-1);

- $f_c = 30 f_m$ para CS-SRS e DS-ARS (fig.4.2.5-2,3).

Os valores eficazes (índice *rms*) e de pico (índice *peak*) da corrente i_{1r} e de sua ondulação Δi_{1r} , (da fase *r* do conversor 1) e também da corrente total i_{tr} e de sua ondulação Δi_{tr} , são obtidos a partir da simulação numérica dos três casos descritos na tabela 4.2.5-I e apresentados na tabela 4.2.5-II. As equações diferenciais do conversor (item 3.1) e dos controladores foram integradas numericamente utilizando-se o programa MATLAB 4.0 da Mathworks, Inc. As formas de onda e correspondentes espectros são apresentados nas figuras 4.2.5-1,2,3. Cada figura inclui a resposta transitória e o espectro calculado com o sistema em regime permanente. A resposta transitória corresponde a impor $i_{xyref} = 0$ durante um quarto do período da corrente de referência. Apesar de não satisfazer a resposta dead-beat (Anexo F) devido às limitações na tensão disponível no conversor ($\pm v_d$), a corrente alcança a referência no mínimo intervalo de tempo possível.

Tabela 4.2.5-II Resultados de simulações numéricas correspondentes às estratégias da tabela 4.2.5-I

	$i_{1r rms}$ (pu)	$i_{1r peak}$ (pu)	$\Delta i_{1r rms}$ (pu)	$\Delta i_{1r peak}$ (pu)	$i_{1r fund peak}$ (pu)	$\Delta i_{1r\%} = \frac{\Delta i_{1r peak}}{i_{1r fund peak}}$	frequência média de chaveamento
CS-SRS-OPT	0.178	0.294	0.0183	0.0490	0.250	0.195	$31.2 f_m$
CS-SRS	0.178	0.271	0.0315	0.0833	0.249	0.335	$30.5 f_m$
DS-ARS	0.179	0.272	0.0311	0.0792	0.250	0.317	$30.0 f_m$

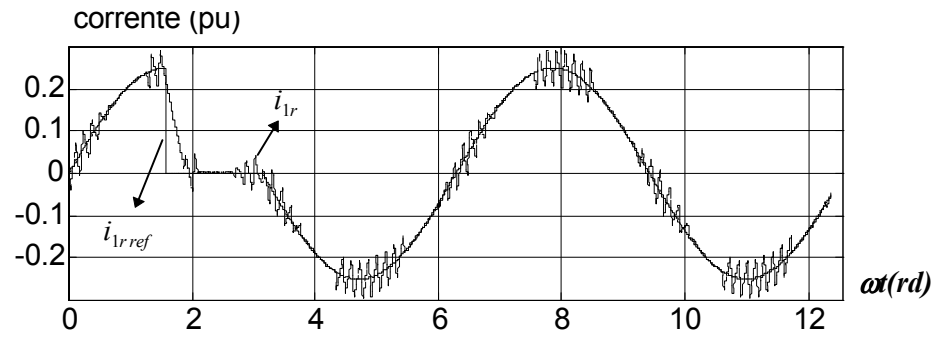
	$i_{tr rms}$ (pu)	$i_{tr peak}$ (pu)	$\Delta i_{tr rms}$ (pu)	$\Delta i_{tr peak}$ (pu)	$i_{tr fund peak}$ (pu)	$\Delta i_{tr\%} = \frac{\Delta i_{tr peak}}{i_{tr fund peak}}$	$\frac{\Delta i_{1r\%}}{\Delta i_{tr\%}}$
CS-SRS-OPT	0.709	1.01	0.0086 1	0.0232	0.998	0.0233	8.5
CS_SRS	0.704	1.00	0.0177	0.0411	0.995	0.0411	8.2
DS-ARS	0.706	1.01	0.0081 1	0.0222	0.998	0.0222	14.4

- $i_{1r fund peak}$: pico da componente fundamental de i_{1r} ;

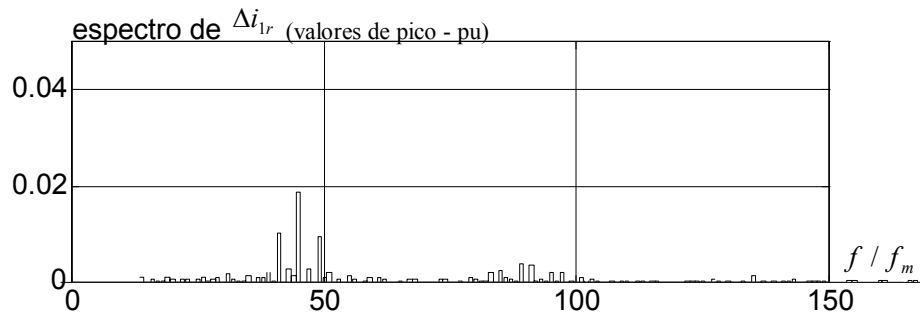
- i_{1r} e Δi_{1r} : corrente na fase *r* do primeiro conversor e sua respectiva ondulação;

- i_{tr} e Δi_{tr} : corrente total na fase *r* e sua respectiva ondulação;

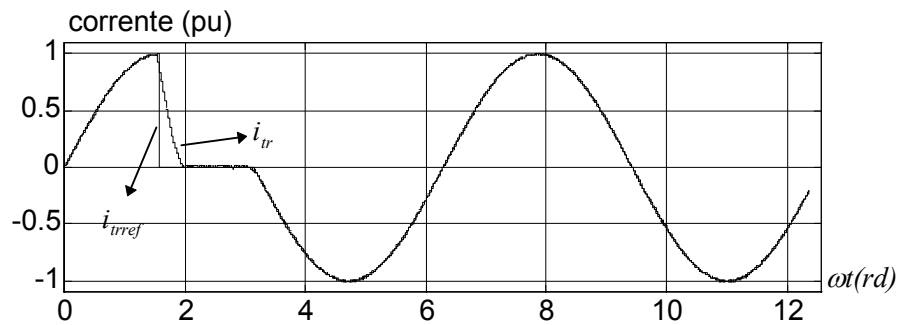
- os índices **rms** e **peak** correspondem aos valores eficaz e de pico da variável em questão.



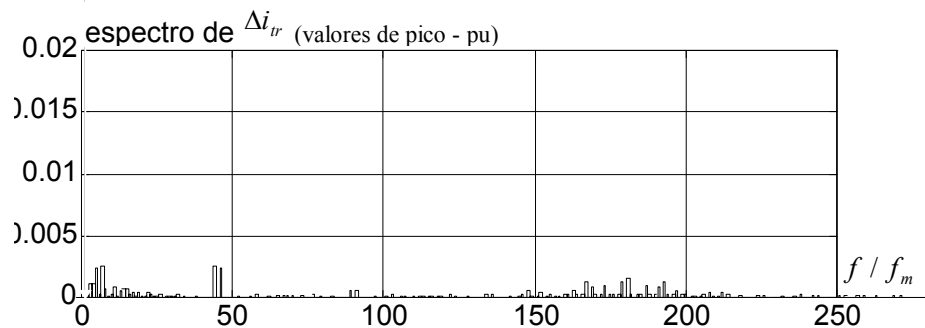
a. Corrente i_{1r} na fase r do conversor 1 e sua correspondente referência i_{1rref} .



b. Espectro da ondulação na corrente Δi_{1r} na fase r do conversor 1.

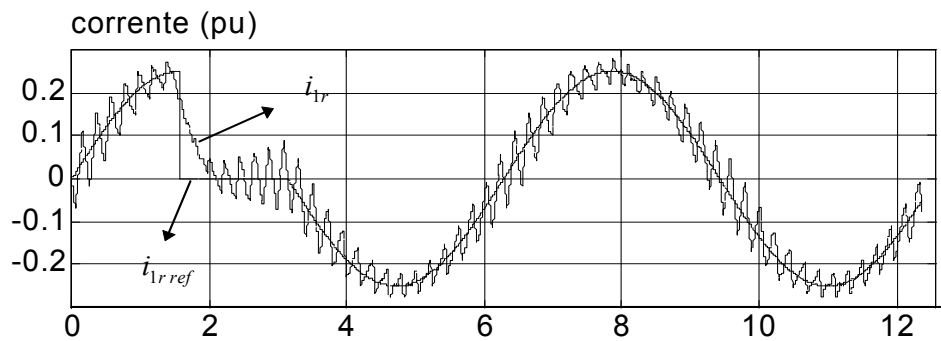


c. Corrente total i_{tr} na fase r do PCTL e sua correspondente referência i_{trref} .

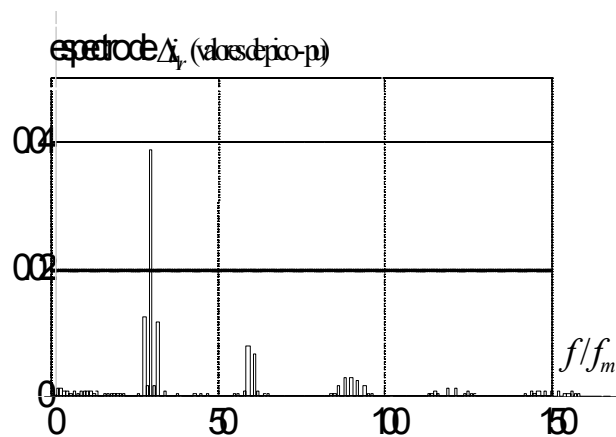


d. Espectro da corrente total Δi_{tr} na fase r do PCTL.

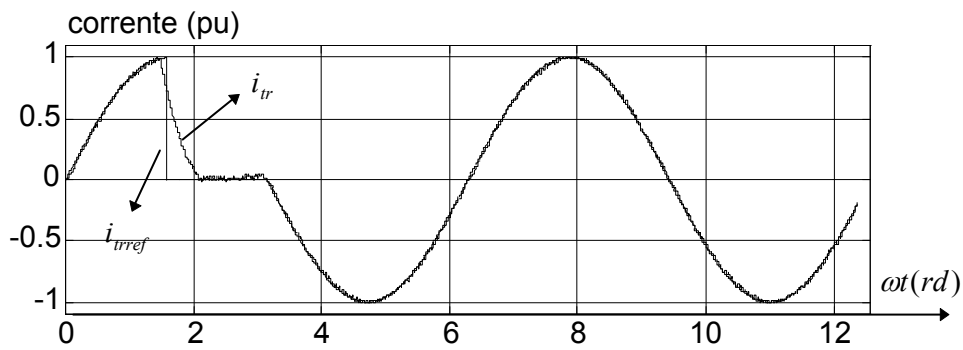
Fig. 4.2.5-1 CS-SRS-OPT; Amostragens coincidentes (CS); PWM por amostragem simétrica e regular (SRS), com injeção de $V_{0av} = V_{0avopt}$ para se obter mínima ondulação de corrente.



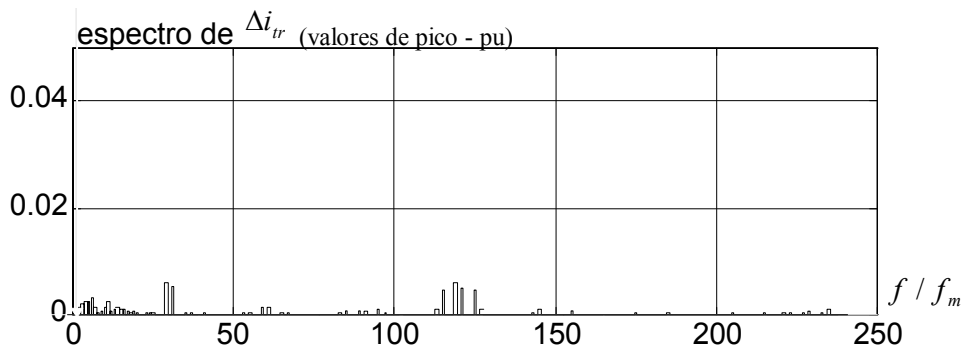
a. Corrente i_{1r} na fase r do conversor 1 e sua correspondente referência i_{1rref} .



b. Espectro da ondulação na corrente Δi_{1r} na fase r do conversor 1.

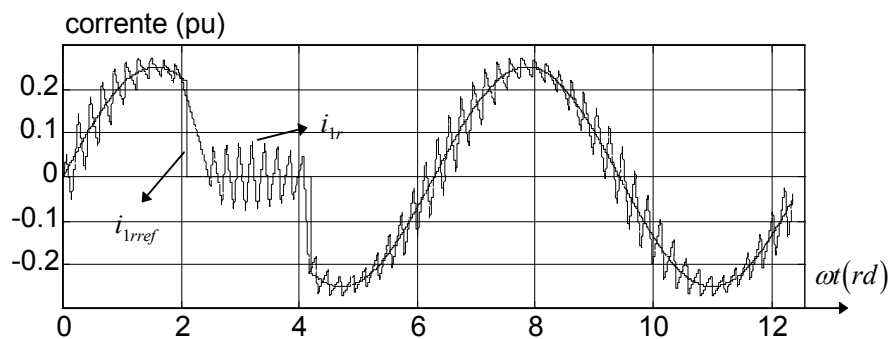


c. Corrente total i_{tr} na fase r do PCTL e sua correspondente referência i_{trref} .

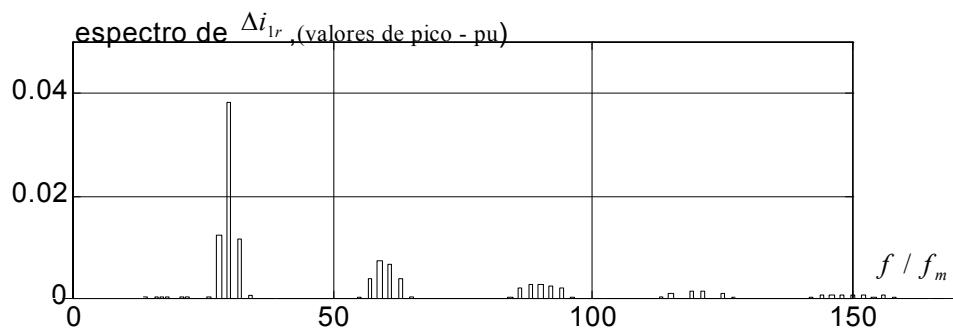


d. Espectro da corrente total Δi_{tr} na fase r do PCTL.

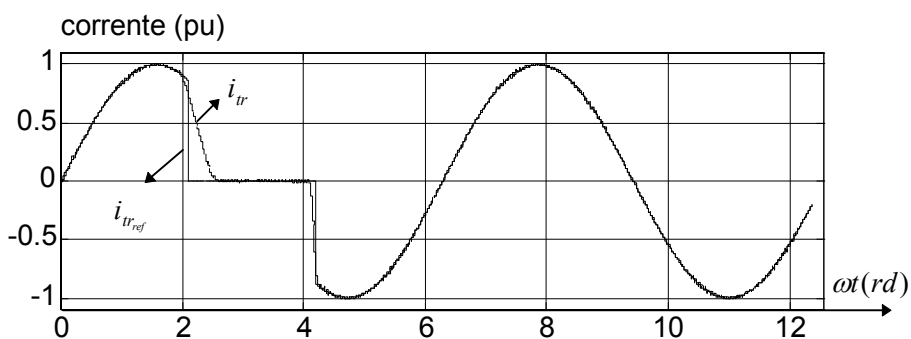
Fig. 4.2.5-2 CS-SRS Amostragens Coincidentes (CS); PWM por amostragem simétrica e regular (SRS)



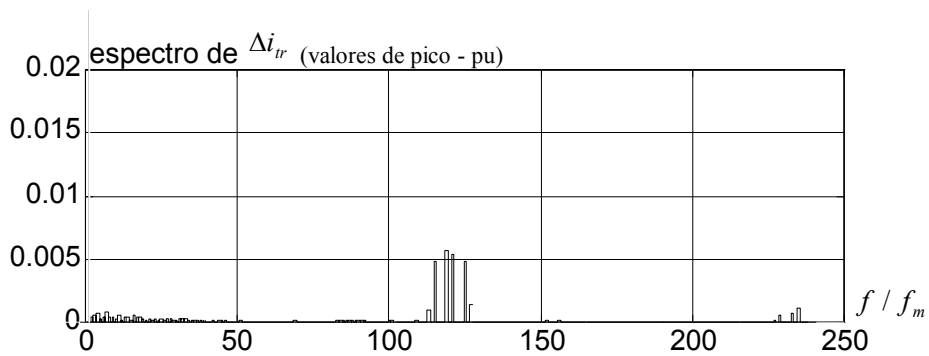
a. Corrente i_{1r} na fase r do conversor 1 e sua correspondente referência i_{1rref} .



b. Espectro da ondulação na corrente Δi_{1r} na fase r do conversor 1.



c. Corrente total i_{tr} na fase r do PCTL e sua correspondente referência i_{trref}



d. Espectro da corrente total Δi_{tr} na fase r do PCTL

Fig.4.2.5-3 DS-ARS: amostragens defasadas (DS) e PWM com amostragem regular e assimétrica (ARS)

Comparando-se os casos CS-SRS e DS-ARS a partir da tabela 4.2.5-II (CS-SRS, DS-ARS) e dos gráficos 4.2.5-2 e 4.2.5-3, é possível verificar que as formas de onda e os correspondentes valores de pico e eficazes das correntes individuais e suas ondulações, são idênticos para os dois casos. Além disso, são muito semelhantes ao de um conversor meia ponte. Este comportamento ocorre devido à similaridade das funções de chaveamento e à baixa impedância oferecida à circulação das componentes de seqüência zero.

Os valores eficazes e de pico da ondulação das correntes individuais para o caso CS-SRS-OPT são aproximadamente 30% menores do que os valores correspondentes aos dois casos anteriores. Este fato é esperado devido à função custo utilizada no item 4.2.4 que considera a soma dos valores eficazes da ondulação das correntes individuais.

Considerando-se o comportamento da corrente total, os casos CS-SRS-OPT e DS-ARS têm desempenhos similares. Suas ondulações apresentam valores que são aproximadamente a metade dos valores apresentados pelo caso CS-SRS. A capacidade de seguir a referência de corrente foi excelente para os três casos, o que pode ser verificado pelos valores das correntes fundamentais e pelas figuras 4.2.5-1,2,3.

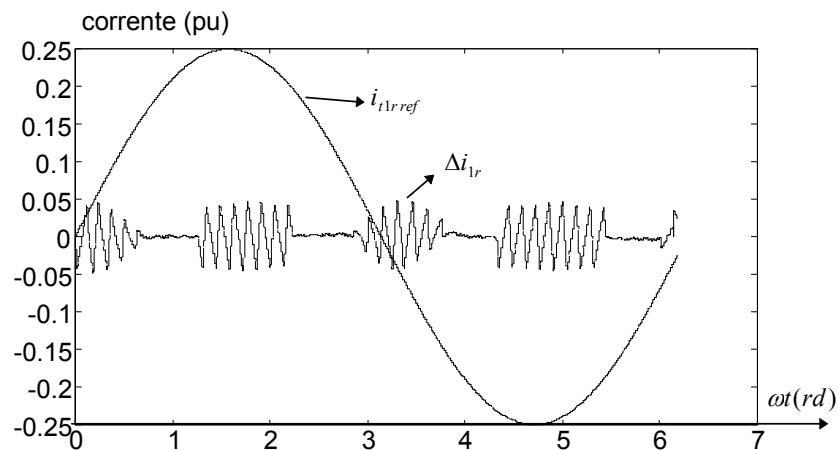
A relação $\Delta i_{1r\%} = \Delta i_{1r\ peak} / i_{1r\ f}$ para o caso ótimo (CS-SRS-OPT) é de aproximadamente 20%, sendo menor que o limite de 30% considerado no estudo de viabilidade do PCTL (item 2.6), para $f_c = 30 f_m$ ($p=30$ pulsos por ciclo).

A relação $\Delta i_{1r\%} / \Delta i_{1r\%} = (\Delta i_{1r\ peak} / i_{1r\ f}) / (\Delta i_{1r\ peak} / i_{1r\ f})$, ou seja, a atenuação da ondulação relativa, é maior para o caso DS-ARS, apresentando o valor 14.4. que é próximo ao valor teórico dado por $k^2 = 16$ e obtido da tabela 2.4-I.

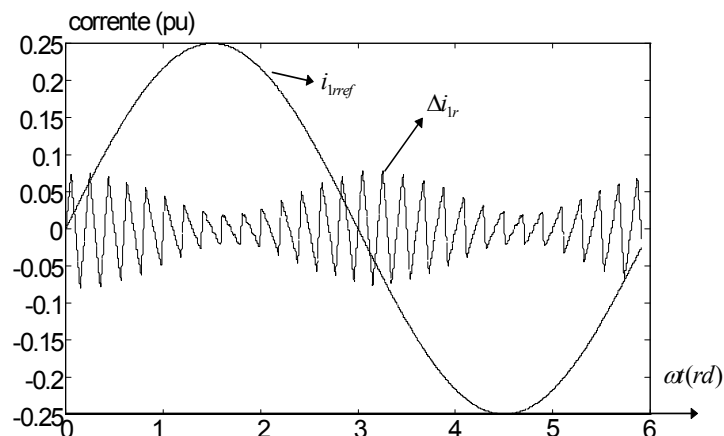
A análise dos valores de $\Delta i_{1r\ peak}$ e de $i_{1r\ peak}$ mostra à primeira vista um comportamento conflitante. Considerando-se $\Delta i_{1r\ peak}$, o caso CS-SRS-OPT é o que apresenta menor amplitude, enquanto que para $i_{1r\ peak}$ ele é o que apresenta a maior amplitude. O oposto ocorre para o caso DS-ARS. Tais discrepâncias são explicadas a seguir. A ondulação da corrente instantânea depende somente do valor instantâneo da tensão de referência $v_{Cxy\ ref}$ (vide item 2.2, eq. 2.2-3). Deste modo a defasagem entre as formas de onda da ondulação da corrente e sua respectiva corrente de referência pode ser arbitrária, dependendo apenas dos parâmetros do sistema. As figuras 4.2.5-4a,b mostram Δi_{1r} e $i_{1r\ ref}$ separadamente para os casos DS-ASR and CS-SRS-OPT anteriormente simulados. Verifica-se nestas figuras que apesar do caso CS-SRS-OPT apresentar Δi_{1r} com amplitude menor que a do caso DS-ASR, o pico de Δi_{1r} é

coincidente com o pico de i_{1r_ref} produzindo elevado valor de i_{1r_peak} , ao contrário do que ocorre com o caso DS-ASR. Esta arbitrariedade na fase de Δi_{1r} obriga que o projetista, ao calcular o valor máximo da corrente, considere o pior caso dado por $\max(i_{xy_ref}) + \max(\Delta i_{xy})$. O valor de Δi_{xy} é obtido pela equação 2.2-3.

No caso CS-SRS-OPT, de acordo com o item 4.2.4, a seqüência zero V_{0avopt} definida pela tabela 4.2.4-I (fig.4.2.5-5b), deve ser somada aos sinais de referência balanceados v_{Cxyref} (saídas dos controladores de corrente-fig.4.2.5-5a) resultando a referência do bloco PWM $v_{Cxyref} + V_{0avopt}$ (fig.4.2.5-5c). A função de chaveamento $m_{1r}(t)$, é obtida na saída do modulador PWM. A forma de onda de V_{0avopt} mostrada na



a. caso CS-SRS-OPT: referência senoidal i_{1r_ref} da fase r do conversor 1, e ondulação produzida na fase correspondente Δi_{1r} .



b. caso DS-ASR: referência senoidal i_{1r_ref} da fase r do conversor 1, e ondulação produzida na fase correspondente Δi_{1r} .

Fig. 4.2.5-4 Sinal de referência das correntes individuais da fase r (i_{1r_ref}) e correspondente ondulação

figura 4.2.5-5b corresponde à versão amostrada do sinal contínuo apresentado na figura 4.2.4-5. Verifica-se através do sinal $m_{1r}(t)$, que o conversor tem intervalos de repouso correspondentes a 1/3 do período da corrente de referência. Entende-se por repouso o fato das chaves do conversor não apresentarem mudança de estado. Isto acontece para $v_{Cxyref} + V_{0avopt} = \pm v_d$, resultando em $v_{Cxy} = \pm v_d$. Sendo assim a frequência de chaveamento é afetada de um fator 2/3, permitindo assim que o número de amostragens seja elevado de um fator 3/2, mantendo-se em média a frequência de chaveamento original. O caso CS-SRS-OPT simulado apresentou frequência média de chaveamento de $31.2f_m$.

A ondulação de corrente do CS-SRS-OPT (fig.4.2.5-4a) se apresenta intercalada por períodos com amplitude nula. As figuras 4.2.5-4a e 4.2.5-5d mostram que os

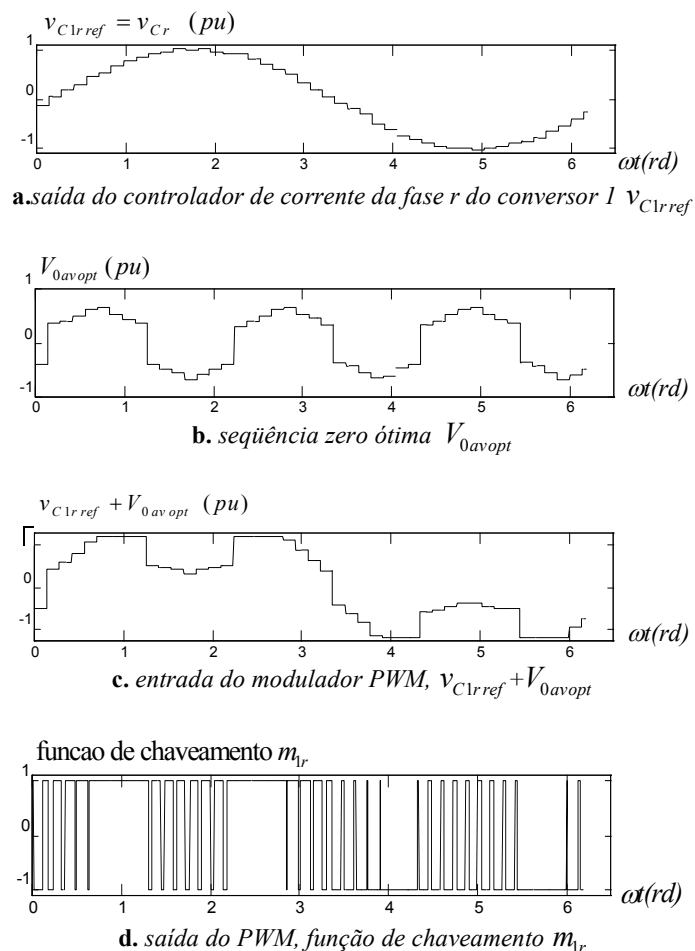


Fig 4.2.5-5 Formas de onda das tensões para o caso CS-SRS-OPT, que realiza minimização da ondulação da corrente.

períodos de ondulação de corrente nula correspondem a $v_{Cxyref} + V_{0avopt} = \pm v_d$, ou equivalentemente, $m_{1r} = \pm 1$. A equação 2.2-3 juntamente com a figura 2.2-2b confirma que a ondulação de corrente deve ser nula para $m_{1r} = \pm 1$. Durante o intervalo em que ocorre o chaveamento, o conversor meia ponte opera com frequência $3/2$ vezes maior que a sua média, produzindo uma ondulação de corrente cuja amplitude é afetada de um fator $2/3$, o que se verifica impondo-se $p_t = 3p/2$ na eq.2.2-3, coincidindo com os valores de $\Delta i_{r,peak}$ da tabela 4.2.5-II.

Considerando a corrente total i_r para o caso DS-ASR (fig 4.2.5-3), tem-se um espectro onde os grupos de harmônicos ocorrem na proximidade das frequências múltiplas de $120f_m$ ($4f_c=4$ x frequência da portadora). Tal comportamento é similar ao que foi explicado no item 2.3 para o PWM por amostragem natural. Por outro lado os casos que utilizam o PWM por "amostragens coincidentes" apresentam ao lado das harmônicas características, localizadas em grupos em torno dos múltiplos da frequência $4f_c$, componentes na forma de pares de harmônicas localizadas nas frequências $zf_c \pm f_m$ ($z = 1, 2, 3 \dots \infty$). Estes pares correspondem ao amostrador de ordem zero do modelo de PWM exposto no Anexo-D. As harmônicas correspondentes à amostragem de ordem zero não têm a mesma fase, não ocorrendo o seu cancelamento. A ondulação na corrente instantânea segue as leis descritas no item 2.2 para um PWM com portadora triangular.

Concluindo, a capacidade do controlador de seguir a referência da corrente total e os valores resultantes de ondulação desta corrente são excelentes para os três casos. Considerando-se a ondulação das correntes individuais que constitui a maior desvantagem do caso PCTL, o PWM tipo CS-SRS-OPT deveria ser preferido por apresentar menores valores de ondulação. No entanto, se um controlador de corrente do tipo dead beat for utilizado, haverá a necessidade de um computador para o cálculo de v_{Cxyref} . Conforme explicado acima, no item 4.2.3, um controlador com amostragens coincidentes deverá calcular as referências para os $3k$ controladores logo após o instante de amostragem. Isto requer um computador poderoso por um intervalo de tempo curto, ficando em repouso pelo resto do período de amostragem. O uso de um controlador PI analógico com compensação do tipo feed forward pode vir a ser uma possível solução para este caso.

O caso DS-ASR por outro lado pode melhorar substancialmente a utilização do computador, simplesmente por poder calcular os valores de v_{Cxyref} sequencialmente durante um ciclo de amostragem. Neste caso um número ímpar de conversores deve ser preferido por prover $2k$ amostragens por ciclo de chaveamento, enquanto que um

número par proverá k amostragens, exigindo que a cada instante de amostragem sejam calculadas as tensões de referência de dois controladores.

Cabe neste ponto um breve comentário sobre a escolha da frequência da portadora. Sabe-se que para conversores trifásicos ($k=1$) a três fios, o uso de frequência de chaveamento múltipla de três causa uma substancial redução no conteúdo harmônico, por apresentar vários componente de seqüência zero que não podem circular devido à ausência do condutor de terra (quarto fio). Tal regra não se aplica ao PCTL onde a baixa impedância de seqüência zero vista por cada conversor trifásico permite a circulação das correntes de seqüência zero. Não se impõe assim nenhuma restrição à frequência da portadora.

Comparando-se os casos DS-ARS e CS-SRS-OPT, o primeiro apresenta um valor de $\Delta i_{1r\ peak}$ 60% maior (0.0792/0.0496) que o segundo, e um valor de $i_{xy\ peak}$ 10% maior que o segundo (no pior caso $(0.25+0.0792)/(0.25+0.0496)$). A pequena melhora apresentada pela injeção de seqüência zero e sua maior complexidade de implementação, torna o caso DS-ASR o mais atraente para ser utilizado juntamente com o multiconversor do tipo PCTL.

4.2.6 Operação durante falhas ou manutenção

Discute-se o processo de detecção e isolamento de falhas, reconfiguração do conversor em caso de falhas ou manutenção e o comportamento do PCTL durante falhas na rede CA.

Considerando-se a discussão sobre a controlabilidade do PCTL é possível concluir que o curto circuito de uma válvula de um conversor, impondo $+v_d(-v_d)$ pode ser tolerado sem prejuízo da sua capacidade de seguir as correntes de referência. Neste caso, o método de minimização da ondulação não poderá ser utilizado. Se este tipo de falha ocorrer em mais de um conversor, estes deverão ser elétricamente isolados do restante do circuito. Isto requer um sistema de supervisão que possa detetar e isolar a falha além de impor as mudanças necessárias no controlador de corrente (intervalo de amostragem, defasagem entre as portadoras, referência de corrente, etc). A detecção da falha pode ser feita, por exemplo, comparando-se a tensão de cada válvula conectada ao

terminal negativo da fonte CC com a correspondente função de chaveamento. A não coincidência dos dois sinais indica que a unidade correspondente não está operando.

Desde que a unidade defeituosa seja imediatamente removida o sistema poderá continuar a operar às custas de uma diminuição na potência nominal e de um aumento na ondulação da corrente total. Este sistema supervisor deverá também ser capaz de acomodar programas de manutenção preventiva e expansões do sistema, rearranjando prontamente os parâmetros do controlador.

Curto-circuitos do lado CC constituem a pior falha para um conversor do tipo fonte de tensão. Assim o curto circuito de duas chaves de um conversor em meia ponte será suficiente para interromper a operação do multiconversor devido à utilização de uma fonte CC única para todas as unidades. Uma possível solução seria a utilização de fusíveis rápidos para cada chave, isolando-se assim a unidade danificada.

Métodos de detecção e isolamento de falhas são descritos na referência [84].

Faltas no lado CA podem causar uma variação nos valores de v_y . Como o controlador dead beat não pode variar sua ação de controle durante um intervalo de amostragem, podem ocorrer elevados valores de ondulações de corrente, especialmente para baixos valores de p . Se a corrente de pico for elevada os indutores podem vir a saturar reduzindo o valor de L e aumentando a ondulação da corrente. No exemplo da figura 4.2.6-1 uma queda momentânea na tensão CA foi imposta ao PCTL que utiliza um controlador com PWM do tipo DS-ASR, simulando um curto trifásico pleno nos terminais do conversor. Os valores simulados de i_{1r}, i_{1s}, i_{1t} são mostrados na figura 4.2.6a, e as correntes totais i_{1r}, i_{1s}, i_{1t} na figura 4.2.6b. Os parâmetros utilizados são os mesmos empregados nas simulações do item 4.2.5.

Para um elevado número de amostragens por ciclo ($p*k=120$, tabela 4.2.5-I) e para os demais parâmetros escolhidos, o conversor apresenta um bom desempenho em casos de curtos na fonte CA. A ondulação das correntes individuais continua dentro de valores seguros. Assim, o conversor poderia operar indefinidamente nesta condição sem danos. As correntes continuam a seguir as suas referências, não aumentando sua contribuição para a corrente de curto circuito da rede.

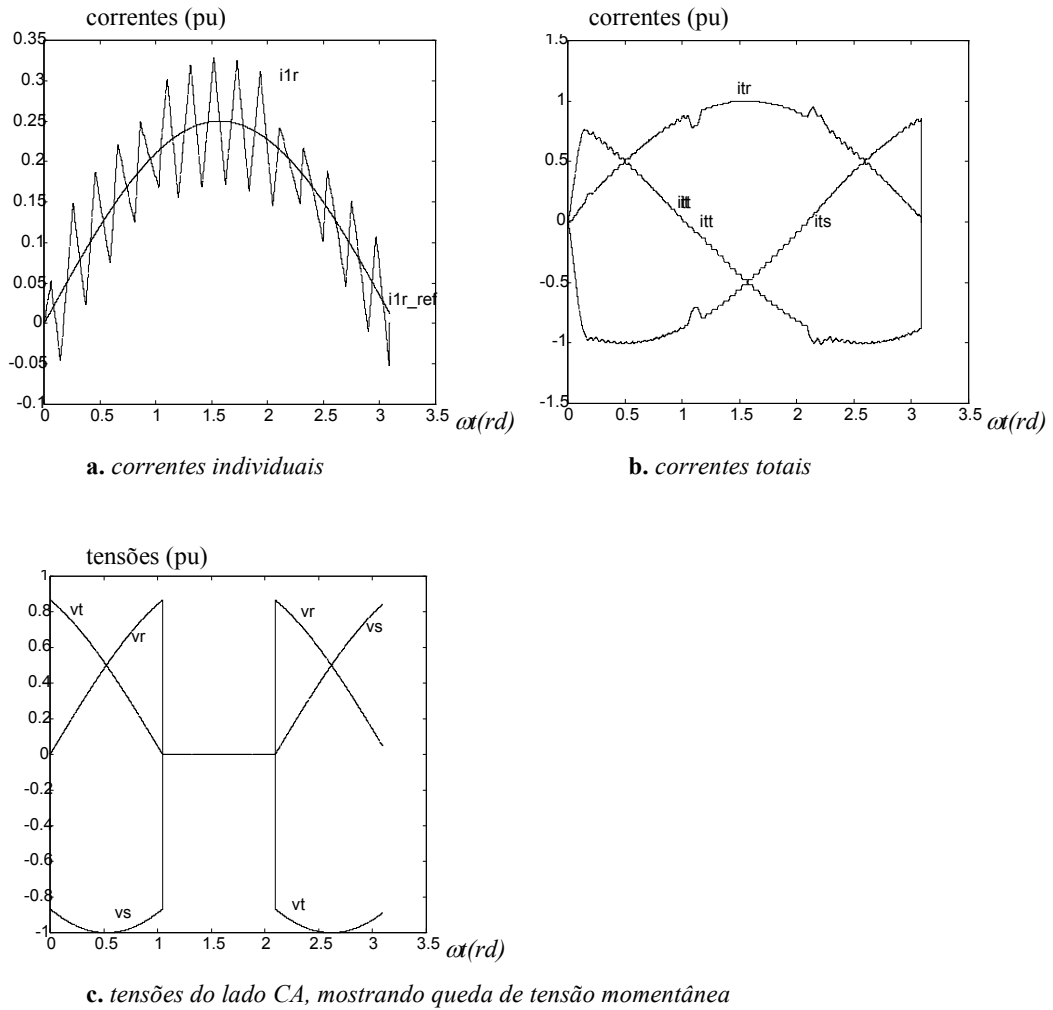


Figura 4.2.6-1 Comportamento do PCTL quando da ocorrência de queda de tensão momentânea no lado CA, devido a curto trifásico na entrada do conversor (v_y).

4.3 Controlador de Corrente baseado em PWM com Banda de Tolerância (BT).

Propõe-se e simula-se numericamente um controlador de corrente constituído de malhas individuais e desacopladas para cada conversor monofásico, baseadas em banda de tolerância.

Mostrou-se no Anexo-G que a amplitude da ondulação das correntes depende da tensão de referência do bloco PWM ao se utilizar frequência da portadora fixa. Em outras palavras, a ondulação da corrente sofre uma modulação em amplitude. Tal fato pode ser verificado na figura 4.2.5-4b, para um sinal de referência senoidal na entrada do PWM do tipo ASR. A alternância entre pulsos de baixa e elevada amplitude se deve à imposição de posições preestabelecidas e igualmente espaçadas para os pulsos do PWM. Por outro lado, nos casos baseados em banda de tolerância, impõe-se uma amplitude constante para a ondulação, que resulta em uma livre variação na frequência e na posição dos pulsos. Sendo a limitação do pico das correntes individuais o ponto crítico do PCTL, o controlador com banda de tolerância mostra-se como uma solução atraente frente às estratégias de PWM que operam em frequência fixa.

O controlador do tipo banda de tolerância é uma implementação prática do controlador por modos deslizantes (sliding mode control), permitindo que se opere com baixas frequências de chaveamento às custas de uma elevação da ondulação em torno do sinal de referência. Para um conversor monofásico em meia ponte, alternam-se os níveis de tensão de saída $+v_d$ e $-v_d$ de modo a manter a corrente do conversor dentro de uma banda de amplitude $\pm\Delta i$ em torno da corrente de referência.

O acoplamento entre as entradas não permite o simples uso de controladores individuais. Baseando-se nos resultados obtidos no item 3.5.1, propõe-se e simula-se numericamente um método que permite a utilização dos controladores do tipo BT (banda de tolerância) individuais, através da sincronização dos controladores via malhas PLL (phase locked loop) e do controle da seqüência zero V_0 . O comportamento da corrente total é analisado e comparado ao PWM com frequência fixa. A operação em condições de falha e manutenção é analisada.

4.3.1 Justificando o uso de controladores de corrente individuais

Mostra-se que o uso de malhas independentes é uma solução adequada para o PCTL baseado em controlador por banda de tolerância.

O grau de acoplamento entre os conversores meia ponte de um conversor trifásico único ($k=1$) é razoavelmente forte. A utilização de controladores do tipo BT individuais produz períodos com elevada frequência de chaveamento e ondulações de corrente cujas amplitudes podem atingir até duas vezes o valor da banda de tolerância pré-fixada Δi . Diversos controladores multivariáveis apresentados na literatura existente resolvem os problemas acima de modo adequado, para $k=1$ [36,63,66].

A interligação de k unidades trifásicas com um controlador multivariável independente para cada unidade não opera adequadamente, pois os controladores não foram projetados para lidar com o acoplamento devido aos conversores adicionais. Mostra-se na referência [36] um controlador multivariável operando com duas pontes completas monofásicas ($k=4$). A análise das soluções existentes mostra que a complexidade do controlador cresce com k . A reconfiguração do controlador para o caso de perda ou inserção de unidade adicional requer uma nova estratégia de controle e não apenas uma mudança de parâmetros.

Considerando-se estes fatos em conjunto com a possibilidade da redução do acoplamento das entradas estudada no item 3.5.1, sugere-se o uso de controladores BT individuais.

4.3.2 Uso de controladores BT individuais desacoplados

Descreve-se a implementação das condições de desacoplamento obtidas no item 3.5.1.

O grau de acoplamento entre as entradas pode ser instantaneamente atenuado pela:

- redução do intervalo de quantificação Δy , de um amostrador multinível, definido na figura 2.2-1;
- redução da média local da seqüência zero total $V_{0av} = \frac{1}{3k} \sum_{\substack{x=1,k; \\ y=r,s,t}} v_{Cxyav}$.

A primeira condição pode ser satisfeita defasando-se igualmente as k funções de chaveamento correspondentes a uma dada fase. Impõe assim a mesma freqüência para todos os conversores meia ponte conectados à fase y . Um conjunto de controladores do tipo "phase-locked-loop (PLL)" consegue realizar esta tarefa conforme proposto em 4.3.2-1.

A segunda condição requer que a tensão de seqüência zero V_0 total tenha média local nula ($V_{0av}=0$). Isto pode ser alcançado pelo uso de uma malha de controle cuja função é manter nula a média local da "corrente de seqüência zero fictícia". Este método é descrito no item 4.3.2-2.

4.3.2.1 Sincronização de controladores do tipo Banda de Tolerância via PLL

Descreve-se a malha PLL e discutem-se os requisitos exigidos para o detetor de fase e seu filtro.

Um número arbitrário k de diferentes funções de chaveamento podem ser sincronizadas e defasadas igualmente fazendo-se com que $k-1$ conversores do tipo meia-ponte operem como escravos, seguindo um conversor mestre. O mestre tem banda de tolerância fixa " Di " e pode operar livremente. Os demais têm suas frequências controladas pelo ajuste das suas respectivas bandas de tolerância em torno do valor " Di ". O bloco definido pelo conversor e pelo controlador de corrente com banda de tolerância ajustável opera como um oscilador cuja frequência é controlada pelo valor da banda de tolerância Δi , e perturbado pelas referências de corrente individuais $i_{xy\text{ ref}}$ e pelas tensões na fonte CA, v_y . Tal oscilador corresponde ao "oscilador controlado por tensão" de um sistema PLL (phase locked loop). A cada unidade PLL pertencente a uma dada fase y (r,s,t) será imposto um valor de ângulo de defasagem com relação ao mestre de modo a garantir a igual defasagem entre as funções de chaveamento desta fase. Cada uma das três fases do multiconversor y (r,s,t), com k conversores meia-ponte e $k-1$ malhas PLL, irá operar independentemente das outras duas. Cada malha PLL é descrita pelo diagrama de blocos da figura 4.3.2.1-1.

O detetor de fase (DF) para esta aplicação deve satisfazer aos requisitos descritos a seguir. A faixa de medição do valor da defasagem deve ser de $-2\pi < \theta < 2\pi$. Deste modo ele será capaz de medir qualquer valor na faixa de $-\pi < \theta < \pi$, que corresponde à

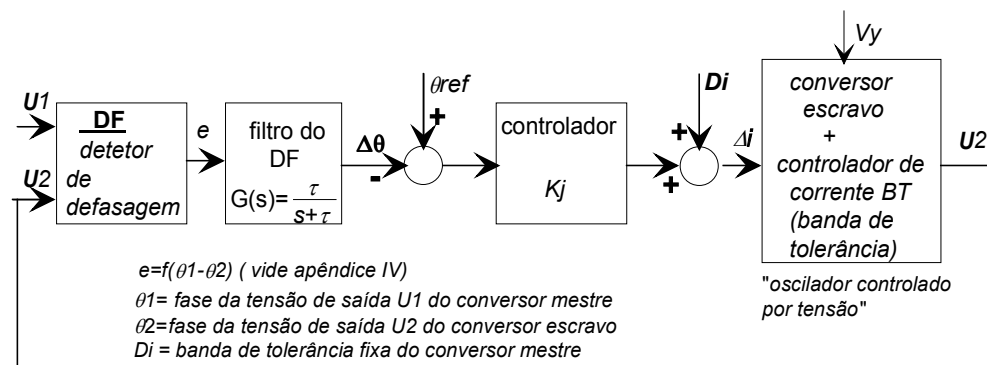


Figura 4.3.2.1-1 Diagrama de blocos da malha PLL (phase locked loop) considerando o bloco "conversor escravo + controlador de corrente" como um oscilador controlado por tensão.

gama de defasagens a serem impostas com relação ao conversor mestre, e ainda suprir uma margem de medição adicional, necessária para que o PLL se mantenha sincronizado durante transientes. A linearidade é necessária para esta larga faixa de medição.

Vale lembrar que nas aplicações mais freqüentes de PLLs, opera-se com defasagem nula $\Delta\theta=0$, admitindo-se o uso de detetores com característica não linear, e com menor faixa de medição. A operação em freqüência variável do controlador tipo BT exige que a resposta do detetor de fase seja independente da freqüência dos sinais de entrada. A correta medição da defasagem é necessária para a operação em sincronismo, seja em regime ou em transitório. Entretanto a perda de sincronismo pode ocorrer tanto no início da operação do multiconversor como durante transitórios diversos. Em tal situação não se conseguem garantir as condições de desacoplamento, exigindo-se que a condição de operação normal seja restabelecida prontamente. Um simples detetor de fase cuja curva característica se repete para entradas superiores a 2π e inferiores a -2π , produzirá em condição de assincronismo um sinal alternado com média nula, impossibilitando o reestabelecimento da operação normal. Isto pode ser resolvido se na situação de perda de sincronismo o detetor em questão passar a medir diferença de freqüências, provendo assim uma faixa de captura de sincronismo infinita.

Um detetor de defasagem que satisfaz a todos os requisitos acima é apresentado sucintamente no apêndice IV. O projeto da malha PLL completa, de modo a satisfazer o desempenho transitório desejado é mostrado no anexo H.

4.3.2.2 Redução da tensão de seqüência zero através do "Método das Correntes Fictícias"

Propõe-se uma estratégia para se reduzir o valor da média local da tensão de seqüência zero V_{0av} .

A redução de V_{0av} pode ser feita pela simples constatação que a diferença entre o PCTL com terminais de terra separados mostrado na figura 3.2-1d e o PCTL com terras conectados, é que no segundo caso a parcela V_0 produz uma corrente total de seqüência zero $i_0 = \sum i_{xy} \neq 0$. No primeiro caso o uso de controladores individuais, com ou sem

sincronização, faz com que V_{0av} e conseqüentemente sua média local V_{0av} variem caoticamente. Conforme discutido no ítem 3.5.1, os elevados valores de V_{0av} aumentam o grau de acoplamento entre as entradas, podendo levar a uma perda momentânea do controle do conversor. Por outro lado, o PCTL com os terminais G1 e G2 conectados apresenta $3k$ variáveis desacopladas, operando como $3k$ conversores do tipo meia ponte separados. A tensão de seqüência zero V_0 produz uma corrente I_0 que circula no condutor de terra, dividindo-se igualmente por todos $3k$ conversores ($i_0 = I_0 / 3k$).

Para o caso PCTL sem conexão entre terras, a corrente I_0 fictícia, que seria produzida por V_0 caso os terras estivessem conectados, pode ser calculada em tempo real, através do sub-modelo correspondente à seqüência zero descrito pela equação 4.3.2.2-1. A corrente fictícia $i_0 = I_0 / 3k$ pode ser adicionada às correntes medidas no conversor i_{xy} . Os controladores do tipo BT vão tentar fazer com que as somas $i_0 + i_{xy}$ sigam $i_{xy ref}$. As referências $i_{xy ref}$ ($x=1,2,..,k; y=r,s,t$) formam um conjunto de correntes balanceadas, ou seja, apresentam uma corrente total de seqüência zero nula ($i_{0 ref} = \frac{1}{3k} \sum i_{xy ref} = 0$). Isto faz com que a média local da corrente fictícia de seqüência zero i_{0av} seja nula. Se i_{0av} for nula, a tensão V_{0av} será nula como desejado, restando apenas a parcela oscilante de V_0 .

$$\frac{d\mathbf{i}_0}{dt} = -\frac{1}{L(1+a_L)} \mathbf{I}_{3k} \mathbf{v}_{c0} = -\frac{1}{L(1+a_L)} \frac{1}{3k} \begin{bmatrix} \mathbf{U} & \mathbf{U} & \cdot & \mathbf{U} \\ \mathbf{U} & \mathbf{U} & \cdot & \mathbf{U} \\ \cdot & \cdot & \cdot & \cdot \\ \mathbf{U} & \mathbf{U} & \cdot & \mathbf{U} \end{bmatrix} \mathbf{v}_c ; \mathbf{U} = \begin{bmatrix} 1 & 1 & 1 \\ 1 & 1 & 1 \\ 1 & 1 & 1 \end{bmatrix} \quad (4.3.2.2-1)$$

A figura 4.3.2.2-1 mostra o diagrama de blocos de um controlador de corrente com $3k$ malhas independentes do tipo BT (histerese). À figura 4.3.2.2-1 foi adicionado o estimador da corrente fictícia de seqüência zero i_0 , obtendo-se o controlador baseado no método das correntes fictícias apresentado na figura 4.3.2.2-2. Nota-se que i_0 é somada às correntes medidas, resultando nas correntes fictícias que são comparados às correntes de referência $i_{xy ref}$ por meio de comparadores com histerese. As correntes fictícias são semelhantes às correntes medidas em um PCTL com terminais G1 e G2 conectados.

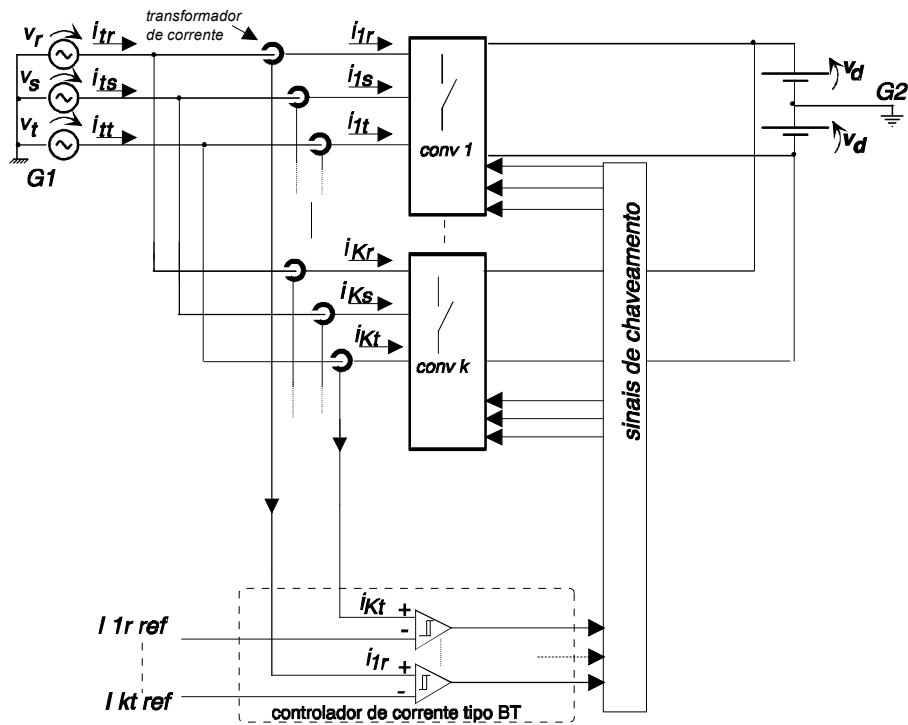


Figura 4.3.2.2-1 Diagrama de blocos do controlador de corrente utilizando $3k$ malhas do tipo banda de tolerância BT (histerese) independentes.

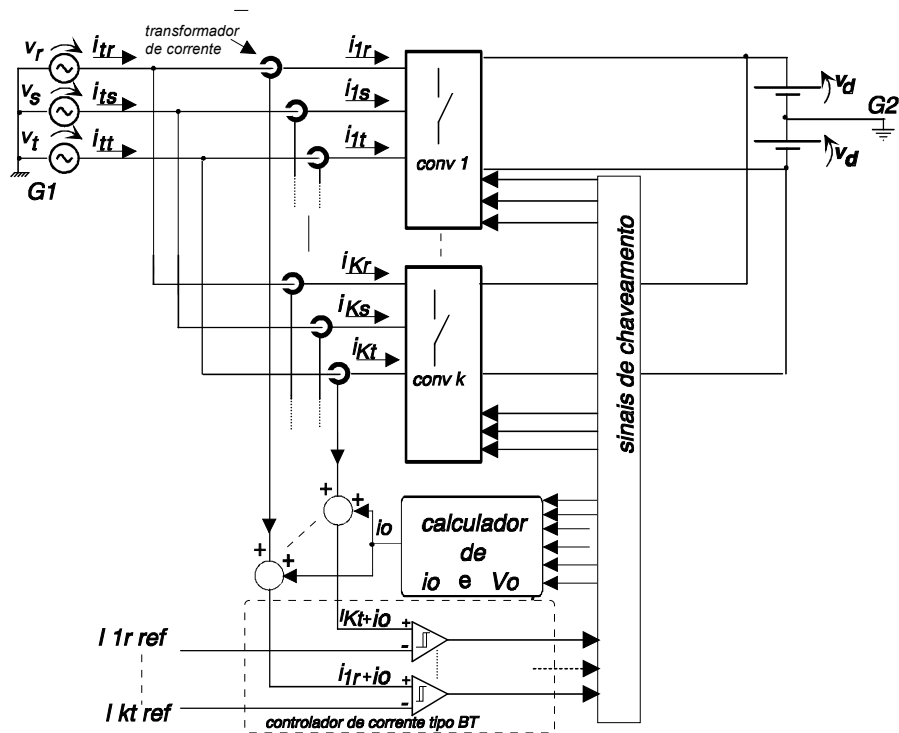


Figura 4.3.2.2-2 Diagrama de blocos do controlador de corrente utilizando $3k$ malhas do tipo banda de tolerância BT (histerese) independentes, ao qual foi adicionado o estimador da corrente fictícia i_0 .

4.3.3 Descrição e comparação de seis estratégias de controladores de corrente

Uma seqüência convenientemente escolhida de cinco diferentes estratégias de controladores do tipo BT e uma utilizando PWM com portadora triangular (DS-ARS) são apresentadas, para tornar claros os conceitos apresentados nos itens anteriores e justificar o bom desempenho do controlador proposto via resultados de simulações numéricas.

Os sistemas considerados são descritos na tabela 4.3.3-1, sendo todos constituídos por 3k controladores independentes.

Tabela 4.3.3-I. Descrição de cinco controladores BT e um do tipo frequência fixa (DS-ARS)

Caso Simulado	terminais de terra G1 G2	sincronismo via PLL	controle da corrente fictícia
1	conectados	não	não
2	não conectados	não	não
3	não conectados	sim	não
4	não conectados	não	sim
5	não conectados	sim	sim
* 6	não conectados	-PWM triangular: (DS-ARS) -controle corrente: dead-beat	

Os seis casos acima foram simulados numericamente utilizando-se os parâmetros listados abaixo:

- $v_{y\ peak} = 1\ pu^1$, $i_{y\ ref\ peak} = 1\ pu$ (senoidal c/ defasagem nula); $v_d = v_{dc} / 2 = 1.2\ pu$;
- $\omega = 1\ pu$; $\omega L = 0.2\ pu$; $a_L = 0.1$; $D_i = 0.1\ pu$ (valor fixo da banda de tolerância);
- $di_{\max} = 0.05\ pu$ (limitação para a parcela variável da banda de tolerância);
- $k = 4$ conversores,
- $\tau = 2\ pu$ (constante de tempo do filtro do detetor de fase)
- $k_j = 0.04$ (ganho do controlador proporcional do PLL)

¹ A utilização de valores por unidade com variáveis instantâneas é considerada no apêndice I

As equações diferenciais do conversor (item 3.1) e dos controladores foram integradas numericamente utilizando-se o programa MATLAB 4.0 da Mathworks, Inc.

O caso 1 opera tal como $3k$ conversores independentes e terminais G1 e G2 conectados, não apresentando maiores dificuldades. A figura 4.3.3-1a mostra que as correntes individuais i_{xy} obedecem perfeitamente aos limites impostos pela banda de tolerância Di . Na figura 4.3.3-1b a corrente total i_r segue a referência estipulada. Os valores arbitrários das defasagens entre as funções de chaveamento dos vários conversores pertencentes à fase $y(y=r,s,t)$, impõe uma elevada ondulação na ondulação da corrente total conforme mostrado na figura 4.3.3-1c.

O caso 2 difere do caso 1 pela isolação elétrica entre G1 e G2. Suas correntes individuais, apresentadas na figura 4.3.3-2a, mostram claramente a existência de curtos períodos quando alguns conversores param de seguir as correntes de referência. Esta perda de controle momentânea ocorre devido ao acoplamento entre as unidades. A ondulação nas correntes totais mostradas nas figuras 4.3.3-2b-c mostra-se atenuada com relação ao caso anterior devido à ausência das componentes de corrente de seqüência zero. Entretanto, seu valor ainda se apresenta elevado devido ao comportamento caótico das defasagens entre as funções de chaveamento, que pode ser observado pela defasagem entre as ondulações nas correntes individuais da figura 4.3.3-2a.

O caso 3 difere do anterior por tentar obter defasagens iguais entre as funções de chaveamento utilizando PLLs conforme descrito no item 4.3.2-1. A figura 4.3.3-3a mostra que intercalados aos períodos com iguais defasagens, ocorrem períodos com perda de controle (Fig 4.3.3-3a). A ondulação nas correntes totais, apresentadas nas figuras 4.3.3-3b,c mostram alguma melhora com relação aos casos anteriores devido ao cancelamento de harmônicos conseguido com a tentativa da obtenção de iguais defasagens. A figura 4.3.3-3d confirma que os PLLs não conseguem manter as defasagens estipuladas durante os intervalos correspondentes à perda de controle. Esta figura, que exhibe o comportamento das defasagens $\Delta\theta$ entre as funções de chaveamento, exige alguns esclarecimentos.

A defasagem relativa $\Delta\theta = \theta / (2\pi)$ é medida com o detetor de defasagem associado ao seu filtro, mostrados no diagrama de blocos do sistema de sincronismo PLL da figura 4.3.2.1-1 e discutidos em detalhe no Anexo H. Nota-se na figura 4.3.3-3d os elevados valores de ondulação obtidos na saída $\Delta\theta$ do filtro. Aumentando-se o valor do constante de tempo do filtro τ diminui-se a ondulação, tendo em contrapartida um tempo de resposta mais lento do medidor de fase. A figura 4.3.3-3d superpõe os sinais

$\Delta\theta$ correspondentes às defasagens entre as funções de chaveamento dos conversores 2, 3 e 4 da fase $y(y=r.s.t)$ e a função de chaveamento do conversor 1 da mesma fase y .

Já que se desejam defasagens iguais, o caso com $k=4$ conversores impõe defasagens de $\theta = \pi/2, \pi, -\pi/2$ radianos em relação ao mestre (conversor 1). Em termos de defasagem relativa $\Delta\theta$, utilizada na figura 4.3.3-3d tais valores correspondem a 0.25, 0.50 e -0.25 respectivamente. Assim, a correta operação das malhas PLL deve impor um gráfico das defasagens $\Delta\theta(t)$ contendo três sinais com média local $\Delta\theta=0.25$, três com valor 0.50 e três com valor -0.25. A figura 4.3.3-3d mostra que o caso 3 não consegue manter os valores de defasagens preestabelecidas apresentando um comportamento caótico. Isto ocorre devido ao acoplamento entre as fases causados pelos elevados valores de $V_0(t)$ e de sua média local $V_{0av}(t)$ mostrados na figura 4.3.3-3e e para o caso 3.

O caso 4 inclui o controlador de corrente fictícia e exclui os PLLs. O controlador de corrente fictícia reduz bastante o problema do acoplamento. As correntes individuais da figura 4.3.3-4a e totais da figura 4.3.3-4b seguem adequadamente as respectivas referências. As correntes totais, apresentam elevada ondulação (Fig 4.3.3-4b,c), devido à ausência de controladores PLL, impondo um comportamento caótica das defasagens $\Delta\theta$, que são mostradas na figura 4.3.3-4d. A seqüência zero instantânea V_0 da figura 4.3.3-4e apresenta baixas amplitudes e média local nula, conforme esperado.

O caso 5 inclui tanto o controle PLL como o da corrente fictícia. As referências das correntes individuais e totais são seguidas perfeitamente conforme mostrado nas figuras 4.3.3-5a,b. As defasagens com relação ao conversor mestre se mantém nos valores estipulados ($\theta = \pi/2, \pi, -\pi/2 rd$; $\Delta\theta = 0.5; 1.0; -0.5$) conforme mostrado na figura 4.3.3-5d, impondo-se pulsos igualmente espaçados e perfeitamente ordenados, que resultam por sua vez em ondulações nas correntes individuais perfeitamente defasadas. Isto leva a uma substancial atenuação na ondulação da corrente total conforme mostrado nas figuras 4.3.3-5b,c, na tabela 4.3.3-II e no espectro da corrente da fase R (fig.4.3.3-5e). A resposta transitória do sistema é rápida. A figura 4.3.3-5d mostra a resposta ao degrau dos 9 PLLs, com defasagem inicial de 0 radianos. Atingem-se os valores de referência ($\theta = \pi/2, \pi, -\pi/2 rd$; $\Delta\theta = 0.5; 1.0; -0.5$) em aproximadamente meio ciclo do sinal da corrente de referência. Apesar da elevada ondulação no sinal $\Delta\theta$, causada pelo detetor de fase utilizado e seu filtro, a operação do sistema não foi perturbada. A figura 4.3.3-5f mostra o valor da seqüência zero instantânea V_0 , confirmando que sua média local V_{0av} é nula. O valor máximo de V_0 é de $4v_d / 3k = 0.4 pu$, conforme citado no Anexo E / caso 1.

O caso 6 utiliza um PWM com portadora triangular (DS-ARS) e controlador de corrente do tipo "dead-beat". Este caso já foi estudado em detalhe no item 4.2, sendo retomado neste ponto com o objetivo de compará-lo às estratégias baseadas em banda de tolerância. Escolheu-se $p=16$ pulsos por ciclo, para que este operasse em frequência de chaveamento próxima do valor obtido nos casos baseados em controlador BT (casos 1 a 5). Verifica-se que a ondulação das correntes individuais é bem maior para este caso baseado em PWM com frequência fixa (fig. 4.3.3-6a). Por outro lado a ondulação na corrente total é menor para este caso, conforme mostrado a seguir.

A tabela 4.3.3-II mostra alguns valores numéricos relevantes, obtidos a partir das simulações acima citadas. O segundo e terceiro casos não são considerados devido ao seu baixo desempenho.

Tabela 4.3.3-II : Resultados de Simulação Numérica obtidos com alguns dos controladores descritos na tabela 4.3.3-I

caso	$i_{1r\ rms}$	$i_{1r\ peak}$	$\Delta i_{1r\ rms}$	$\Delta i_{1r\ peak}$	$i_{1r\ fund}$	$\overline{\Delta i_{1r}} = \frac{\Delta i_{1r\ peak}}{i_{1r\ fund}}$	p
caso 1	0.187	0.343	0.0584	0.102	0.254	0.40	14.7
caso 4	0.186	0.388	0.0567	0.112	0.251	0.44	15.9
caso 5	0.188	0.336	0,0585	0.103	0.251	0.41	16.1
*caso 6	0.186	0.300	0.0586	0.150	0.249	0.60	16

caso	$i_{tr\ rms}$	$i_{tr\ peak}$	$\Delta i_{tr\ rms}$	$\Delta i_{tr\ peak}$	$i_{tr\ fund}$	$\overline{\Delta i_{tr}} = \frac{\Delta i_{tr\ peak}}{i_{tr\ fund}}$	$\frac{\overline{\Delta i_{1r}}}{\overline{\Delta i_{tr}}}$
caso 1	0.726	1.22	0.142	0.252	1.00	0.25	1.6
caso 4	0.714	1.15	0.0894	0.212	1.01	0.21	2.1
caso 5	0.713	1.05	0.0285	0.0724	1.01	0.072	5.7
*caso 6	0.706	1.05	0.0172	0.0350	1.00	0.035	17

$i_{1r\ fund}$ = pico da fundamental de i_{1r}

p = número médio de pulsos por ciclo do sinal de referência

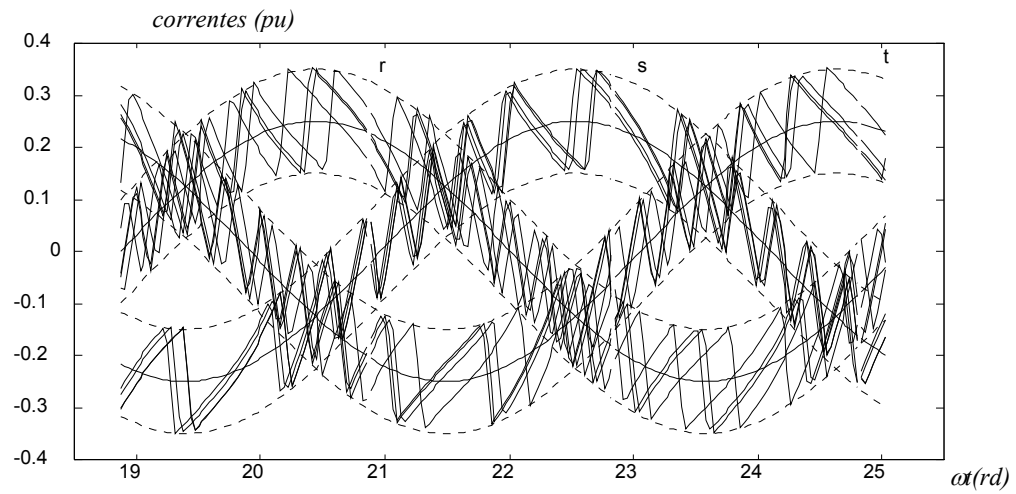
Pela tabela 4.3, a ondulação relativa nas correntes individuais, $\overline{\Delta i_{1r}}$, vale 0.60 para o PWM triangular (caso 6), e 0.41 para o caso BT (caso 5). No caso 6 a frequência é fixa, impondo-se uma modulação na amplitude da ondulação, ou seja, ocorrem intervalos com baixas amplitudes, seguidos de intervalos com elevadas amplitudes. Mostra-se que o controlador tipo BT atinge o objetivo inicial, de se reduzir a amplitude da ondulação das correntes individuais.

A última coluna mostra o quociente entre os valores relativos das ondulações nas correntes individuais e totais (vide eq. 4.3.3-1), ou seja mostra a capacidade do controlador em atenuar a ondulação nas correntes totais.

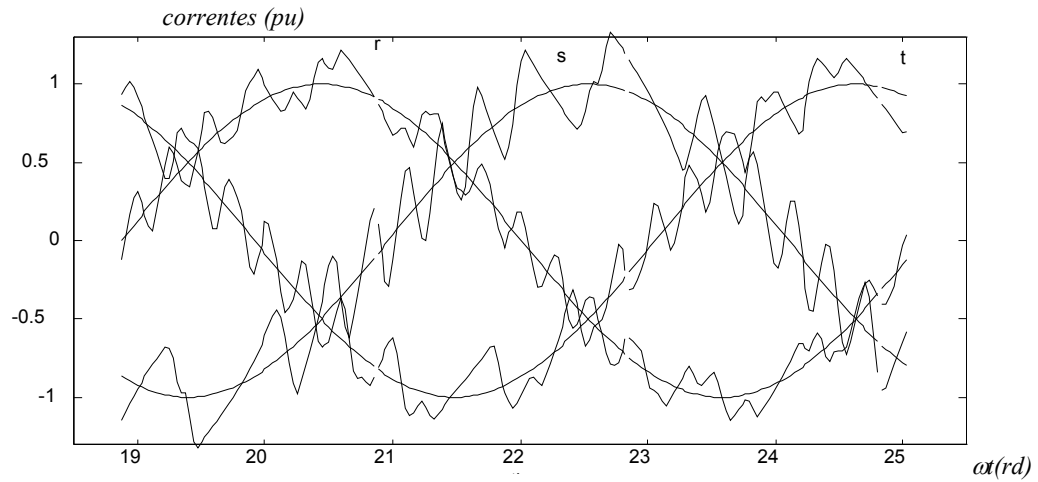
$$\frac{\frac{\Delta i_{lr}}{i_{lr\ fund}}}{\frac{\Delta i_{tr}}{i_{tr\ fund}}} = \frac{\frac{\Delta i_{lr\ peak}}{i_{lr\ fund}}}{\frac{\Delta i_{tr\ peak}}{i_{tr\ fund}}} \quad (4.3.3-1)$$

Esta relação é de 5.7 para o caso 5 e de 17 para o caso 6. Segundo o item 2.5 o valor teórico de $\frac{\Delta i_{lr}}{\Delta i_{tr}}$ é de 16 para o PWM triangular, justificando o valor obtido no caso

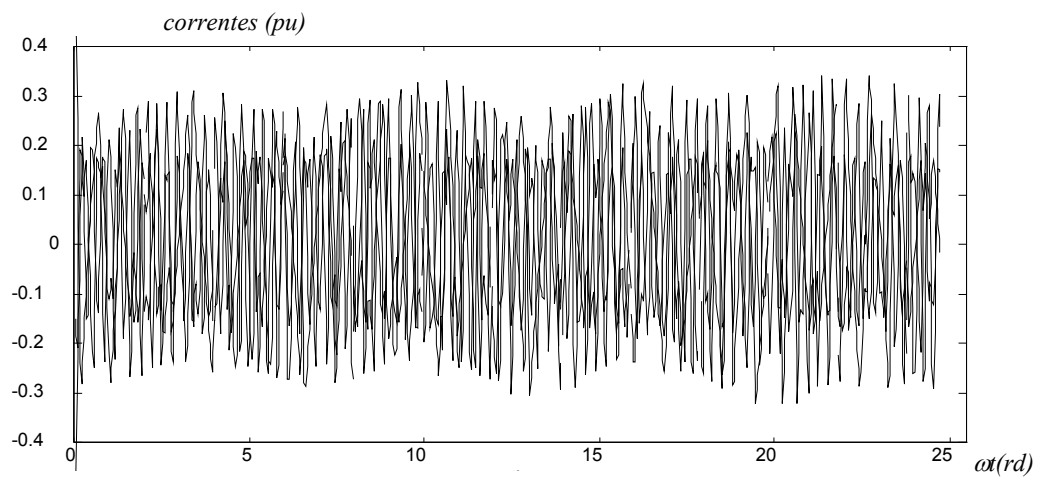
6. Esta relação não vale para o caso 5 (BT). A maior ondulação nas correntes totais para o caso 5 não é crítica, pois suas amplitudes são bastante reduzidas, levando-se em conta os valores típicos assumidos pelos parâmetros do PCTL, e as limitações atuais dos semicondutores de potência.



a. Correntes individuais nas fases r,s,t dos conversores 1,2,3,4, com as respectivas referências e bandas de tolerância.

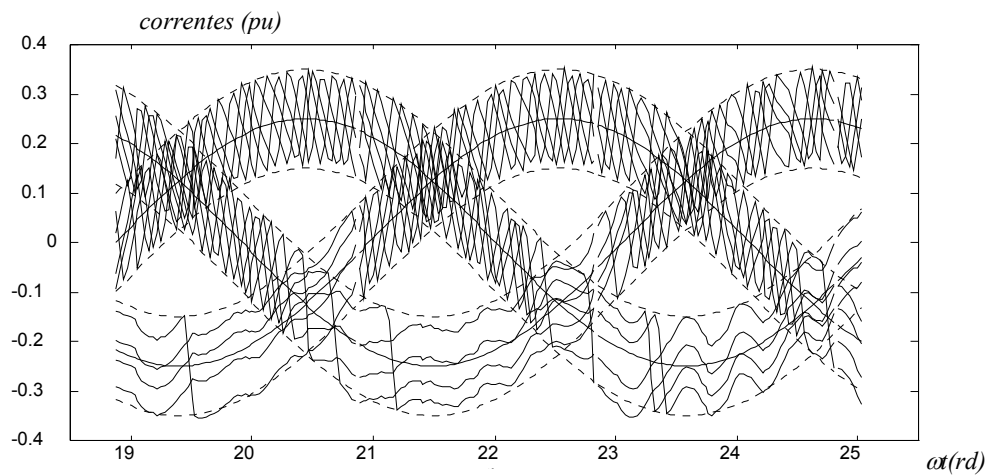


b. Correntes totais nas fases r,s,t e sua respectivas referências.

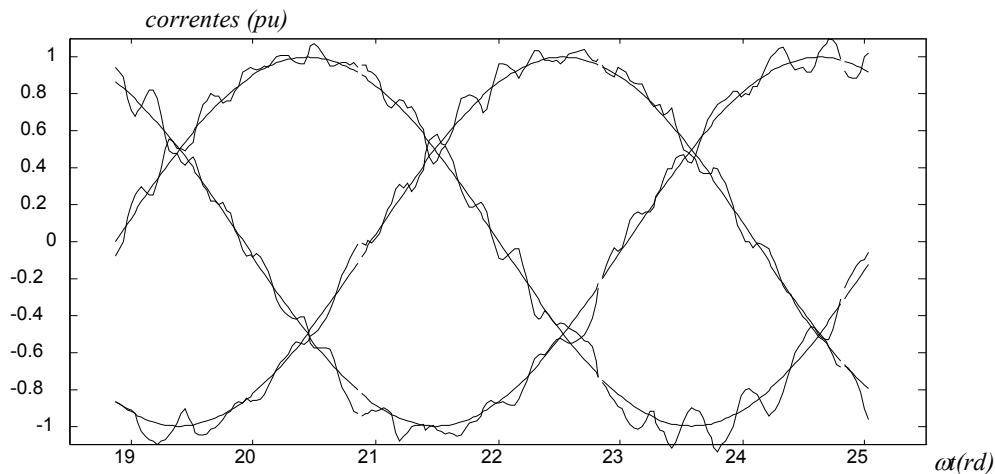


c. Superposição das ondulações nas correntes totais nas fases r,s,t .

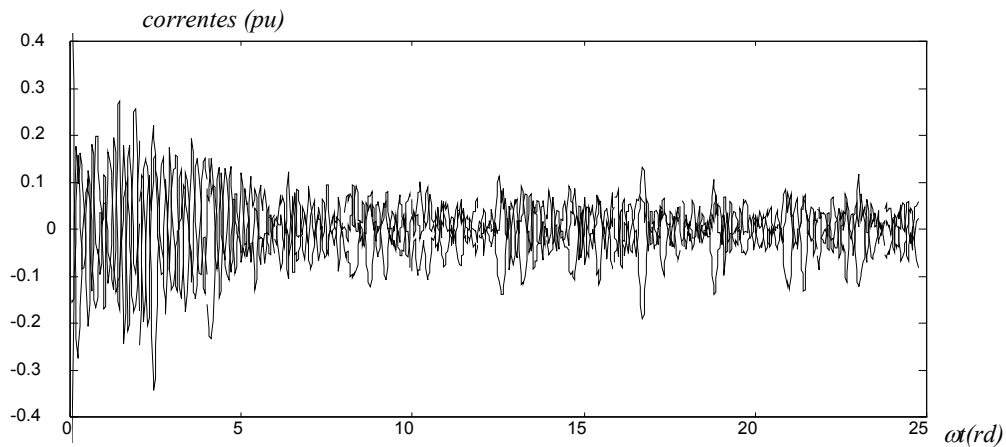
Figura 4.3.3-1: Caso 1; G1 e G2 conectados, sem PLL e sem controle da corrente fictícia.



a. Correntes individuais nas fases r,s,t dos conversores 1,2,3,4, com as respectivas referências e bandas de tolerância.

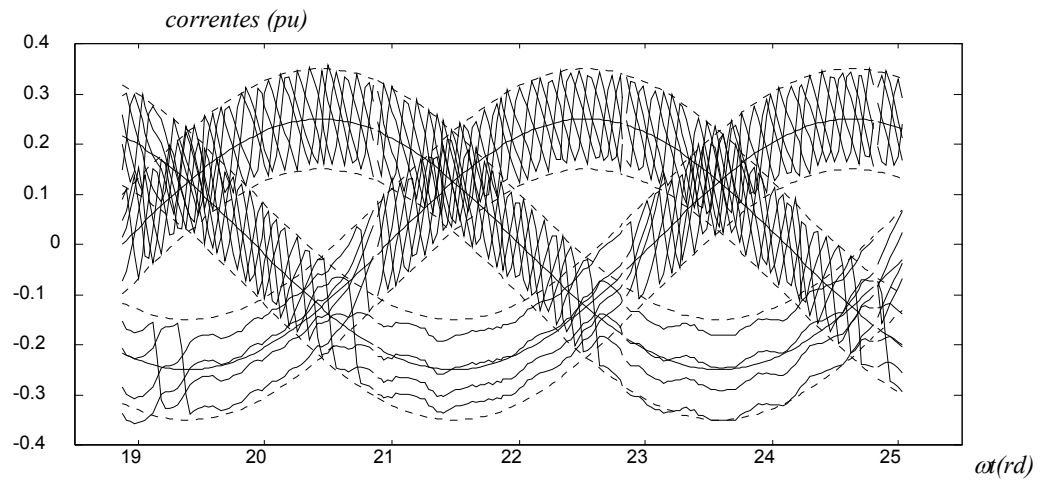


b. Correntes totais nas fases r,s,t e sua respectivas referências.

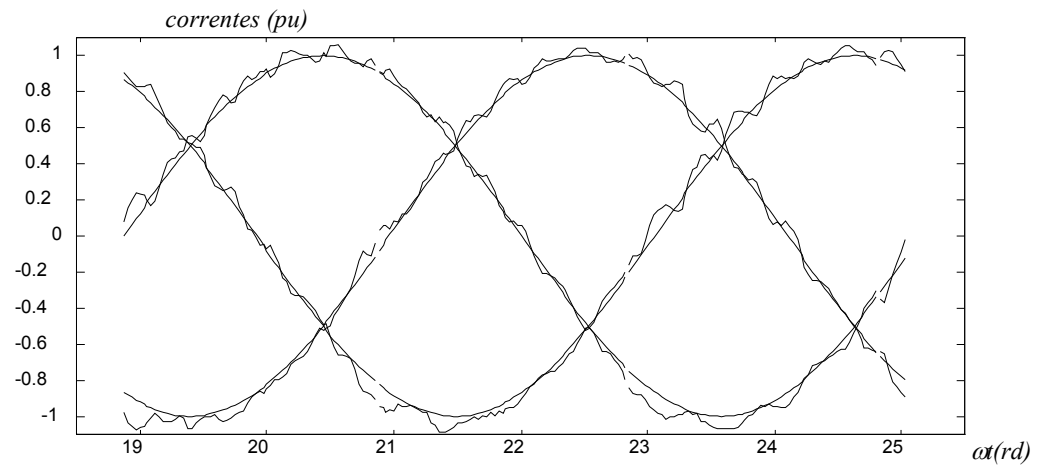


c. Superposição das ondulações nas correntes totais nas fases r,s,t .

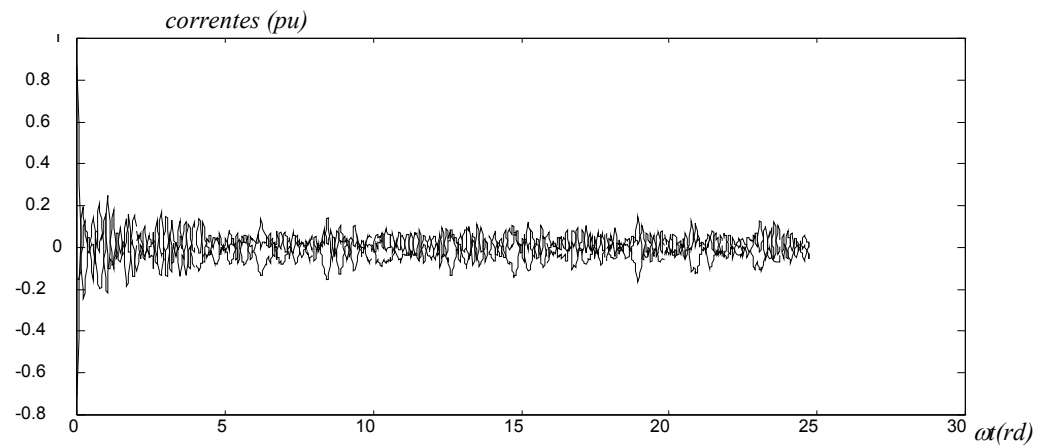
Figura 4.3.3-2: Caso 2; G1 e G2 isolados, sem PLL e sem controle da corrente fictícia.



a. Correntes individuais nas fases r, s, t dos conversores 1,2,3,4, com as respectivas referências e bandas de tolerância.

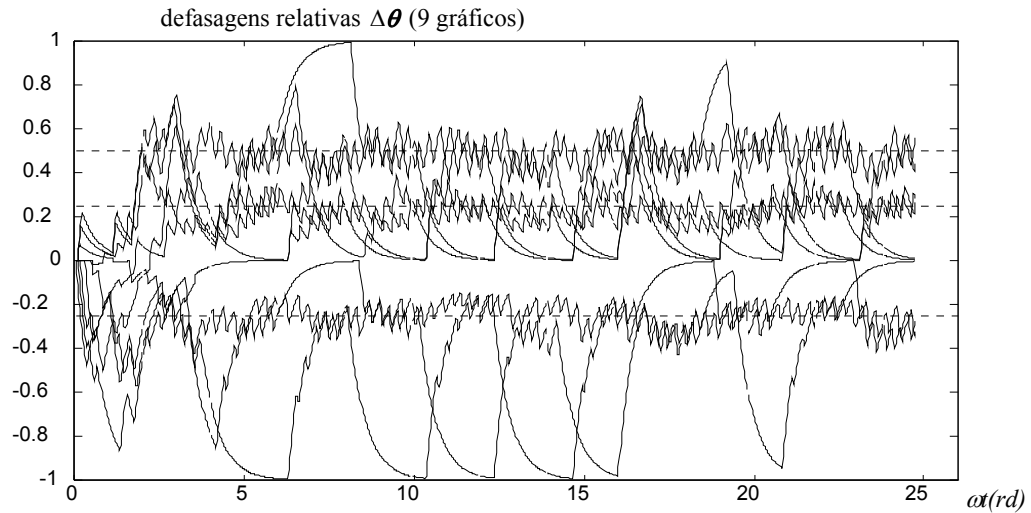


b. Correntes totais nas fases r, s, t e sua respectivas referências.

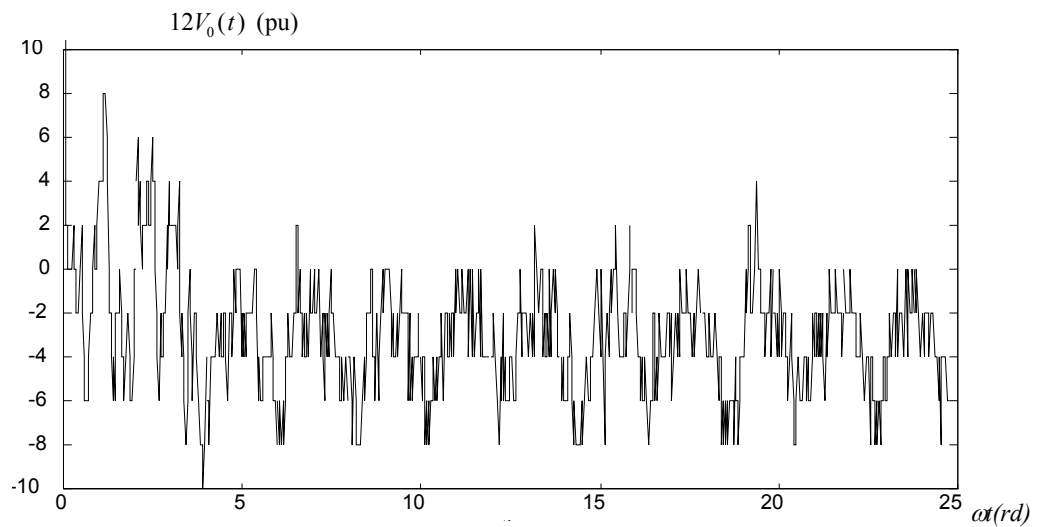


c. Superposição das ondulações nas correntes totais nas fases r, s, t .

Fig.4.3.3-3: Caso 3; G1 e G2 isolados, com sincronismo via PLL e sem controle da corrente fictícia.

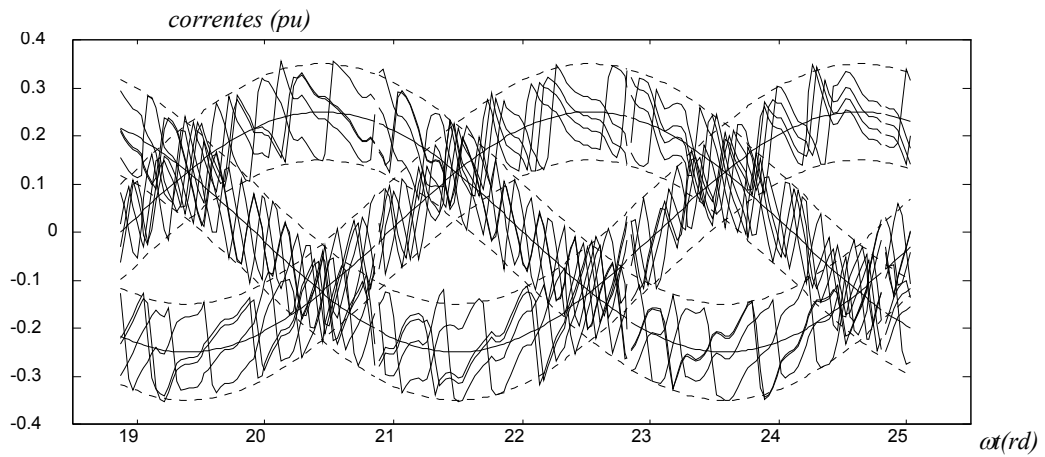


d. Gráficos superpostos das defasagens relativas $\Delta\theta$ (saída do filtro do detetor de fase) entre as funções de chaveamento dos conversores 2,3,4 da fase $y(y=r,s,t)$ e a função de chaveamento do conversor 1 da mesma fase y .

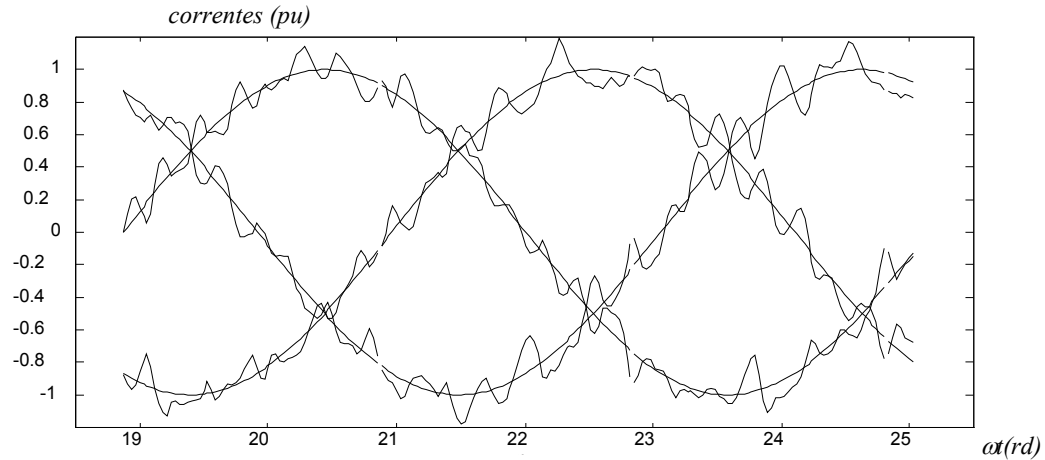


e. Tensão instantânea de sequência zero V_0 .

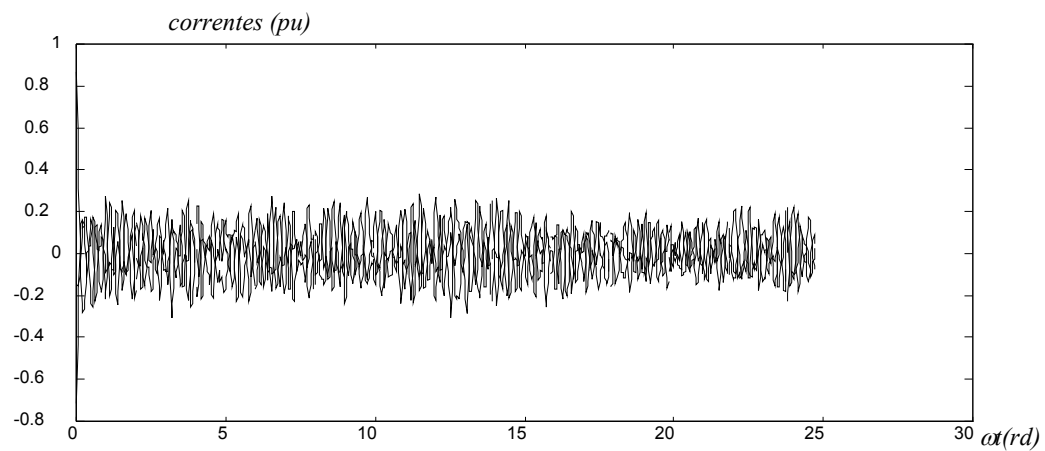
Fig.4.3.3-3 (cont) Caso 3; G1 e G2 isolados, com sincronismo via PLL e sem controle da corrente fictícia.



a. Correntes individuais nas fases r, s, t dos conversores 1,2,3,4, com as respectivas referências e bandas de tolerância.

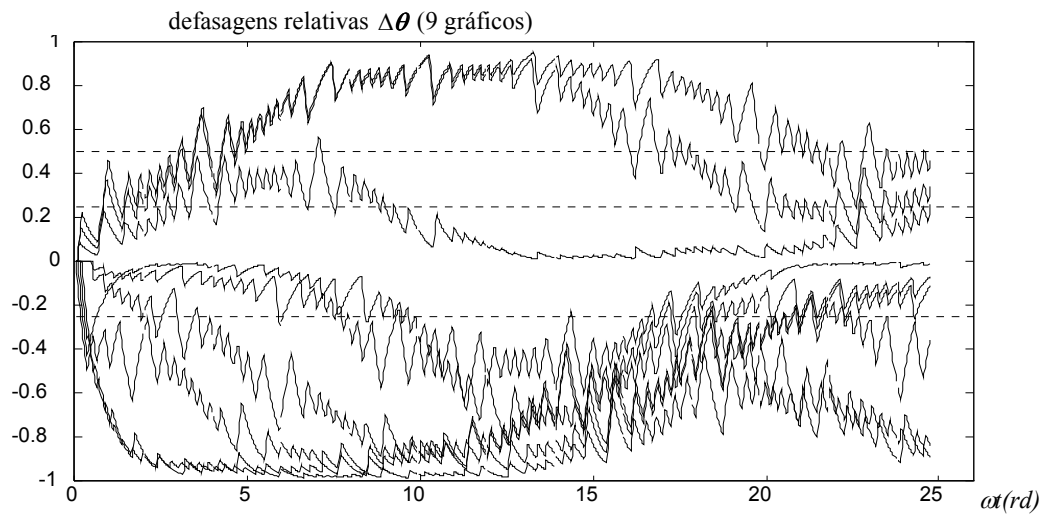


b. Correntes totais nas fases r, s, t e sua respectivas referências.

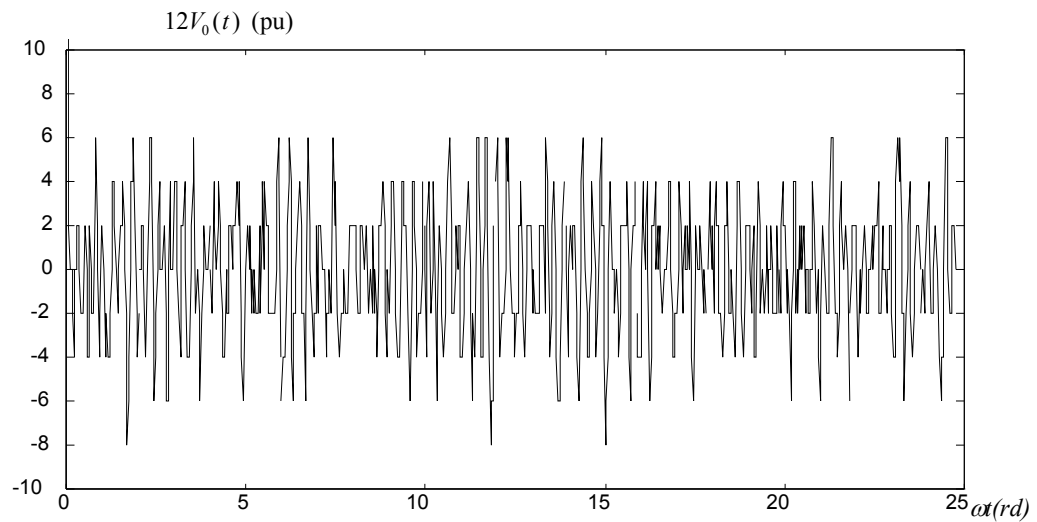


c. Superposição das ondulações nas correntes totais nas fases r, s, t .

Fig.4.3.3-4: Caso 4; G1 e G2 isolados, sem PLL e com controle da corrente fictícia.

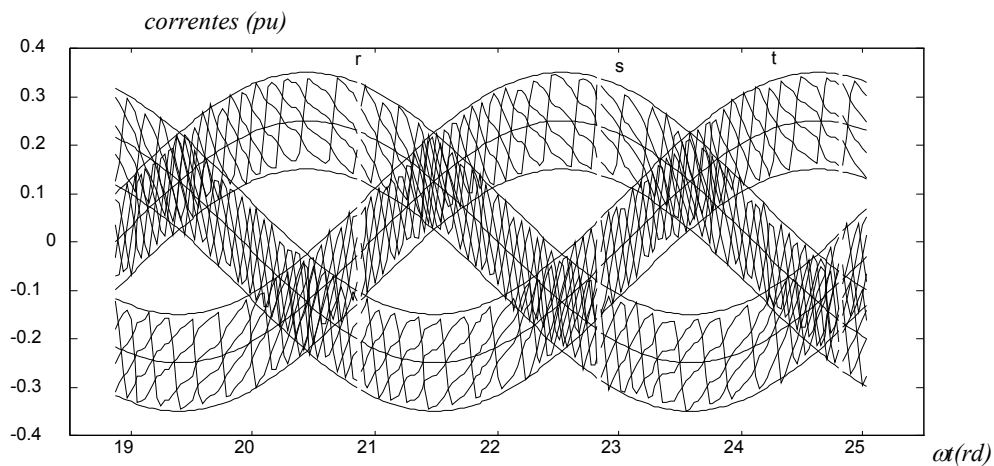


d. Gráficos superpostos das defasagens relativas $\Delta\theta$ (saída do filtro do detetor de fase) entre as funções de chaveamento dos conversores 2,3,4 da fase $y(y=r,s,t)$ e a função de chaveamento do conversor 1, da mesma fase y .

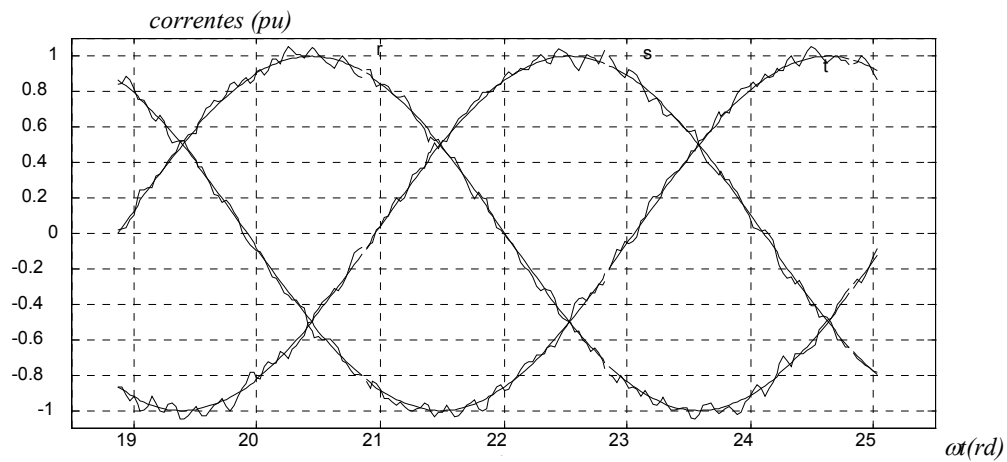


e. Tensão instantânea de sequência zero V_0 .

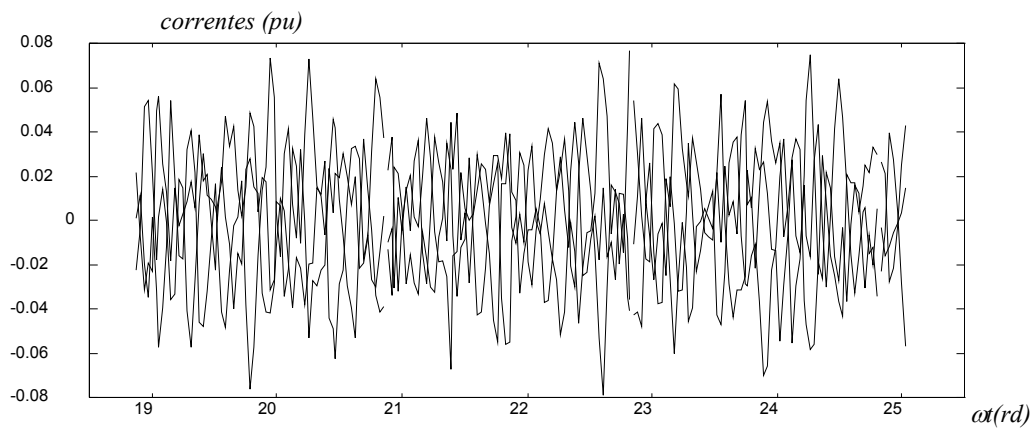
Fig.4.3.3-4 (cont): Caso 4; G1 e G2 isolados, sem PLL e com controle da corrente fictícia.



a. Correntes individuais nas fases r,s,t dos conversores 1,2,3,4, com as respectivas referências e bandas de tolerância.

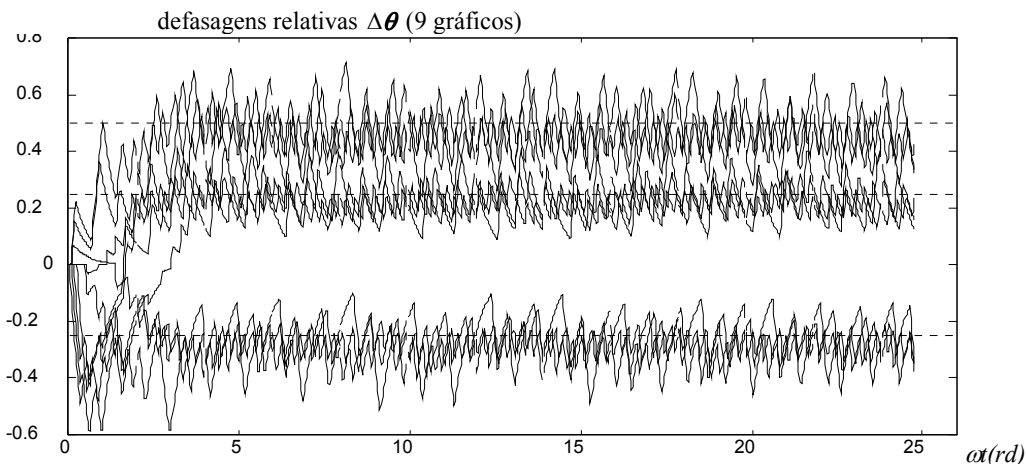


b. Correntes totais nas fases r,s,t e sua respectivas referências.

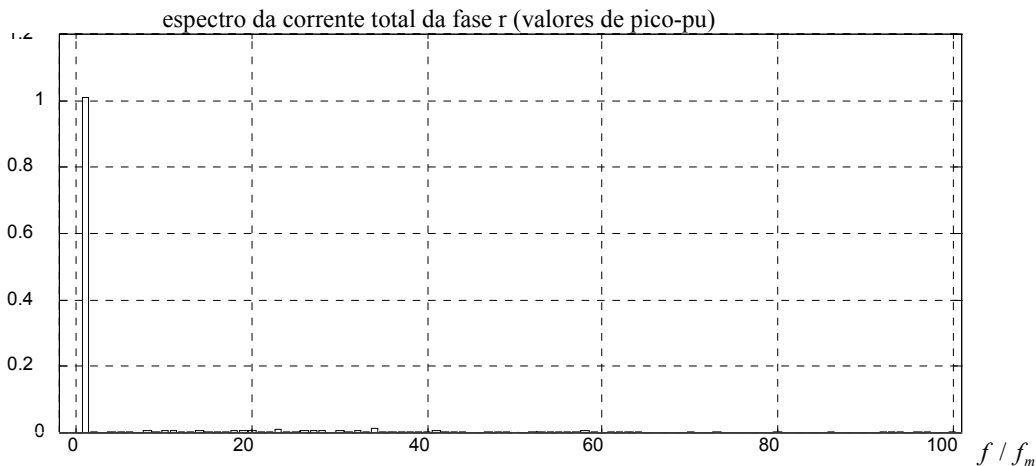


c. Superposição das ondulações nas correntes totais nas fases r,s,t .

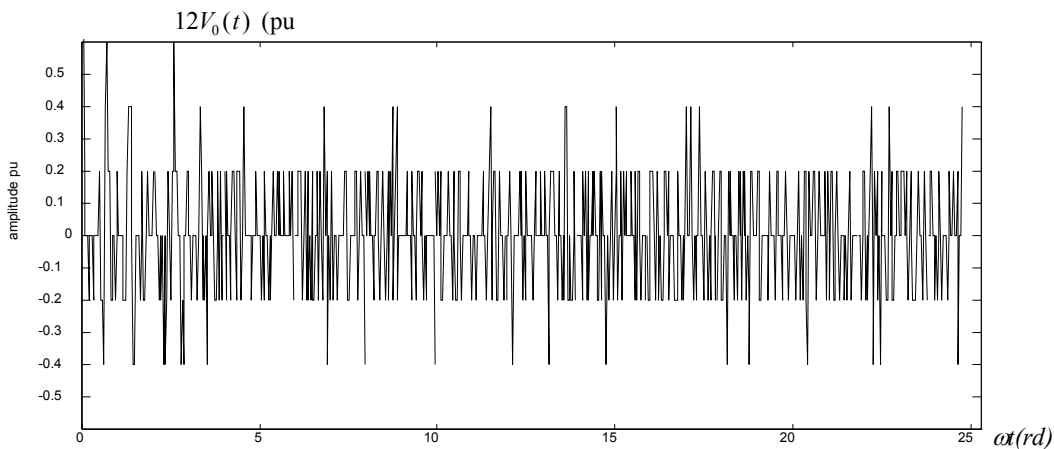
Fig.4.3.3-5 Caso 5; G1 e G2 isolados, com sincronismo via PLL e com controle da corrente fictícia.



c. Gráficos superpostos das defasagens relativas $\Delta\theta$ (saída do filtro do detetor de fase) entre as funções de chaveamento dos conversores 2,3,4 da fase $y(y=r,s,t)$ e a função de chaveamento do conversor 1, da mesma fase y .

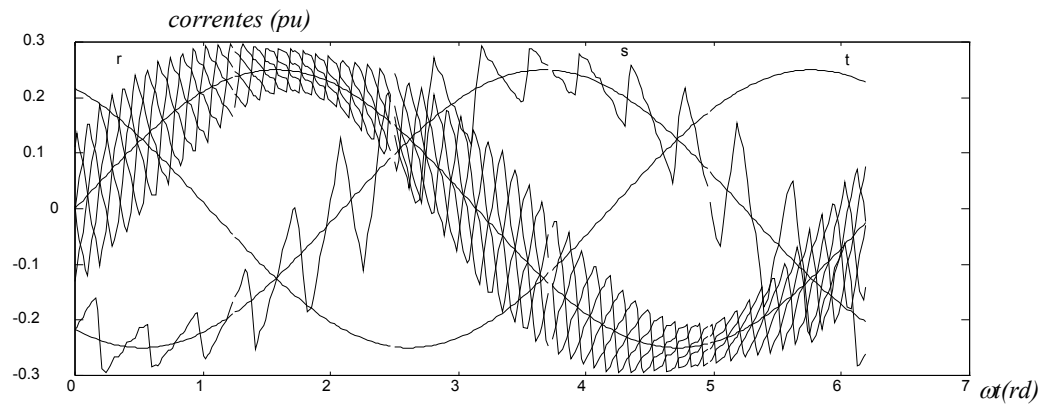


e. Espectro da corrente total da fase r.



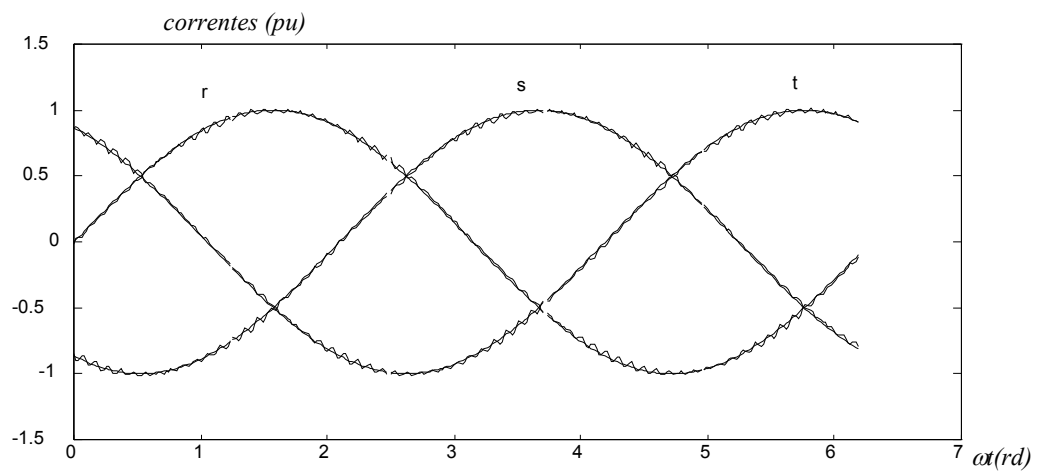
f. Tensão instantânea de seqüência zero V_0 .

Fig.4.3.3-5(cont) Caso 5; G1 e G2 isolados, com sincronismo via PLL e com controle da corrente fictícia.



a. Correntes individuais:

- a fase *r* mostra as correntes nos conversores individuais e sua referência;
- a fase *s* mostra a corrente no conversor 1 e sua referência;
- a fase *t* mostra sua referência de corrente.



b. Correntes totais nas fases *r,s,t* e sua respectivas referências.

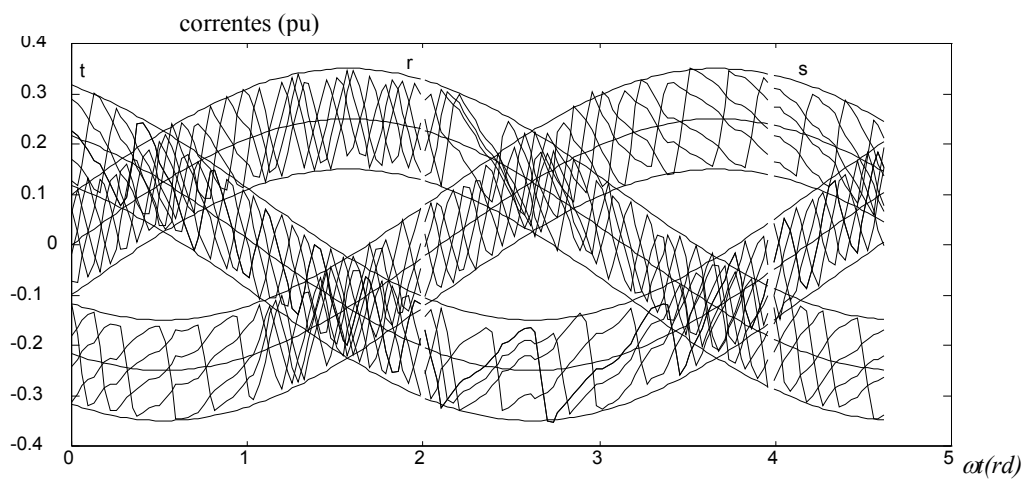
Figura 4.3.3-6 Caso 6; G1 e G2 isolados, PWM com portadora triangular.

4.3.4 Operação durante falhas ou manutenção.

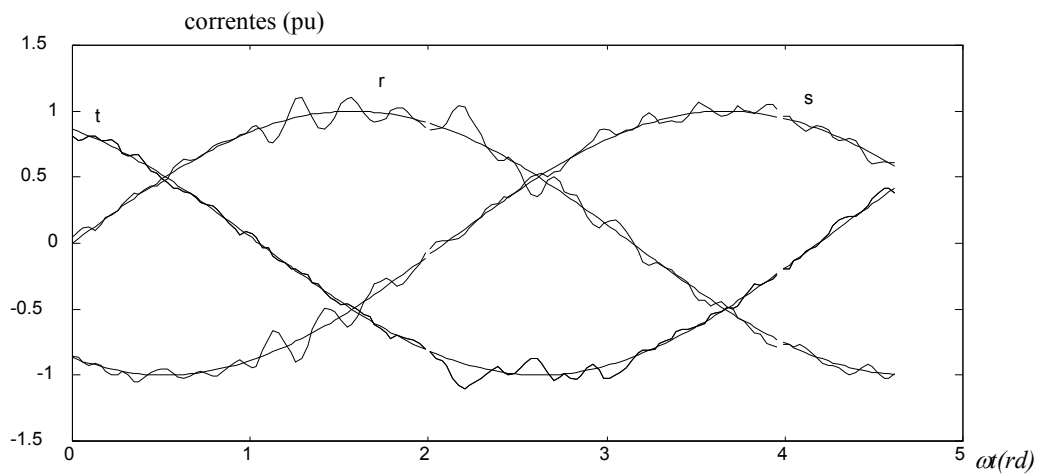
Discute-se o processo de detecção e isolamento de falhas, reconfiguração do conversor em caso de falhas ou manutenção e o comportamento do PCTL durante falhas na rede CA.

Valem aqui os mesmos comentários feitos para o controlador com frequência fixa. Em caso de falha no conversor, após a detecção e isolamento da falha, mudam-se os valores das referências de corrente individuais e das defasagens e os parâmetros do modelo que descreve a corrente fictícia de sequência zero.

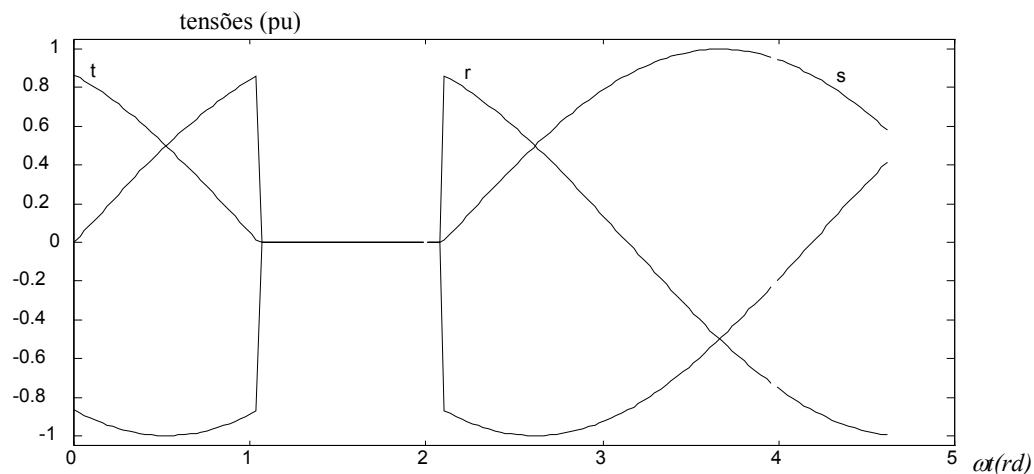
No caso de uma falha na rede do tipo curto trifásico próximo do conversor, o controlador tipo BT proposto consegue manter as correntes totais nos valores de referência, conforme mostrado na figura 4.3.4-1a. Consegue-se assim limitar a contribuição do conversor ao curto circuito, bem como operar indefinidamente nesta condição sem que se ultrapassem os limites do PCTL. Durante o curto circuito as correntes individuais continuam obedecendo à banda de tolerância, apesar de não se conseguir garantir iguais defasagens entre os conversores durante o transitório das malhas PLL, conforme mostrado na figura 4.3.4-1a. Isto explica os elevados valores da ondulação nas correntes totais durante o transitório.



a. Correntes individuais nas fases r, s, t dos conversores 1,2,3,4, durante curto no lado CA com as respectivas referências e bandas de tolerância.



b. Correntes totais nas fases r, s, t e sua respectivas referências durante curto no lado CA.



c. Tensões de fase na fonte trifásica do lado CA durante curto trifásico momentâneo.

Figura 4.3.4-1 Operação do Caso 5; com G1 e G2 isolados, sincronismo via PLL e controle da corrente fictícia, durante a ocorrência de curto trifásico no lado CA.

5. CONCLUSÕES E SUGESTÕES PARA A CONTINUIDADE DESTE TRABALHO

A análise geral dos multiconversores existentes feita no capítulo 2 mostrou que, enquanto a conexão série via transformador (SCT) requer semicondutores e transformadores superdimensionados de modo a suportarem os maiores níveis de tensão e fluxo magnéticos, a conexão paralela sem transformador (PCTL) é simples e não requer transformador em sua configuração básica, mas por outro lado necessita de semicondutores e indutores de filtro superdimensionados, capazes de lidar com os elevados valores da ondulação na corrente.

A opção por uma das topologias de multiconversores estudadas, depende não somente dos pontos discutidos ao longo deste trabalho, mas também do seu custo. Sendo o custo dependente de uma série de fatores, incluindo alguns que dependem das condições de produção de cada empresa, disponibilidade de componentes e materiais, entre outros, este trabalho se concentrou apenas nos aspectos puramente técnicos. Os procedimentos de cálculo das tensões, correntes e fluxos magnéticos nos diversos componentes, apresentados neste trabalho, fornecem ao projetista ferramentas para a execução de ante-projetos, que serão posteriormente comparados quanto ao seu desempenho e quanto ao seu custo.

Mostrou-se que o caso PCTL é viável frente às outras topologias. Admitindo-se um aumento de 30% no pico da corrente do conversor, necessita-se operar com $p=30$ pulsos por ciclo do sinal de referência, por conversor. Considerando-se a síntese de correntes (tensões) com frequência de 60Hz, impõe-se uma frequência de chaveamento mínima de 1800Hz. Tal valor é elevado para os GTOs existentes, cuja frequência é atualmente limitada a 500Hz. Entretanto a rápida evolução dos IGBTs e IGCTs, com crescentes valores de tensão, corrente e frequência de chaveamento, faz com que a implementação do PCTL com estes componentes seja viável, e venha a ser uma promissora opção para os conversores de elevada potência.

Mostrou-se que a associação PCTL+PCIR, requer um mínimo de oito pulsos por ciclo, valor este compatível com as baixas frequências de chaveamento dos GTOs. Mostrou-se também que a associação paralela de conversores do tipo NPC oferece as

mesmas vantagens que o PCTL+PCIR no que diz respeito à frequência de chaveamento, e além disso, provê tensões nos lados CA e CC duas vezes maiores que as obtidas nos casos PCTL e PCTL+PCIR.

O modelamento do PCTL trifásico mostrou que apesar do fraco acoplamento entre duas fases quaisquer, o efeito conjunto de $3k-1$ conversores pode levar a tensão equivalente de uma unidade monofásica, ou seja, aquela que impõe a corrente nesta unidade, a sofrer uma excursão de $\pm 100\%$ em torno do valor desejado. Esta perturbação pode ser suficiente para causar uma perda momentânea da capacidade de seguir a referência de corrente. Este fato torna-se crítico no PCTL devido aos seus inerentemente elevados valores de ondulação de corrente. Uma perda de controle momentânea pode levar indutores à saturação, semicondutores ao estado de perda da capacidade de desligamento ou então à destruição por sobrecorrente.

A partir do modelamento do multiconversor PCTL trifásico, obtiveram-se as condições necessárias para o desacoplamento das entradas dos conversores. Mostrou-se necessário separar, para efeito de análise, os casos baseados no controle por modos deslizantes e aqueles baseados em controlador associado ao PWM com portadora triangular. O primeiro grupo trabalha com frequência de chaveamento variável e têm como representantes os controladores do tipo Banda de Tolerância e por Histerese. No segundo grupo, trabalha-se com amostragem de frequência fixa, com período de amostragem constante. A frequência de chaveamento é constante, mas o período de chaveamento pode ser variável nos casos de injeção de seqüência zero. Obtidas as condições de desacoplamento, conseguiu-se propor uma série de controladores utilizando controladores independentes para cada conversor monofásico individual e supervisionados por um controlador desacoplador.

Para os casos baseados em PWM com portadora triangular, mostrou-se que o uso do controlador de corrente do tipo dead-beat para a malha de corrente é uma opção natural, devido à inerente característica de amostrador apresentada pelo bloco PWM. Diversas alternativas para o posicionamento das portadoras triangulares e dos instantes de amostragem dos diversos conversores são discutidas. Seus desempenhos foram verificados por simulação numérica, chegando-se a duas alternativas com bom desempenho, uma utilizando portadoras e instantes de amostragem defasados, e outra, com amostragens coincidentes, PWM regular e simétrico, e minimização da ondulação nas correntes. A decomposição das correntes e tensões em componentes de

seqüências balanceada, zero individual e zero total mostrou que esta última não pode fluir nos conversores. Desenvolveu-se assim um método de minimização das ondulações nas correntes individuais baseado na injeção de uma tensão de seqüência zero total V_0 . A expressão do valor ótimo de V_0 é relativamente simples. Entretanto, limitações impostas pelo modulador PWM com amostragem de ordem zero, exigem que os $3k$ sinais de PWM sejam calculados logo após o instante de amostragem. Isto representa uma grande carga para o computador de controle, que permanece ocioso durante o resto do ciclo de chaveamento. Tal controlador só se mostra viável se as malhas de controle hierarquicamente superiores puderem usar adequadamente este intervalo de tempo ocioso. Assim, o primeiro caso, apesar de apresentar pior desempenho, apresenta uma implementação mais simples.

Sendo a ondulação da corrente individual um dos maiores problemas do caso PCTL, verificou-se a possibilidade da utilização de estratégias baseadas no controle por modos deslizantes, e implementadas com controladores do tipo banda de tolerância visando a limitação instantânea da ondulação da corrente e a redução da freqüência de chaveamento. Neste caso, as condições de desacoplamento são mais rigorosas devendo ser respeitadas instantaneamente sob risco da ocorrência de perda momentânea de controle. Estas condições exigem que todas as funções de chaveamento dos conversores de uma dada fase estejam sincronizadas e igualmente defasadas. Além disso, a componente da tensão de seqüência zero total V_0 deve ser reduzida. Conseguiu-se a sincronização e defasagem dos pulsos via malhas PLL especiais. A tensão V_0 foi reduzida pelo método das correntes fictícias que consegue anular o valor médio local de V_0 (V_{0av}).

Comparado ao caso com freqüência fixa (DS-ARS), o controlador com banda de tolerância apresentou uma substancial redução (33%) no valor da ondulação da corrente individual. A atenuação da ondulação na corrente total não é tão boa quanto no caso DS-ARS, mas ainda assim seu valor é k vezes menor que a ondulação na correspondente corrente individual.

Controladores do tipo banda de tolerância (BT) não são geralmente utilizados em aplicações de elevada potência conectadas a sistemas elétricos de potência. Neste caso, torna-se difícil filtrar a corrente com espectro de banda larga e elevada amplitude causada pela operação em freqüência variável. Considerando-se o PCTL

com um controlador do tipo BT, composto de um elevado número de conversores, reduz-se substancialmente a amplitude e a largura deste espectro, facilitando a sua filtragem e tornando tal opção viável também para aplicações em sistemas de potência.

São listadas abaixo algumas sugestões para a continuidade deste trabalho:

- estudar o modelamento do PWM como um amostrador especial;
- propor estratégias de deteção de falhas e posterior rearranjo do conversor e do controlador
- estudar topologias e estratégias de controle para multiconversores do tipo fonte de corrente;
- implementar os controladores propostos neste trabalho, em um modelo com potência reduzida semelhante ao citado em [85].

Anexo A

Obtenção do espectro de um sinal multinível de tensão gerado a partir de PWM com amostragem natural.

Após rever o espectro de um sinal PWM com dois níveis de tensão apresenta-se o espectro de um sinal multinível.

- Espectro da tensão de saída de um VSC monofásico com 2 níveis

Considera-se inicialmente a aplicação de um sinal modulador senoidal dado por $v_m = M \cdot v_d \cos(\omega_m t + \beta)$ à entrada de um bloco PWM do tipo "amostragem natural", resultando no sinal v_x de dois níveis mostrado na figura 2.3-1a ($v_d = 1 pu$). A equação A-1, obtida das referências [82][15], representa a série de Fourier do sinal de dois níveis v_x . O PWM por amostragem natural é descrito sucintamente no Anexo D, consistindo na comparação instantânea de um sinal modulador com uma portadora triangular e gerando sinal v_x . O espectro para sinais gerados por estratégias de PWM com amostragem regular são encontradas em[86].

$$v_x(t) = Mv_d \cos(\omega_m t + \beta) + \sum_{g=1}^{\infty} \sum_{h=-\infty}^{\infty} V_{gh}(M) \cdot \cos(\omega_{gh} t + \Phi_{gh}) \quad A-1$$

O primeiro termo da eq.A-1, é o componente fundamental do sinal de dois níveis resultante do processo de modulação natural, e corresponde exatamente ao sinal modulador $v_m = v_{ref} = M \cdot v_d \cos(\omega_m t + \beta)$, ou seja, o bloco PWM oferece ganho unitário ao sinal de frequência ω_m .

O segundo termo ocorre devido à característica não linear do bloco PWM, contendo os harmônicos de frequências $\omega_{gh} = g\omega_c + h\omega_m$, com amplitude $V_{gh}(M)$ dada pela eq.A-2 e fase $\Phi_{gh} = g\alpha + h\beta$.

$$V_{gh}(M) = \frac{4v_d}{\pi g} \cdot J_h \left(\frac{gM\pi}{2} \right) \cdot \sin \left(\frac{(g+h)\pi}{2} \right) \quad A-2$$

Nas equações acima: $v_d = v_{dc} / 2$; $M =$ pico do índice de modulação ($0 \leq M \leq 1$); $\omega_c =$ frequência da portadora; $\omega_m =$ frequência do sinal modulador; $J_h =$

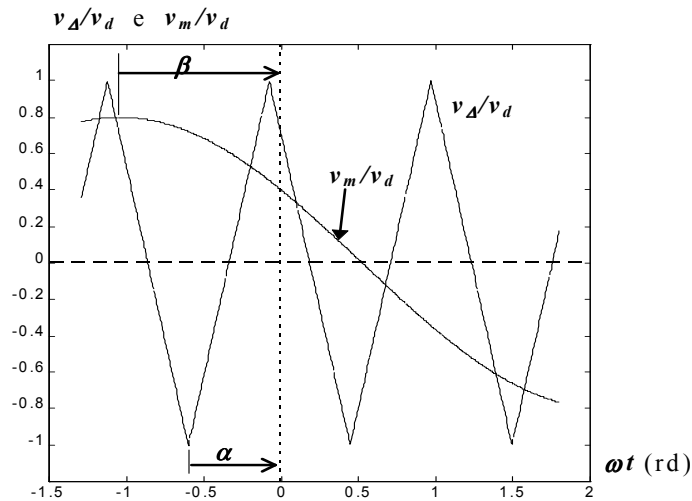


Figura A-1 Definição das fases β e α do sinal modulador v_m e da portadora triangular v_Δ .

função de Bessel do primeiro tipo; p = número de pulsos por ciclo do sinal modulador e por fase de cada conversor individual; g = múltiplos da frequência da portadora; h = distância, em múltiplos de ω_m da frequência $g\omega_c$; α = fase da portadora triangular (vide fig.A-1); β = fase do sinal modulador e v_m = sinal modulador.

Conclui-se a partir da observação da equação A-1, que os harmônicos ocorrem em grupos centrados nas frequências múltiplas da frequência de chaveamento ($g\omega_c$; $g = 1, 2, \dots, \infty$), com componentes distanciadas de $(\pm h\omega_m)$ a partir de $g\omega_c$ (vide figura 2.3-1a). A equação A-2 mostra que os harmônicos tem amplitude decrescente com g e h devido ao termo envolvendo a função de Bessel, cujo comportamento é

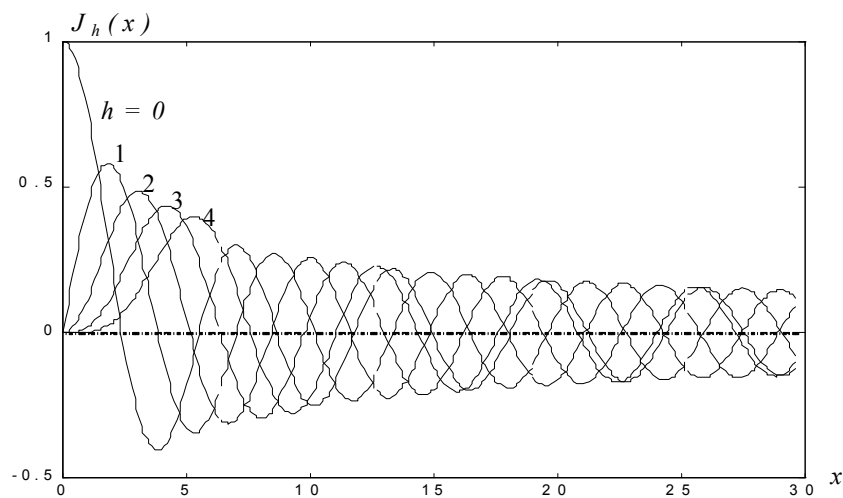


Figura A-2 Função de Bessel- primeiro tipo: $J_h(x)$

mostrado na figura A-2, e ao denominador g . O termo $\sin((g+h)\pi/2)$, impõe amplitude nula para os harmônicos que apresentam o fator $(g+h)$ com valor par. As componentes não nulas estão distanciadas entre si de $2\omega_m$. (vide figura 2.3-1a)

- Espectro da tensão de saída de um multiconversor do tipo VSC

Consideram-se k conversores conectados de qualquer um dos modos apresentados no ítem 2.1, com PWM por amostragem natural, com k portadoras triangulares igualmente defasadas entre si, de modo que a fase da portadora do $x^{\text{ésimo}}$ conversor, obedeça à relação $\alpha_{x(x=1,2,\dots,k)} = 2\pi x/k$, e sujeitos ao mesmo sinal modulador $v_m = M \cdot v_d \cos(\omega_m t + \beta)$. A equação A-3 apresenta a tensão resultante, obtida através do conversor equivalente da figura 2.1-2a, da sua equação 2.1-10, e da tensão resultante de um conversor único de dois níveis (eq. A-1).

$$v_i(t) = \frac{1}{k} \sum_{x=1,2,\dots,k} v_x(\alpha_x) =$$

$$v_i(t) = Mv_d \cos(\omega_m t + \beta) + \sum_{g=1}^{\infty} \sum_{h=-\infty}^{\infty} V_{gh}(M) \cdot F_{gh} \quad \text{A-3}$$

O fator F_{gh} é descrito por:

$$F_{gh} = \frac{1}{k} \sum_{i=0}^{k-1} \cos(\omega_{gh} t + \Phi_{ghi}) = \frac{1}{k} \sum_{i=0}^{k-1} \cos(\omega_{gh} t + (g\alpha_i + h\beta_i)) = \begin{cases} 0 & \text{se } g \neq lk \\ \cos(\omega_{gh} t) & \text{se } g = lk \end{cases} \quad \text{A-4}$$

A equação A-3 é idêntica à eq.A-1 exceto pelo fator F_{gh} (eq.A-4). Este fator é não nulo apenas para os grupos de harmônicos com ordem g múltipla de k , ou seja $g=lk$. Deste modo, o espectro do multiconversor, mostrado na figura 2.3-1b, pode ser facilmente obtido a partir do espectro do sinal v_x de dois níveis definido pela eq.A-1 e apresentado na Fig.2.3-1a, tomando-se deste último apenas os grupos com ordem g múltipla de k . Tal procedimento é salientado na figura 2.3-1b.

Anexo B

Ondulação do fluxo magnético para um transformador conectado a um conversor com dois níveis de tensão de saída.

O valor da ondulação relativa do fluxo magnético de um transformador alimentado por um conversor de dois níveis de tensão é calculado, sendo utilizado no item 2.6 na análise comparativa entre os multiconversores discutidos.

Para um transformador monofásico com N espiras no enrolamento secundário e conectado a um conversor que fornece uma tensão de saída com dois níveis distintos, seu fluxo magnético é dado pela equação B-1. A relação entre o fator "a" e o índice de modulação "m" é apresentada no gráfico da figura 2.2-2a.

$$\Delta\phi = \frac{v_d(1-a)a}{Nf_m p} \quad (\text{B-1})$$

O fluxo criado pelo componente fundamental da tensão do conversor descrita por $v_{C_{xf}} = v_d M \cos(\omega t) = v_d m(t)$ é dado pela eq.B-2.

$$\phi_f(t) = \frac{v_d M}{N 2\pi f_m} \sin(2\pi f_m t) \quad (\text{2.3-2})$$

A defasagem de 90° entre v_{cf} e ϕ_f impõe que o pico de ϕ_f seja coincidente com o pico da envoltória de $\Delta\phi$, ponto em que $v_{C_{xf}}(t) = 0$ e $a(t) = 0.5$. A relação entre o máxima amplitude da ondulação e o pico da componente fundamental do fluxo $\phi_{f \max}$ é dada por:

$$\frac{\Delta\phi_{\max}}{\phi_{f \max}} = \frac{\pi}{2 p M} \quad (\text{B-3})$$

Para aplicações típicas com GTOs, operando com $p \sim 4$ pulsos por ciclo e $M \sim 0.8$, a ondulação $\Delta\phi$ terá aproximadamente metade da amplitude do valor de pico do fluxo fundamental ϕ_{\max} . Esta elevação na amplitude do fluxo necessitará de uma seção transversal do núcleo, ou de um número de espiras 50% maiores, ou de um compromisso entre ambos. Uma ondulação de fluxo com amplitude e frequência elevadas provoca um aumento nas perdas do ferro.

ANEXO C

Obtenção do modelo por equações de estado para a conexão paralela de conversores do tipo fonte de tensão sem trafo.

Neste Anexo obtém-se o sistema de equações diferenciais bilinear que descreve o PCTL, assim como os sub-modelos correspondentes às seqüências balanceada e zero.

Na conexão paralela de conversores sem transformador, cada conversor trifásico é modelado como sendo um conjunto de três unidades do tipo meia-ponte, conforme mostrado na figura 3.1-2b. Cada conversor meia-ponte é considerado como uma fonte de tensão ideal (fig. 3.1-2a). Assim, o circuito original da figura C-1a é transformado no circuito equivalente da figura C-1b. Definem-se abaixo conjuntos de subvetores envolvendo as entradas, saídas e estados do sistema.

- $\mathbf{v} = [v_r \ v_s \ v_t]^t$: tensão da fonte do lado CA (entre cada fase e o terminal G1)
- $\mathbf{v}_{Cx(x=1,k)} = [v_{Cxr} \ v_{Cxs} \ v_{Cxt}]^t \rightarrow \mathbf{v}_C = [v_{C1}^t \ v_{C2}^t \ \dots \ v_{Ck}^t]^t$ tensões dos conversores (entre cada fase e o terminal G2; fig.C-1b)
- $\mathbf{i}_{x(x=1,k)} = [i_{xr} \ i_{xs} \ i_{xt}]^t \rightarrow \mathbf{i} = [i_1^t \ i_2^t \ \dots \ i_k^t]^t$ correntes de linha dos conversores
- $\mathbf{i}_t = [i_{tr} \ i_{ts} \ i_{tt}]^t = \mathbf{F} \mathbf{i}$ correntes totais do lado CA; ($\mathbf{F} = [\mathbf{I}_3 \ \mathbf{I}_3 \ \dots \ \mathbf{I}_3]_{3 \times 3k}$)

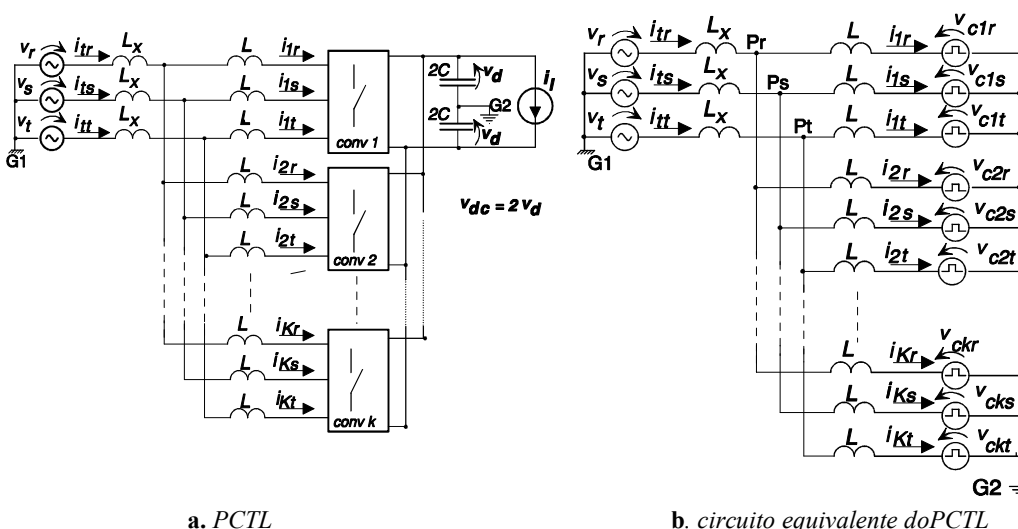


Fig.C-1 Conexão Paralela de Conversores sem Transformador.

O terno de tensões correspondente ao $x^{\text{ésimo}}$ conversor trifásico será decomposto nas componentes instantâneas de seqüências zero e balanceada, definidas no Apêndice II. Assim, \mathbf{v}_{C_x} será descrita por:

$$\mathbf{v}_{C_x} = \mathbf{v}_{C_{xb}} + \mathbf{v}_{C_{x0}} \quad (\text{C-1})$$

De acordo com o Apêndice II os componentes $\mathbf{v}_{C_{x0}}$ e $\mathbf{v}_{C_{xb}}$ são dados por:

$$\mathbf{v}_{C_{x0}} = \begin{bmatrix} v_{C_{x0}} \\ v_{C_{x0}} \\ v_{C_{x0}} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 1 & 1 & 1 \\ 1 & 1 & 1 \\ 1 & 1 & 1 \end{bmatrix} \mathbf{v}_{C_x} = \frac{1}{3} \mathbf{U} \mathbf{v}_{C_x} ; \quad (\text{C-2})$$

$$\mathbf{v}_{C_{xb}} = \begin{bmatrix} v_{C_{xrb}} \\ v_{C_{xsb}} \\ v_{C_{xtb}} \end{bmatrix} = \mathbf{v}_{C_x} - \mathbf{v}_{C_{x0}} = \frac{1}{3} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \mathbf{v}_{C_x} = \mathbf{E} \mathbf{v}_{C_x} \quad (\text{C-3})$$

Aplicando-se esta decomposição ao circuito da figura C-1b obtém-se o circuito da figura C-2. Como o circuito é linear, vale o princípio da superposição. Isso permite que a solução seja obtida através da soma das soluções dos dois sub-circuitos mostrados na figura C-3.

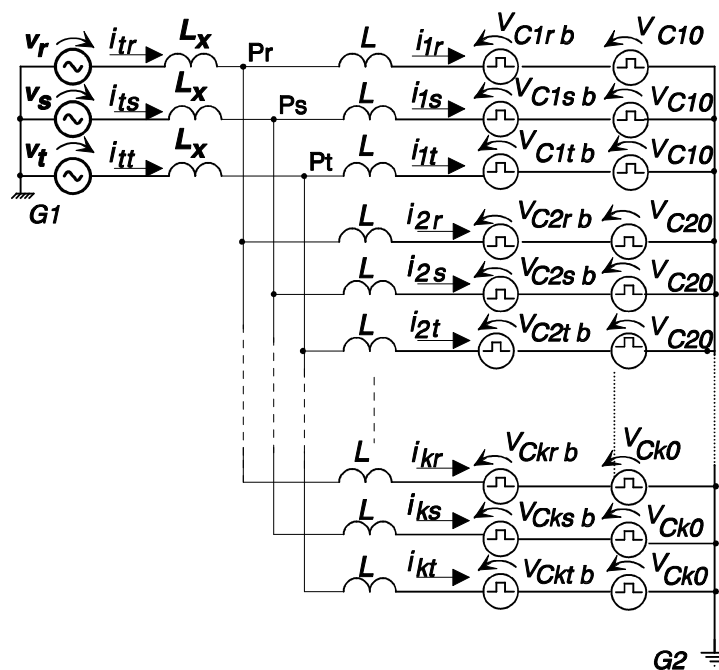


Fig.C-2 Decomposição de \mathbf{v}_C nas componentes instantâneas de seqüência zero (\mathbf{v}_{C_0}) e balanceada (\mathbf{v}_{C_b}) de acordo com as definições do Apêndice II.

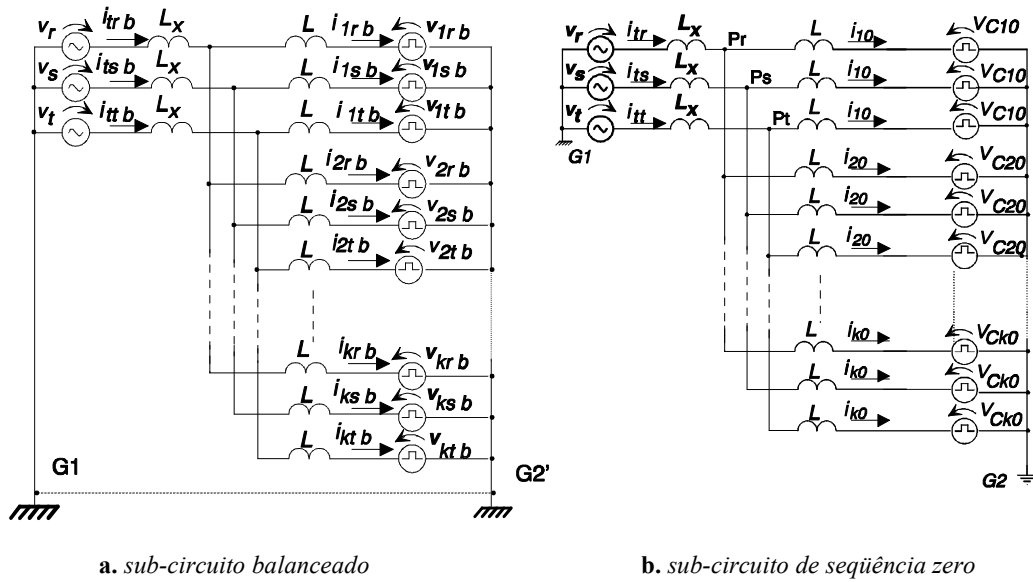


Fig.C-3 Aplicação do teorema da superposição ao circuito da figura C-2

A solução do sub-circuito da figura C-3a, apresentada na eq.C-4, pode ser facilmente obtida interligando-se os terminais G1 e G2'. Isto é possível porque \mathbf{v} e \mathbf{v}_{cx} são conjuntos de tensões balanceadas impondo uma diferença de potencial nula entre G1 e G2'.

$$\frac{d\mathbf{i}_b}{dt} = \frac{1}{L} (\mathbf{F}' \mathbf{v}_p - \mathbf{v}_{Cb}), \quad \mathbf{v}_p = [v_{pr} \ v_{ps} \ v_{pt}] \quad (C-4)$$

O vetor \mathbf{v}_p corresponde às tensões nos pontos **pr**, **ps**, **pt** da fig.C-3, com relação a G1 (ou G2'). O vetor \mathbf{v}_{Cb} contém os componentes balanceados das tensões nos conversores (\mathbf{v}_C). O vetor \mathbf{v}_p é obtido pela aplicação do teorema de Thevenin ao multiconversor. Primeiro obtém-se as tensões \mathbf{v}_{Ceq} do gerador trifásico equivalente de Thevenin, apresentada na eq.C-5, e a indutância equivalente dada por $L_{eq} = L/k$. Tem-se agora dois geradores trifásicos, \mathbf{v} e \mathbf{v}_{Ceq} , interligados pelas indutâncias L_x e L_{eq} , podendo-se calcular \mathbf{v}_p , mostrado na eq.C-6.

$$\mathbf{v}_{Ceq} = \frac{1}{k} \sum_{x=1,k} \mathbf{v}_{Cxb} = \frac{1}{k} \mathbf{F} \mathbf{v}_{Cb} \quad (C-5)$$

$$\mathbf{v}_p = \mathbf{v} - (\mathbf{v} - \mathbf{v}_{Ceq}) \frac{L_x}{L_x + L/k} = \frac{1}{(a_L + 1)} \left(\mathbf{v} + \frac{a_L}{k} \mathbf{F} \mathbf{v}_{Cb} \right) \quad (C-6)$$

$$\text{onde: } a_L = kL_x / L \quad (C-6a)$$

Substituindo C-6 em C-4 resulta em:

$$\frac{d\mathbf{i}_b}{dt} = \frac{1}{L(a_L+1)} \left(\mathbf{F}' \mathbf{v} + \frac{1}{k} (a_L \mathbf{F}' \mathbf{F} - \mathbf{I}_{3k} k (a_L+1)) \mathbf{v}_{cb} \right) = \frac{1}{L(a_L+1)} (\mathbf{F}' \mathbf{v} + \mathbf{B}_b \mathbf{v}_{cb}) \quad (\text{C-7})$$

A matriz \mathbf{B}_b é dada por:

$$\mathbf{B}_b = \frac{1}{k} (a_L \mathbf{F}' \mathbf{F} - \mathbf{I}_{3k} k (a_L+1)) = \quad (\text{C-8a})$$

$$\mathbf{B}_b = \frac{1}{k} \begin{bmatrix} \mathbf{G}_b & \mathbf{H}_b & \dots & \mathbf{H}_b \\ \mathbf{H}_b & \mathbf{G}_b & \dots & \mathbf{H}_b \\ \dots & \dots & \dots & \dots \\ \mathbf{H}_b & \dots & \mathbf{G}_b & \mathbf{H}_b \\ \mathbf{H}_b & \dots & \mathbf{H}_b & \mathbf{G}_b \end{bmatrix} \quad \text{onde: } \begin{cases} \mathbf{G}_b = (a_L(1-k) - k) \mathbf{I}_3 \\ \mathbf{H}_b = a_L \mathbf{I}_3 \end{cases} \quad (\text{C-8b})$$

Antes de prosseguir o equacionamento, vale a pena fazer alguns comentários sobre a matriz \mathbf{B}_b . Expandindo-se as submatrizes obtém-se:

$$\mathbf{B}_b = \frac{1}{3k} \begin{bmatrix} \alpha_b & 0 & 0 & \beta_b & 0 & 0 & \dots & \dots & \dots & \beta_b & 0 & 0 \\ 0 & \alpha_b & 0 & 0 & \beta_b & 0 & \dots & \dots & \dots & 0 & \beta_b & 0 \\ 0 & 0 & \alpha_b & 0 & 0 & \beta_b & \dots & \dots & \dots & 0 & 0 & \beta_b \\ \beta_b & 0 & 0 & \alpha_b & 0 & 0 & \dots & \dots & \dots & \beta_b & 0 & 0 \\ 0 & \beta_b & 0 & 0 & \alpha_b & 0 & \dots & \dots & \dots & 0 & \beta_b & 0 \\ 0 & 0 & \beta_b & 0 & 0 & \alpha_b & \dots & \dots & \dots & 0 & 0 & \beta_b \\ \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots \\ \beta_b & 0 & 0 & \beta_b & 0 & 0 & \dots & \dots & \dots & \alpha_b & 0 & 0 \\ 0 & \beta_b & 0 & 0 & \beta_b & 0 & \dots & \dots & \dots & 0 & \alpha_b & 0 \\ 0 & 0 & \beta_b & 0 & 0 & \beta_b & \dots & \dots & \dots & 0 & 0 & \alpha_b \end{bmatrix} \quad (\text{C-8c})$$

Onde: $\alpha_b = a_L(1-k) - k$ e $\beta_b = a_L$.

O quociente α_b / β_b entre os elementos diagonais e os não diagonais da matriz \mathbf{B}_b é dado por $(1-k-k/a_L)$. Baixos valores de a_L , causam um aumento em α_b / β_b ,

resultando em uma redução do grau de acoplamento. Para aplicações em sistemas de potência, $a_L \approx 0.1$ e o quociente acima tende ao valor $11k$, o que corresponde a um acoplamento relativamente fraco entre as correntes do sub-modelo balanceado. Este acoplamento permite a circulação de correntes balanceadas entre os conversores.

Usando-se a equação C-3 escreve-se \mathbf{v}_{cb} em função de \mathbf{v}_c , obtendo-se:

$$\mathbf{v}_{cb} = \begin{bmatrix} \mathbf{E} & 0 & \cdot & 0 \\ 0 & \mathbf{E} & \cdot & 0 \\ \cdot & \cdot & \cdot & 0 \\ 0 & 0 & 0 & \mathbf{E} \end{bmatrix} \mathbf{v}_c = \mathbf{E}_e \mathbf{v}_c \quad (\text{C-9})$$

Substituindo-se C-9 em C-7:

$$\frac{d\mathbf{i}_b}{dt} = \frac{1}{L(a_L + 1)} (\mathbf{F}' \mathbf{v} + \mathbf{B}_b \mathbf{E}_e \mathbf{v}_c) = \frac{1}{L(a_L + 1)} (\mathbf{F}' \mathbf{v} + \mathbf{B}'_b \mathbf{v}_c) \quad (\text{C-10})$$

A nova matriz \mathbf{B}'_b é definida por:

$$\mathbf{B}'_b = \mathbf{B}_b \mathbf{E}_e = \frac{1}{k} \begin{bmatrix} \mathbf{G}'_b & \mathbf{H}'_b & \cdot & \mathbf{H}'_b \\ \mathbf{H}'_b & \mathbf{G}'_b & \cdot & \mathbf{H}'_b \\ \cdot & \cdot & \cdot & \cdot \\ \mathbf{H}'_b & \mathbf{H}'_b & \cdot & \mathbf{G}'_b \end{bmatrix}, \text{ onde: } \begin{cases} \mathbf{G}'_b = (a_L(1-k) - k)\mathbf{E} \\ \mathbf{H}'_b = a_L \mathbf{E} \end{cases} \quad (\text{A-11})$$

Parte-se agora para o equacionamento do sub-circuito correspondente à seqüência zero (fig.C-3b). Sua solução é obtida a partir de uma nova decomposição, mostrada na figura C-4. Nota-se que a média instantânea das $3k$ tensões de seqüência zero V_0 , mostrada na equação C-12, não é necessariamente nula. A parcela V_0 será denominada de "tensão de seqüência zero total".

$$V_0 = \frac{1}{k} \sum_{x=1,k} v_{Cxy0} = \frac{1}{3k} \sum_{\substack{x=1,k \\ y=r,s,t}} v_{Cxy} \quad (\text{C-12})$$

Assim, a figura C-4 consta de duas parcelas: a primeira, V_0 , é comum a todos os conversores, e a segunda corresponde à diferença entre as tensões de seqüência zero (v_{Cx0}) e V_0 . Escrevendo as duas parcelas na forma matricial obtém-se:

$$\mathbf{V}_0 = [V_0 V_0 V_0 \dots V_0]_{3k \times 1}^t = \frac{1}{3k} \begin{bmatrix} \mathbf{U} & \mathbf{U} & \dots & \mathbf{U} \\ \mathbf{U} & \mathbf{U} & \dots & \mathbf{U} \\ \dots & \dots & \dots & \dots \\ \mathbf{U} & \mathbf{U} & \dots & \mathbf{U} \end{bmatrix}_{(3k \times 3k)} \cdot \mathbf{v}_{c0} = \mathbf{U}_u \mathbf{v}_{c0} = \mathbf{U}_u \mathbf{v}_C \quad (\text{C-13})$$

Onde:

$$\mathbf{v}_{c0} = [v_{c10} v_{c10} v_{c10} v_{c10} v_{c10} v_{c10} \dots v_{c10} v_{c10} v_{c10}]^t = \frac{1}{3} \begin{bmatrix} \mathbf{U} & \mathbf{0}_3 & \dots & \mathbf{0}_3 \\ \mathbf{0}_3 & \mathbf{U} & \dots & \mathbf{0}_3 \\ \dots & \dots & \dots & \dots \\ \mathbf{0}_3 & \mathbf{0}_3 & \dots & \mathbf{U} \end{bmatrix} \mathbf{v}_C \quad (\text{C-14})$$

Assim, a nova parcela denominada por seqüência zero parcial \mathbf{v}'_{c0} , é dada por:

$$\mathbf{v}'_{c0} = \mathbf{v}_{c0} - \mathbf{V}_0 = [v'_{c10} v'_{c10} v'_{c10} v'_{c10} v'_{c10} v'_{c10} \dots v'_{c10} v'_{c10} v'_{c10}]^t \quad (\text{C-15})$$

Como o conjunto de tensões \mathbf{v}'_{c0} tem média instantânea nula, a tensão entre os pontos G1 e G3 é sempre nula, permitindo que sejam interligados para efeito de análise. Devido ao isolamento elétrico entre os terminais G1 e G2, o componente V_0 não impõe corrente no circuito.

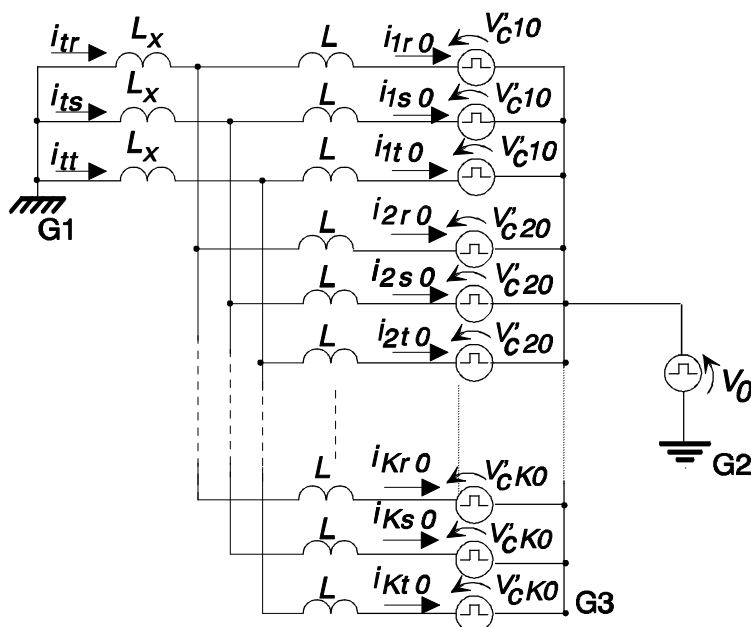


Figura C-4 Decomposição do sub-circuito de seqüência zero em parcelas parcial \mathbf{v}'_{c0} e total V_0 .

Deste modo, a corrente de seqüência zero é dada por:

$$\frac{d\mathbf{i}_0}{dt} = -\frac{1}{L} \mathbf{v}'_{c0} = -\frac{1}{L} (\mathbf{v}_{c0} - \mathbf{V}_0) = -\frac{1}{L} (\mathbf{I}_{3k} - \mathbf{U}_u) \mathbf{v}_{c0} = \frac{1}{L} (\mathbf{B}_0 \mathbf{v}_{c0}) \quad (\text{C-16})$$

Onde, $\mathbf{i}_0 = [i_{10} \ i_{10} \ i_{20} \ i_{20} \ i_{20} \ i_{20} \ \dots \ i_{k0} \ i_{k0} \ i_{k0}]^t$.

A matriz \mathbf{B}_0 é dada por:

$$\mathbf{B}_0 = \mathbf{I}_{3k} - \mathbf{U}_u = \frac{1}{3k} \begin{bmatrix} \mathbf{G}_0 & \mathbf{H}_0 & \cdot & \mathbf{H}_0 \\ \mathbf{H}_0 & \mathbf{G}_0 & \cdot & \mathbf{H}_0 \\ \cdot & \cdot & \cdot & \cdot \\ \mathbf{H}_0 & \mathbf{H}_0 & \cdot & \mathbf{G}_0 \end{bmatrix} \quad \text{onde: } \begin{cases} \mathbf{G}_0 = \mathbf{U} - 3k\mathbf{I}_3 \\ \mathbf{H}_0 = \mathbf{U} \end{cases} \quad (\text{C-17a})$$

Expandindo-se as sub-matrizes de \mathbf{B}_0 , obtém-se:

$$\mathbf{B}_0 = \frac{1}{3k} \begin{bmatrix} \alpha_0 & 1 & 1 & \cdot & 1 \\ 1 & \alpha_0 & 1 & \cdot & 1 \\ 1 & 1 & \alpha_0 & \cdot & 1 \\ \cdot & \cdot & \cdot & \cdot & \cdot \\ 1 & 1 & 1 & \cdot & \alpha_0 \end{bmatrix}_{3k \times 3k}, \quad \text{onde: } \alpha_0 = 1 - 3k \quad (\text{C-17b})$$

Para os componentes de seqüência zero, o quociente entre os elementos diagonais e os não diagonais da matriz \mathbf{B}_0 vale aproximadamente $3k$, e não pode ser aumentado. No caso balanceado a tensão v_{Cxyb} de cada unidade básica monofásica conectada à fase Y ($Y=r,s$ ou t) só influi nas correntes dos demais conversores associados a Y . Por outro lado, no sub-modelo de seqüência zero, a tensão v_{Cxy0} afeta todas as correntes individuais i_{xy} .

Utilizando-se a expressão de \mathbf{v}_{c0} como função de \mathbf{v}_c (eq.C-14), pode-se reescrever a equação C-16, obtendos-se:

$$\frac{d\mathbf{i}_0}{dt} = \frac{1}{L} (\mathbf{B}_0 \mathbf{v}_{c0}) = \frac{1}{L} (\mathbf{B}_0 \cdot \frac{1}{3} \begin{bmatrix} \mathbf{U} & \mathbf{0}_3 & \cdot & \mathbf{0}_3 \\ \mathbf{0}_3 & \mathbf{U} & \cdot & \mathbf{0}_3 \\ \cdot & \cdot & \cdot & \cdot \\ \mathbf{0}_3 & \mathbf{0}_3 & \cdot & \mathbf{U} \end{bmatrix} \mathbf{v}_c) = \frac{1}{L} (\mathbf{B}'_0 \mathbf{v}_c) \quad (\text{C-18})$$

A matriz \mathbf{B}'_0 é dada por:

$$\mathbf{B}'_0 = \frac{1}{3k} \begin{bmatrix} \mathbf{G}'_0 & \mathbf{H}'_0 & \cdot & \mathbf{H}'_0 \\ \mathbf{H}'_0 & \mathbf{G}'_0 & \cdot & \mathbf{H}'_0 \\ \cdot & \cdot & \cdot & \cdot \\ \mathbf{H}'_0 & \mathbf{H}'_0 & \cdot & \mathbf{G}'_0 \end{bmatrix} \quad \text{onde:} \quad \begin{cases} \mathbf{G}'_0 = (1-k)\mathbf{U} \\ \mathbf{H}'_0 = \mathbf{U} \end{cases} \quad (\text{C-19})$$

A solução completa do PCTL é obtida somando-se as parcelas balanceada e de seqüência zero apresentadas nas equações C-10 e C-19, resultando em:

$$\begin{aligned} \frac{d\mathbf{i}}{dt} &= \frac{d(\mathbf{i}_b + \mathbf{i}_0)}{dt} = \frac{1}{L(a_L + 1)} (\mathbf{F}'\mathbf{v} + \mathbf{B}'_b \mathbf{v}_C) + \frac{1}{L} \mathbf{B}'_0 \mathbf{v}_C = \\ &= \frac{1}{L(a_L + 1)} (\mathbf{F}'\mathbf{v} + \mathbf{B} \mathbf{v}_C) \end{aligned} \quad (\text{C-20})$$

A matriz \mathbf{B} é definida pela eq.C-21. A expansão das sub-matrizes de \mathbf{B} é mostrada na eq.3.1-9.

$$\mathbf{B} = \mathbf{B}'_b + (a_L + 1)\mathbf{B}'_0 = \frac{1}{3k} \begin{bmatrix} \mathbf{G} & \mathbf{H} & \cdot & \mathbf{H} \\ \mathbf{H} & \mathbf{G} & \cdot & \mathbf{H} \\ \cdot & \cdot & \cdot & \cdot \\ \mathbf{H} & \mathbf{H} & \cdot & \mathbf{G} \end{bmatrix} \quad \text{onde:} \quad \begin{cases} \mathbf{G} = \mathbf{U} + 3(a_L - k(a_L + 1))\mathbf{I}_3 \\ \mathbf{H} = \mathbf{U} + 3a_L \mathbf{I}_3 \end{cases} \quad (\text{C-21})$$

Será considerado agora o comportamento do lado CC do conversor. As tensões nos conversores individuais ($v_{C_{xy}}$) são relacionadas com a tensão v_d ($v_d = v_{dc}/2$) do lado CC, através da equação C-22.

$$v_{C_{xy}} = m_{xy} v_d ; \quad (-1 \leq m_{xy} \leq +1) \quad (\text{C-22})$$

Durante a operação do conversor, a variável m_{xy} pode assumir apenas os valores -1 e +1, resultando em $v_{C_{xy}} = \pm v_d$. Entretanto, a generalidade deste modelo permite que m_{xy} descreva a média local do sinal PWM, o que implica na possibilidade da obtenção de tensões na faixa definida por $-v_d \leq v_{C_{xy}av} = m_{xyav} v_d \leq +v_d$. (o subscrito 'av' identifica o valor médio local da função). " m_{xy} " será chamada de "função de modulação instantânea".

A relação C-22 mostra que o conversor do tipo meia ponte pode ser entendido com um transformador com relação de transformação igual a m_{xy} . Considerando o bloco conversor como sendo composto apenas por chaves ideais (sem perdas), e não contendo nenhum elemento armazenador de energia, pode-se afirmar que a potência instantânea é igual nos lados CC e CA do conversor. Uma corrente i_{xy} positiva, sai pelo terminal positivo quando $m_{xy} = +1$ (chave superior ligada). O contrário ocorre quando $m_{xy} = -1$. Assim, pode-se relacionar as correntes individuais i_{xy} com a corrente no lado CC através da equação C-23 (vide fig.C-1a e figura 3.1-2):

$$\mathbf{i}' \mathbf{m} = 2C \frac{dv_{dc}}{dt} + i_l \quad (\text{C-23})$$

Considerando-se v_{dc} com uma nova variável de estado, amplia-se o sistema descrito pela equação C-20 para:

$$\begin{cases} \frac{d\mathbf{i}}{dt} = \frac{1}{L(a_L + 1)} (\mathbf{B} \mathbf{v}_c + \mathbf{F}' \mathbf{v}) = \frac{1}{L(a_L + 1)} (\mathbf{B} \mathbf{m} v_d + \mathbf{F}' \mathbf{v}) \\ \frac{dv_{dc}}{dt} = \frac{\mathbf{i}' \mathbf{m}}{2C} - \frac{i_l}{2C} \end{cases} \quad (\text{C-24})$$

$$\mathbf{i}_t = [i_{tr} \ i_{ts} \ i_{tu}]^t = \mathbf{F} \mathbf{i}$$

O PCTL é descrito pelo sistema de equações diferenciais bilinear apresentado em C-24.

Anexo D

O modulador PWM visto como um bloco "amostrador e retentor" especial

Este ítem revê alguns conceitos relativos à amostragem de sinais com retenção de ordem zero, e à modulação por largura de pulso (PWM), mostrando a seguir que, sob certas condições, o modulador PWM pode ser considerado como um amostrador de ordem zero, permitindo o uso da teoria do controle linear discreto em aplicações contendo conversores estáticos. Contém também uma descrição sucinta de três tipos de PWM com portadora triangular utilizados na tese.

Considera-se inicialmente um bloco amostrador com retenção constituído de um amostrador (sampler) com período de amostragem t_s , seguido de um bloco de retenção de ordem zero (zero order hold) que mantém a sua saída no valor amostrado na entrada por um período t_s . Pela teoria dos sistemas discretos no tempo [81], o bloco amostrador pode ser modelado por um modulador em amplitude que utiliza um trem de impulsos unitários como portadora. O bloco de retenção de ordem zero pode ser representado por um filtro passa-baixas linear e invariante no tempo, com função de transferência dada pela equação D-1. Sua resposta em frequência, afetada de um fator $1/t_s$, é mostrada na figura D-1 em linha tracejada para uma frequência de amostragem de $f_s = 1/t_s = 5f_m$.

$$F(s) = (1 - e^{-t_s s}) / s \quad (\text{D-1})$$

A resposta temporal do bloco amostrador a um sinal senoidal é um trem de impulsos cujo espectro possui componentes de frequência $f = \alpha f_s \pm f_m$ ($\alpha = 1, 2, \dots, \infty$) com amplitudes iguais à da fundamental multiplicada pelo fator $1/t_s$. Aplicando-se a saída do amostrador a um retentor de ordem zero, com função de transferência dada pela eq.D-1 obtém-se como resposta um sinal cujo espectro é mostrado na figura D-1 (linha cheia), para o caso sinal de entrada senoidal com amplitude unitária. As bandas adicionais resultam do comportamento não linear do amostrador. Os componentes harmônicos da saída do amostrador são atenuados por $F(s)$ cujo ganho em frequência zero é t_s . Para sinais moduladores senoidais com

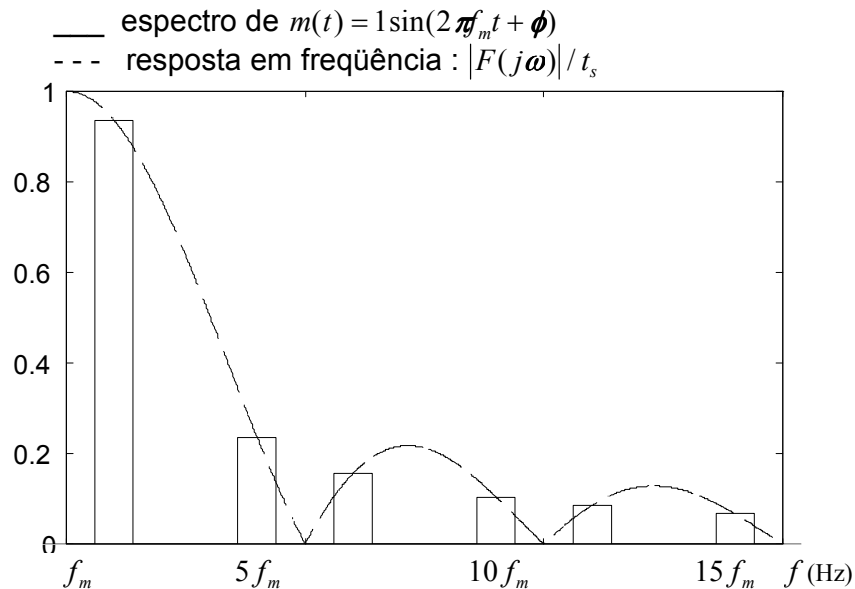


Figura D-1 Espectro da resposta de um bloco "Amostragem +Retenção de ordem zero" a um sinal de entrada senoidal, amostrado com $f_s = 5f_m$ e resposta em frequência do bloco de retenção.

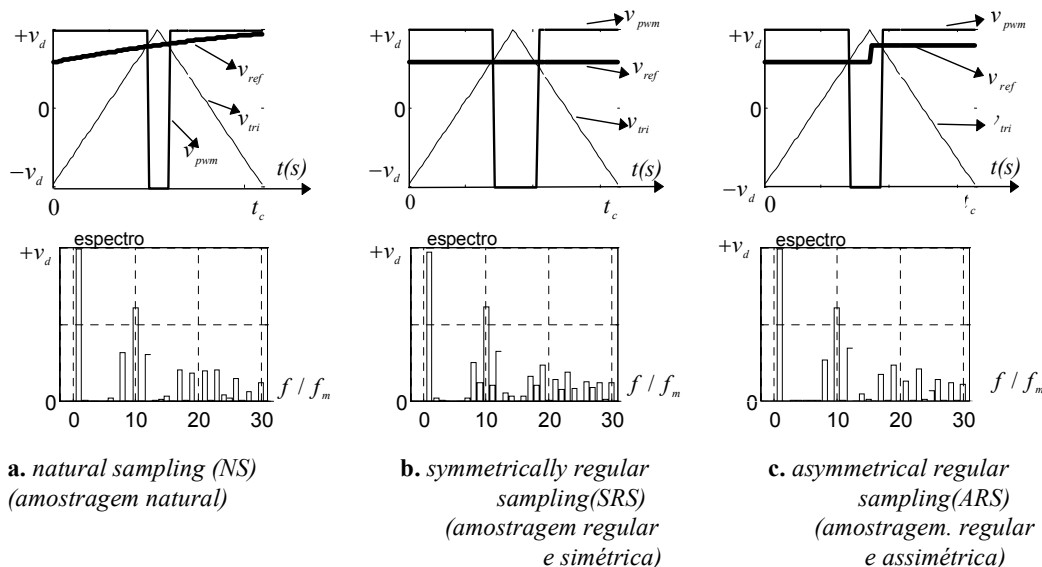
freqüência $f_m = 1/t_m$ bem menor que $f_s = 1/t_s$, o ganho do conjunto "amostragem + retenção" é próximo à unidade.

Se $f_m > 2 * f_s$, a freqüência da segunda banda $f = 2f_s - f_m$ será menor que a freqüência do sinal modulador f_m . Em outras palavras, as bandas de alta freqüência, geradas no processo de amostragem se mesclam com o sinal original, impossibilitando a recuperação deste por meio de posterior filtragem. Este fenômeno é conhecido por "aliasing".

O mesmo raciocínio pode ser aplicado ao modulador PWM de freqüência fixa. Neste caso o sinal original é amostrado e quantificado pela largura de pulsos equidistantes de amplitude constante. Três diferentes estratégias de PWM com portadora triangular são mostradas nos exemplos da figura D-2, com os respectivos espectros de suas respostas a um sinal modulador senoidal de amplitude unitária. Nos três casos, o sinal modulador v_{ref} , de freqüência $f_m = 1/t_m$ é comparado à portadora triangular de freqüência $f_s = 1/t_s$, gerando o sinal v_{pwm} que assume os valores -1 e +1. Nos exemplos, $f_s = 10f_m$, e a portadora tem amplitude unitária. Para os três casos mostra-se apenas um ciclo da portadora. No PWM por "amostragem natural" (NS-natural sampling - fig.D-2a), cujo diagrama de blocos é mostrado na figura D-3a, se a freqüência f_m do sinal modulador for bem menor que a freqüência f_s da portadora

triangular, seu espectro terá um componente fundamental com ganho unitário e harmônicos de alta frequência localizados em grupos com envoltória bem definida (Anexo A). Neste caso f_s também corresponde à frequência de chaveamento do conversor. No modulador PWM, os grupos de bandas laterais são mais largos que no amostrador com retenção de ordem zero. Deste modo, ao se evitar a superposição dos harmônicos de baixa frequência gerados no processo de amostragem, com o componente de frequência fundamental, cria-se uma condição mais rigorosa para a frequência crítica, que agora não pode ser menor que $(4 * f_s)$, conforme mostrado na figura D-2a. Nestas condições, verifica-se o aparecimento de um nível CC. Se esta componente não for admissível, a condição acima para a frequência crítica deve ser mais restritiva. As fórmulas que descrevem o espectro deste PWM para um sinal de referência senoidal podem ser encontradas nas referências [82,86], e no Anexo A.

Variantes do PWM acima incluem um bloco de "amostragem e retenção de ordem zero" antes do modulador PWM do tipo NS, sendo conhecidos por "PWM com amostragem regular", e apresentados na figura D-2b,c. Estes casos são particularmente úteis na implementação das malhas de controle do conversor (de corrente, velocidade, posição, potência, etc) através de técnicas de controle digital. As amostragens podem ser realizadas de dois modos. Um deles amostra o sinal modulador a cada pico negativo da portadora triangular (fig.D.2b), sendo denominado "PWM por amostragem regular e



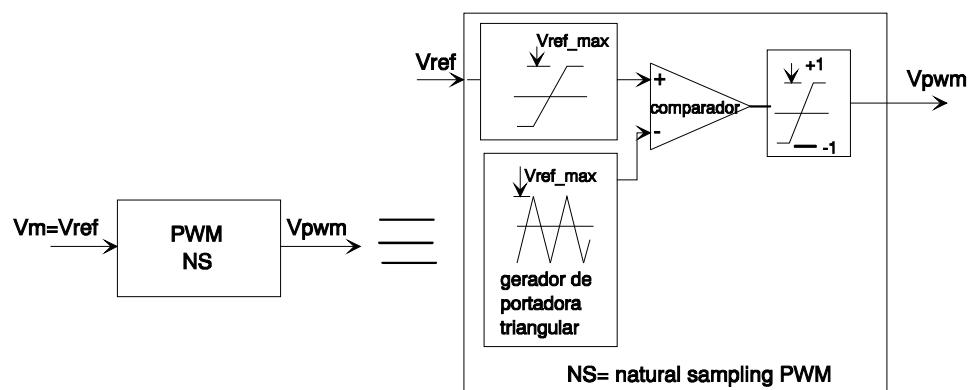
v_{pwm} : saída do bloco PWM ; v_{tri} : portadora triangular; v_m : sinal modulador

Fig.D-2 Três estratégias de PWM baseados em portadora triangular v_{pwm} , v_{tri} e v_m . (o espectro foi obtido com $p=10$ pulsos por ciclo)

simétrica" (PWM-SRS; symmetrically regular sampling). O outro caso realiza as amostragens nos picos positivos e negativos da portadora (fig.D.2c), sendo denominado de "PWM por amostragem regular e assimétrica" (PWM-ARS; asymmetrically regular sampling).

O espectros dos sinais resultantes nos dois casos acima (SRS e ARS) apresentam um comportamento mais complexo que no PWM-NS. A amplitude da componente fundamental não mais varia linearmente com o índice de modulação, e a largura dos pequenos grupos de harmônicas cresce com a diminuição de f_s / f_m . Impõe-se assim uma condição mais restritiva para a mínima frequência de amostragem (ou de chaveamento). As fórmulas que descrevem o espectro destes dois casos, estão fora do escopo deste trabalho, sendo encontradas na referência [86].

O sinal v_{pwm} , resultante dos três moduladores anteriores pode ser separado em um sinal v_{ref} de amplitude localmente constante, obtido pela amostragem e retenção de ordem zero do sinal modulador v_m , e um sinal Δv_{pwm} oscilatório com média local nula, conforme mostrado na figura D-4. A primeira parcela pode ser utilizada para o controle do conversor, através do uso da teoria de controle linear digital, desde que se respeite a restrição imposta pela nova frequência crítica. Um sistema de múltiplas entradas e



a. "amostragem natural" (NS)



b. "amostragem regular" (SRS e ARS)

Figura D-3 Diagramas de blocos dos amostradores PWM baseados em portadora triangular

múltiplas saídas permite que as eventuais entradas em excesso do conversor possam ser utilizadas para a otimização de algum índice de desempenho do mesmo. O PCTL por exemplo, têm apenas um grau de liberdade que será utilizado para a minimização da ondulação de corrente, produzida pela parcela oscilante da tensão Δv_{pwm} , mostrada na da figura D-4.

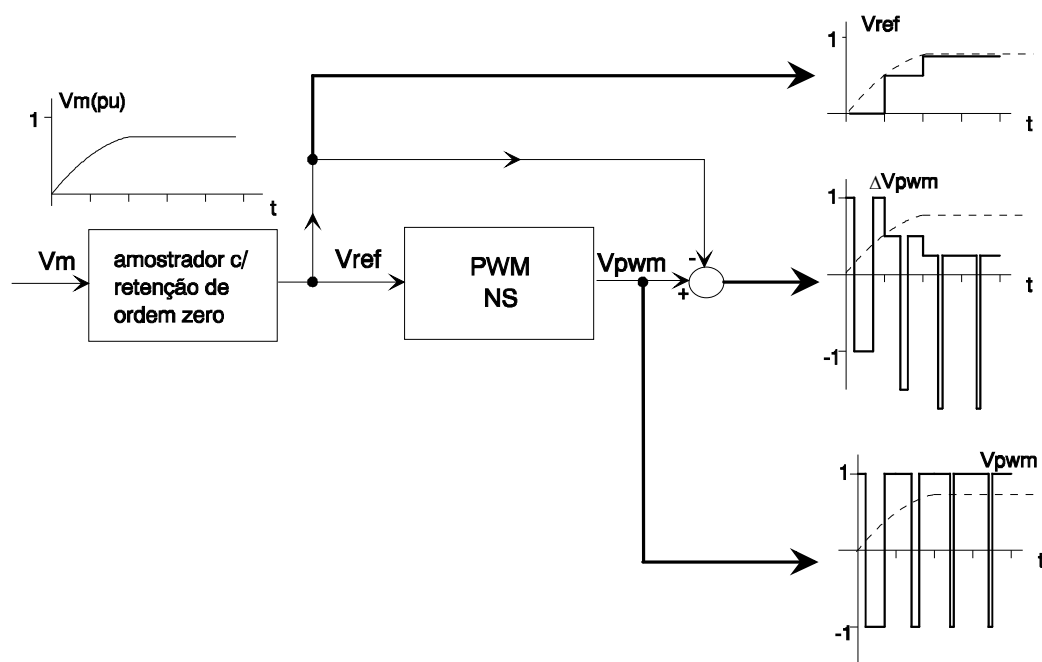


Figura D-4 Decomposição do PWM com amostragem regular em parcela amostrada com retentor de ordem zero v_{ref} e parcela oscilatória de média nula Δv_{pwm} .

Anexo E

Obtenção das condições necessárias para o desacoplamento das entradas do PCTL

Partindo do modelo linearizado do PCTL, deduzem-se as condições necessárias para a redução do grau de acoplamento entre os conversores. São obtidas condições instantâneas para os controladores baseados na teoria dos modos deslizantes, e condições para a média local dos sinais, para os controladores baseados na teoria do controle digital.. Satisfeitas as condições acima, permite-se a utilização de controladores individuais.

Caso 1- controlador por modos deslizantes

Conforme discutido no ítem 3.5, as condições para que as correntes do PCTL possam alcançar os sinais de referência, descrita pela equação 3.5-1, devem ser satisfeitas instantaneamente, sob pena de se perder momentaneamente o controle da corrente de algumas fases. A equação E-1, obtida a partir da equação 3.1-1, permite a avaliação do efeito dos elementos não diagonais, calculando a corrente i_{XY} na fase $y=Y$ do conversor $x=X$.

$$\frac{di_{XY}}{dt} = \frac{1}{L(a_L + 1)} (\mathbf{b}_j \mathbf{m} v_d + (\mathbf{F}_j)^t \mathbf{v}) = \frac{1}{L(a_L + 1)} (v_{thXY} + (\mathbf{F}_j)^t \mathbf{v}) \quad (E-1)$$

Na equação acima, \mathbf{b}_j , \mathbf{F}_j^t são as $j^{\text{ésimas}}$ linhas das matrizes \mathbf{B} e \mathbf{F} , correspondentes à corrente i_{XY} . A tensão equivalente do $X^{\text{ésimo}}$ conversor da fase Y ($Y=r, s$ ou t), denominada por v_{thXY} , é descrita na equação E-2:

$$v_{thXY} = \mathbf{b}_j \mathbf{m} v_d = \quad (E-2)$$

$$= (-m_{XY}(a_L + 1) + \frac{(3a_L + 1)}{3k} \sum_{\substack{y=Y \\ x=1,k}} m_{xy} + \frac{1}{3k} \sum_{\substack{y=Y', Y'' \\ x=1,k}} m_{xy}) v_d =$$

$$= -m_{XY} (a_L + 1) v_d + \left(\frac{(3a_L + 1)}{3k} (n_Y^+ - n_Y^-) + \frac{1}{3k} (n_{Y'}^+ - n_{Y'}^-) + \frac{1}{3k} (n_{Y''}^+ - n_{Y''}^-) \right) v_d$$

As variáveis n_Y^+ e n_Y^- indicam o número de conversores individuais da fase Y conectados respectivamente aos barramentos positivo e negativo da fonte CC. Para valores decrescentes de a_L , os fatores " $3a_L + 1$ " e " $a_L + 1$ " tendem à unidade .

Se em dado instante, desejar-se impor na fase Y do conversor X uma tensão equivalente $v_{thXY} = +v_d$, o índice de modulação correspondente deverá ser $m_{XY} = -1$. A influência individual dos demais conversores é pequena devido à atenuação imposta pelo fator $3k^{-1}$. Entretanto a contribuição conjunta dos demais conversores pode levar a uma variação de v_{thXY} na faixa:

$$0 \leq v_{thXY} \quad (m_{XY} = -1) \leq \left(2(a_L + 1) - \frac{2(3a_L + 1)}{3k} \right) v_d \sim 2v_d \quad (E-3)$$

Analogamente, se $m_{XY} = 1$ resulta uma faixa de variação $-2v_d \leq v_{thXY} \leq 0$. Dependendo do valor de m_{xy} nos demais conversores, v_{thXY} poderá vir a sofrer uma variação de $\pm 100\%$ em torno do valor desejado $+v_d$ ($-v_d$). Portanto a equação 3.5-1 poderá não ser satisfeita instantaneamente, resultando em uma perda momentânea de controle. Será mostrado posteriormente que o conversor pode recuperar o controle e continuar sua operação normal, porém haverá um pequeno intervalo de tempo em que a ondulação da corrente terá uma amplitude maior que o estabelecido pela banda de tolerância (ou banda de histerese).

A redução do acoplamento entre os conversores é obtida através da minimização dos termos do lado direito da equação E-2. A utilização de controladores individuais para cada um dos $3k$ conversores monofásicos individuais será possível, se um desacoplamento razoável for conseguido.

O termo $\frac{1}{k} (n_y^+ - n_y^-) v_d = \frac{1}{k} \sum_{\substack{x=1,k \\ y=Y}} m_{xy} v_d = v_{Cy}$ é a tensão equivalente do

multiconversor monofásico correspondente à fase y ($y=Y, Y', Y''$; / $[Y, Y', Y'']$ é qualquer permutação do conjunto $[r, s, t]$). Reescrevendo-se a equação E-2, resulta:

$$v_{thXY} = -m_{XY} v_d (a_L + 1) + \frac{1}{3} (v_{CY} + v_{CY'} + v_{CY''}) + a_L v_{CY} \quad (E-4)$$

Considerando-se um multiconversor monofásico formado por k conversores básicos de dois níveis de tensão, pode-se afirmar que a tensão v_{CY} poderá apresentar uma forma de onda multinível com $k+1$ níveis (fig.2.2-1), se um modulador PWM adequado for utilizado. Neste caso, a tensão resultante apresentará um intervalo de discretização igual a $\Delta y_{(Y,Y',Y'')} = 2v_d / k$. Qualquer nível de tensão $v_{CYav} (-v_d < v_{CYav} < +v_d)$ desejado pode ser sintetizado pela combinação convexa de dois níveis de tensão vizinhos a v_{CYav} , de acordo com a figura 2.2-1 e a equação 2.2-2. Se os conversores individuais forem controlados de tal modo a impor somente transições entre os níveis de tensão com um degrau de amplitude Δy , então a diferença entre v_{CY} e v_{CYav} , no pior caso, não será maior que Δy conforme descrito na equação E-5.

$$v_{CY} \cong v_{CYav} \pm \Delta y \quad (E-5)$$

Um sinal multinível satisfazendo ao princípio da transição por degraus de amplitude Δy , para qualquer valor de v_{CYav} , pode ser obtido pela soma de sinais idênticos com dois níveis ($v_{CXY(x=1,\dots,k,y=Y)}$) igualmente defasados.

Assim, a equação E-4 torna-se:

$$v_{thXY} \cong -m_{XY} (a_L + 1)v_d + \frac{1}{3}(v_{CYav} + v_{CY'av} + v_{CY''av} \pm 3\Delta y) + a_L v_{CY} \quad (E-6)$$

A soma " $v_{CYav} + v_{CY'av} + v_{CY''av}$ " é a média local da tensão total seqüência zero V_{0av} (eq.3.4-54). A soma das médias locais das componentes balanceada e de seqüência zero devem satisfazer a condição $-v_d \leq v_{CXYavb} + V_{0av} \leq +v_d$. Em outras palavras, cada conversor individual não pode gerar tensões fora da faixa $-v_d \sim +v_d$. Para aplicações em sistemas de potência um valor típico para o valor de pico de v_{CXYav} é $0.8v_d$. Considerando-se $v_{CYav}; v_{CY'av}; v_{CY''av}$ como um conjunto de tensões trifásicas simétricas e equilibradas, V_{0av} poderá variar na faixa $-0.6pu \leq V_{0av} \leq +0.6pu$. Reescrevendo E-6 obtem-se:

$$v_{thXY} \cong -m_{XY} (a_L + 1)v_d + v_{0av} \pm \Delta y + a_L v_{CY} \quad (E-7)$$

O primeiro termo do lado direito da equação pode assumir os valores $\pm v_d(a_L + 1)$, dependendo da variável de entrada m_{XY} . Os demais termos existem devido ao acoplamento entre as entradas, e devem portanto ser minimizados. O segundo termo pode alcançar um valor de até $\pm 0.6pu$ se não forem tomadas as devidas precauções. O terceiro termo terá valor mínimo se todas as tensões v_{CXY} dos k conversores da fase Y

estiverem igualmente defasadas, conforme discutido acima. Quantificar o terceiro termo por Δy é uma aproximação bastante conservativa. Na verdade, ele apresentará valores de no máximo $\frac{4v_d}{3k}$ para valores pares de k , e $\frac{v_d}{2k}$ para valores ímpares de k . Valores típicos para aplicações em sistemas de potência são: $a_L = 0.1$, $v_{CY\text{pico}} = 1\text{pu}$, $v_d = 1.2\text{pu}$. O quarto termo tem valor relativamente baixo devido ao fator a_L . (Vide comentários sobre a descrição dos valores por unidade para variáveis instantâneas no Apêndice I)

- Caso 2- Condição para a média local

É analisado o segundo caso, associado ao PWM com portadora de frequência fixa. Considerando-se a decomposição do sinal de saída do bloco PWM em uma parcela correspondente à sua média local (amostrador de ordem zero), e outra à sua ondulação (vide Anexo-D), representa-se a tensão equivalente no $xy^{\text{ésimo}}$ conversor pela equação E-8.

$$v_{C_{xy}}(t) = m_{xy}(t)v_d = v_{C_{xy\text{av}}}(t) + \Delta v_{xy}(t) \quad \text{E-8}$$

A parcela $v_{C_{xy\text{av}}}$, correspondente à média local de $v_{C_{xy}}(t)$ é responsável pela imposição da corrente de referência desejada $i_{xy\text{ref}}(t)$. O termo $\Delta v_{xy}(t)$ apresenta média local nula, conforme discutido no Anexo-D. Em outras palavras, de acordo com o modelo de PWM estabelecido no Anexo-D, $v_{C_{xy}}(t)$ resulta da amostragem do sinal $v_{C_{xy\text{av}}}$ (saída do controlador de corrente) por um amostrador tipo PWM e $\Delta v_{xy}(t)$ é a ondulação resultante do processo de modulação. Seguindo-se os mesmos passos da análise do caso anterior (instantâneo), reescreve-se a eq. E-1 obtendo-se:

$$\begin{aligned} \frac{di_{XY}}{dt} &= \frac{d(i_{XY\text{av}} + \Delta i_{XY})}{dt} = \frac{1}{L(a_L + 1)} (\mathbf{b}_j (\mathbf{v}_{C\text{av}} + \Delta \mathbf{v}) + (\mathbf{F}_j)^t \mathbf{v}) = \\ & \frac{1}{L(a_L + 1)} (\mathbf{v}_{\text{th}XY\text{av}} + \mathbf{b}_j \Delta \mathbf{v} + (\mathbf{F}_j)^t \mathbf{v}) \end{aligned} \quad \text{(E-9)}$$

v_{Cav} e Δv são vetores contendo os elementos v_{Cxyav} e Δv_{xy} . A média local da tensão equivalente de Thevenin v_{CXYav} , no conversor X da fase Y, é dada por:

$$\begin{aligned} v_{thXYav} &= -v_{CXYav}(a_L + 1) + \frac{(3a_L + 1)}{3k} \sum_{\substack{y=Y \\ x=1,k}} v_{Cxyav} + \frac{1}{3k} \sum_{\substack{y=Y',Y'' \\ x=1,k}} v_{Cxyav} = \\ &= -v_{CXYav}(a_L + 1) + \frac{1}{3k} \sum_{\substack{y=Y,Y',Y'' \\ x=1,k}} v_{Cxyav} + \frac{a_L}{k} \sum_{\substack{y=Y \\ x=1,k}} v_{Cxyav} = \end{aligned} \quad (E-10)$$

O segundo termo corresponde a V_{0av} , ou seja, a média local da tensão de seqüência zero total V_0 . O terceiro, corresponde a a_L multiplicado pela tensão equivalente do multiconversor monofásico correspondente à fase Y (v_{CYav}).

Reescrevendo-se a equação E-10 obtém-se:

$$v_{thXYav} = -(a_L + 1)v_{CXYav} + V_{0av} + a_L v_{CYav} = -v_{CXYav} + a_L(v_{CYav} - v_{CXYav}) + V_{0av} \quad (E-11)$$

Para a operação normal, com divisão equitativa das correntes entre conversores, e para um mesmo valor da sequencia zero V_{0av} em todos os conversores trifásicos, verifica-se que os termos v_{Cxyav} serão iguais a v_{CYav} , para uma dada fase Y. O segundo termo torna-se nulo. Assim, baseando-se na decomposição em seqüências zero e balanceada discutida no ítem 3.1.2, tem-se:

$$v_{thXYav} = -v_{CXYav} + V_{0av} = -v_{CXYbav} - V_{0av} + V_{0av} = -v_{CXYbav} \quad (E-12)$$

Conclui-se que a tensão equivalente de Thevenin, v_{thXYav} é igual à tensão do subsistema balanceado v_{CXYav} , se todos os conversores produzirem o mesmo valor da componente de sequencia zero V_{0av} . Nestas condições, a influência dos demais conversores será nula, justificando-se a utilização de conversores individuais, tratada no ítem 4.2.

V_{0av} não influenciará a componente i_{XYav} . Porém, V_{0av} afetará Δv_{xy} , que por sua vez afetará a ondulação da corrente individual, sugerindo-se assim um meio de se reduzirem as suas amplitudes, conforme será discutido no ítem 4.2.4.

Anexo F

Controlador de Corrente Digital - caso 'dead-beat'

Neste anexo, descreve-se o controlador de corrente baseado na estratégia "dead-beat". Analisa-se o seu desempenho para baixas frequências de amostragem.

- Controlador Dead-Beat para o PCTL

No controlador dead-beat a corrente é forçada a atingir a seu valor de referência apenas nos instantes de amostragem. Para o PCTL operando nas condições estabelecidas no ítem anterior, o sistema tem $3k$ variáveis de estado e $3k$ entradas (controlabilidade condicional). Deste modo qualquer valor do vetor de variáveis de estados $\mathbf{i} = [i_{1r}, i_{1s}, i_{1t}, \dots, i_{kr}, i_{ks}, i_{kt}]^t$ que contém as correntes individuais pode ser alcançado em um passo de amostragem [81,87], se:

$$- \sum i_{xyref} = 0 \quad (\text{controlabilidade condicional});$$

- o valor da tensão v_{Cxyav} (tensão gerada pelo conversor xy) necessário para se impor a lei de controle "dead-beat", deve satisfazer a $-v_d < v_{Cxyav} < +v_d$, ou seja, o conversor não consegue gerar tensões v_d cujo módulo seja maior que a tensão v_d do lado CC.

Por operar com erro nulo nos instantes de amostragem, não necessita de filtro anti-aliasing. Durante o intervalo de amostragem, a aplicação do sinal de referência v_{Cxyref} ao bloco PWM resultará na tensão v_{Cxy} , que é um sinal com dois níveis. A média local de v_{Cxy} é dada por $v_{Cxyav} = v_{Cxyref}$. A parte oscilatória de v_{Cxy} é dada por Δv_{xy} , que têm média local nula, produzindo uma ondulação de corrente com média nula. Deste modo, Δv_{xy} não afeta a trajetória de i_{xyav} .

O princípio do controlador dead beat resulta da solução de um problema de controle ótimo em tempo discreto, onde não se incluem as entradas do sistema na elaboração da função custo. A solução do problema leva a um sistema de malha fechada com todos os polos em zero [87], sendo sempre um sistema estável. O

controlador dead-beat pode ser entendido também como um controlador preditivo. Deste modo, baseando-se no erro da corrente e nas perturbações v_d, v_r, v_s, v_t , medidas no instante de amostragem $t = t_k$, calcula-se a tensão a ser gerada pelo $xy^{\text{ésimo}}$ conversor, de modo a se impor no próximo instante de amostragem $t = t_{k+1}$, uma corrente com erro nulo. A corrente na fase y do $x^{\text{ésimo}}$ conversor (fig.F-1) é obtida integrando-se a eq.E-9, utilizando-se o resultado da eq. E-12.

$$i_{xy}(t + \Delta t) = i_{xy}(t) + \frac{1}{L(a_L + 1)} \int_t^{t+\Delta t} (-v_{Cxybav} + \mathbf{b}_j \Delta v + \mathbf{F}_j^t v) dt \quad \text{F-1}$$

A tensão equivalente média é mantida constante durante o intervalo Δt e corresponde à tensão de referência na entrada do modulador PWM (v_{Cxyref}). A ondulação Δv têm média nula durante o intervalo Δt . Aplicando-se a condição $i_{xy}(t + \Delta t) = i_{xyref}(t + \Delta t)$ à eq. F-1 resulta o valor da tensão $v_{Cxyref} = v_{Cxybav}$, necessário para que se imponha a resposta dead-beat.

$$i_{xyref}(t + \Delta t) = i_{xy}(t) + \frac{1}{L(a_L + 1)} \left(-v_{Cxyref} \Delta t + \int_t^{t+\Delta t} v_y dt \right) \quad \text{F-2}$$

$$v_{Cxyref}(t) = \frac{(i_{xy}(t) - i_{xyref}(t + \Delta t))L(a_L + 1)}{\Delta t} + \frac{1}{\Delta t} \int_t^{t+\Delta t} v_y dt$$

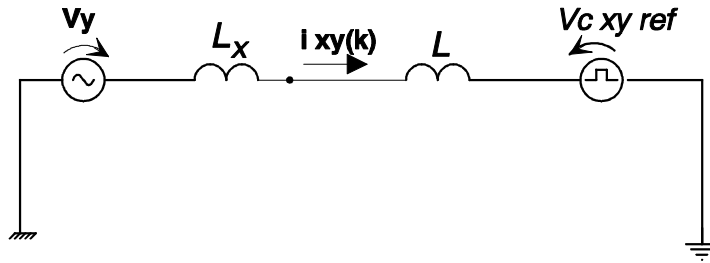


Fig.F-1 circuito equivalente correspondente ao conversor x da fase y

Esta equação é não causal pois $v_{Cxyref}(t)$ depende dos valores futuros de $i_{xyref}(t)$ e v_y . Estas duas variáveis podem ser facilmente estimadas para funções senoidais. Para alta frequência de amostragem (chaveamento) o segundo termo da equação F-2 pode ser aproximado por $v_y(t_k)$. Para o caso do conversor único monofásico, as variáveis podem ser amostradas uma ou duas vezes por ciclo de

chaveamento, dependendo da utilização do PWM por amostragem simétrica ou por amostragem assimétrica, discutidos no Anexo D.

- Desempenho do controlador "dead-beat" para baixa frequência de amostragem

Como a tensão Δ_v produz uma ondulação de corrente com média local nula (período Δt), a habilidade do controlador em seguir a referência i_{xyref} depende apenas da tensão $v_{Cxyref} = v_{Cxyav}$ que produz uma corrente coincidente com i_{xyref} apenas nos instantes de amostragem. A tensão v_{Cxyref} é formada por trechos de degraus, produzindo uma ondulação de corrente entre as amostragens, com amplitudes crescentes para valores decrescentes do número de pulsos por ciclo p , conforme mostrado na figura F-2. Um conversor VSC é simulado para $p=5, 10$ e 20 pulsos por ciclo; $i_{xref} = \sin(\omega t)(pu)$; $L=0.2pu$, $\omega = 1pu$, $v_{dc} = 2.4pu$. Mostra-se apenas o comportamento da corrente produzida por $v_{Cxyref} = v_{Cxyav}$, sendo desconsiderado o efeito da ondulação Δ_v . Em outras palavras, a saída do controlador é um amostrador com retenção de ordem zero, sem o modulador PWM. Os valores da fundamental e sua defasagem correspondentes à corrente produzida são mostrados na tabela F-I.

Conclui-se que mesmo desconsiderando-se a ondulação provocada pelo modulador PWM tem-se uma parcela de ondulação com média local não nula devida ao controlador dead-beat. Isto altera não somente o módulo como também a fase da corrente do conversor. Este efeito se torna mais pronunciado para baixas frequências de amostragem.

De acordo com o item 2.6, a operação do caso PCTL é viável para $p>30$, condição em que se tornam desprezíveis os erros acima discutidos.

Tabela F-I - Influência de p na ondulação da corrente entre amostragens

pulsos por ciclo p	pico da fundamental de i_{xy} (pu)	ângulo de defasagem de i_{xy} (graus)
5	1.074	-36.0
10	0.9806	-9.66
20	0.9926	-2.40

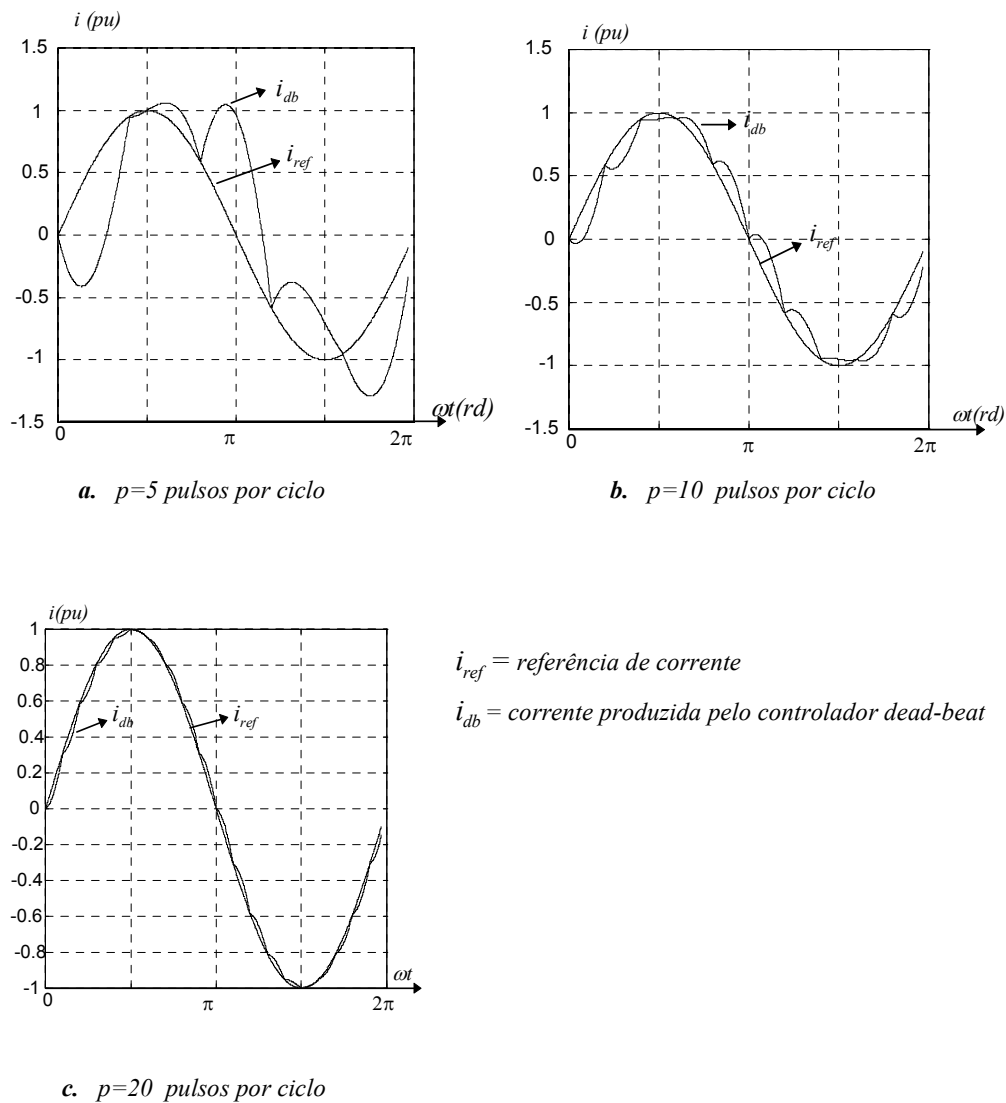


Figura F-2 Ondulação de corrente entre amostragens devida ao "amostrador de ordem zero + controlador dead beat".

Anexo G

COMPARAÇÃO ENTRE OS MODULADORES PWM BASEADOS EM PORTADORA E EM BANDA DE TOLERÂNCIA

Discute-se neste anexo a interdependência entre a frequência de chaveamento e a envoltória da ondulação da corrente para os moduladores PWM baseados em portadora triangular e banda de tolerância (BT).

O controlador do tipo banda de tolerância é uma implementação prática do controlador por modos deslizantes (sliding mode control), permitindo que se opere com frequências de chaveamento finitas.

Para o conversor monofásico em meia ponte a frequência de chaveamento é relacionada com a banda de tolerância (ou com a amplitude da ondulação de corrente) Δi pela fórmula:

$$f_s = \frac{v_d}{4L \Delta i} \left(1 - \left(\frac{v_{Cref}}{v_d} \right)^2 \right) \quad (G-1)$$

A tensão v_{Cref} , é tanto o sinal de entrada, como a média local do sinal de saída do modulador PWM. Se v_{Cref} for senoidal, definida por $v_{Cref} = Mv_d \sin(\omega t)$, onde v_d corresponde à metade da tensão do lado CC do conversor, tem-se:

$$\left(1 - \left(\frac{v_{Cref}}{v_d} \right)^2 \right) = 1 - \frac{M^2}{2} + \frac{M^2}{2} \cos(2\omega t) \quad (G-2)$$

O fator mostrado na equação G-2 varia entre os valores $1 - M^2$ e 1. No caso BT, onde Δi é constante, a frequência de chaveamento varia com v_{Cref} de acordo com as eq.G-1 e G-2. Já no PWM baseado em portadora triangular, a frequência de chaveamento é fixa impõe um ondulação de corrente Δi com amplitude variável, obedecendo às equações acima.

Em aplicações ligadas a sistemas de potência em CA, preferem-se estratégias de PWM com frequência fixa por gerarem grupos de harmônicos bem definidos ao redor dos múltiplos da frequência de chaveamento. O caso BT por seu lado produz um

espectro espalhado de difícil filtragem. É mostrado no ítem 4.3, que o caso BT é útil na limitação das elevadas correntes nos conversores individuais do PCTL. Utilizando-se um PWM com frequência fixa, a envoltória da ondulação da corrente variará de $\pm(M^2/2)v_d/(4Lf_s)$ em torno do valor médio Δi , ocorrendo intervalos com picos de corrente elevados.

Anexo H

PROJETO DA MALHA PLL PARA O CONTROLADOR BT

Calculam-se neste ítem os parâmetros da função de transferência do filtro do detetor de defasagem, e o ganho do controlador do tipo proporcional, que garantem a resposta transitória desejada para a malha PLL.

Conforme apresentado no apêndice IV o detetor de defasagem denominado por "tipo 4" na referência [?], produz uma saída pulsada, modulada em largura de pulso, enquanto os sinais estiverem sincronizados ($f_1 = f_2$). Se as frequências de u_1 e u_2 forem diferentes, o detetor de fase passa a medir a diferença $f_1 - f_2$.

A saída pulsada do detetor de defasagem deverá ser filtrada antes de ser aplicada ao bloco controlador conforme mostrado no diagrama de blocos da figura H-1. A referência [?] propôs um filtro do tipo "charge pump" com função de transferência dada pela equação H-1.

$$G(s) = \frac{1 + s\tau_2}{s\tau_1} \quad (\text{H-1})$$

Este filtro é adequado para muitas das aplicações de PLL que operam com defasagem nula, oferecendo fácil ajuste do amortecimento e da frequência natural de malha fechada. Neste caso, a saída $e(t)$ do detetor de defasagem é instantaneamente nula para $\theta_1 - \theta_2 = 0$. A aplicação do detetor de defasagem tipo 4 ao multiconversor PCTL exige a operação com defasagem não nula, produzindo em sua saída um sinal com três níveis discretos e com alto conteúdo harmônico. A ondulação na saída do

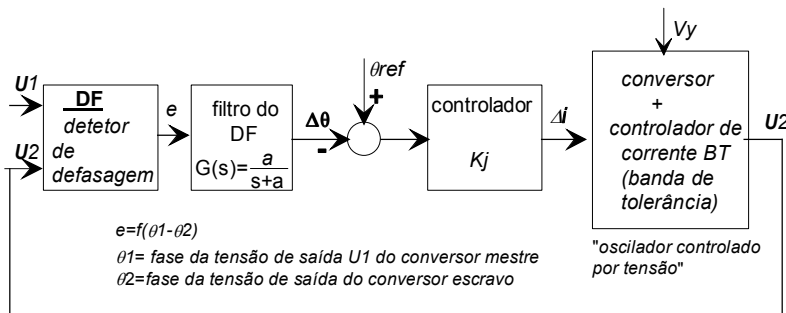


Figura H-1 Diagrama de blocos da malha PLL (phase locked loop) considerando o bloco "conversor + controlador de corrente" como um oscilador controlado por tensão.

detetor de fase $e(t)$ será amplificada pelo zero τ_2 , comparada à defasagem de referência e utilizada como largura da banda de tolerância Δi . Este sinal ruidoso, ao ser comparado à corrente do conversor, que apresenta elevada ondulação, acabará degradando a habilidade do conversor em seguir a referência de corrente imposta. Pode-se limitar o valor de τ_2 , resolvendo o problema acima mas prejudicando a resposta transitória do conversor.

Para o caso PCTL um filtro passa baixas (eq. H-2) seguido de um controlador proporcional de ganho K_j , são suficientes para se satisfazerem os objetivos acima citados.

$$G(s) = \frac{a}{s+a} \quad (\text{H-2})$$

A função de transferência que descreve o comportamento da média local do detetor de defasagem é dada por :

$$\frac{e_{av}}{(\theta_1 - \theta_2)} = \frac{1}{2\pi} \quad (\text{H-3})$$

A fase $\theta_2(t)$ do sinal u_2 correspondente à função de chaveamento do conversor escravo é dada pela equação H-4.

$$\theta_2(t) = \int_0^t f_2(di) dt + \theta_{20} \quad (\text{H-4})$$

A frequência f_2 do sinal u_2 é descrita pela eq. H-5 em função da banda de tolerância Δi .

$$f_2 = \frac{v_d}{4L\Delta i} \left(1 - \left(\frac{v_{Cxyref}}{v_d} \right)^2 \right) \quad (\text{H-5})$$

Fica clara a relação não linear entre f_2 e Δi . Além disso existe a perturbação causada por v_{Cxyref} . Linearizando-se a equação H-5 em torno da banda de tolerância média D_i , e adotando-se $v_d = 1.2 pu$, $\omega L = 0.2 pu$ e $-0.8 < \frac{v_{Cxyref}}{v_d} < 0.8$ como parâmetros típicos, obtêm-se a função de transferência linearizada $\theta_2(s) / \Delta i(s)$ do bloco "oscilador controlado".

$$\frac{\theta_2(s)}{\Delta i(s)} = \frac{k_{vco}}{s} \quad \text{onde: } 0.45/D_i^2 < K_{vco} < 1.5/D_i^2 \quad (\text{H-6})$$

A função de transferência de malha fechada $e_{av}(s)/\theta_1(s)$, relacionando o sinal "e_{av}" com a fase θ_1 é dada pela equação H-7.

$$\frac{e_{av}(s)}{\theta_1(s)} = \frac{1}{1 + \frac{a}{s+a} \frac{K_j K_{vco}}{s} \frac{1}{2\pi}} = \frac{1}{1 + \frac{a K_x}{s(s+a)}}; \quad K_x = \frac{K_j K_{vco}}{2\pi} \quad (\text{H-7})$$

Os polos da equação H-7 são:

$$s = \frac{-a \pm \sqrt{a^2 - 4aK_x}}{2} \quad (\text{H-8})$$

Como K_x depende de v_{Cxyref} , estipula-se que para o máximo valor de K_x , definido por $\overline{K_x}$, o polo complexo terá fator de amortecimento crítico $\xi = .707$. Esta condição requer que o ganho do controlador proporcional tenha o valor ditado pela eq. H-9, resultando em um polo dado pela eq. H-10.

$$K_j = \frac{aD_i^2 2\pi}{3} \quad (\text{H-9})$$

$$s = \frac{a}{2}(1 + j) \quad (\text{H-10})$$

Durante a operação, a ocorrência de valores de K_{vco} menores que o valor admitido, tornarão o sistema mais amortecido, sem prejuízo da sua estabilidade. O polo do filtro passa baixa "a" deve prover uma atenuação na ondulação da saída do detetor de fase que seja suficiente para não perturbar a operação do controlador de corrente. Este filtro de parâmetros fixos, não será adequado para casos onde ocorrem grandes variações na frequência dos sinais. Neste caso, será necessária a utilização de filtros adaptativos tais como o filtro de Kalman [?].

REFERENCIAS BIBLIOGRÁFICAS

- [1] A. Nakamori, N. Eguchi, S. Konishi, K. Endo, M. Yamamoto. **"SVC Control System for Arc Furnaces"**. IPEC-YOKOHAMA-95, p.615-621.
- [2] H. Akagi. **"Applications of Power Electronics to Power Systems in Japan"** Cobep-97- Belo Horizonte, Brasil, p. 29-37.
- [3] F. Ichikawa et al. **"Operating Experience of a 50MVA Self-Commutated SVC at the Shin-Shinano Substation"**. IPEC-YOKOHAMA-95, Japan. p.597-602.
- [4] M.Takeda et al. **"Development of an SVG Series for Voltage Control over Three-Phase Unbalance Caused by Railway Load"**. IPEC-YOKOHAMA-95, Japan. p.603-608.
- [5] G. Joos, X. Huang, B.T. Ooi. **"Direct-Coupled Multilevel Cascaded Series VAR Compensators"** IEEE-IAS-97 Annual Meeting, p.~.
- [6] F. Ichikawa, K. Suzuki, T. Nakajima; **"Development of Self-Commutated SVC for Power System"**, PCC Yokohama '93, Japan, p.609 - 614 ;
- [7] K. Suzuki, T. Nakajima. **"Minimum Harmonics PWM Control for a Self-commutated SVC"**, PCC Yokohama '93, Japan. p. 615-620;
- [8] Matsuno et al. **"Development of Static VAR Generator for Power Systems and its Application Effects"**. IERE Workshop of Power Electronics to Power Facilities, September-1990, Tokyo
- [9] S. Loudot, H. Pouliquen, T.Meynard, Y. Chéron. **"Active Current Filter for MV/HV Networks"** European Conference on Power Electronics and Applications, EPE-95, Sevilla, Spain, p.1.129-1.134.
- [10] Akagi et al. **"Control Strategy of Active Filter Using Multiple Voltage Source PWM Converter"**. IEEE, T-IA, May-June-1986, p.460-465;
- [11] F. Z. Peng, J. W. McKeever, Don J. Adams. **"A Power Line Conditioner Using Cascade Multilevel Inverters for Distribution Systems"**. IEEE-IAS-97 Annual Meeting, p.~.
- [12] M. Takeda et al. **"Harmonic and Reactive power Compensation with an active filter"** PESC-88, p. 1174.
- [13] Zhong-Chao Zhang, Boon-Tech Ooi. **"Multimodular Current-source SPWM Converters for a Superconducting Magnetic Energy Storage System"**. IEEE Transactions on Power Electronics, Vol 8, No. 3, July 1993 p. 250-256;
- [14] George G. Karady. **"Adaptable Power Supply for Superconductive Magnetic Energy Storage System"**, IEEE - IAS Annual meeting, p. 318-324 ;
- [15] Black. **"Modulation Theory"**, Van Nostrand, 1953 ;
- [16] J.D.Hassan, R.M.Bucci, K.T. Sue. **"400 MW SMES Power Conditioning System Development and Simulation"**. IEEE, T.PE, July, 1993 p.237
- [17] Z.C. Zhang, B.T. Ooi. **"Multimodular Current Source SPWM Converters for Superconducting Magnetic Energy Storage System"**. IEEE, Transactions on Power Electronics, T-PE, July-1993, p.250.
- [18] Walker. **"10 MW GTO Converter for Battery Peaking Service"**, IEEE, Transactions on Industry Applications, T-IA, JAN/FEB/1990 ;

- [19] E.H. Watanabe, P.G. Barbosa, **"FACTS Technology: Devices"**. XI Congresso Bras. de Automática, 1996, São Paulo, p.1059.
- [20] M. Edane, M. Yamamoto, N. Eguchi. **"DDC Converter for Inverter in Fuel Cell Dispersed Generation Plant"**. PCC Yokohama '93 , p. 635-640 ;
- [21] D-C. Lee, J-W.Choi, H-D Lee, S-K Sul. **"Decoupling control of paralleled single-phase gto PWM converters for electric traction drives"**. IPEC-YOKOHAMA-95,Japan.p. 1169-1174.
- [22] Jurgen k. Steinke. **"Control Strategy for a Three Phase AC Traction Drive with Three-Level GTO PWM Inverter"**. PESC '88 Record, (April 1988) , p. 431-438 .
- [23] Kinoshita et al. **"Development of high Performance Self Commutated Power Converters"**. Cigre Tokyo Symposium 22-24 May 1995.
- [24] Nakata K., **"A three level traction inverter with IGBTs for electrical trains"**, IEEE-Tokyo Section, Denshi Tokyo, no 33, 1994, p. 188-191
- [25] K. Matsui et al. **"Novel Modulation Strategies of Parallel Connected NPC-PWM Inverters for AC Motors Drives"**, IEEE-IAS-96 Annual Meeting, p. 47.
- [26] J. Tunes et al. **"Current Regulator Instabilities on Parallel Voltage Source Inverters"** IEEE-IAS-97 Annual Meeting, p.~.
- [27] H. Brunner et al. **"3300V IGBT Module for Traction Application"**. European Conference on Power Electronics and Applications, EPE-95, Sevilla, Spain, p.1.056.
- [28] M. Hombu, et al. **"Quick Response and Low Distortion Current Control for Multiple Inverter-Fed Inducion Motor Drives"**. European Conference on Power Electronics and Applications, EPE-91, Firenze, Italy, p.1-042.
- [29] H.Ikeda et al. **"PWM Inverter Control for the Yamanashi Magnetic levitation System"**. IPEC-YOKOHAMA-95, Japan. p.1083-1088.
- [30] Ito et al. **"Control Method of Multiple Inverters for Reduction of the Voltage-Time Product and harmonics"**. Institut of the Electrical Enginners of Japan, Industry Applications Society, IEEJ/IAS Annual Conference 1992, p. e180-183;
- [31] S. Tadakuma et al. **"Consideration on Large Capacity PWM Inverter for LSM Drives"** International Power Electronics Conference-IPEC-90, Tokyo, Japan, p. 413
- [32] S. Ito et al. **"PWM Control Method of Multiple Inverters for Maglev"**. PCC-Yokohama-93, Japan, p.-55.
- [33] P.G. Kamp. **"High Power Water Cooled Three-Level GTO-Modules for the Static Frequency Converter Muldenstein"**. European Conference on Power Electronics and Applications. EPE-95, Sevilla, Spain, p.1.847~1.1.852.
- [34] Reinhard Joho, Albert Kloss.**"Converter Systems for Industry and Chemistry Applications"**. European Conference on Power Electronics and Applications, EPE Brighton 1993 , p. 250-254;
- [35] W. Kaiser W.,Komatsu W, Matakas L. Jr, Po W, Rossi L N, **" Uma Comparação entre duas Configurações de Inversores para Fornos de Indução para fusão e Aquecimento de Metais"** Seminário de Eletrônica de Potência- Conversores com Comutação não Dissipativa, Florianopolis,Brasil, Dezembro/1988.
- [36] C.Chiarelli, L.Malesani, S. Pironcini, P. Tomasin, **"Single-phase, three-level, constant frequency current hysteresis control for ups applications"**, European Conference on Power Electronics and Applications. EPE 93, Brighton,UK,p. 180-185, 1993.

- [37] J. Holtz, W. Lotzkat, K. Werner. **"A High Power Multitransistor Inverter Uninterruptable Power Supply System"** Transactions on Power Electronics, T-PE, IEEE, july, 1988, p. 278.
- [38] T.Kawabata, S. Higashino. **"Parallel Operation of Voltage Source Inverters"**, Transactions on Industry Applications, T-IA, IEEE, march/April-1988, p. 281.
- [39] P.P. Waite, R.V. Fulcher, **"Circuit for the Active Control of Current Equalization in Paralleled Inverters"**. European Conference on Power Electronics and Applications, EPE-95, Sevilla, Spain. p. 2.722.
- [40] Markus Mayer, Astrid Sonnenmoser. **"A Histeresis Current Control for Parallel Connected Line-Side Converters of an Inverter Locomotive"**. European Conference on Power Electronics and Applications, EPE-93 Brighton 1993 , p. 102
- [41] Seger, Wachter. **"Direct Digital Control Of Four Quadrant Power Converter"**. European Conference on Power Electronics and Applications, EPE-87, p.124-128;
- [42] M.C.Chandorkar, D.M.Divan ,R.H.Lasseter. **"Control Techniques for Dual Current Source GTO Inverters"** , PCC-Yokohama '93 , p. 659-665 ;
- [43] John C. Kassakian, David J.Perreault. **"An Assessment for cellular Architectures for Large Converter Systems"**. Proceedings IPEMC '94 (Beijing) , p. 70-79;
- [44] J. Renes Pinheiro, Ivo Barb **"The three-level ZVS PWM Converter a new concept in High-voltage DC to DC Conversion"** , Power Electronics Laboratory , Federal University of Santa Catarina , p. 173 - , IEEE 1992;
- [45] K. Thorborg. **"Power Electronics"**. Prentice Hall Interational , 1988 , p. 37-39;
- [46] Ch. Keller, Y Tadros. **"Are Paralleled IGBT Modules or Paralleled IGBT Inverters the Better Choice?"** European Conference on Power Electronics and Applications, EPE-93, Brighton, UK.vol.6, p.1.
- [47] H. Miyasaki, et al. **"Neutral Point Clamped Inverter with Parallel Driving of IGBTs for Industrial Applications"**, IEEE-IAS-97 Annual Meeting, p.~.
- [48] Matakas L. Jr, Burlacu C., Masada E.,1995. **" The Connection of Converters Instead of Switches- A High Performance Solution for the MVA Range of Power Converters"**. Special Issue on Power Electronics of the Journal of Circuits, Systems and Computers part 1, September 1995,p.503-521
- [49] K. Matsui, M. Asao.,F. Ueda & al. **"A Technique of Parallel Connections of Pulse width Modulated NPC Inverters by using Current Sharing Reactors"**, PCC Yokohama '93 , p. 1246-1251;
- [50] S. Tamai, D. Itou, R. Uchida, T. Maruyama, T. Kawabata. **"PWM control method of parallel connected two single phase 3 level converters"**. IPEC-YOKOHAMA-95, Japan. p.500-505.
- [51] P.K. Steimer, H.E. Grüning, J.Werninger, E. Carrol, S. Klaka, S. Linder. **"IGCT- a New Emerging Technology for High Power ,Low Cost Inverters"** IEEE-IAS-97 Annual Meeting, p.~.
- [52] K. Oguchi, H. Hama, T. Kubota. **"Multilevel Current Source and Voltage - Source Converter Systems Coupled with Harmonic Canceling Reactors"**. IEEE-IAS-97 Annual Meeting, p.~.
- [53] M. Manjrekar, G. Ventakaramanan. **"Advanced Topologies and modulation strategies for multilevel inverters"**. IAS-96, IEEE, p.-1013~1018.
- [54] J. S. Lai, F. Z. Peng **"Multilevel Converters- A new bread of power converters"**.IAS-95, p.-2348~2352.

- [55] R. Rojas, T. Ohnishi. **"PWM Control Method with Reduction of Total Capacitance Required in a Three-Level Inverter"**. COBEP-97, Belo Horizonte, Brasil, p.103-110;
- [56] Akagi et al. **"A Neutral Point Clamped PWM inverter"**. IEEE/ Transactions on Industry Applications, T-IA, Sept/Oct 1981, p. 518
- [57] Klaver. **"Control of the Neutral Point of a 3 level inverter"** European Conference on Power Electronics and Applications,- EPE 1991,p.3/278 ;
- [58] Joetten. **"A Fast Space Vector Control For A 3 level Voltage Source Inverter"**. European Conference on Power Electronics and Applications,EPE91 p. 2-70 ;
- [59] Carpita et al. **"A Novel Multilevel Structure for a Voltage Source Inverter"**. European Conference on Power Electronics and Applications,EPE 1991,p. 1/90
- [60] Young-Seok Kim & al. **"A New N-Level High Voltage Inversion System"**, IEEE - IAS-Annual Meeting 1993 , p. 1252-1257;
- [61] K. Yamamoto, K. Matsuse, K. Morita. **"Performance of Three Phase Five Level PWM Inverter"**. IPEC-YOKOHAMA-95, Japan. p.1134-1139.
- [62] P.Carrère, T. Meynard,J.P.Lavielle. **"4000V- 300A Eight-Level IGBT Inverter LEG"**.European Conference on Power Electronics and Applications, EPE-95, Sevilla, Spain, p.1.106-1.111.
- [63] S. Salama, S. Lennon. **"Overshoot and limit cycle free current control method for PWM inverters"**. European Conference on Power Electronics and Applications, EPE-91, Firenze, Italy, 1991, p. 3-247~3-251.
- [64] Matakas Jr.L, Kaiser W. **"Low Harmonics decoupled Histeresis Control of a Multiconverter Consisting of a Parallel Connection of VSC COnverters"**. In: IAS'97, IEEE, New Orleans, USA 1997
- [65] Nagy I., Matakas L. Jr, Masada E.. **"Novel adaptive switching pattern of AC-DC conversion for suppressing network pollution"**. Third International Conference on Power Quality: End-Use Applications and Perspectives (PQA94), Amsterdam, The Netherlands, np.
- [66] Nagy; **"Novel adaptive tolerance band based PWM for field oriented control of induction Machines"**, T-IE, IEEE, August,1994,p.406
- [67] Rossi, et al. **"Robust Current Controller for Three phase inverter using finite state automaton"**; T-IE; IEEE, April 1995, p. 169
- [68] Utkin, **"Sliding modes in control and optimization"** Springer Verlag, 1991
- [69] Zinobber, **"Deterministic Control of Uncertain Systems"** Peter Peregrinius, 1990
- [70] Slotine, **"Applied Non Linear Control"**, Prentice Hall
- [71] Matakas L. Jr, Burlacu C., Masada E.,1995 **" High Power , High Performance Parallel Connected Multiconverters:Analysis and Control"**. International Symposium on Industrial Electronics ISIE'95, Athens, Greece, July 1995
- [72] B. Mwinyiwiwa, Z. Wolanski, B-T Ooi. **"Multimodular UPFC Operated by Phase-Shifted Triangle Carrier SPWM Strategy"**. IEEE-IAS-97 Annual Meeting, p.~.
- [73] B. Mwinyiwiwa, Z. Wolanski, B-T Ooi. **"Microprocessor Implemented SPWM for Multiconverters with Phase-Shifted Triangle Carriers"**. IEEE-IAS-97 Annual Meeting, p.~.

- [74] Marchezoni, M. **"High Performance Current Control Techniques for applications to Multilevel high power voltage source"** IEEE, Transactions on Power Electronics, T-PE 1992, Jan. p. 189-204
- [75] G.Carrara et al. **"Optimal PWM for the control of multilevel Voltage Source inverter"**. European Conference on Power Electronics and Applications, EPE93, Brighton, UK, p.255-259
- [76] G. Carrara et al. **"A new multilevel method: A theoretical analysis"**, IEEE, Transactions on Power Electronics, T-PE -July 1992, p497-505
- [77] Matakas,L. Jr, Masada,E., **"Multi Converter Implementation by Parallel Association of k Voltage Source Converters-control method"**, European Conference on Power Electronics and Applications, EPE-93, september, Brigton-UK
- [78] P.F.D. Garcia, et al. **"Associação de Conversores CC-CC em Paralelo: Equalização da Potência de saída Utilizando a Técnica de Controle por Modos Deslizantes"**. XI Congresso Brasileiro de Automática, CBA-96/SBA,São Paulo. p. 411.
- [79] C.Q. Lee; K. Kiri, T.F.Wu.**"Dynamic Current Distribution Control of a Parallel Converter System"**. Transactions on Power Electronics, IEEE, 1991.
- [80] Blumel, **"Low PWM inverter losses and low current distortion, two conflicting claims settled by Bellmans Dynamic Programing"**.European Conference on Power Electronics and Applications,.EPE-93, p.121
- [81] K.J. Aström ; B. Wittenmark. **"Computer Controlled Systems- Theory and Design"**- 2nd edition, Prentice Hall
- [82] S.R.Bowes, M.I.Mech.**"New Sinusoidal pulsewidth modulated inverter"**. Proc.IEE.Vol.122 N11, November 1975 ;
- [83] Matakas L. Jr, Masada E., 1995 **" Analysis of the Parallel Connection of three-Phase VSC Converters"**. International Power Electronics Conference, IPEC95, Yokohama, Japan , April 1995
- [84] R. Peugot, S. Courtine, J.P. Rognon. **"Fault Detection and Isolation on a PWM Inverter by Knowledge-Based Model"** IEEE-IAS-97 Annual Meeting, p.~.
- [85] Matakas L. Jr, Burlacu C., Masada E.,1995 **"Modelling, Control and Small Scale Experimental Set Up of a Parallel Connected VSC Multiconverter"**. National Conference of the Institut of the Electrical Enginners of Japan (IEEJ), Sapporo,March 1995
- [86] P.H.Mellor. **"An Adjustable Synusoidal PWM Sampling Process For AC Drives"**. European Conference on Power Electronics and Applications, EPE-93,UK, Brighton , Sept.93,
- [87] Y. Miguchi; A. Kawamura, R. Hoft. **"Optimal Pole Assignement for Power Electronic Systems"** IEEE, 1985, p.74.
- [88] R.E. Best. **"Phase Locked Loops- Theory, Design and Applications"** McGraw-Hill Book Company;

Apêndice I

Extensão do Conceito de "Valores por Unidade" para a Descrição de Variáveis Instantâneas

Este apêndice sugere a extensão do conceito de valores por unidade, largamente utilizado na descrição de valores eficazes de grandezas senoidais, permitir seu emprego com grandezas instantâneas.

As definições de valores por unidade, adotadas no tratamento de sistemas de potência e máquinas elétricas, se baseiam em valores eficazes das grandezas senoidais. Deve-se definir um conjunto de valores de base, incluindo a tensão, corrente, potência aparente e impedância, de modo que as grandezas elétricas do sistema em questão, sejam quantificadas relativamente aos valores de base. A partir da escolha de dois dos quatro valores de base, pode-se obter a partir de relações simples, os outros dois].

Tais definições se mostram insatisfatórias para o estudo transitório de um circuito elétrico ou para formas de onda não senoidais, por não considerarem a variável tempo. Este trabalho considera como variáveis de base principais, a tensão V_{base} , a corrente I_{base} e a frequência angular ω_{base} , obtendo a partir delas os valores de base da impedância $Z_{base} = V_{base} / I_{base}$, capacitância $C_{base} = (Z_{base} \omega_{base})^{-1}$, indutância $L_{base} = Z_{base} / \omega_{base}$, frequência $f_{base} = \omega_{base} / 2\pi$ e tempo $T_{base} = f_{base}^{-1}$.

A tensão e a corrente de base correspondem a um valor instantâneo qualquer, que por conveniência serão considerados neste trabalho, como sendo os valores de pico dos componentes fundamentais da tensão na fonte CA e da corrente nominal no lado CA do multiconversor. A frequência de base será a da fonte CA.

Verifica-se facilmente que o valor da impedância de base, calculada a partir dos valores de base instantâneos, é idêntica à obtida a partir dos valores eficazes das grandezas senoidais. Assim ao se considerar um transformador com dado de placa $X_L = 0.1 pu$, pode-se facilmente calcular sua indutância em valor por unidade (pu). Como a frequência de base é idêntica à da fonte CA, tem-se $\omega = 1 pu$, e conseqüentemente $L = X_L / \omega = 0.1 pu$.

Apêndice II

Decomposição de um Terno de Variáveis Trifásicas em Componentes de Seqüência Zero e Balanceada

Neste apêndice, os conceitos da teoria das componentes simétricas, baseada nos valores eficazes das variáveis, são estendidos para formas de onda arbitrárias definindo-se os componentes instantâneos de seqüência zero e balanceada.

Seja um sistema trifásico onde $\xi(t) = [\xi_r, \xi_s, \xi_t]^t$ é um terno de variáveis correspondendo aos valores instantâneos das correntes de linha ou das tensões de fase-terra. Pode-se decompor ξ nas parcelas balanceada ξ_b e de seqüência zero ξ_0 , de modo que se satisfaça a eq.II.1.

$$\xi(t) = \xi_b(t) + \xi_0(t) \quad (\text{II.1})$$

A parcela balanceada $\xi_b(t) = [\xi_{br}, \xi_{bs}, \xi_{bt}]$ deve satisfazer à condição imposta pela eq.II.2.

$$\xi_{br} + \xi_{bs} + \xi_{bt} = 0 \quad (\text{II.2})$$

A parcela de seqüência zero ξ_0 é definida pela equação II.3.

$$\xi_0 = [\xi_{0r}, \xi_{0s}, \xi_{0t}] \quad , \text{ sendo: } \xi_{0r} = \xi_{0s} = \xi_{0t} = \frac{\xi_r + \xi_s + \xi_t}{3} \quad (\text{II.3})$$

Assim, ξ_b que satisfaz à condição imposta pela eq.II.2 é calculado pela eq.II.4.

$$\xi_b = \xi - \xi_0 \quad (\text{II.4})$$

Reescrevendo-se ξ_0 e ξ_b na forma matricial, obtém-se:

$$\xi_0 = \frac{1}{3} \begin{bmatrix} 1 & 1 & 1 \\ 1 & 1 & 1 \\ 1 & 1 & 1 \end{bmatrix} \xi = \frac{1}{3} \mathbf{U} \xi \quad (\text{II.5})$$

$$\xi_b = \xi - \xi_0 = \left(\mathbf{I}_3 - \frac{1}{3} \mathbf{U} \right) \xi = \frac{1}{3} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \xi = \mathbf{E} \xi \quad (\text{II.6})$$

Apêndice III

Representação de variáveis trifásicas através dos vetores espaciais

Mostra-se que em sistemas trifásicos a três fios, uma das três variáveis pode ser obtida a partir das outras duas, permitindo a sua representação por meio de um sistema com duas fases, onde as suas variáveis são representadas por vetores no plano a - b . Segue-se uma lista de propriedades importantes utilizadas no texto desta tese.

Um terno de tensões instantâneas v_r, v_s, v_t de um sistema trifásico a três fios pode ser associado a um vetor bidimensional \vec{V} no plano a - b , de acordo com a equação III-1. Todos os comentários a seguir valem também para as correntes e seus respectivos vetores espaciais.

$$\vec{V} = \frac{2}{3}(v_r \vec{r} + v_s \vec{s} + v_t \vec{t}) = v_a \vec{a} + v_b \vec{b} \quad \text{III-1}$$

Mostra-se através da figura III-1 e pela equação III-1 que o vetor \vec{V} pode ser escrito tanto como uma combinação linear dos vetores $\vec{r}, \vec{s}, \vec{t}$, como dos vetores \vec{a}, \vec{b} . Os vetores unitários $\vec{r}, \vec{s}, \vec{t}$ do sistema original rst são igualmente defasados e não constituem uma base, enquanto que os vetores \vec{a}, \vec{b} formam uma base ortonormal. A relação entre os coeficientes v_a, v_b e v_r, v_s, v_t dos sistemas a - b e rst respectivamente é definida pela equação III-2.

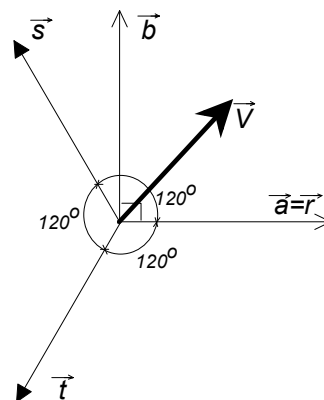


Figura III-1 Vetor espacial genérico \vec{V} , e os sistemas de coordenadas rst e a - b

$$\begin{bmatrix} v_a \\ v_b \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} v_r \\ v_s \\ v_t \end{bmatrix} \quad \text{III-2}$$

O problema inverso tem várias soluções. A relação inversa que obedece à condição $v_r + v_s + v_t = 0$ é dada por III-3.

$$\begin{bmatrix} v_r \\ v_s \\ v_t \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ -1/2 & \sqrt{3}/2 \\ -1/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} v_a \\ v_b \end{bmatrix} \quad \text{III-3}$$

Se v'_r, v'_s, v'_t representa o vetor \vec{V} com coordenadas v_a, v_b no sistema $a-b$, então $v'_r + v_0, v'_s + v_0, v'_t + v_0$ também representa o mesmo vetor \vec{V} . Tal afirmação é prontamente verificada substituindo-se as novas coordenadas $v'_r + v_0, v'_s + v_0, v'_t + v_0$ na equação III-1 ou na eq.III-2.

Algumas propriedades importantes dos vetores espaciais acima definidos são listadas abaixo:

- a. O lugar geométrico do vetor \vec{V} gerado por um conjunto de tensões trifásicas senoidais e equilibradas com tensão de pico V_{\max} é um círculo com raio V_{\max} . Tensões de seqüência positiva produzem um vetor \vec{V} que gira no sentido anti-horário.
- b. Para um conversor trifásico do tipo fonte de tensão, as tensões entre as fases e o ponto central da fonte CC podem assumir os valores $+v_d$ ou $-v_d$, resultando em oito possíveis ternos de tensões de saída, listados na tabela III-1 tanto para o sistema rst com para o sistema $a-b$. Os vetores espaciais resultantes, $\vec{e}_0, \vec{e}_1, \vec{e}_2, \vec{e}_3, \vec{e}_4, \vec{e}_5, \vec{e}_6, \vec{e}_7$, são apresentados na figura III-2.

tabela III-1 tensões e vetores espaciais básicos produzidos por um conversor trifásico.

v_r	v_s	v_t	v_a	v_b	vetor espacial
$-v_d$	$-v_d$	$-v_d$	0	0	\vec{e}_0
$+v_d$	$+v_d$	$+v_d$	0	0	\vec{e}_7
$+v_d$	$-v_d$	$-v_d$	$4v_d/3$	0	\vec{e}_1
$+v_d$	$+v_d$	$-v_d$	$2v_d/3$	$2v_d/\sqrt{3}$	\vec{e}_2
$-v_d$	$+v_d$	$-v_d$	$-2v_d/3$	$2v_d/\sqrt{3}$	\vec{e}_3
$-v_d$	$+v_d$	$+v_d$	$-4v_d/3$	0	\vec{e}_4
$-v_d$	$-v_d$	$+v_d$	$-2v_d/3$	$-2v_d/\sqrt{3}$	\vec{e}_5
$+v_d$	$-v_d$	$+v_d$	$2v_d/3$	$-2v_d/\sqrt{3}$	\vec{e}_6

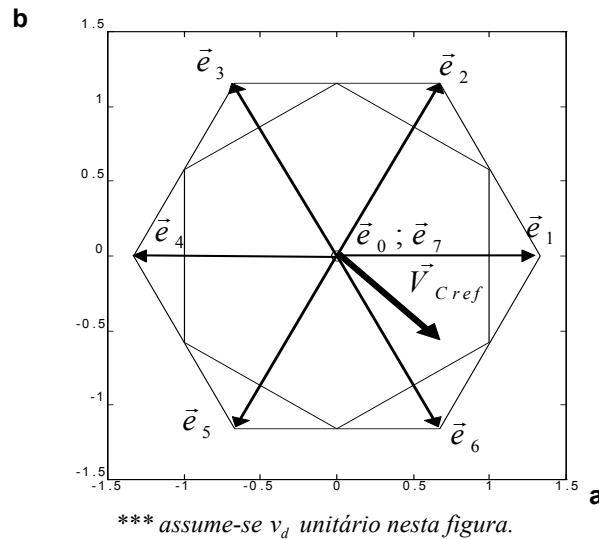


Figura III-2 Vetores espaciais básicos produzidos por conversor trifásico, e lugar geométrico dos vetores sintetizáveis.

- c. O lugar geométrico dos vetores sintetizáveis a partir de uma combinação convexa dos oito vetores básicos $\vec{e}_0, \vec{e}_1, \vec{e}_2, \vec{e}_3, \vec{e}_4, \vec{e}_5, \vec{e}_6$ e \vec{e}_7 é definido pela área do hexágono externo mostrado na figura III-2. Deve-se lembrar que qualquer vetor \vec{V}_{Cref} , localizado dentro da região convexa definida por três ou mais vetores básicos, pode ser gerado através de uma combinação convexa destes. Como apenas um dos vetores básicos pode ser imposto instantaneamente, implementa-se a combinação convexa pela utilização seqüencial e periódica dos vetores escolhidos, onde os

coeficientes correspondem ao intervalo de tempo em que cada vetor fica ativo. Assim, \vec{V}_{Cref} representa o valor médio da seqüência de vetores em um período de chaveamento. Como exemplo, o vetor \vec{V}_{Cref} da figura III-2 pode ser sintetizado a partir de \vec{e}_0, \vec{e}_1 e \vec{e}_6 , obedecendo à relação III-3 onde $t_0 + t_1 + t_6 = T$.

$$\vec{V}_{Cref} = \frac{t_0}{T} \vec{e}_0 + \frac{t_1}{T} \vec{e}_1 + \frac{t_6}{T} \vec{e}_6 \quad (III-3)$$

- d. O lugar geométrico dos vetores \vec{V}_{Cref} cujas componentes $[v_{Crref} \ v_{Csref} \ v_{Ctref}]$ têm módulo menor que v_d e soma nula, é o hexágono interno mostrado na figura III-2.
- e. O lugar geométrico correspondente ao terno de tensões senoidais e equilibradas de maior amplitude sintetizáveis pelo conversor trifásico é a circunferência desenhada em linha cheia na figura III-3. Se for considerada a condição do item d, o lugar geométrico em questão se reduz à circunferência mostrada em linha pontilhada. Vetores localizados na região compreendida entre o hexágono externo e a circunferência pontilhada só podem ser sintetizados com estratégias de PWM que proporcionem $v_{Crref} + v_{Csref} + v_{Ctref} \neq 0$, através da injeção de sinal de seqüência zero às referências do modulador PWM.

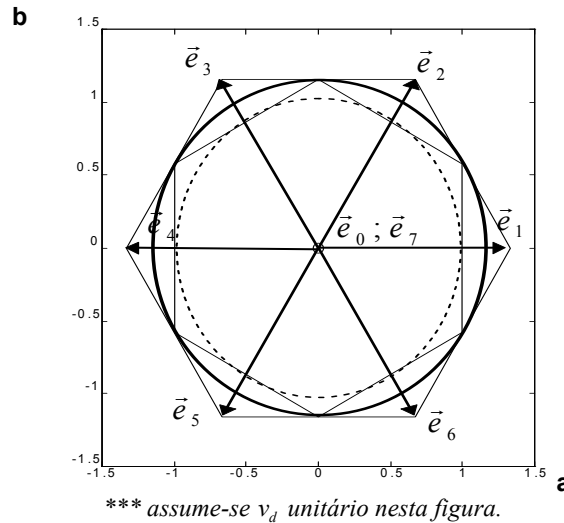


Figura III-2 Vetores espaciais básicos produzidos por conversor trifásico, e lugares geométricos dos vetores de maior amplitude sintetizáveis pelo conversor trifásico, correspondentes a ternos de tensões senoidais e equilibradas.

Apêndice IV

Detetor de defasagem digital

Descreve-se neste apêndice o princípio de funcionamento do detetor de fase denominado de "tipo 4" na referência [88].

O diagrama de blocos do detetor de fase aqui descrito, é mostrado na figura IV-1. Os sinais de entrada u_1 e u_2 são sinais digitais assumindo os níveis 0 e 1. Nesta tese, os sinais digitais u_1 e u_2 são obtidos a partir das tensões de saída de dois conversores monofásicos, relacionando-se os níveis de tensão $-v_d$ e $+v_d$ aos níveis digitais 0 e 1 respectivamente. A saída do detetor de fase pode assumir os níveis -1, 0 ou +1, de acordo com os valores de u_1 e u_2 , obedecendo o diagrama de estados mostrado na figura IV-2.

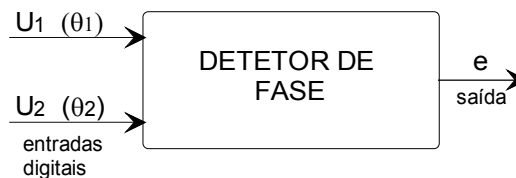


Figura IV-1 Entradas e saídas do Detetor de Fase

O detetor comporta-se como um circuito digital seqüencial, ou seja, sua saída depende não apenas do estado das entradas u_1 e u_2 atuais, mas também dos seus valores nos instantes anteriores. Diz-se que o circuito é assíncrono porque suas transições ocorrem apenas quando houver uma mudança nas entradas u_1 ou u_2 . Explica-se agora o diagrama de estados da figura IV-2. Se o circuito estiver no estado 1 (canto superior direito dos retângulos), sua saída apresentará o valor $e = 0$. Se for aplicada a entrada $[u_1 \ u_2] = [1 \ 0]$, o circuito permanecerá no estado 1. O valor $[0 \ 1]$ levará ao estado 3, $[0 \ 0]$ ao estado 2 e $[1 \ 1]$ ao estado 7, gerando os valores de saída +1, +1 e 0 respectivamente.

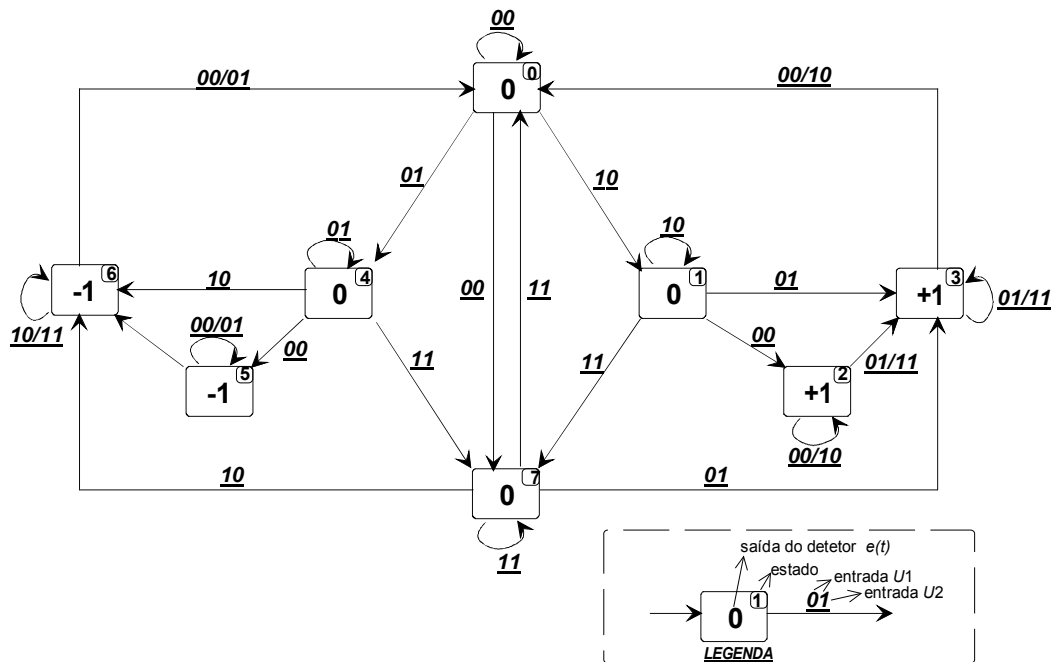


Figura IV-2 Diagrama de estados do detetor de fase

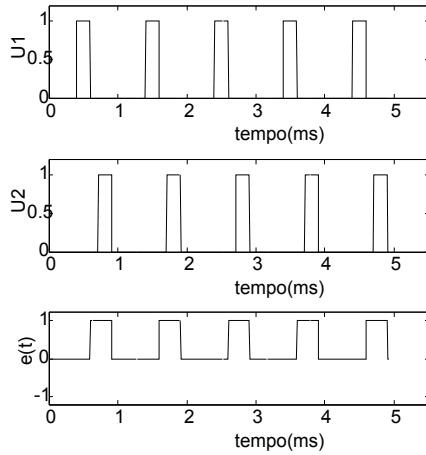
Para que se compreenda melhor o funcionamento do detetor acima, mostram-se na figura IV-3 as formas de onda de entrada e saída para as quatro condições a seguir:

- u_1 e u_2 com mesma frequência ($f_1 = f_2$), com u_1 adiantado em relação a u_2 ;
- u_1 e u_2 com mesma frequência ($f_1 = f_2$), com u_1 atrasado em relação a u_2 ;
- $f_1 > f_2$;
- $f_1 < f_2$.

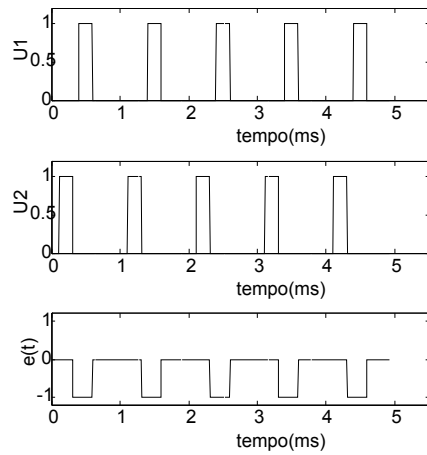
Verifica-se pela figura IV-3a, que, quando u_1 estiver adiantado em relação a u_2 , a saída fica no nível 1 durante o intervalo compreendido entre as bordas de descida de u_1 e u_2 . Se u_1 estiver atrasado com relação a u_2 , a saída fica no nível -1 no intervalo entre as bordas de descida de u_1 e u_2 . A média do sinal de saída $e(t)$ varia linearmente entre os valores -1 e +1, correspondendo a uma defasagem $\theta_1 - \theta_2$ entre as entradas u_1 e u_2 variando entre -2π e $+2\pi$. A linearidade e a larga faixa de medição do detetor permite que se consiga manter o sincronismo do PLL para qualquer valor preestabelecido de $\theta_1 - \theta_2$.

As figuras IV-3c,d mostram que no caso de entradas com frequências diferentes, a saída apresenta média positiva ou negativa para os casos $f_1 > f_2$ e $f_1 < f_2$ respectivamente. Pode-se então afirmar, que no caso de perda de sincronismo, o detetor

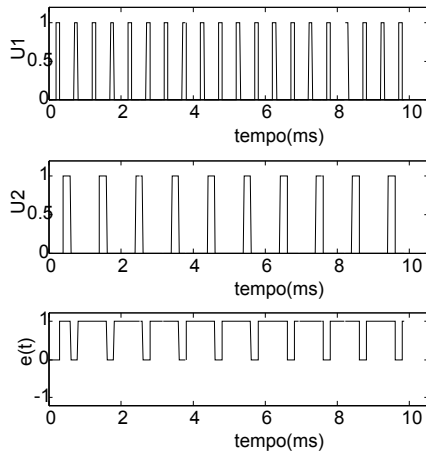
de fase passa a fornecer em sua saída uma medida da diferença de frequências $f_1 - f_2$. Tal característica permite que o PLL sempre retorne à condição de sincronismo.



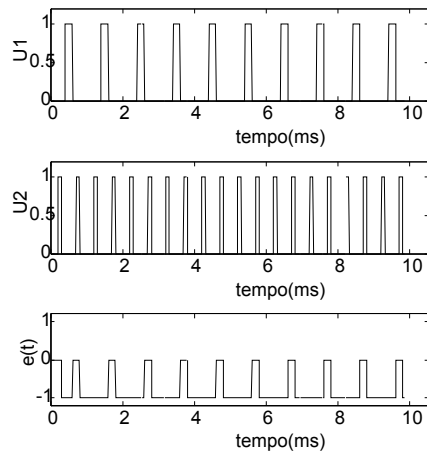
a. u_1 adiantado em relação a u_2 ($f_1 = f_2$)



b. u_2 adiantado em relação a u_1 ($f_1 = f_2$)



c. $f_1 > f_2$



d. $f_2 > f_1$

Figura IV-3 Formas de onda na saída $e(t)$ do detetor de fase para quatro condições distintas das entradas u_1 e u_2 .