VINICIUS RAMOS ZANCHIN

**ANÁLISE DO DESEMPENHO ELÉTRICO DE TRANSISTORES
ORGÂNICOS VISANDO A FABRICAÇÃO SOBRE SUBSTRATOS
FLEXÍVEIS**

São Paulo

2013

VINICIUS RAMOS ZANCHIN

**ANÁLISE DO DESEMPENHO ELÉTRICO DE TRANSISTORES
ORGÂNICOS VISANDO A FABRICAÇÃO SOBRE SUBSTRATOS
FLEXÍVEIS**

**Dissertação apresentada à Escola
Politécnica da Universidade de São
Paulo para obtenção do Título de
Mestre em Engenharia Elétrica**

**Área de Concentração:
Engenharia Elétrica**

**Orientador:
Prof. Dr. Fernando Josepetti Fonseca**

**São Paulo
2013**

VINICIUS RAMOS ZANCHIN

**ANÁLISE DO DESEMPENHO ELÉTRICO DE TRANSISTORES
ORGÂNICOS VISANDO A FABRICAÇÃO SOBRE SUBSTRATOS
FLEXÍVEIS**

**Dissertação apresentada à Escola
Politécnica da Universidade de São
Paulo para obtenção do Título de
Mestre em Engenharia Elétrica**

São Paulo

2013

Este exemplar foi revisado e corrigido em relação à versão original, sob responsabilidade única do autor e com a anuência de seu orientador.

São Paulo, de agosto de 2013.

Assinatura do autor _____

Assinatura do orientador _____

FICHA CATALOGRÁFICA

Zanchin, Vinicius Ramos

Análise do desempenho elétrico de transistores orgânicos visando a fabricação sobre substratos flexíveis / V.R. Zanchin.

-- versão corr. -- São Paulo, 2013.

70 p.

Dissertação (Mestrado) - Escola Politécnica da Universidade de São Paulo. Departamento de Engenharia de Sistemas Eletrônicos.

1.Transistores 2.Semicondutores 3.Processos de fabricação 4.Polímeros (Química orgânica) I.Universidade de São Paulo. Escola Politécnica. Departamento de Engenharia de Sistemas Eletrônicos II.t.

AGRADECIMENTOS

A realização deste trabalho não seria possível sem o estímulo, auxílio, persistência e afinho de diversas pessoas. Gostaria, por esses motivos, de expressar minha gratidão a todos aqueles que, direta ou indiretamente, contribuíram para que esta tarefa se tornasse realidade.

Primeiramente, agradeço ao Professor Dr. Fernando Josepetti Fonseca, o orientador deste trabalho, a oportunidade de realizar o mestrado em uma área de pesquisa que me intriga há anos. Agradeço pelas conversas no final do dia, que serviam como motivação e desafio para continuar na busca pelos objetivos. Por fim, agradeço por todo ensinamento que foi passado ao longo desses três anos. Muito obrigado!

Agradeço a todos os colegas que passaram e estão no grupo, Marco Roberto Cavallari, Gerson dos Santos, Guilherme Braga, Leonardo Paterno, Camila Gregourt, John Paul H. Lima, Ricardo E. Fukushima. Gostaria de enaltecer o meu agradecimento a Marco Roberto Cavallari, pelo seu auxílio, paciência, motivação e empolgação durante as atividades e os experimentos que realizamos juntos, principalmente pelo companheirismo nas medições realizadas durante as madrugadas.

Aos colaboradores Prof. Dra. Katia F. Albertin pela deposição de oxinitreto de titânio por PECVD e para o Márcio de A. Valle pela deposição de ouro por *electron beam PVD*.

Agradeço aos técnicos da sala limpa e da sala de medidas do LME-EPUSP por todo o auxílio e conselhos durante a fabricação e caracterização dos dispositivos.

Ao Conselho Nacional de Desenvolvimento Científico e Tecnológico (Processo CNPq 134436/2010-5) e a Fundação de Amparo a Pesquisa do Estado de São Paulo (FAPESP) pelo apoio financeiro às atividades de pesquisa no Brasil.

Por fim, gostaria de agradecer aqueles que me acompanharam diariamente nessa caminhada, meus pais, Vilson Tonin Zanchin e Lizethe Ramos Zanchin e minha irmã, Gabriela Ramos Zanchin. Também, aos meus amigos e companheira, que me motivaram e me ajudaram em todos os momentos difíceis que encontrei.

Muito obrigado a todos Vocês!

RESUMO

Neste trabalho, é apresentada uma metodologia para fabricação de transistores de filmes finos orgânicos sobre substratos flexíveis e resultados de simples testes de flexão desses substratos. Foram fabricados transistores de Poli(3-hexiltiofeno) (P3HT) com diversas arquiteturas não se preocupando somente com a relação W/L dessas mas também com a facilidade de caracterizar os dispositivos em superfícies curvas. Os transistores foram fabricados sobre diversos substratos como silício, vidro e PET, para que fosse possível uma comparação de eficiência entre eles. A mobilidade do P3HT se manteve próximo de $10^{-2} \text{ cm}^2/\text{Vs}$ enquanto que a corrente de I_{ON} apresentou um aumento significativo,

Os transistores sobre PET se mostraram resistentes à flexão, suportando raios de curvaturas de até 0,8 cm sem afetar sua resposta. Porém foi identificado que a compressão ou a tração resultam em efeitos diferentes nos transistores, principalmente sobre os eletrodos de ouro.

ABSTRACT

Presented herein is a fabrication procedure for organic thin film transistors over flexible substrates. It is also shown the results of the bending tests on these devices. Transistors of poly(3-hexyl thiophene) (P3HT), with different architectures were fabricated, aiming not only the W/L relation but also, the capability contacting bent electrodes for testes on curved surfaces. The transistors were fabricated over rigid and flexible substrates like silicon, glass and PET, allowing the efficiency comparison between them. The P3HT mobility was kept stable, around $10^{-2} \text{ cm}^2/\text{Vs}$, while the I_{ON} current presented a significant change on different substrates.

The transistors over PET showed to be resistance to bending, being able to bend to a curve radius of 0.8 cm without losing its transistor characteristics. Although, it was identified that the direction of bending, compression and traction, result on different effects over the transistors, especially over the golden electrodes.

SUMÁRIO

1	INTRODUÇÃO	16
1.1	JUSTIFICATIVA.....	17
1.2	OBJETIVOS.....	18
2	REVISÃO BIBLIOGRÁFICA.....	19
2.1	Modo de operação de transistores	20
2.2	Técnicas de deposição de filmes orgânicos	24
2.3	Extração de parâmetros das curvas de transistores.....	24
2.4	Transistores flexíveis	26
2.4.1	Semicondutores Orgânicos	26
3	METODOLOGIA	28
3.1	Fabricação de capacitores orgânicos e capacitores MIS.....	28
3.1.1	Capacitores orgânicos.....	28
3.1.2	Capacitores orgânicos Metal-Isolante-Semicondutor (MIS)	30
3.2	Fabricação de OTFTs sobre substrato rígido	32
3.2.1	Estruturas bottom-gate/bottom-contact	32
3.2.2	Estruturas top-gate/bottom-contact	35
4	RESULTADOS E DISCUSSÃO	40
4.1	Capacitores	40
4.2	Transistores bottom-gate/bottom-contact	42
4.3	Transistores top-gate/bottom-contact	46
4.4	Estudo da rugosidade dos filmes de P3HT e PMMA	49
4.5	Testes de flexão de transistores sobre PET	56
4.6	Verificação da degradação do transistor	62
5	CONCLUSÕES.....	64
	CONTINUIDADE DO TRABALHO.....	65
	PUBLICAÇÕES RELACIONADAS	66
	REFERÊNCIAS BIBLIOGRÁFICAS	67

LISTA DE FIGURAS

Figura 1.1 Produtos com transistores orgânicos: celular com <i>e-reader</i> , celular flexível conceito, cartão com RFID impresso, tela dobrável da Sony, memórias feitas em rolo, jornal eletrônico flexível	17
Figura 2.1 - Isômeros do poliacetileno (a) <i>cis</i> -(CH) _x . (b) <i>trans</i> -(CH) _x	19
Figura 2.2 - Estrutura mais simples do transistor orgânico	20
Figura 2.3 - Curva de saída (a) e de transferência (b) de um transistor orgânico	21
Figura 2.4 - Modelo de faixas de energia com nível de Fermi do ouro (Au) e níveis de HOMO e LUMO do P3HT. Estrutura da molécula de P3HT (logo acima do gráfico).	22
Figura 2.5 - Estruturas dos transistores com variação na posição da porta em relação ao isolante e de fonte e dreno em relação ao semiconductor: (a) <i>bottom-gate/bottom-contact</i> , (b) <i>bottom-gate/top-contact</i> , (c) <i>top-gate/bottom-contact</i> e (d) <i>top-gate/top-contact</i>	23
Figura 2.6 - Gráfico para extração de V_t e $I_{ON/OFF}$	26
Figura 3.1 - Estrutura do capacitor orgânico	28
Figura 3.2 - (a) Glove Box do GEM, atmosfera de N ₂ e câmara de evaporação. (b) Máscara mecânica utilizada para capacitores	29
Figura 3.3 – Estrutura do capacitor MIS	30
Figura 3.4 – Capacitores orgânicos de PMMA com eletrodos de ITO e ouro	31
Figura 3.5 - (a) Sistema de medida para capacitores. (b) Perfilômetro para medida de espessura dos filmes	31
Figura 3.6 – Estrutura dos transistores <i>bottom-gate/bottom-contact</i> com substrato de (a) silício (b) vidro	32
Figura 3.7 – Transistores <i>bottom-gate/bottom-contact</i> : (a) substrato de silício e máscara de eletrodos paralelos; (b) substrato de vidro e máscara de eletrodos interdigitados; (c) dimensões dos transistores da máscara de eletrodos paralelos; (d) dimensões dos transistores da máscara de eletrodos interdigitados	33
Figura 3.8 – Tratamento de superfície	34
Figura 3.9 – Estrutura <i>top-gate/bottom-contact</i>	35

Figura 3.10 – Máscara ZC com os eletrodos de fonte e dreno projetada para transistores flexíveis. Contem 30 transistores e 7 capacitores de diversos tamanhos. Os contatos externos facilitam contato sobre substratos flexíveis.	36
Figura 3.11 – Máscara para porta dos transistores: (a) ótica e (b) mecânica.	36
Figura 3.12 – Dispositivos fabricados sobre (a) PET e (b) vidro utilizando as máscaras ZC de porta ótica e mecânica, respectivamente.	38
Figura 3.13 - Aparelhos para caracterização de transistores.	39
Figura 4.1 - Gráficos de capacitores MIS.	41
Figura 4.2 - Curvas $I_D \times V_{GS}$ e $I_D \times V_{GS}$ de um transistor com dielétrico de TiO_xN_y e P3HT como semiconductor sobre substrato de (a) silício e (b) vidro. A tensão de operação é de -5V para o Si e -3V para o vidro.	43
Figura 4.3 – (a) Curva $I_D \times V_{DS}$ com histerese do transistor sobre vidro. (b) $I_D \times V_{GS}$ e $\log(I_D) \times V_{GS}$ para $V_{DS} = -0,5V$	44
Figura 4.4 - Substratos de PET com filme de TiO_xN_y rachado logo após a deposição.	45
Figura 4.5 – TiO_xN_y depositado sobre PET/ouro. A figura mostra pequenas rachaduras apresentadas no óxido e o descolamento do ouro da superfície do PET. (a) Pequenas trincas no oxinitreto e (b) descolamento do ouro da superfície do PET.	45
Figura 4.6 - Curvas $I_D \times V_{GS}$ e $I_D \times V_{DS}$ de transistores <i>top-gate/bottom-contact</i> sobre substrato de vidro com máscara mecânica.	46
Figura 4.7 – Curvas $I_D \times V_{GS}$ e $I_D \times V_{DS}$ de transistores <i>top-gate/bottom-contact</i> sobre substrato de vidro com máscara fotogravada.	47
Figura 4.8 – Curva $I_D \times V_{GS}$ de transistores <i>top-gate/bottom contact</i> com PMMA depositados a 2000rpm e 3000rpm.	48
Figura 4.9 – Filme de PMMA depositado a 5000rpm.	49
Figura 4.10 – Rugosidade da superfície do filme de PMMA depositado sobre vidro a 1500 rpm.	50
Figura 4.11 – Rugosidade da superfície do filme de PMMA depositado sobre vidro a 3000 rpm	50
Figura 4.12 - Rugosidade da superfície do filme de PMMA depositado sobre PET a 5000 rpm	51
Figura 4.13 - Rugosidade da superfície do filme de PMMA depositado sobre PET a 5000 rpm após corrosão do ouro dos eletrodos de porta.	51

Figura 4.14 – Representação dos pontos onde a resistência foi medida. Lista de valores medidos entre os pontos antes e depois do banho de acetona.....	53
Figura 4.15 – Imagem AFM da rugosidade da superfície do PET/ITO antes de uma fervura em acetona.	53
Figura 4.16 - Imagem AFM da rugosidade da superfície do PET/ITO após fervura em acetona.	54
Figura 4.17 - Imagem AFM rugosidade TiO_xN_y sobre substrato de vidro/ITO	55
Figura 4.18 - Imagem AFM rugosidade P3HT sobre TiO_xN_y	55
Figura 4.19 - Demonstração de como as amostras foram flexionadas em diferentes raios de curvatura.	56
Figura 4.20 – Gráfico $I_D \times V_{GS}$ dos transistores sobre PET tracionados sobre diversos diâmetros de curvatura	57
Figura 4.21 - Gráfico $I_D \times V_{GS}$ dos transistores sobre PET comprimidos sobre diversos diâmetros de curvatura	59
Figura 4.22 - Gráfico $I_D \times V_{GS}$ de transistores sobre PET comprimido com diâmetro de curvatura de 2,0cm.....	60
Figura 4.23 – Fissuras nas trilhas de ouro e nos eletrodos de fonte e dreno dos transistores após serem tracionados.....	61
Figura 4.24 - Gráfico $I_D \times V_{GS}$ de transistores sobre PET tracionados e planos	61
Figura 4.25 - Gráfico $I_D \times V_{GS}$ de transistores durante teste de degradação de transistores.....	62
Figura 4.26 – Gráfico da variação da mobilidade em função do tempo	63

LISTA DE TABELAS

Tabela 4.1 – Resultados obtidos com os capacitores de PMMA com diversos solventes	40
Tabela 4.2 – Tabela comparativa de rugosidade do PMMA com diversas velocidades de deposição	52
Tabela 4.3 – Seqüência de medidas de corrente dos transistores para mostrar o estresse elétrico causado pelas medidas.....	58

LISTA DE ABREVIATURAS E SIGLAS

- AFM – *Atomic Force Microscopy* (Microscópio de Força Atômica)
- AMOLED – *Active Matrix Organic Light Emitting Diode* (diodo orgânico emissor de luz com matriz ativa)
- Au - Ouro
- AsGa – Arseneto de Gálio
- CI – Circuito Integrado
- FET – *Field-Effect Transistor* (transistor de efeito de campo)
- Ge – Germânio
- GEM – Grupo de Eletrônica Molecular
- HMDS – Hexametildissilazana
- HOMO – *Highest Occupied Molecular Orbital* (orbital molecular ocupado de maior energia)
- ITO – Óxido de índio dopado com estanho
- KOH – Hidróxido de potássio
- LCD – *Liquid Crystal Display* (display de cristal líquido)
- LED – *Light Emitting Diode* (diodo emissor de luz)
- LUMO – *Lowest Unoccupied Molecular Orbital* (orbital molecular desocupado de menor energia)
- MEK – *Methyl Ethyl Ketone* (Metil-etil-cetona)
- MIS – Metal-Isolante-Semicondutor
- MOS – Metal-Óxido-Semicondutor
- MOSFET – Metal-Óxido-Semicondutor FET
- NiCr - Níquel-cromo
- OTFT – *Organic Thin Film Transistor* (transistor de filme fino)
- P3HT – Poli(3-hexiltiofeno)
- PAni – Polianilina
- PET – Politereftalato de etileno
- PMMA – Polimetilmetacrilato
- PPy – Polipirrol
- PT – Polítiofeno
- RAM – *Random Access Memory* (Memória de acesso aleatório)

RFID – *Radio-Frequency IDentification* (Identificação por rádio frequência)

Si – Silício

TBJ – Transistor Bipolar de Junção

TiOxNy – Oxinitreto de titânio

LISTA DE SÍMBOLOS

C_i – Capacitância de porta por unidade de área (F/cm^2)

d_i – Espessura do óxido de porta (nm)

g_m – Transcondutância ($1/\Omega$)

$I_{ON/OFF}$ – Relação entre corrente ON/OFF do transistor

κ – Constante dielétrica relativa

L – Comprimento do canal (μm)

μ – Mobilidade dos portadores de carga (cm^2/Vs)

V_{DS} – Tensão aplicada entre dreno e fonte (V)

V_{GS} – Tensão aplicada entre porta e fonte (V)

V_t – Tensão de limiar (V)

W – Largura do canal (mm)

E_{bd} – Campo elétrico de ruptura (MV/cm)

I_D – Corrente entre dreno e fonte (A)

ϵ_0 – Permissividade elétrica do vácuo (F/cm)

1 INTRODUÇÃO

Transistor, o componente básico da eletrônica moderna, é muito utilizado como chave devido a possibilidade de uma porta externa controlar a corrente que passa entre fonte e dreno (V_{DS}), podendo alternar o estado entre aberta ou fechada, independente da tensão V_{DS} aplicada. Ele foi primeiramente apresentado por William Shockley, Walter Brattain e John Bardeen nos laboratórios da *Bell Telephone* em Dezembro de 1947, o que resultou no prêmio Nobel em 1956. Esse dispositivo, do tipo contato puntual (*point-contact*) tinha características elétricas variáveis, tornando-o não comercial. Na sequência evolutiva foram apresentados o transistor bipolar de junção (TBJ) e o transistor de efeito do campo (FET, do inglês *Field-Effect Transistor*) [1].

Em 1953, o transistor de junção, CK722 da *Raytheon*, feito de germânio (Ge) começou a ser produzido em larga escala, tornando-se o primeiro transistor comercial [2]. Com o sucesso desse componente diversas empresas como a Fairchild, Intel e Texas Instruments buscaram o desenvolvimento de processos de fabricação de novos transistores e circuitos elétricos. A Fairchild, em 1961, foi a primeira a anunciar um circuito integrado (CI) lógico utilizando o silício como semicondutor. Já na década de 70 foram produzidos a primeira memória RAM e o primeiro microprocessador, tornando viável a utilização dos computadores em larga escala.

Durante três décadas, de 60 a 80, a indústria eletrônica evoluiu de maneira rápida utilizando somente materiais inorgânicos, como o silício (Si) e arseneto de gálio (GaAs). Foi em 1967, com o descobrimento do poliacetileno, primeiro polímero condutor, [3] que uma nova área da eletrônica foi iniciada, a eletrônica orgânica. Porém, somente uma década depois, em 1986, que o primeiro transistor orgânico de filme fino (OTFT, do inglês *Organic Thin Film Transistor*) com a camada semicondutora de politiofeno foi relatado [4].

Os transistores compostos por polímeros ou oligômeros (pequenas moléculas) tem estrutura semelhante aos transistores MOSFET (Metal-Óxido-Semicondutor FET) de silício, cuja porta controla a corrente entre fonte e dreno, sendo que a corrente na porta é praticamente nula [5]. Os parâmetros atingidos por

transistores inorgânicos são centenas de vezes superiores aos dos orgânicos, impedindo que haja uma substituição de tecnologia. O foco dos OTFTs são aplicações que exijam grandes áreas, baixo custo de produção e resistência à flexão, como aparelhos eletrônicos flexíveis (celulares, *tablets*), etiquetas RFID e rótulos inteligentes (Figura 1.1).

Figura 1.1 Produtos com transistores orgânicos: celular com e-reader, celular flexível conceito, cartão com RFID impresso, tela dobrável da Sony, memórias feitas em rolo, jornal eletrônico flexível

1.1 JUSTIFICATIVA

Está evidente que o mercado atual está em busca dispositivos finos e que simplifiquem o transporte, devido a isso *smartphones*, *tablets* e *notebooks híbridos* estão liderando as vendas de aparelhos tecnológicos. Embora os dispositivos vendidos não apresentem hardware, ou mesmo telas flexíveis vários deles contam com telas AMOLED (do inglês *Active matrix organic light emitting diode*), confirmando a presença dos materiais orgânicos na indústria. Os transistores orgânicos poderão tornar viável a fabricação desses componentes flexíveis.

A maior das vantagens da eletrônica orgânica é possibilidade de flexibilidade. Outras vantagens como portabilidade, baixo custo de produção, peso reduzido e utilização em grandes superfícies também estimulam a pesquisa nessa área. Dentre os dispositivos orgânicos o transistor tem aplicações específicas como circuitos

básicos (e.g. portas lógicas), sensores e matriz ativa para visores LCD (do inglês *Liquid crystal display*) e LED (do inglês *Light emitting diode*). [6] [7] [8]

A maior vantagem da eletrônica orgânica ainda precisa ser estudada para que os efeitos causados pela flexão nos dispositivos sejam entendidos. A compressão ou o tensionamento dos polímeros pode afetar o funcionamento dos transistores de diversas formas, desde o mal funcionamento devido ao estresse até a alteração das características básicas do transistor como a tensão de limiar ou a corrente de saída [9,10]. Em circuitos funcionais, onde centenas ou milhares de transistores estão operando, esses efeitos mesmo que sejam muito pequenos podem afetar o funcionamento previsto. Pensando nesse problema, proponho um estudo sobre os atuais processos de fabricação de dispositivos sobre substratos flexíveis, e a implementação desses processos no laboratório para possibilitar a construção de um dispositivo flexível. Com o dispositivo flexível em mãos, proponho o estudo das alterações que a flexão dos transistores orgânicos pode acarretar em seu funcionamento e aos seus parâmetros básicos.

1.2 OBJETIVOS

Entender e adaptar os processos de fabricação de transistores orgânicos sobre substratos rígidos para substratos flexíveis.

Inicialmente reproduzir os processos já conhecidos de fabricação para entender os problemas a serem enfrentados, como os de interface e de degradação dos polímeros.

Caracterizar e analisar as curvas dos transistores fabricados utilizando os métodos conhecidos para transistores MOS.

Alterar os processos conhecidos para adaptar às necessidades dos materiais flexíveis, como a baixa temperatura e a degradação com os compostos utilizados na microeletrônica do silício.

Buscar alterações causadas pelo tensionamento dos transistores em parâmetros como tensão de limiar (V_t), mobilidade (μ), relação entre corrente do transistor em operação e cortado ($I_{ON/OFF}$) e a inclinação da região de sublimiar (S).

Agregar conhecimento referente aos diversos equipamentos eletrônicos utilizados na fabricação e caracterização de dispositivos orgânicos.

2 REVISÃO BIBLIOGRÁFICA

Polímeros e as pequenas moléculas são promissores substitutos para todas as camadas inorgânicas de um transistor, desde o substrato até a camada ativa. O poliacetileno $(CH)_x$, Figura 2.1, composto pela ligação dos monômeros acetileno, foi o primeiro material orgânico apresentado com características condutoras [3].

Figura 2.1 - Isômeros do poliacetileno (a) $cis-(CH)_x$. (b) $trans-(CH)_x$

Desde a descoberta do acetileno como condutor, diversos outros materiais passaram a ser estudados, dentre esses podemos citar polianilina (PAni), polipirrol (PPy), politiofeno (PT) e poli(p-fenileno) [11]. Essas moléculas, π -conjugadas, possuem orbitais definidos. O orbital HOMO (Highest Occupied Molecular Orbital) é o orbital onde os elétrons possuem menor energia. O nível mais energético é conhecido como LUMO (Lowest Unoccupied Molecular Orbital). Em alguns casos, quando a diferença de energia entre HOMO e LUMO é grande, é possível fazer a equivalência entre o nível HOMO e a camada de valência assim como o LUMO com a camada de condução de um semiconductor.

Com o estudo desses materiais, diversos dispositivos orgânicos foram criados através da deposição de camadas de diferentes polímeros. Exemplos comuns desses dispositivos são resistores [12], capacitores [13], LEDs [14], células fotovoltaicas [15], transistores FET [1]. Atualmente o estudo de circuitos orgânicos

encontra-se no seu auge e dispositivos complexos como etiquetas RFID [16], memórias [17] e processadores [18] já são fabricados e estão em processo de testes e aprimoramento. Presentemente os transistores, principalmente os inorgânicos, são o componente básico de diversos dispositivos eletrônicos essenciais no dia-a-dia, desde aparelhos celulares, componentes de carros e computadores até peças de aviões e satélites. Devido a essa imensa variedade de aplicações dos transistores em dispositivos eletrônicos, os OTFTs vêm sendo amplamente estudados nas duas últimas décadas, para que venham, no futuro, ocupar uma parte desse mercado. Embora esses ainda não sejam substitutos para os inorgânicos, devido ao baixo desempenho em relação aos de silício.

2.1 Modo de operação de transistores

Os transistores de filmes finos orgânicos operam de maneira análoga aos transistores FET inorgânicos. São dispositivos de três terminais, onde tensão é aplicada na porta para controlar a corrente que passa entre fonte e dreno quando aplicado uma diferença de potencial. São compostos por três componentes básicos: semicondutor, camada isolante e eletrodos (fonte, dreno e porta). A maneira mais simples e mais utilizada de organizar esses componentes é apresentada na Figura 2.2, existem outras maneiras que podem otimizar os parâmetros do transistor, estas serão apresentadas posteriormente.

Figura 2.2 - Estrutura mais simples do transistor orgânico

Na Figura 2.3 é possível observar, através das curvas de saída e transferência do transistor, o modo de operação de um OTFT com poli(3-hexiltiofeno) (P3HT) como semicondutor e eletrodos de ouro (Au).

Figura 2.3 - Curva de saída (a) e de transferência (b) de um transistor orgânico

Para entender como a corrente flui entre fonte e dreno, é necessário entender o transporte de lacunas e elétrons. Ao aplicar tensão positiva na porta do dispositivo, cargas negativas são atraídas e ficam próximas ao eletrodo de fonte. Como o nível de Fermi do ouro está distante do LUMO do P3HT no modelo de faixas (Figura 2.4),

onde W e L são largura e comprimento do canal, respectivamente, C_i é a capacitância do isolante, V_t é a tensão de limiar, V_{DS} é a tensão aplicada entre fonte e dreno, e V_{GS} é a tensão aplicada na porta. Os OTFTs tipo-p operam em modo de acumulação, onde um aumento da tensão de porta aumenta a condutividade do canal. Para baixos valores de tensão entre os eletrodos de fonte e dreno ($|V_{DS}| < |V_{GS} - V_t|$), um regime linear de corrente (Equação 1) é observado [5,20]. Conforme V_{DS} é elevado e a desigualdade é mantida $|V_{DS}| > |V_{GS} - V_t|$, a corrente atinge a saturação (Equação 2).

A estrutura dos OTFTs apresentam variações na ordem dos filmes e eletrodos, definindo assim quatro estruturas, apresentadas na Figura 2.5: *bottom-gate/bottom-contact* quando a porta é posicionada sob o isolante e fonte/dreno sob o semicondutor; *bottom-gate/top-contact*, porta sob o isolante e fonte/dreno sobre semicondutor; *top-gate/bottom-contact*, porta sobre isolante e fonte/dreno sob o semicondutor; *top-gate/top-contact*, porta e fonte/dreno sobre isolante e semicondutor [21].

Figura 2.5 - Estruturas dos transistores com variação na posição da porta em relação ao isolante e de fonte e dreno em relação ao semicondutor: (a) bottom-gate/bottom-contact, (b) bottom-gate/top-contact, (c) top-gate/bottom-contact e (d) top-gate/top-contact

2.2 Técnicas de deposição de filmes orgânicos

Spin coating é uma das técnicas mais utilizadas, no meio acadêmico, para deposição de filmes finos uniformes. O processo consiste em posicionar a amostra em uma centrífuga e depositar certa quantidade de solução sobre a mesma, controlando a velocidade e o tempo de rotação [22]. Polímeros como o P3HT pode ser diluído e processado apresentando bons resultados [23,24]. Uma das vantagens dessa técnica é a reprodutibilidade, garantindo que a espessura do filme obtido tem pequenas variações sem alterações dos parâmetros de deposição [25].

Casting também é uma técnica bastante difundida no meio acadêmico, porém não apresenta o controle de espessura do *spin coating*. O processo resume-se em depositar uma quantidade suficiente de solução para cobrir a amostra e deixar que o solvente evapore restando um filme. A desvantagem dessa técnica é a grande espessura do filme, maior de 1 µm.

Técnicas de deposição de soluções poliméricas por impressão vêm se mostrando baratas e eficientes. Impressão por jato de tinta [26], *nanoimprint* [27], micro contato [28] e compatíveis com o processo *roll – to – roll* [29]. Cada uma dessas técnicas tem suas vantagens. O *roll – to – roll*, por exemplo, é indicado para produção em grande escala, já o *nanoimprint* garante boa precisão.

Para pequenas moléculas que são pouco solúveis, como pentaceno, uma técnica indicada é a evaporação em vácuo, que garante filmes finos precisos e ordenados.

2.3 Extração de parâmetros das curvas de transistores

Basicamente, o OTFT funciona como um transistor MOSFET, quando tensão é aplicada na porta, esta atrai cargas para interface entre semicondutor e isolante formando um canal condutor. É por este canal onde os elétrons ou lacunas são transportados entre fonte e dreno. A estrutura principal do transistor é o capacitor MIS (Metal – Isolante – Semicondutor) cujo valor segue a equação

$$C_i = \frac{\kappa \epsilon_0}{d_i}, \quad (3)$$

onde C_i é a capacitância de porta por unidade de área, κ a constante dielétrica relativa, ϵ_0 a constante dielétrica do vácuo e d_i a espessura do isolante. Para estudos iniciais, a mobilidade do dispositivo é considerada constante com a tensão, embora se saiba que ela varia com a tensão de porta [30,31]. As curvas características dos dispositivos foram apresentadas na Figura 2.3 e as equações que descrevem a corrente também foram apresentadas (equações (1) e (2)). Analisando a equação (1) pode-se concluir que quando a tensão entre dreno e fonte for pequena, $V_{DS} \ll V_{GS} - V_t$:

$$I_{Dlin} = (W/L)\mu C_i(V_{GS} - V_t)V_{DS}, \text{ para pequenos valores de } V_{DS}. \quad (4)$$

Lembrando que a transcondutância (g_m) é [20]:

$$g_m = \frac{\partial I_D}{\partial V_{GS}}, \quad (5)$$

substituindo (4) em (5) obtém-se:

$$\mu_{lin} = \frac{L \cdot g_m}{W \cdot C_i \cdot V_{DS}}. \quad (6)$$

No caso da região de saturação, pode-se determinar a mobilidade na saturação através da derivada da raiz quadrada da corrente de dreno:

$$I_{Dsat} = \left(W/2L \right) \mu C_i (V_{GS} - V_t)^2 \quad (7)$$

Derivando-se a raiz quadrada da corrente de saturação:

$$\mu_{sat} = \frac{2 \cdot L \cdot \left(\frac{\partial \sqrt{I_{Dsat}}}{\partial V_{GS}} \right)^2}{W \cdot C_i} \quad (8)$$

O gráfico da Figura 2.6 apresenta o método de extração da tensão de limiar e da relação entre corrente *ON/OFF* ($I_{ON/OFF}$). Para encontrar o valor de V_t é feita a extrapolação da curva $I_D \times V_{GS}$ para pequenos valores de V_{DS} (*linear fit*). I_{ON} é a corrente de funcionamento do transistor para valores de V_{DS} e V_{GS} definidos e I_{OFF} a corrente do transistor em corte.

Figura 2.6 - Gráfico para extração de V_t e $I_{ON/OFF}$

2.4 Transistores flexíveis

Uma das maneiras de se fabricar um transistor flexível é através de filmes orgânicos. Semicondutor, isolante, eletrodos e substrato precisam suportar o tensionamento associado a flexão que é aplicada sem trincar, rachar ou alterar drasticamente suas propriedades elétricas.

2.4.1 Semicondutores Orgânicos

Os politiofenos são amplamente estudados como semicondutores poliméricos tipo-p, tanto em transistores quanto em células solares [32]. Mobilidade de até $0,1\text{cm}^2/\text{Vs}$ [33] foi obtida nesse estudo onde o polímero recebeu uma dopagem, porém resultados de $10^{-2}\text{cm}^2/\text{Vs}$ foram alcançados sem alteração na cadeia

polimérica [23]. Blendas de P3HT e outros materiais têm apresentado bons resultados. Por exemplo, o óxido de grafeno reduzido é utilizado junto com P3HT apresentando mobilidades da ordem de $10^{-2}\text{cm}^2/\text{Vs}$ [34].

Pequenos cristais como o dioctilbenzotiofenobenzotiofeno (C8-BTBT) são promissores pois, além de apresentar altas mobilidades ($\mu \approx 9\text{cm}^2/\text{Vs}$), podem ser depositados por via úmida sobre outro filme orgânico [35], permitindo que este semiconductor seja depositado sobre o isolante orgânico. Para o C8-BTBT, existe ainda a possibilidade de deposição por jato de tinta com altos valores de mobilidade ($\mu \approx 16\text{cm}^2/\text{Vs}$) [19], possibilitando fabricação em larga escala e alta taxa de aproveitamento dos dispositivos. O polímero pentaceno, atinge mobilidades de $23\text{cm}^2/\text{Vs}$ e tensão de operação de $V_{\text{DS}} = -3\text{V}$, sobre substrato flexível e proteína da seda como isolante [36].

Nos últimos cinco anos a eletrônica orgânica sofreu um grande avanço, possibilitando a criação de circuitos complexos como osciladores e processadores. Osciladores de 50 kHz foram fabricados através de jato de tinta, utilizando polímeros como o *P(NDI2OD-T2)* - *Polyera ActivInk N2200*, tipo-n e o P3HT ou *Polyera ActivInk P2100*, tipo-p [37]. Processadores de 8-bit, totalmente orgânicos e flexíveis feitos sobre plástico com portas NAND e inversores, apresentam frequência de oscilação de 6Hz e tensão de operação de 10V [18].

Nesse trabalho é utilizado o P3HT como semiconductor pois é um dos mais utilizados na literatura, fornecendo diversas fontes de comparação. Seu processo de deposição é simples (*spin coating*) e as características do material são conhecidas.

3 METODOLOGIA

Para atingir o objetivo principal proposto neste trabalho, testar o efeito da flexão sobre transistores flexíveis, há a necessidade de fabricar esse dispositivo flexível. Para tanto, iniciou-se o estudo com a fabricação de capacitores, um componente mais simples que o transistor na fabricação e nos testes.

Entendendo as necessidades para a produção dos capacitores, iniciou-se a fabricação dos transistores. Primeiramente sobre substratos rígidos, silício e vidro, com a arquitetura mais simples *bottom-gate/bottom-contact*. Entendendo o funcionamento desses dispositivos, continuou-se a fabricação dos OTFTs sobre vidro com a arquitetura *top-gate/bottom-contact*. Após esses testes foi possível produzir transistores sobre substratos flexíveis.

3.1 Fabricação de capacitores orgânicos e capacitores MIS

3.1.1 Capacitores orgânicos

A fim de estudar as propriedades elétricas de isolantes orgânicos, capacitores orgânicos com a estrutura apresentada na Figura 3.1, foram fabricados. O isolante orgânico estudado foi o metacrilato de polimetil (PMMA) devido ao seu baixo custo, facilidade de obtenção e compatibilidade com uma grande variedade de solventes. São utilizados substratos rígidos de vidro e flexíveis de Politereftalato de etileno (PET). O contato de ouro é depositado por evaporação, utilizando máscara mecânica para definir os contatos.

Figura 3.1 - Estrutura do capacitor orgânico

Os substratos de vidro e ITO (óxido de índio dopado com estanho) (CG – 411N – 1507, $R_s = 4 - 8\Omega$) e PET e ITO (PF – 651N – 1502, $R_s \leq 10\Omega$), ambos da Delta Tech, são limpos com banho ultrassônico em solução de água ultrapura ($R \geq 18M\Omega\text{-cm}$) e detergente da Merck (EXTRAN MA 02 neutro). Completando a limpeza as lâminas são fervidas em acetona (15 min) e álcool isopropílico (15 min). Após a secagem com N_2 , as lâminas estão prontas para deposição do PMMA.

São utilizados três solventes com propriedades diversas para as soluções de PMMA (Sigma-Aldrich 200336, peso molecular médio $M_n = 15\,000$), Clorofórmio (Sigma-Aldrich 650498, CHROMASOLV[®] Plus para HPLC), Monoclorobenzeno (MCB – grau P.A.), Butanona (ou, *Methyl Ethyl Ketone* – MEK – grau P.A.) e Anisol (Sigma-Aldrich, 123226, ReagentPlus[®]). Soluções de PMMA nesses solventes, com concentrações de 78mg/ml, são agitadas durante 48h e depositadas por *spin coating* com diferentes velocidades de rotação, buscando-se variar a espessura dos filmes. Para evaporar os solventes, as amostras são aquecidas a 90°C por 1h em ambiente fechado e com vácuo (0,25mbar). Para os contatos superiores é feita evaporação de ouro na *glove box* do Grupo de Eletrônica Molecular (GEM) com máscaras mecânicas de cobre, Figura 3.2(b). São obtidos capacitores quadrados com lados que variam de 100µm a 1100µm.

Figura 3.2 - (a) Glove Box do GEM, atmosfera de N_2 e câmara de evaporação. (b) Máscara mecânica utilizada para capacitores

3.1.2 Capacitores orgânicos Metal-Isolante-Semicondutor (MIS)

Os capacitores MIS são feitos para entender melhor a interação entre os dois filmes poliméricos: o semicondutor, P3HT e o isolante, PMMA. A estrutura do MIS é mostrada na Figura 3.3 e difere da estrutura anterior (Figura 3.2) pelo acréscimo da camada do semicondutor.

Figura 3.3 – Estrutura do capacitor MIS

O processo de fabricação dos capacitores MIS se assemelha com o do capacitor orgânico. A limpeza do substrato é feita da mesma maneira anterior. A solução de P3HT (American Dye Source, ADS306PT, regioregularidade > 95%, peso molecular $10\ 000 < M_n < 35\ 000$, polidispersão 2,0) tem como solvente o clorofórmio, com concentração de 9mg/ml, e a deposição é feita por *spin coating* (1500rpm por 30s). A secagem do solvente é em vácuo, 0,25mbar, e com rampa de temperatura de 70°C a 120°C e permanece a 120°C por 20min. O filme de PMMA deverá se formar sobre o filme, já existente, de P3HT. Para tanto, o solvente do PMMA não pode diluir o P3HT, por isso são usados o MEK e o Anisol, solventes que apresentam dificuldade em dissolvê-lo. Os parâmetros de deposição e secagem do PMMA, assim como o processo de evaporação do ouro, são os mesmos utilizados no item 3.1.1 .

Figura 3.4 – Capacitores orgânicos de PMMA com eletrodos de ITO e ouro

Os capacitores (Figura 3.4) são fabricados para determinar a constante dielétrica (k) e a tensão de ruptura do PMMA. A obtenção das curvas dos capacitores para extração dos parâmetros é feita utilizando o Keithley model 82-DOS Simultaneous C-V equipment do LME – EPUSP. A medida da espessura dos filmes de PMMA é obtida através do perfilômetro (*Alpha-Step 500, Surface Profiler*) (Figura 3.5) da sala limpa do LME – EPUSP. Durante as medidas as amostras são mantidas a temperatura ambiente, expostas à atmosfera e no escuro.

Figura 3.5 - (a) Sistema de medida para capacitores. (b) Perfilômetro para medida de espessura dos filmes

3.2 Fabricação de OTFTs sobre substrato rígido

São estudados e analisados transistores orgânicos sobre silício e vidro. O primeiro para comparação com os dispositivos fabricados anteriormente no grupo e o segundo para analisar o efeito causado pelas imperfeições da superfície do vidro, que são semelhantes às de substratos flexíveis. Foram estudadas duas estruturas, a mais simples, *bottom-gate/bottom-contact* e, uma mais complexa, *top-gate/bottom contact*, cujos detalhes estão abaixo.

3.2.1 Estruturas bottom-gate/bottom-contact

A estrutura *bottom-gate/bottom-contact*, entre as quatro estruturas apresentadas, é a mais simples de ser fabricada, pois utiliza o menor número de camadas orgânicas. Isso é importante pois os processos para obtenção das camadas inorgânicas são dominadas pela indústria, enquanto que os processos para deposição das camadas orgânicas ainda estão em desenvolvimento. A Figura 3.6 mostra a estrutura *bottom-gate/bottom-contact*, com substrato de vidro ou silício. No caso do substrato de vidro, o ITO é utilizado como porta, já no outro caso o próprio silício altamente dopado é a porta do dispositivo. O oxinitreto de titânio (TiO_xN_y) que possui grande constante dielétrica (*high-k*) é utilizado como isolante, enquanto que os eletrodos de fonte e dreno são de ouro e o P3HT é aplicado como semicondutor orgânico.

Figura 3.6 – Estrutura dos transistores *bottom-gate/bottom-contact* com substrato de (a) silício (b) vidro

As lâminas de silício altamente dopadas ($0,015 - 0,025 \Omega\cdot\text{cm}$, tipo p), com $350\mu\text{m}$ de espessura e $1\times 1\text{pol}^2$, utilizadas como substrato, são limpas quimicamente seguindo as seguintes etapas: (i) limpeza RCA1 (5:1:1) $\text{H}_2\text{O} : \text{NH}_4\text{OH} : \text{H}_2\text{O}_2$, com H_2O ultrapura a 100°C por 15min, seguida por um banho em água corrente por 15 min; (ii) imersão em solução diluída (50:1) $\text{H}_2\text{O} : \text{HF}$, H_2O ultrapura a 25°C por 15s, posterior lavagem em água corrente por 15 min; (iii) limpeza RCA2 (6:1:1) $\text{H}_2\text{O} : \text{HCl} : \text{H}_2\text{O}_2$ a 70°C por 15min seguida de lavagem em água por 15min e secagem com N_2 . A limpeza das lâminas de vidro seguem o mesmo processo descrito no item 3.1.1 acima.

O filme de TiO_xN_y é depositado pelo processo de *RF Magnetron Sputtering* com alvo de titânio e uma mistura gasosa de 60% de argônio, 20% de oxigênio e 20% de nitrogênio. A pressão e a potência de deposição são $1,3\times 10^{-3} \text{ mTorr}$ e 150W, respectivamente. A espessura do filme formado varia entre 150nm e 200nm. Sobre as lâminas de vidro, uma pequena área foi protegida durante a deposição do óxido para permitir o acesso à porta comum dos transistores (Figura 3.7(a) e (b)).

Figura 3.7 – Transistores *bottom-gate/bottom-contact*: (a) substrato de silício e máscara de eletrodos paralelos; (b) substrato de vidro e máscara de eletrodos interdigitados; (c) dimensões dos transistores da máscara de eletrodos paralelos; (d) dimensões dos transistores da máscara de eletrodos interdigitados

Os contatos de fonte e dreno são obtidos por deposição física de uma fina camada de titânio (10nm) em fase vapor, com vaporização por feixe de elétrons (*electron beam PVD*). Essa fina camada tem a função de aumentar a aderência do filme de ouro de (100nm) depositado sobre a mesma. Os eletrodos são definidos por *lift-off*. Na fabricação dos dispositivos são utilizados dois tipos de máscaras, uma máscara com eletrodos paralelos e outra com eletrodos digitados (Figura 3.7 (c) e (d)). Nessas máscaras a relação de largura/comprimento (W/L) do canal varia de 30 a 2050, onde L igual a 5, 10, 20 ou 30 μ m.

Visando preparar a superfície do material que receberá o semiconductor orgânico, a fim de melhorar a interface dielétrico/semicondutor, é feito um tratamento de superfície. Primeiramente o isolante inorgânico é submetido a um plasma de oxigênio (O₂) com 100W de potência, 100mTorr de pressão e vazão de 50sccm de O₂ por 10min. Logo na sequência, as lâminas são posicionadas dentro de uma placa de Petri onde é criada uma atmosfera saturada de hexametildissilazana (HMDS) durante 12h. Para criar essa atmosfera, a placa de Petri é posicionada sobre uma placa aquecedora, e um pequeno frasco raso contendo HMDS é posicionado dentro da placa de Petri, que é fechada (Figura 3.8). A temperatura é mantida em 105°C para evaporar o HMDS. Em alguns casos foram adicionadas pequenas esferas de sílica para reduzir a umidade dentro da placa.

Figura 3.8 – Tratamento de superfície

A deposição do P3HT (especificações item 3.1.2) semicondutor é feita através de *spin coating*. São utilizadas três concentrações de P3HT, 3, 7 e 9mg/ml, com dois solventes diferentes, clorofórmio e monoclorobenzeno. São depositados 500µl de solução sobre a lâmina já posicionada no spinner que é então ligado com a rotação variando entre 600rpm e 3000rpm. Após a deposição do filme de P3HT, as amostras são colocadas na estufa a 70°C por 60min.

3.2.2 Estruturas top-gate/bottom-contact

Os dispositivos com estrutura *top-gate/bottom-contact* são fabricados sobre substratos de vidro ou PET. Compostos orgânicos, P3HT e PMMA, são usados como semicondutor e isolante, respectivamente. Os eletrodos de fonte, dreno e porta são de ouro (Figura 3.9).

Figura 3.9 – Estrutura *top-gate/bottom-contact*

O processo de limpeza das lâminas de vidro e PET é feito como no Item 3.1.1 . Uma camada de ouro (100nm) é depositada por *electron beam PVD* e nela os eletrodos de fonte e dreno são definidos por *lift-off*, utilizando a máscara denominada ZC. Com contatos externos, essa máscara foi projetada para facilitar os testes sobre substratos flexíveis (Figura 3.10). Uma fina camada de níquel-cromo (NiCr) é depositada sobre o substrato, antes da deposição do ouro, para aumentar a aderência.

Figura 3.10 – Máscara ZC com os eletrodos de fonte e dreno projetada para transistores flexíveis. Contem 30 transistores e 7 capacitores de diversos tamanhos. Os contatos externos facilitam contato sobre substratos flexíveis.

Figura 3.11 – Máscara para porta dos transistores: (a) ótica e (b) mecânica

Para deposição do filme semicondutor, soluções de P3HT (especificações item 3.1.2) com clorofórmio e concentrações de 7 mg/ml são preparadas e agitadas por 48h. A solução é depositada por *spin coating* com rotação variando entre 600 e 3000rpm. Para facilitar esse processo de deposição por *spin coating* sobre uma lamina flexível como o PET, ela é colada sobre uma placa de vidro garantindo rigidez para o substrato resultando em um filme mais uniforme. Como uma nova deposição será feita sobre o filme, o processo de secagem é feito em temperaturas mais altas nessa etapa do que na seguinte, para garantir a máxima evaporação do solvente. A secagem é feita em estufa a vácuo (0,25mbar), com rampa de subida de temperatura de 70°C a 120°C e duração de 60min, seguida por 20min a 120°C.

A solução de PMMA, para deposição, é preparada com anisol ou MEK como solventes, com concentração de 78mg/ml e é agitada por 48h. Esses dois solventes têm dificuldade para dissolver o P3HT, não afetando o filme anterior. Isso se dá pela ortogonalidade dos solventes, enquanto o P3HT é solúvel em clorofórmio e monoclorobenzeno, ele não é solúvel em solventes, como o anisol e o MEK [38].

As deposições são feitas por *spin coating* com velocidade de rotação de 600, 1500, 3000 e 5000rpm. A secagem é em estufa a vácuo (0,25mbar) feita a 90°C por 60min. Como foi dito, a secagem do P3HT foi feita em uma temperatura mais alta (120°C) que o PMMA (90°C), evitando que sobras de solventes no filme evaporem causando defeitos no filme.

A porta do dispositivo pode ser feita de duas maneiras. A mais simples utiliza a máscara mecânica ZC (

Figura 3.11 (b)), que é posicionada sobre a amostra e ouro é depositado por *electron beam PVD*. Devido ao seu desenho, a porta obtida é uma porta única para todos os transistores, ou seja, ao se polarizar a porta para um transistor, a porta de todos os transistores da amostra são polarizadas. Nesse caso tem-se uma fuga de corrente pela porta devido à grande área que ela cobre na amostra, aumentando as chances de estar sobre imperfeições do filme.

A segunda maneira envolve a definição da porta com a máscara ótica ZC (

Figura 3.11 (a)), nesse caso, cada transistor na amostra tem uma porta independente, permitindo que um transistor seja testado sem afetar outros. Para finalizar o processo, a corrosão do filme de ouro depositado sobre o PMMA é feita. O processo segue os passos tradicionais de corrosão de um filme de ouro para definição de eletrodos: deposição do ouro, deposição do fotoresiste, *pre-baking*,

exposição e revelação do fotoresiste, *post-baking* e corrosão do ouro. A diferença, em relação ao processo utilizado para as lâminas de silício, está na remoção do fotoresiste, pois, como existem duas camadas de filme orgânico sob o ouro, ele não pode ser removido com acetona. Portanto, a remoção do fotoresiste é feita através de uma imersão em solução de 1%wt de hidróxido de potássio (KOH) com H₂O destilada por 30s, não afetando assim as camadas sob o ouro.

Figura 3.12 – Dispositivos fabricados sobre (a) PET e (b) vidro utilizando as máscaras ZC de porta ótica e mecânica, respectivamente.

Para caracterização dos transistores são extraídas curvas da corrente de dreno (I_D) em função da tensão de porta (V_{GS}) para diversos valores de tensão de dreno (V_{DS}), e I_D em função V_{DS} para diversos valores de V_{GS} . São utilizados um micromanipulador da MM e um analisador de parâmetros HP 4156A do LME – EPUSP (Figura 3.13). As amostras foram mantidas à temperatura ambiente, exposta à atmosfera e no escuro durante a medição.

Figura 3.13 - Aparelhos para caracterização de transistores.

4 RESULTADOS E DISCUSSÃO

Diversos capacitores orgânicos e OTFTs foram fabricados e caracterizados. Alguns resultados como mobilidade (μ) do P3HT, constante dielétrica do PMMA, curvas $I_D \times V_{GS}$ e $I_D \times V_{DS}$ são apresentados a seguir.

4.1 Capacitores

A dificuldade encontrada na caracterização dos capacitores de PMMA foi para efetuar o contato entre a microponeta e os eletrodos. O filme orgânico sob os eletrodos de ouro é facilmente perfurado pelas pontas, causando curto-circuito. Para resolver esse problema usa-se a máscara ZC, que possui contatos externos, sob os quais os filmes orgânicos foram removidos, facilitando o contato no eletrodo que está sobre o vidro ou o PET.

Tabela 4.1 – Resultados obtidos com os capacitores de PMMA com diversos solventes

Substrato	Solvente	Rotação (rpm)	Espessura (nm)	k	E_{bd} (MV/cm)
Vidro	Anisol	1500	190	$3,5 \pm 0,3$	$2,6 \pm 0,9$
Vidro	Anisol	3000	130	$3,6 \pm 0,4$	$1,7 \pm 0,2$
Vidro	Anisol	5000	100	$3,7 \pm 0,2$	$2,0 \pm 0,4$
Vidro	MCB	1500	287	$3,2 \pm 0,1$	$1,1 \pm 0,2$
Vidro	MCB	3000	180	$3,5 \pm 0,2$	$1,7 \pm 0,3$
Vidro	MCB	5000	152	$3,8 \pm 0,4$	$1,6 \pm 0,3$
Vidro	CF	1500	700	$3,4 \pm 0,7$	$0,9 \pm 0,2$
Vidro	CF	5000	495	$3,4 \pm 0,1$	$1,1 \pm 0,4$
PET	Anisol	5000	100	$3,3 \pm 0,4$	$0,6 \pm 0,3$
PET	MCB	5000	155	$3,4 \pm 0,6$	$0,9 \pm 0,3$

A Tabela 4.1 apresenta os valores da constante dielétrica e o campo elétrico de ruptura (E_{bd}) do PMMA, depositado em situações variadas. O campo de ruptura foi determinado através de elevação de tensão até a percepção de elevações bruscas de corrente, nesse momento foi atingido a tensão de porta para a qual o isolante rompe [39]. São mostrados resultados para 3 solventes, e 3 velocidades de

rotação do *spinner* [40]. É possível observar que k é muito semelhante a do SiO_2 ($k = 3,9$) independente da rotação do *spinner* ou do solvente. O campo de ruptura do isolante sobre o PET é a metade do obtido sobre vidro, provavelmente devido a maior rugosidade do PET. Como se pode ver, com o anisol como solvente os maiores valores de tensão de ruptura são obtidos.

Algumas curvas $C \times V$ em alta frequência de capacitores MIS são apresentadas abaixo (Figura 4.1), Foi possível calcular a espessura dos filmes de PMMA e comparar com os valores medidos com o perfilômetro. Os valores calculados estão de acordo com o medido com um erro da ordem de 5%. Esse teste foi para determinar o melhor processo para deposição do dielétrico e o melhor tratamento térmico para formar propriamente o filme de PMMA. Como já foi descrito, foi concluído que o melhor processo para deposição do PMMA diluído em Anisol é a 3000rpm e secado em estufa a vácuo (0,25mbar) a 90°C por 60min. Esses serão os parâmetros utilizados para os transistores.

Figura 4.1 - Gráficos de capacitores MIS

4.2 Transistores bottom-gate/bottom-contact

A grande vantagem da estrutura *bottom-gate/bottom contact* é a possibilidade de que todos os filmes, exceto o semicondutor, sejam inorgânicos facilitando assim a obtenção de um dispositivo funcional. A possibilidade de usar camadas já conhecidas e estudadas como o substrato de silício, os eletrodos de ouro e óxido de silício como isolante focam o desafio na deposição do filme semicondutor. Outra vantagem é o semicondutor ser o último filme depositado, evitando que ele interaja com qualquer outro material, caso esteja em atmosfera controlada.

Transistores *bottom-gate/bottom-contact*, foram fabricados para melhor entendimento dos processos envolvidos na fabricação dos transistores com polímeros orgânicos. Outra facilidade utilizada nesses dispositivos foram os substratos rígidos, que facilitam a utilização de alguns processos já conhecidos e dominados da indústria do silício. O dielétrico utilizado foi o oxinitreto de titânio, cuja vantagem diante de outros dielétricos inorgânicos é o alto valor de sua constante dielétrica ($k \approx 40$), com isso uma baixa tensão aplicada na porta, ocasiona num alto campo elétrico aplicado no semicondutor. Graças a esse efeito os dispositivos fabricados têm tensões de operação baixas para OTFT's, entre -3 e -5V, ao invés dos tradicionais -70V necessários com o óxido de silício.

Na Figura 4.2 encontram-se curvas $I_D \times V_{GS}$ e $I_D \times V_{DS}$ de transistores sobre substrato de silício (a) e vidro (b), com TiO_xN_y como dielétrico e P3HT como polímero semicondutor. O comprimento de canal (L) dos dispositivos é $4\mu m$ e a largura (W) $1,1mm$, a mobilidade e V_t são extraídos a partir da curva $I_D \times V_{GS}$ no regime linear [41,20]. No substrato de Si o valor da mobilidade é de $1,95 \times 10^{-3} cm^2/Vs$, da tensão de limiar (V_t) é -1,07V, a relação entre a corrente ON e a corrente OFF ($I_{ON/OFF}$) vale 103. Os transistores sobre vidro tem melhores resultados, com tensão de operação de -3V, $\mu = 1 \times 10^{-2} cm^2/Vs$, $V_t = -1V$ e $I_{ON/OFF} = 350$.

A histerese dos transistores pode ser vista na Figura 4.3 (a), o cálculo da histerese é feito pela diferença entre a área sob as curvas, o valor varia entre 6 e 12%. Na Figura 4.3 (b) nota-se que a região para cálculo da mobilidade na curva $I_D \times V_{GS}$, é bem definida. A reprodutibilidade dos resultados é testada repetindo os testes iniciais e afinando o filme de oxinitreto na tentativa de melhorar o dispositivo.

Figura 4.2 - Curvas $I_D \times V_{GS}$ e $I_D \times V_{DS}$ de um transistor com dielétrico de TiO_xN_y e P3HT como semicondutor sobre substrato de (a) silício e (b) vidro. A tensão de operação é de -5V para o Si e -3V para o vidro.

Os valores encontrados para mobilidade do P3HT estão entre os maiores da literatura, que são apresentados entre 1×10^{-1} e 1×10^{-5} cm^2/Vs . A relação $I_{\text{ON/OFF}}$ também está condizente com a literatura, embora esteja situada entre os menores valores encontrados, entre $10^1 - 10^4$ [30] [32].

Figura 4.3 – (a) Curva $I_D \times V_{\text{DS}}$ com histerese do transistor sobre vidro. (b) $I_D \times V_{\text{GS}}$ e $\log(I_D) \times V_{\text{GS}}$ para $V_{\text{DS}} = -0,5\text{V}$.

A primeira tentativa feita para fabricar transistores sobre substrato flexíveis foi repetir com exatidão os processos utilizados para substratos rígidos, onde o TiO_xN_y foi depositado sobre PET/ITO por *RF Magnetron Sputtering*. Foi possível observar que durante a deposição do oxinitreto a temperatura da câmara aumenta, chegando a 150°C . Nessa temperatura o substrato de PET sofre dilatação e o TiO_xN_y é

depositado sobre a superfície dilatada. Ao término do processo o substrato volta à temperatura ambiente e o PET/ITO contrai-se as dimensões originais causando stress no filme depositado sobre ele, ocasionando sua ruptura (Figura 4.4).

Figura 4.4 - Substratos de PET com filme de TiO_xN_y rachado logo após a deposição.

Na tentativa de reduzir a elevação de temperatura durante a deposição do oxinitreto, o filme de TiO_xN_y foi depositado em intervalos e não de maneira contínua, permitindo assim que a câmara resfrie entre as deposições, tentando evitar que a temperatura dos substratos atinja 150°C . Um dissipador de calor também foi posicionado sob as amostras para dissipar o calor com eficiência. Em todas as tentativas, o filme de TiO_xN_y apresentou rachaduras por toda extensão da lâmina.

Foram também testadas lâminas de PET com uma camada de titânio (10nm) e ouro (100nm) com a função de *bottom-gate*, ou invés do ITO. Com esse teste buscou-se comprovar que somente o ITO não era a causa das trincas apresentadas no oxinitreto. A Figura 4.5 mostra o resultado da deposição sobre PET/ouro, onde o TiO_xN_y apresenta pequenas rachaduras e o ouro está se descolando da superfície do PET. Com esses resultados a tentativa de fabricar transistores sobre PET com oxinitreto de titânio como isolante foi descartada, até porque o oxinitreto não viabilizaria a flexibilidade dos transistores.

Figura 4.5 – TiO_xN_y depositado sobre PET/ouro. A figura mostra pequenas rachaduras apresentadas no óxido e o descolamento do ouro da superfície do PET. (a) Pequenas trincas no oxinitreto e (b) descolamento do ouro da superfície do PET.

4.3 Transistores top-gate/bottom-contact

Com o propósito de testar o funcionamento da arquitetura *top-gate/bottom-contact* foram fabricados transistores sobre substrato rígido de vidro. Esse teste serviu principalmente para entender os processos e as dificuldades enfrentadas na montagem dos transistores com a mesma arquitetura sobre PET.

Figura 4.6 - Curvas $I_D \times V_{GS}$ e $I_D \times V_{DS}$ de transistores *top-gate/bottom-contact* sobre substrato de vidro com máscara mecânica.

Figura 4.7 – Curvas $I_D \times V_{\text{GS}}$ e $I_D \times V_{\text{DS}}$ de transistores *top-gate/bottom-contact* sobre substrato de vidro com máscara fotogravada.

Como é possível observar na Figura 4.7, os transistores *top-gate/bottom-contact* com máscara mecânica e fotogravada em parâmetros semelhantes, mobilidade em torno de $2 \times 10^{-3} \text{ cm}^2/\text{Vs}$ e $I_{\text{ON/OFF}}$ próximo de 10. A diferença é a tensão de limiar onde, nos dispositivos com máscara mecânica $V_t = 4,84 \text{ V}$ e nos de máscara de porta fotogravada $V_t = 0,26 \text{ V}$. O motivo dessa melhora da tensão de limiar com a máscara fotogravada pode ser devido a corrente de fuga que diminui devido a menor área da porta. Portanto, como era previsível a máscara fotogravada apresenta melhores resultados em alguns parâmetros dos transistores. Não foram identificados problemas com o processo de corrosão do ouro utilizando o hidróxido de potássio, descrito no item 3.2.2 Mesmo o processo de deposição através da máscara

mecânica sendo mais prático e simples, os resultados não são os melhores, e utilizar a máscara fotogravada se torna interessante pelos melhores resultados.

Buscando confirmar o melhor critério de deposição para o isolante nessa nova configuração, foram feitos diversos testes variando a velocidade de rotação durante o *spin-coating*. Foi testada a deposição do dielétrico (PMMA) a 2000rpm, 3000rpm e 5000rpm e analisada sua estrutura através do microscópio óptico e foram feitos transistores para testar os melhores resultados Figura 4.8.

Figura 4.8 – Curva $I_D \times V_{GS}$ de transistores *top-gate/bottom contact* com PMMA depositados a 2000rpm e 3000rpm.

Nos transistores com PMMA depositado com 2000rpm foi observado que uma tensão mais elevada foi necessária para ter uma resposta semelhante a transistores

com rotação de deposição superiores a 2000rpm. A alta espessura do filme de dielétrico tem influência nessa necessidade de aumento de tensão para obter resposta dos transistores, a espessura medida foi em torno de 750nm. Para encontrar correntes de saturação próximas as dos transistores com PMMA depositados a 3000rpm foi necessário dobrar a tensão aplicada. O filme de PMMA depositado nos transistores a 5000rpm não foi homogêneo, apresentando diversas irregularidades ao longo da superfície que podem ser vistas na Figura 4.9. Provavelmente a alta viscosidade do PMMA impossibilitou a deposição a altas velocidades, Não foi possível encontrar transistores que possibilitassem uma medida confiável. Considerando esse resultados escolheu-se uma rotação de 3000rpm para a deposição do PMMA e formação do filme de isolante.

Figura 4.9 – Filme de PMMA depositado a 5000rpm.

4.4 Estudo da rugosidade dos filmes de P3HT e PMMA

Através de imagens de microscópio de força atômica (AFM), foram feitas análises da rugosidade e espessura dos filmes depositados sobre silício, vidro e PET. A Figura 4.12 apresenta a rugosidade da superfície do filme de PMMA depositado por *spin coating* a 5000rpm sobre vidro/ITO. A raiz quadrática média (rms) da rugosidade da superfície é 0,5nm, o que comprova a boa qualidade da superfície. A rugosidade do P3HT depositado sobre TiO_xN_y é um pouco maior, rms = 2nm, que a do PMMA, mas ainda é pode ser considerada uma superfície de boa

qualidade. As Figura 4.10 e Figura 4.11 apresentam a superfície do PMMA depositado sobre vidro em diferentes velocidades de rotação do *spin-coater*

Figura 4.10 – Rugosidade da superfície do filme de PMMA depositado sobre vidro a 1500 rpm.

Figura 4.11 – Rugosidade da superfície do filme de PMMA depositado sobre vidro a 3000 rpm

Figura 4.12 - Rugosidade da superfície do filme de PMMA depositado sobre PET a 5000 rpm

Figura 4.13 - Rugosidade da superfície do filme de PMMA depositado sobre PET a 5000 rpm após corrosão do ouro dos eletrodos de porta

Como pode ser observado nas figuras acima, a rms da superfície do PMMA reduz conforme a velocidade de deposição é aumentada, mesmo em superfícies

como o PET que normalmente tem uma superfície mais irregular que o vidro. Alguns grãos podem ser observados no filme de PMMA, provavelmente são aglomerados do polímero que não foram dissolvidos na solução.

A rugosidade do filme apresentado na Figura 4.13 foi superior aos outros, mesmo com a deposição sendo feita a 5000rpm. Nesse caso, a superfície foi exposta ao processo de corrosão química do ouro para definição dos eletrodos de porta dos transistores. Portanto é evidente que o processo afeta a superfície do PMMA, porém é um processo necessário para definir os dispositivos. A Tabela 4.2 resume os valores medidos de rugosidade.

Tabela 4.2 – Tabela comparativa de rugosidade do PMMA com diversas velocidades de deposição

Substrato	Material	Rotação (rpm)	Rugosidade rms
Vidro	PMMA	1500	3 nm
Vidro	PMMA	3000	1 nm
PET	PMMA	5000	0,585 nm
PET	PMMA com eletrodos	5000	6,36 nm

Com o intuito de testar os efeitos de um banho de acetona sobre o PET/ITO, usado tanto para limpeza do material antes das deposições quanto para o processo de *lift-off*, foram feitos testes em amostras antes e depois do banho em acetona. Foi medida a resistência elétrica do substrato e foram feitas imagens AFM para observar alguma alteração de rugosidade.

As amostras foram submetidas a uma fervura em acetona durante 30 minutos a 60°C sobre um *hot-plate*. Ao término da fervura as amostras foram secas com N₂. Durante um processo de limpeza ou *lift-off* o tempo de fervura costuma ser de 15 minutos, porém nesse teste, o tempo foi aumentado para 1 hora, na tentativa de acentuar qualquer efeito de degradação que pudesse ocorrer no substrato.

As medidas de resistência foram feitas com o multímetro entre dois pontos do substrato, uma delas sempre no ponto REF. enquanto a outra era posicionada nos pontos 1 até 8 (Figura 4.14)

Ponto	Resistência antes (Ω)	Resistência depois (Ω)
1	56	60
2	65	66
3	49	55
4	50	54
5	51	58
6	81	85
7	74	88
8	71	90

Figura 4.14 – Representação dos pontos onde a resistência foi medida. Lista de valores medidos entre os pontos antes e depois do banho de acetona.

Através das medidas de resistência do ITO antes e após o banho de 1 hora em acetona, é possível observar um aumento que pode ocorrer devido à redução da espessura do filme de ITO. Pode-se também observar, comparando a Figura 4.15 e a Figura 4.16, que a fervura em acetona não interfere na rugosidade média da superfície. Antes rms= 4,81 nm e após a fervura rms = 4,9 nm. O que se percebe são alguns picos maiores, estes podem ser partículas que foram agregadas a superfície da amostra durante o processo de fervura.

Figura 4.15 – Imagem AFM da rugosidade da superfície do PET/ITO antes de uma fervura em acetona.

Figura 4.16 - Imagem AFM da rugosidade da superfície do PET/ITO após fervura em acetona.

Na tentativa de analisar a rugosidade dos filmes do polímero semicondutor, P3HT, tentou-se depositá-lo sobre PMMA, cuja rugosidade já foi apresentada e o rms está em torno de 3nm. Porém o resultado mostrou que a solução de P3HT e clorofórmio interfere arduamente na estrutura do filme de PMMA, em alguns casos até removendo o filme. Como na estrutura *top-gate/bottom-contact* o filme semicondutor é depositado antes do PMMA, não é necessária a análise do filme de P3HT sobre PMMA. Portanto essa análise pôde ser feita sobre uma superfície com rugosidade também conhecida, porém que não fosse sensível ao clorofórmio. Para isso foi utilizado o oxinitreto de titânio, o mesmo oxinitreto utilizado para as estruturas *bottom-gate/bottom-contact*. O filme de P3HT foi depositado sobre o TiO_xN_y por *spin-coating* a 600rpm por 30s, a solução utilizada tinha concentração de 9mg/ml de P3HT em clorofórmio.

Figura 4.17 - Imagem AFM rugosidade TiO_xN_y sobre substrato de vidro/ITO

Figura 4.18 - Imagem AFM rugosidade P3HT sobre TiO_xN_y

Analisando a Figura 4.17 e Figura 4.18 de AFM, percebe-se que o filme de P3HT suaviza a rugosidade da superfície, reduzindo o rms de 3,23nm para 1,44nm. Foi medida também a espessura do filme de P3HT, 80nm. Percebendo que o pico máximo do filme de TiO_xN_y é 37,93nm, pode-se concluir que o filme do semiconductor recobriu esses picos e reduziu sua rugosidade.

4.5 Testes de flexão de transistores sobre PET

Os testes de flexão foram realizados em transistores sobre substrato de PET com arquitetura *top-gate/bottom-contact*. Os eletrodos de fonte e dreno são de ouro definidos por fotografação. O semiconductor é P3HT depositado a 600rpm, o isolante de porta é PMMA depositado a 3000rpm. O eletrodo de porta foi testado com duas maneiras de deposição, deposição através de máscara mecânica ou definida por fotografação e *lift-off*. Foram feitos testes de flexão nos transistores tracionados e comprimidos. Os transistores são considerados tracionados quando o substrato é flexionado “para baixo”, formando uma “parábola com concavidade para baixo”; nesse caso os transistores são esticados em relação à posição inicial. No caso da compressão, o substrato é flexionado na direção dos transistores, como se os transistores fossem esmagados um contra o outro. A figura abaixo demonstra os transistores sendo medidos enquanto são tracionados em diferentes raios de curvatura.

Figura 4.19 - Demonstração de como as amostras foram flexionadas em diferentes raios de curvatura.

Transistores foram medidos com diversos raios de curvatura, tanto em tração quanto em compressão. Foram usados diâmetros de 10,4cm, 5,8cm, 5,1cm, 3,3cm, 2,5cm, 2,0cm e 1,5cm (Figura 4.19). Inicialmente os transistores foram medidos

plano, sem sofrer nenhum estresse mecânico. Logo em seguida eles foram medidos em todos os raios de curvatura, do maior para o menor.

Como pode ser visto na Figura 4.20, há um pequeno aumento da corrente I_D conforme se diminui o diâmetro de tração. Esse aumento pode ser atribuído ao estresse mecânico causado pela tração, mas também devemos considerar outros efeitos que podem ter um resultado semelhante como a exposição ao oxigênio e à água e o estresse elétrico causado pelas medidas em seqüência.

Os principais parâmetros dos transistores se mantiveram quase constante durante as trações, houve uma pequena variação entre os transistores medidos no plano e em 2,0cm. A principal diferença foi percebida na relação I_{ON}/I_{OFF} , que diminuiu com a redução do diâmetro de tração, ela reduziu de 6,51 para 2,41. Ou seja, houve um aumento maior da corrente OFF maior do que da corrente ON. A tensão de limiar também sofreu um leve aumento, indo de -1,03V para 7,93V.

Figura 4.20 – Gráfico $I_D \times V_{GS}$ dos transistores sobre PET tracionados sobre diversos diâmetros de curvatura

Tentando verificar se as variações nas curvas eram principalmente devido a tração realizou-se testes de estresse elétrico, medindo-se o mesmo transistor diversas vezes no plano. Abaixo segue uma tabela indicando o aumento da corrente I_{ON} após uma seqüência de 21 medidas [42].

medida	I_D	intervalo entre medidas	medida	I_D	intervalo entre medidas
1	310 η A	0	11	327 η A	2 minutos
2	312 η A	0	12	328 η A	0
3	315 η A	0	13	330 η A	0
4	318 η A	0	14	332 η A	0
5	321 η A	0	15	334 η A	0
6	323 η A	0	16	335 η A	0
7	325 η A	0	17	337 η A	0
8	327 η A	0	18	338 η A	0
9	328 η A	0	19	339 η A	0
10	329 η A	0	20	340 η A	0
			21	329 η A	10 minutos

Tabela 4.3 – Sequência de medidas de corrente dos transistores para mostrar o estresse elétrico causado pelas medidas

Como pode ser visto na Tabela 4.3, a corrente de saturação tem um leve aumento após cada medida. Pode-se observar que após certo período sem aplicar tensão, medidas 11 e 21 da tabela, a corrente reduz, ou seja, o aumento deve-se a seqüência de medidas em curto intervalo de tempo. Com isso podemos concluir que parte do aumento da corrente observado nas medidas de tração dos transistores deve-se ao estresse elétrico das medidas. Porém em 21 medidas, feitas em 50 minutos, durante o teste de estresse houve um aumento de 10% na corrente enquanto que em 7 medidas, feitas em 6 horas, no teste de tração houve um aumento do 20%, portanto não é possível atribuir o aumento de corrente somente ao estresse elétrico.

Outro fator que pode acarretar aumento das correntes ON e OFF, como observado durante os testes de tração, é a dopagem do semiconductor orgânico, o P3HT. Porém será demonstrado no item 4.6 que a dopagem dos transistores com a estrutura *top-gate/bottom-contact* não é percebida durante a primeira semana de vida do transistor. Portanto, podemos concluir que a tração do transistor acarreta em aumento de corrente e piora da tensão de limiar.

O teste de compressão teve um resultado contrario ao de tração, pode ser observado na Figura 4.21 que ao se comprimir os transistores, mesmo no maior diâmetro de curvatura, já pode ser observado um efeito de redução da corrente na saturação.

Figura 4.21 - Gráfico $I_D \times V_{GS}$ dos transistores sobre PET comprimidos sobre diversos diâmetros de curvatura

Assim como nos testes de tração, nos testes de compressão pode-se observar um aumento da corrente I_D na saturação. Como já foi discutido, pequena parte desse efeito pode ser atribuída ao estresse elétrico causado pelas várias medidas em sequência. Durante as medidas foi observado que os transistores foram muito mais sensíveis à compressão do que à tração, logo após a compressão no diâmetro de 5,8cm as curvas $I_D \times V_{GS}$ dos transistores começaram a apresentar efeitos que demonstravam fragilidade dos dispositivos. Portanto, também podemos atribuir parte do aumento de corrente ao essa fragilidade. A Figura 4.22 mostra o resultado da compressão dos transistores, conforme V_{DS} aumenta percebe-se que o dielétrico está prestes a romper.

Figura 4.22 - Gráfico $I_D \times V_{GS}$ de transistores sobre PET comprimido com diâmetro de curvatura de 2,0cm

Os efeitos encontrados durante as medidas de tração e compressão dos transistores, ou seja, o aumento da corrente de saturação durante a tração e sua redução durante a compressão, e as variações de V_t e $I_{ON/OFF}$ já foi evidenciada em outros trabalhos [43].

Embora os transistores com filmes orgânicos sobre substratos flexíveis possam ser considerados dispositivos maleáveis, essa característica tem um limite. Nenhum dos transistores medidos, na tração ou compressão, funcionou após ser tracionado num diâmetro de 1,5cm, nem quando feitos planos novamente.

Foi verificado que ao tracionar o transistor em 1,5cm de diâmetro, ocorreram trincas nas trilhas e nos eletrodos de ouro como pode ser observado na Figura 4.23. Já no caso da compressão em 2,5cm, após deixar os transistores planos eles não funcionaram mais e apresentaram as mesmas trincas que na tração. Essas fissuras impossibilitaram a conexão elétrica entre as pontas de medição e os transistores e destroem os eletrodos de fonte e dreno.

Figura 4.23 – Fissuras nas trilhas de ouro e nos eletrodos de fonte e dreno dos transistores após serem tracionados

Para verificar se ao deixar os transistores planos os efeitos da flexão sumiam, foram feitos testes medindo o transistor tracionado e plano em diversos diâmetros de curvatura. Os dispositivos foram medidos planos, curvados em 10,4cm, planos, curvados em 5,1cm e assim sucessivamente até medir plano após 2,0cm. A Figura 4.24 mostra que o efeito da tração é mantido pelo transistor mesmo após deixar os dispositivos planos.

Figura 4.24 - Gráfico $I_D \times V_{GS}$ de transistores sobre PET tracionados e planos

Comparando com transistores inorgânicos, de silício amorfo, construídos sobre substratos flexíveis, pode-se observar que o comportamento dos dispositivos é semelhante para semicondutores orgânicos e inorgânicos. Tanto para transistores de silício amorfo quanto para transistores de P3HT observa-se um aumento da mobilidade no caso da tração e uma redução com a compressão. Assim como nos dispositivos aqui estudados, os inorgânicos são mais sensíveis à compressão do que à tração [44,45].

4.6 Verificação da degradação do transistor

Foram feitas medidas de transistores *top-gate/bottom-contact* durante certo período para verificar a degradação desses dispositivos. Os transistores foram medidos assim que fabricados e deixados em atmosfera ambiente protegidos da luz. O objetivo do teste era verificar a sensibilidade dos dispositivos ao oxigênio e água presentes no ar.

Figura 4.25 - Gráfico $I_D \times V_{GS}$ de transistores durante teste de degradação de transistores

É possível observar que durante a primeira semana quase não houve alteração nas características dos transistores (Figura 4.25). O fato pode ser

explicado devido à característica de encapsulamento que o filme de PMMA pode ter realizado sobre o P3HT. Porém essa vedação não permanece por um longo período, após dois meses foi possível observar consideráveis alterações nas características dos transistores. O PMMA não funciona com um encapsulante, porém pode ser utilizado para garantir que as medidas iniciais não apresentem os efeitos de exposição ao oxigênio e da humidade.

Figura 4.26 – Gráfico da variação da mobilidade em função do tempo

A Figura 4.26 mostra que após o primeiro dia a mobilidade dos transistores se estabiliza e durante a primeira semana permanece estável. Após 60 dias o valor ainda se mantém, embora já apresente uma variação, após 80 dias a mobilidade apresentou um acréscimo. Isso pode ser devido a dopagem do semicondutor após longo período de exposição ao ar.

Pode-se concluir que o filme de PMMA sobre o P3HT funciona como uma barreira temporária ao oxigênio e à umidade. Foi demonstrado [46] que após 24 horas há um aumento 1000 vezes na corrente I_D de um transistor com arquitetura *bottom-gate/top-contact*. Isso ocorre devido a exposição da camada semicondutora ao ar. No caso da estrutura aqui utilizada o filme semicondutor está protegido pelo filme de PMMA portanto tem maior resistência a exposição ao ar.

5 CONCLUSÕES

Utilizando o TiO_xN_y como isolante de porta para os transistores, foi possível obter um transistor orgânico, com P3HT como semicondutor, com tensões de operação entre -3V e -5V. Isso devido ao alto valor de sua constante dielétrica ($k \approx 40$). Porém não foi possível a fabricação de dispositivos sobre PET com o oxinitreto devido a rigidez do isolante.

Os resultados obtidos utilizando o P3HT como semicondutor são condizentes com a literatura e estão próximos aos melhores já apresentados, aproximadamente $10^{-2} \text{ cm}^2/\text{Vs}$. Embora a mobilidade esteja próxima ao limite do polímero utilizado, a relação $I_{\text{ON/OFF}}$ ainda precisa ser otimizada, buscando um incremento de 10^2 para que possa ser comparada aos melhores resultados da literatura.

O PMMA provou ser um bom isolante orgânico para utilização em transistores flexíveis. Através de processos simples foi possível depositar filmes reproduzíveis. Possui constante dielétrica é próxima a do SiO_2 , porém menor campo de ruptura. Também foi possível concluir que a deposição do filme de PMMA, por *spin coating*, sobre o filme de P3HT pode ser feita sem causar danos ao filme inferior.

A flexão sobre os transistores de P3HT e PMMA acarreta numa variação dos parâmetros dos dispositivos, que é dependente da direção de flexão (tração ou compressão) e do limite do raio utilizado. A tração dos transistores acarreta em um aumento dos parâmetros do transistor. Quando tracionados num diâmetro de curvatura de 2,0 cm, a corrente I_D sofre um aumento de até 30%, a relação entre a corrente $I_{\text{ON/OFF}}$ diminui em 85% e o V_t sofre um deslocamento no sentido positivo.

Já, no caso da compressão dos transistores, num diâmetro de curvatura de 2,0cm, temos uma pequena redução na corrente I_D , a relação $I_{\text{ON/OFF}}$ diminui em 25% e o V_t sofre um deslocamento no sentido negativo. Foi observado que os dispositivos são mais suscetíveis à compressão do que à tração, ficando mais frágeis mesmo com um diâmetro de curvatura maior que na tração.

CONTINUIDADE DO TRABALHO

Pode-se continuar o este trabalho buscando a fabricação de dispositivos totalmente orgânicos, eliminando os eletrodos de ouro na tentativa de reduzir ao máximo o raio de curvatura que os transistores podem ser flexionados. Os eletrodos de ouro podem ser substituídos por polímeros condutores como o PEDOT:PPS.

Testar o número de flexões aos quais os transistores podem ser submetidos, em diversos raios de curvatura.

Outro experimento interessante é viabilizar a deposição do TiO_xN_y sobre substratos flexíveis. Para isso é necessário buscar um material flexível que possa ser submetido a temperaturas superiores que o PET, como o PEN.

Aperfeiçoar os parâmetros dos transistores, aumentando a mobilidade e a relação $I_{\text{ON/OFF}}$.

PUBLICAÇÕES RELACIONADAS

Trabalhos completos publicados em anais de congressos:

1. ZANCHIN, V.R.; CAVALLARI, M.R.; ALBERTIN, K. F.; PEREYRA, I.; FONSECA, F. J.; ANDRADE A. M.. Low Voltage Organic Devices with High-k TiOxNy and PMMA Dielectrics for Future Application on Flexible Electronics. In: 26th Symposium on Microelectronics Technology and Devices (SBMicro 2011), 2011, João Pessoa, PB. Microelectronics Technology and Devices - SBMicro 2011. New Jersey, USA : The Electrochemical Society, 2011. v. 39. p. 455-460.

Resumos publicados em anais de congressos:

1. ZANCHIN, V. R. ; CAVALLARI, M. R. ; FONSECA, F. J. ; ANDRADE, A. M. . Estudo sobre o desempenho de transistores de filmes finos orgânicos fabricados sobre substratos flexíveis. In: II Workshop Instituto Nacional de Eletrônica Orgânica (INEO), 2010, Atibaia. Poster Presentation 2nd Workshop INEO, 2010. v. 1. p. 31-31.
2. ZANCHIN, V. R. ; CAVALLARI, M. R. ; FONSECA, F. J. ; PEREYRA, I. ; ALBERTIN, K. F. ; ANDRADE, A. M. . Flexible organic TFT with high-k TiOxNy dielectric. In: IX Brazilian MRS Meeting, 2010, Ouro Preto. IX Brazilian MRS Meeting Proceedings, 2010.
3. CAVALLARI, M. R. ; ZANCHIN, V. R. ; ARTESE, L. A. S. ; DA-SILVA, M. A. P. ; FONSECA, F. J. ; ANDRADE, A. M. . Nanoimprint of AZ1518 photoresist and microcontact printing of PEDOT electrodes for low cost electronics. In: X Brazilian MRS Meeting, 2011, Gramado - RS. X Brazilian MRS Meeting Proceedings, 2011.
4. BURINI JUNIOR, E. C. ; SANTOS, G. ; ZANCHIN, V. R. ; MOURA, T. N. ; SANTOS, E. R. ; FONSECA, F. J. ; ANDRADE, A. M. . Organic Photovoltaic Devices: ZnO instead PDOT/PSS. In: X Brazilian MRS Meeting, 2011, Gramado - RS. X Brazilian MRS Meeting Proceedings, 2011, 2011.

REFERÊNCIAS BIBLIOGRÁFICAS

1. ARNS, R. G. The other transistor: early history of the metal-oxide-semiconductor field-effect transistor. **Engineering Science and Education Journal**, p. 233-240, Outubro 1998.
2. WARD, J. Semiconductor Museum, 2002. Disponível em: <http://semiconductormuseum.com/PhotoGallery/PhotoGallery_CK722_Black.htm>. Acesso em: 16 Fevereiro 2011.
3. SHIRAKAWA, H. et al. Synthesis of electrically conducting organic polymers: halogen derivatives of polyacetylene, (CH)_x. **Journal of the Chemical Society, Chemical Communications**, p. 578-580, 1977.
4. TSUMURA, A.; KOEZUKA, H.; ANDO, T. Macromolecular electronic device: Field-effect transistor with a polythiophene thin film. **Applied Physics Letters**, v. 49 (18), p. 1210-1212, 1986.
5. SEDRA, A. S.; SMITH, C. K. Microeletronic Circuits. 4. ed. [S.l.]: Makron Books, 2000. Cap. 5 - Field Effect Transistors (FETs), p. 328 - 441.
6. CRONE, B. et al. Large-scale complementary integrated circuits based on organic transistors. **Nature**, v. 403, n. 521-523, 2000.
7. TORSI, L. et al. A sensitivity-enhanced field-effect chiral sensor. **Nature Materials**, v. 7, p. 412-417, 2008.
8. AMUNDSON, K. et al. Flexible, Active-Matrix Display Constructed Using a Microencapsulated Electrophoretic Material and an Organic-Semiconductor-Based Backplane. **Proc. Society for Information Display**, v. SID 01 Digest, p. 160-163, 2001.
9. SEKITANI, T. et al. Bending experiment on pentacene field-effect transistors on plastic films. **APPLIED PHYSICS LETTERS**, v. 86, p. 073511, 2005.
10. JEDAA, A.; HALIK, M. Toward strain resistant flexible organic thin film transistors. **APPLIED PHYSICS LETTERS**, v. 95, p. 103309, 2009.
11. SKOTHEIM, T. A. **Handbook of Conducting Polymers**. New York: Marcel Dekker, v. vol. 1&2, 1986.
12. STALLINGA, P. Electrical Characterization of Organic Electronic Materials and Devices. [S.l.]: John Wiley and Sons Ltd, 2009. Cap. 1 - General Concepts, p. 1-38.
13. RUDGE, A. et al. CONDUCTING POLYMERS AS ACTIVE MATERIALS IN ELECTROCHEMICAL CAPACITORS. **JOURNAL OF POWER SOURCES**, v. 70, n. 3, p. 446-451.
14. FRIEND, R. H. et al. Electroluminescence in conjugated polymers. **NATURE**, v. 397, n. 6715, p. 121-128.
15. YONGYE, L. et al. For the Bright Future-Bulk Heterojunction Polymer Solar

- Cells with Power Conversion Efficiency of 7.4%. **ADVANCED MATERIALS**, v. 22, n. 20, p. E135-+, 2010.
16. MYNY, K. et al. Organic RFID transponder chip with data rate compatible with electronic product coding. **Organic Electronics**, v. 11, n. 7, p. 1176-79, 2010.
 17. YONGSUNG, J. et al. Stable Switching Characteristics of Organic Nonvolatile Memory on a Bent Flexible Substrate. **Advanced materials**, v. 22, n. 28, p. 3071-75, 2010.
 18. MYNY, K. et al. An 8b organic microprocessor on plastic foil. **IEEE International Solid-State Circuits Conference**, p. 322-24, 2011.
 19. MINEMAWARI, H. et al. Inkjet printing of single-crystal films. **Nature**, v. 475, p. 364-367, 2011.
 20. MARTINO, J. A.; PAVANELLO, M. A.; VERDONCK, P. B. **Caracterização elétrica de tecnologia e dispositivos MOS**. São Paulo: Pioneira Thomson Learning, 2003 p. 75 - 106.
 21. CAVALLARI, M. R. **Desenvolvimento de uma metodologia de fabricação de transistores de filmes finos orgânicos**. Escola Politécnica da Universidade de São Paulo. São Paulo. 2010.
 22. HOCHBERG, S. M. A. A. K. Process Engineering Analysis in Semiconductor Device Fabrication. [S.I.]: McGraw-Hill, 1993. p. 313.
 23. BAO, Z.; DODABALAPUR, A.; LOVINGER, A. J. Soluble and processable regioregular poly(3-hexylthiophene) for thin film field-effect transistor applications with high mobility. **Applied Physics Letters**, v. 69, n. 26, p. 4108-4110, 1996.
 24. ONG, B. S. et al. High-Performance Semiconducting Polythiophenes for Organic Thin-Film Transistors. **Journal of the American Chemical Society**, v. 126, n. 11, p. 3378–3379, 2004.
 25. LAWRENCE, C. J. The mechanics of spin coating of polymer films. **Physics of Fluids**, v. 31, p. 2786, 1988.
 26. SIRRINGHAUS, H. et al. High-resolution inkjet printing of all-polymer transistor circuits. **SCIENCE** , v. 290, n. 5499, p. 2123-2126, 2000.
 27. AUSTIN, M. D.; CHOU, S. Y. Fabrication of 70 nm channel length polymer organic thin-film transistors using nanoimprint lithography. **APPLIED PHYSICS LETTERS**, v. 81, n. 23, p. 4431-4433, 2002.
 28. KOENIG, M.; BOCK, K.; KLINK, G. Micro-contact Printing of OTFT on Polymer Foils. **IEEE 59TH ELECTRONIC COMPONENTS AND TECHNOLOGY CONFERENCE**, v. 1-4 , p. 1322-1324, 2009.
 29. NODA, M. et al. An OTFT-driven rollable OLED display. **JOURNAL OF THE SOCIETY FOR INFORMATION DISPLAY**, v. 19, n. 4, p. 316-322, 2011.
 30. HOROWITZ, G. Organic thin film transistors: From theory to real devices.

Journal of Materials Research, v. 19 (7), p. 1946 - 1962, 2004.

31. ESTRADA, M. et al. Mobility model for compact device modeling of OTFTs made with different materials. **SOLID-STATE ELECTRONICS**, v. 52 (5), p. 787-794, 2008.
32. FACCHETTI, A. Semiconductors for organic transistors. **Material Today**, v. 10 (3), p. 28-37, 2007.
33. LLOYD, G. et al. The properties of MOS structures using conjugated polymers as the semiconductor. **Microelectronic Engineering**, v. 59, p. 323-328, 2001.
34. LISCIO, A. et al. Charge transport in graphene-polythiophene blends as studied by Kelvin Probe Force Microscopy and transistor characterization. **Journal of Materials Chemistry**, v. 21, p. 2924, 2011.
35. CHUAN, L. et al. Solution-Processable Organic Single Crystals with Bandlike Transport in Field-Effect Transistors. **Advanced Materials**, v. 23, p. 523 - 526, 2011.
36. WANG, C.-H.; HSIEH, C.-Y.; HWANG, J.-C. Flexible Organic Thin-Film Transistors with Silk Fibroin as the Gate Dielectric. **Advanced Materials**, v. 23, p. 1630-1634, 2011.
37. KANG-JUN, B. et al. High Speeds Complementary Integrated Circuits Fabricated with All-Printed Polymeric Semiconductors. **JOURNAL OF POLYMER SCIENCE: PART B: POLYMER PHYSICS**, v. 49, p. 62 - 67, 2011.
38. MEERHOLZ, K. Device physics: Enlightening solutions. **Nature**, v. 437, p. 327-328, 2005.
39. FRANKLIN, K. **Estudo de camadas dielétricas para aplicação em capacitores MOS**. Tese (Doutorado) - Escola Politécnica, Universidade de São Paulo. São Paulo, p. 135. 2007.
40. ZANCHIN, V. R. et al. Low Voltage Organic Devices with High-k TiOxNy and PMMA Dielectrics for Future Application on Flexible Electronics. **ECS Transactions - 26th Symposium on Microelectronics Technology and Devices**, v. 39, 2011.
41. SZE, S. M. **Physics of Semiconductor Devices**. 2^o Edição. ed. New York: John Wiley & Sons, 1981.
42. WANG, S. D. et al. Bias stress instability in pentacene thin film transistors: Contact resistance change and channel threshold voltage shift. **APPLIED PHYSICS LETTERS**, v. 92, p. 063305, 2008.
43. ANATOLIY N. SOKOLOV, Y. C. O. B. J. A. Z. B. Mechanistic Considerations of Bending-Strain Effects within Organic Semiconductors on Polymer Dielectrics. **Advanced Functional Materials**, v. 22, p. 175, 2012.
44. WON, S. H. et al. Effect of Mechanical and Electrical Stresses on the Performance of an a-Si:H TFT on Plastic Substrate. **Journal of The Electrochemical Society**, v. 151, n. 3, p. G167-G170, 2004.

45. GLESKOVA, H. et al. Electrical response of amorphous silicon thin-film transistors under mechanical strain. **JOURNAL OF APPLIED PHYSICS**, v. 92, n. 10, p. 6224-6229, 2002.
46. LU, G. et al. Moderate doping leads to high performance of semiconductor/insulator polymer blend transistors. **Nature Communications**, v. 4, p. 1588, Março 2013.
47. CAMPBELL, S. A. **The Science and Engineering of Microelectronic Fabrication**. 2. ed. [S.l.]: VLSI Technology, McGraw-Hill, 2001.