UNIVERSIDADE DE SÃO PAULO
ESCOLA DE ENGENHARIA DE SÃO CARLOS

JOSIANI CRISTINA STEFANELO

**Fabricação e caracterização de transistores orgânicos
por impressão de jato de tinta**

São Carlos

2014

JOSIANI CRISTINA STEFANELO

**Fabricação e caracterização de transistores orgânicos
por impressão de jato de tinta**

Versão Corrigida

Tese apresentada ao programa de Pós-Graduação
em Ciência e Engenharia de Materiais da
Universidade de São Paulo, para obtenção do título
de Doutor em Ciências.

Área de concentração: Desenvolvimento,
Caracterização e Aplicação de Materiais.

Orientador(a): Prof. Dr. Roberto Mendonça Faria

São Carlos

2014

AUTORIZO A REPRODUÇÃO TOTAL OU PARCIAL DESTE TRABALHO,
POR QUALQUER MEIO CONVENCIONAL OU ELETRÔNICO, PARA FINS
DE ESTUDO E PESQUISA, DESDE QUE CITADA A FONTE.

S816f Stefanelo, Josiani Cristina
 Fabricação e caracterização de transistores
 orgânicos por impressão de jato de tinta / Josiani
 Cristina Stefanelo; orientador Roberto Mendonça Faria.
 São Carlos, 2014.

 Tese (Doutorado) - Programa de Pós-Graduação
 Interunidades em Ciências e Engenharia de Materiais e
 Área de Concentração em Desenvolvimento Caracterização
 e Aplicação de Materiais -- Escola de Engenharia de São
 Carlos; Instituto de Física de São Carlos; Instituto de
 Química de São Carlos, da Universidade de São Paulo,
 2014.

 1. Eletrônica orgânica. 2. Transistores. 3.
 Eletrônica impressa. 4. Impressão por jato de tinta. 5.
 P3HT. 6. P(NDI2OD-T2) . I. Título.

FOLHA DE JULGAMENTO

Candidata: Bacharel e Licenciada **JOSIANI CRISTINA STEFANELO**.

Título da tese: "Fabricação e caracterização de transistores orgânicos por impressão de jato de tinta".

Data da defesa: 02/07/2014.

Comissão Julgadora:

Resultado:

Prof. Titular **Roberto Mendonça Faria (Orientador)**
(Instituto de Física de São Carlos/IFSC)

APROVADO

Prof. Associado **Fernando Josepetti Fonseca**
(Escola Politécnica/USP)

APROVADO

Dra. **Debora Terezia Balog**
(Instituto de Física de São Carlos/IFSC)

APROVADO

Prof. Dr. **José Alberto Giacometti**
(Universidade Estadual Paulista "Júlio de Mesquita Filho"/UNESP-Presidente Prudente)

APROVADA

Profa. Dra. **Leni Campos Akcelrud**
(Universidade Federal do Paraná/UFPR)

APROVADO

Coordenador do Programa de Pós-Graduação em Ciências e Engenharia de Materiais:

Prof. Titular **Waldek Wladimir Bose Filho**

Presidente da Comissão de Pós-Graduação:

Prof. Associado **Paulo César Lima Segantine**

Aos meus pais, João e Vanda e meu
irmão Helton, por todo carinho e dedicação.
Aos meus avós Fausto e Aparecida e também
aos meus tios José, Rita e Maria por todos os
valiosos ensinamentos.

AGRADECIMENTOS

Primeiramente, agradeço a Deus por tudo que conquistei até o momento.

Ao Prof. Dr. Roberto Mendonça Faria pela orientação e paciência durante o decorrer deste trabalho.

Ao Prof. Dr. Paulo Barbeitas Miranda pela ajuda nas videoconferências com a *Empresa Microdrop*.

A Rosângela e a Simone por me auxiliarem sempre que precisei.

Aos técnicos: Níbio, Ademir e Bertho, Débora e Felipe pela ajuda sempre precisei. Agradeço em especial ao Marcos que sempre me ajudou a resolver os problemas com a impressora e ao Bruno que me ajudou na implementação da técnica de impressão por jato de tinta.

Agradeço a Ivani pela disponibilidade e atenção na realização das importações.

Ao Pedro Rebello pela ajuda nos momentos de sufoco com a cabeça de impressão da impressora *Canon*.

Ao Alexandre Maciel por me ajudar quando iniciei o trabalho com OFETs.

Aos companheiros de Laboratório: Washington, Douglas, Leonardo e Daniel.

As amigas: Lilian, Edna e Paula pela amizade, apoio, discussões e incentivo durante a realização deste trabalho. Gostaria de fazer um agradecimento especial a Lilian e a Edna que me ajudaram muito na fase final deste trabalho.

Aos amigos de sala: Adriano, Thiers, Filipe, Vana, Vanessa, Rafaela, Adriana, Val, Analine, Livia, Marli, Yu, Leonardo, Andrey e Juliana.

Ao Adriano, pela paciência, compreensão e carinho durante os anos de convivência.

Agradeço também a todos os meus tios e primos que me incentivaram e me apoiaram, desde o início de minha trajetória.

Aos meus pais, João e Vanda por sempre me apoiarem em todos os momentos.

As minhas avós Ana Maria e Aparecida e aos meus avôs Antonio e Fausto que mesmo não estando mais presente me deixaram grandes ensinamentos.

Ao meu irmão Helton e minha cunhada Amanda pela amizade e incentivo em todos os momentos.

Agradeço em especial a FAPESP pelo apoio financeiro deste projeto.

Agradeço também ao apoio financeiro da CAPES, CNPQ, FINEP e INEO.

Ao IFSC e a USP por toda infraestrutura oferecida.

Ao pessoal da gráfica do IFSC pela ajuda e disponibilidade.

Ao pessoal da pós-graduação Ciência e Engenharia de Materiais, em especial ao Victor pela ajuda e paciência.

Enfim, agradeço a todos que colaboraram direta ou indiretamente para a realização desse trabalho.

“A ciência de hoje é a tecnologia de amanhã.”

Edward Teller

RESUMO

STEFANELO, J. C. **Fabricação e caracterização de transistores orgânicos por impressão de jato de tinta**. 139p. Tese (Doutorado) – Escola de Engenharia de São Carlos, Universidade de São Paulo, São Carlos, 2014.

A tecnologia dos semicondutores inorgânicos tem dominado a indústria eletrônica por muitos anos. No entanto, com a descoberta dos polímeros condutores um esforço considerável tem sido dedicado ao estudo e às aplicações tecnológicas desses materiais em dispositivos eletrônicos, dando início a um novo ramo da eletrônica: a Eletrônica Orgânica (EO). Uma das grandes vantagens da EO reside nos métodos de processamento. Os materiais orgânicos são facilmente processados em solução, portanto permite o uso de diversas técnicas de deposição, como por exemplo, as técnicas de impressão. Dentre as técnicas de impressão, a jato de tinta é a que mostra ser mais adequada à impressão de circuitos. Ela permite depositar volumes de soluções (ou suspensões) da ordem de picolitros em cada gota mantendo padrões bem definidos. Além disso, elimina o uso de máscaras, ocasionando diminuição nos custos e desperdício de material e, por ser um método de deposição tipo não-contato, minimiza possíveis contaminações. Esta tese dedicou-se, dentro desse contexto, ao domínio da técnica de jato de tinta para a confecção de transistores orgânicos (OFETs) tipo p e tipo n, e com aplicação em um inversor lógico unipolar. Os OFETs impressos usaram a arquitetura *top gate/bottom contact* (TG/BC). Os filmes semicondutores foram formados por várias linhas impressas sobre a região dos eletrodos fonte e dreno. Para os OFETs tipo p foi utilizado o semicondutor Poli(3-hexiltiofeno) régio-regular (rr-P3HT). Foram fabricados OFETs tipo p com a impressão de linhas utilizando os quatro diferentes padrões de deposição da impressora *Autodrop*. OFETs tipo p com mobilidade em torno de $3 \times 10^{-3} \text{ cm}^2/\text{V.s}$ e razões $I_{\text{on}}/I_{\text{off}}$ da ordem de 10^3 foram obtidos utilizando um padrão de deposição paralelo e outro perpendicular a fonte e dreno. Para os OFETs tipo n o semicondutor usado foi o Poli{[N,N'-bis(2-octildodecil)-naftaleno-1,4,5,8-bis(dicarboximida)-2,6-diil]-alt-5,5'-(2,2'-bitiofeno)]} (P(NDI2OD-T2)). Dentre os OFETs tipo n impressos os melhores apresentaram mobilidades em torno de $10^{-2} \text{ cm}^2/\text{V.s}$ e razões $I_{\text{on}}/I_{\text{off}}$ de aproximadamente 5×10^2 . Ambos os OFETs impressos foram aplicados em inversores lógicos digitais unipolares com ganhos maiores que 1.

Palavras-Chave: Eletrônica orgânica, Transistores, Eletrônica impressa, Impressão por jato de tinta, P3HT, P(NDI2OD-T2).

ABSTRACT

STEFANELO, J. C. **Fabrication and characterization of organic transistors by inkjet printing.** 139p. Tese (Doutorado) – Escola de Engenharia de São Carlos, Universidade de São Paulo, São Carlos, 2014.

The technology of inorganic semiconductors has dominated the industry of electronics for many years. However, since the discovery of conductive polymers considerable effort has been devoted to studies and technological applications of these materials in electronic devices, starting a new branch of electronics: Organic Electronics (OE). One of the great advantages of OE lies in the processing methods. The organic materials are easily handled in solution, thus allows the use of various deposition techniques, as for example the printing techniques. Among the techniques of printing, inkjet is showing to be more suitable for printing circuits. It allows you to deposit solutions (or suspensions) volumes on the order of picoliters in each drop, performing well-defined patterns. Furthermore, it eliminates the use of masks, resulting in reduced costs and material waste. This thesis is dedicated to the field of inkjet technique, specifically for the fabrication of organic transistors (OFETs), p-type and n-type, and application in a unipolar logic inverter. Printed OFETs used architecture top gate/bottom contact (TG/BC). The semiconductor films were formed by several printed lines on the region of the source and drain electrodes. For p-type OFETs we used poly (3- hexylthiophene) regio- regular (rr-P3HT) as semiconducting material. The p-type OFETs were fabricated using the four different patterns of deposition of the printer *Autodrop*. These OFETs showed mobility around $3 \times 10^{-3} \text{ cm}^2/\text{V.s}$ and $I_{\text{on}}/I_{\text{off}}$ ratio of the order of 10^3 for the deposition pattern parallel and perpendicular to source and drain. For the n-type OFETs the semiconductor used was Poly{[N,N'-bis(2-octyldodecyl)-naphthalene-1,4,5,8-bis(dicarboximide)-2,6-diyl]-alt-5,5'-(2,2'-bithiophene)]} (P(NDI2OD-T2)). Among the printed n-type OFETs the best showed mobility around of $10^{-2} \text{ cm}^2/\text{V.s}$ and $I_{\text{on}}/I_{\text{off}}$ ratio of the order of 5×10^2 . Both printed OFETs were applied in unipolar digital logic inverters, with gains greater than 1.

Keywords: Organic Electronics, Transistors, Printed Electronics, Inkjet printing, P3HT, P(NDI2OD-T2).

LISTA DE FIGURAS

Figura 1.1 -	a. Tela de Diodo emissor de luz orgânico (OLED). b. Células fotovoltaicas orgânica (OPVs). c. Transistores de efeito de campo orgânico (OFETs).....	25
Figura 1.2 -	Algumas técnicas de impressão. a. Gravura. b. Serigrafia. c. Flexografia. d. Impressão por jato de tinta.....	28
Figura 1.3 -	Relação de rendimento e tamanho característico mínimo para diversas técnicas de impressão e processos padrões.....	29
Figura 1.4 -	Esquema do modo de impressão por jato de tinta DOD.....	31
Figura 2.1 -	Fórmulas estruturais químicas dos semicondutores. a. P3HT. b. P(NDI2OD-T2).....	34
Figura 2.2 -	Fórmulas estruturais químicas de alguns polímeros dielétricos.....	35
Figura 2.3 -	Arquiteturas possíveis para os OFETs. a. <i>Bottom-gate/bottom-contact</i> (BG-BC). b. <i>Bottom-gate/top-contact</i> (BG-TC). c. <i>Top-gate/bottom-contact</i> (TG-BC). d. <i>Top-gate/Top-contact</i> (TG-TC).....	37
Figura 2.4 -	Esquema de um OFET do tipo <i>bottom-gate/top-contact</i> . Com as ddp aplicadas e mostrando as dimensões do canal: comprimento (L) e largura (W).....	38
Figura 2.5 -	Medida de I_D vs. V_D para vários valores de V_G . Denominada curva de saída do transistor.....	38
Figura 2.6 -	Curva de transferência do OFET na escala <i>semi-log</i>	42
Figura 2.7 -	Ilustração dos diferentes tipos de inversores.....	43
Figura 2.8 -	Esboço da curva característica de transferência de tensão (CTT) do inversor lógico digital.....	45
Figura 2.9 -	CTT ideal de um inversor.....	46
Figura 2.10 -	Critérios para a determinação das margens de ruídos dos inversores. a. critério do produto máximo (MPC). b. critério é o da inclinação negativa (NSC).....	47

Figura 2.11 -	Formação da gota. a. Jato de fluido permanece acoplada ao bico por uma cauda. b. Desprendimento do jato do bico com a formação de gotas secundárias.....	48
Figura 2.12 -	Exemplos dos principais padrões de linhas impressas. a. Gotas individuais. b. <i>Scalloped</i> . c. Uniforme. d. Com saliências (<i>bulges</i>). e. Moedas empilhadas.....	50
Figura 3.1 -	Máscaras de sombra usadas na evaporação dos eletrodos. a. Eletrodo porta. b. Eletrodo fonte/dreno. c. Desenho com a sobreposição das máscaras, mostrando os 9 transistores e o capacitor.....	52
Figura 3.2 -	Substratos evaporados. a. Fonte e dreno de Au evaporada. b. Porta evaporada de Al. c. Transistor finalizado, já com as duas evaporações.....	53
Figura 3.3 -	a, b e c. Partes do porta amostra. a. Região interna da parte superior com a extremidade das pontas de ouro. b. Região externa da parte superior. c. Parte inferior. d. Porta amostra montado. e. Criostato usado para medida dos transistores.....	55
Figura 3.4 -	a. Caracterizador de semicondutor <i>Keithley 4200</i> . b. impedânciometro <i>Solartron 1260</i> conectado a uma interface dielétrica <i>Solartron 1296</i>	55
Figura 3.5 -	Esquema de medidas para os transistores. a. Medidas DC usando o caracterizador de semicondutor <i>Keithley 4200</i> . b. Medidas AC usando o <i>Solartron</i> para a obtenção da medida da capacitância do isolante.....	56
Figura 3.6 -	Esquema de um inversor unipolar formado por um resistor e um transistor.....	56
Figura 3.7 -	Esquema da montagem experimental do inversor construído.....	57
Figura 3.8 -	Ângulo de contato θ de uma gota sobre uma superfície sólida plana.....	58
Figura 3.9 -	Impressora <i>Autodrop</i> . a. Visão geral. b. Ampliação da área destacada em verde mostrando seu sistema de impressão.....	59
Figura 3.10 -	a. Pulso elétrico. b. Matriz impressa.	60
Figura 3.11 -	Passos para construir os OFETs impressos (<i>Fonte: autor</i>). a. Passo 1 - Substrato com os eletrodos fonte e dreno de Au evaporados. b. Passo 2 - Deposição do semicondutor por jato de tinta na região da fonte e dreno. c. Passo 3 –Deposição do dielétrico por <i>spin-casting</i> e evaporação da porta de Al.....	61

Figura 3.12 -	a. Arquitetura construída - <i>top gate/bottom contact</i> (TG/BC) e a indicação da técnica de deposição de cada camada. b. e c. fórmulas estruturais químicas dos semicondutores. b. P3HT. c. P(NDI2OD-T2).....	61
Figura 3.13 -	a. <i>Glove-box Inertec</i> . b. <i>Glove-box mBraun</i> . c. Câmara para transporte de dispositivos.....	63
Figura 4.1 –	Uma série de fotos mostrando a formação e ejeção de gotas da solução de P3HT em função do tempo.....	66
Figura 4.2 –	Formação da mancha de café nas impressões da solução de P3HT. Com a região mais escura (borda) correspondendo a maior espessura, e a região mais clara (centro) menor espessura (barra de escala 100 μm).	67
Figura 4.3 -	Imagens de microscopia por reflexão das diferentes proporções de THF acrescentado ao o-DCB.....	68
Figura 4.4 –	Linhas impressas com diferentes espaçamentos de centro de gotas.....	69
Figura 4.5 –	Linhas impressas com diferentes velocidades de deposição.....	69
Figura 4.6 –	Linhas impressas com diferentes frequências de deposição.....	70
Figura 4.7 –	Linhas impressas com diferentes distâncias bico de impressão-substrato (D_{b-s}).....	71
Figura 4.8 –	Linhas impressas com a limpeza do substrato com nitrogênio.....	71
Figura 4.9 –	a. Conjunto de várias linhas impressas sem aquecimento do substrato. b. e c. Linhas impressas com aquecimento do substrato. b. linhas separadas. c. Conjunto de linhas.	72
Figura 4.10 –	Conjunto de várias linhas impressas sobre a região da fonte e dreno. Impressões com distância de centro de gotas e de linhas de 100 μm . a. Transistor T5. b. Transistor T6.	73
Figura 4.11 –	Curvas de transferência originais e normalizadas.....	75
Figura 4.12 –	Quatro diferentes padrões para impressões utilizando a impressora <i>Autodrop</i>	76
Figura 4.13 –	Curvas de caracterização (saída e transferência) dos OFETs para os diferentes padrões de impressão com os maiores valores de razão on/off. a. OFET 1C- padrão 1. b. OFET 2C – padrão 2. c. OFET 3B – padrão 3. d. OFET 4D – padrão 4.	77
Figura 4.14 –	Análise da razão I_{on}/I_{off} dos OFETs com diferentes padrões.....	79

Figura 4.15 –	Curvas de transferência para os OFETs construídos com o padrão 1.....	79
Figura 4.16 –	Curvas $(I_D.L/W)^{1/2} \times V_G$ (curva preta) e $\text{Log}(I_D.L/W) \times V_G$ (curva azul) dos OFETs para os diferentes padrões de impressão com os menores valores de S . a. OFET 1A- padrão 1. b. OFET 2B – padrão 2. c. OFET 3B – padrão 3. d. OFET 4D – padrão 4.....	80
Figura 4.17 –	Análise de S dos OFETs com diferentes padrões.....	82
Figura 4.18 –	Curvas de caracterização dos OFETs saída, transferência. Ao lado a curva $(I_D.L/W)^{1/2} \times V_G$ (curva preta) e $\text{Log}(I_D.L/W) \times V_G$ (curva azul) dos OFETs que apresentaram menores valores de V_T para os diferentes padrões. a. OFET 1E. b. OFET 2F. c. OFET 3E. d. OFET 4A.....	83
Figura 4.19 –	Análise de V_T dos OFETs com diferentes padrões.....	85
Figura 4.20 –	OFETs que apresentaram maiores valores de μ_{sat} para os diferentes padrões. a. OFET 1F. b. OFET 2E. c. OFET 3C. d. OFET 4C.....	86
Figura 4.21 –	Análise de μ_{sat} dos OFETs com diferentes padrões.....	88
Figura 4.22 –	Comparação dos parâmetros obtidos para os transistores construídos com o padrão 1 com diferentes distância das linhas. a. mobilidade. b. razão on/off. c. V_T . d. S	89
Figura 4.23 –	Imagem da falha de deposição no canal do transistor, com distância de linhas de 130 μm	90
Figura 4.24 –	Comparação dos parâmetros obtidos para os transistores construídos com o padrão 3 com diferentes distância das linhas. a. mobilidade. b. razão on/off. c. V_T . d. S	91
Figura 4.25 –	Curvas de transferência. a. OFET 5A. b. OFET 5B. c. OFET 5C. d. OFET 5D.	92
Figura 4.26 –	Curva de corrente de fuga (I_G) em função do V_G . a. OFET 5B. b. OFET 5D.....	93
Figura 4.27 –	Porcentagem de OFETs funcionando para os diferentes números de camadas.....	94
Figura 4.28 -	Comparação dos parâmetros obtidos para os transistores construídos com o padrão 1 com diferentes número de camadas. a. mobilidade. b. razão $I_{\text{on}}/I_{\text{off}}$. c. V_T . d. S	96
Figura 4.29 –	Curvas de caracterização do OFET com semicondutor depositado por <i>spin-casting</i> . a. Curva de saída. b. Curva de transferência.....	97

Figura 5.1 –	Curvas de caracterização: saída e transferência. Semicondutor depositado por <i>spin-casting</i> . a. OFET 7A. b. OFET 7B. c. OFET 7C.....	101
Figura 5.2 –	Ejeção de gotas usando 3 larguras de pulsos distintos e apenas 1 altura de pulso. a. Ejeção instável. b. duas gotas. c. Somente gota primária.....	102
Figura 5.3 –	Linhas impressas usando a solução de P(NDI2OD-T2) com 3mg/mL com diferentes espaçamentos de gotas. a. Temperatura do substrato 70°C. b. Temperatura do substrato 90°C. ($D_{b-s}=1,5\text{mm}$).....	103
Figura 5.4 –	Linhas impressas com espaçamento de gotas de 80 μm com temperatura de 90°C.....	103
Figura 5.5 –	Ejeção de gotas em diferentes instantes usando a solução de P(NDI2OD-T2) com 6 mg/mL. a. $t=208\ \mu\text{s}$. b. $t=281\ \mu\text{s}$. c. $t=332\ \mu\text{s}$	104
Figura 5.6 –	Linhas impressas usando a solução de P(NDI2OD-T2) com 6 mg/mL com diferentes espaçamentos de gotas, com temperatura do substrato 90°C.....	105
Figura 5.7 –	Curvas de caracterização do OFET 8A (tipo n) com o semicondutor depositado por impressão por jato de tinta. a. Curva de saída. b. Curva de transferência. c. Curvas $(I_D.L/W)^{1/2} \times V_G$ (curva preta) e $\text{Log}(I_D.L/W) \times V_G$ (curva azul).....	106
Figura 5.8 –	Curvas de caracterização do OFETs 9: curva de saída, transferência. Ao lado a curva $(I_D.L/W)^{1/2} \times V_G$ (curva preta) e $\text{Log}(I_D.L/W) \times V_G$ (curva azul). Semicondutor depositado por impressão por jato de tinta. a. OFET 9A. b. OFET 9B. c. OFET 9C.....	108
Figura 5.9 –	Curvas dos OFETs 9A, B e C. a. Curva de transferência. b. Curva $(I_D.L/W)^{1/2} \times V_G$, curva da qual se obtém a mobilidade do OFET.....	109
Figura 5.10 –	Comparação dos parâmetros obtidos para os transistores tipo n impressos construídos com o padrão 1 com $d_{\text{linha}}=80\mu\text{m}$. a. mobilidade. b. razão $I_{\text{on}}/I_{\text{off}}$. c. V_T . d. S.....	110
Figura 5.11 –	Comparação das correntes de on (I_{on}) e de off (I_{off}) para os OFETs 10 e 11 para $V_D=80\text{V}$	110
Figura 5.12 –	Curvas de caracterização de dois dos OFETs 12: curva de saída e transferência. Ao lado a curva $(I_D.L/W)^{1/2} \times V_G$ (curva preta) e $\text{Log}(I_D.L/W) \times V_G$ (curva azul). a. OFET 12A. b. OFET 12B.....	112
Figura 5.13 –	Comparação das correntes de on (I_{on}) e de off (I_{off}) para os OFETs 12 em $V_D=80\text{V}$	113

Figura 5.14 –	Curvas de caracterização dos OFETs 13: curva de saída e transferência. Ao lado a curva $(I_D.L/W)^{1/2} \times V_G$ (curva preta) e $\text{Log}(I_D.L/W) \times V_G$ (curva azul). a. OFET 13A. b. OFET 13B. c. OFET 13C.....	114
Figura 5.15 -	Curvas de transferência dos OFETs 13.....	115
Figura 5.16 –	Curvas de caracterização: saída e transferência. Semicondutor depositado por <i>spin-casting</i> . a. OFET 14A. b. OFET 15A. c. OFET 16C.	117
Figura 5.17 –	Comparação dos parâmetros obtidos para os transistores tipo n por spin-casting com deposições e caracterizações em diferentes atmosferas. a. mobilidade. b. razão I_{on}/I_{off} . c. V_T . d. S	118
Figura 5.18 –	Comparação das correntes de on (I_{on}) e de off (I_{off}) para os OFETs 14, 15 e 16 em $V_D=80V$	118
Figura 5.19 –	Curvas de transferência e ao lado a curva de corrente de fuga (I_G) em função de V_G . a. OFET 16C. b. OFET 8A. c. OFET 9A. d. OFET 9B. e. OFET 13A. f. OFET 13C.	119
Figura 6.1 –	Curvas de caracterização do transistor. a. Curva de saída. b. Curva de transferência. Curvas de caracterização do inversor com resistor de carga tipo p. c. Característica de transferência de tensão. d. Ganho de voltagem do inversor.	122
Figura 6.2 –	Cálculo dos níveis de ruído do inversor com resistor de carga tipo p através do critério do produto máximo (MPC).....	123
Figura 6.3 –	Curvas de caracterização do transistor: a. Curva de saída. b. Curva de transferência. Curvas de caracterização do inversor com resistor de carga tipo n. c. Característica de transferência de tensão. d. Ganho de voltagem do inversor. As curvas c e d foram feitas para diversos valores de resistência.	124
Figura 6.4 –	Cálculo dos níveis de ruído do inversor com resistor de carga tipo n através do critério do produto máximo (MPC).....	125

LISTA DE TABELAS

Tabela 2.1 -	Descrição dos pontos importantes da CTT.....	44
Tabela 3.1 –	Características dos transistores mostrados na figura 3.1c.....	53
Tabela 3.2 –	Propriedades das soluções impressas.....	58
Tabela 4.1 –	Valores dos comprimentos de canais nominais e medidos.....	74
Tabela 4.2 –	Parâmetros extraídos das curvas de transferência no regime de saturação obtidos das curvas da figura 4.13.....	78
Tabela 4.3 –	Valores de S obtidos a partir da figura 4.16 para cada um dos padrões.....	81
Tabela 4.4 –	Valores de V_T obtidos a partir da figura 4.18 para cada um dos padrões.....	84
Tabela 4.5 –	Valores de μ_{sat} obtidos a partir da figura 4.20 para cada um dos padrões.....	87
Tabela 4.6 -	Melhores parâmetros obtidos para os OFETs com cada um dos padrões.....	93
Tabela 4.7 –	Parâmetros do OFET fabricado com o semicondutor depositado por <i>spin-casting</i>	97
Tabela 5.1 –	Parâmetros extraídos das curvas de transferência no regime de saturação obtidos das curvas da figura 5.1. Semicondutor depositado por <i>spin-casting</i>	100
Tabela 5.2-	Parâmetros extraídos das curvas de transferência no regime de saturação obtidos das curvas da figura 5.7. Semicondutor depositado por impressão, padrão 1 ($d_{linhas}=100\ \mu m$).....	106
Tabela 5.3 –	Parâmetros extraídos das curvas de transferência no regime de saturação obtidos das curvas da figura 5.8. Semicondutor depositado por impressão, padrão 1 ($d_{linhas}=80\ \mu m$).....	107
Tabela 5.4 –	Parâmetros extraídos das curvas de transferência no regime de saturação obtidos dos OFETs 12. Semicondutor depositado por impressão, padrão 1.....	112

Tabela 5.5 –	Parâmetros extraídos das curvas de transferência no regime de saturação obtidos dos OFETs 13. Semicondutor depositado por impressão, padrão 1.....	113
---------------------	--	-----

SUMÁRIO

1	Introdução.....	25
1.1	Eletrônica orgânica.....	25
1.2	Técnicas de impressão.....	27
1.3	Aplicação da técnica de impressão por jato de tinta na fabricação de transistores.....	31
1.4	Organização da tese.....	32
2	Transistores e impressão por jato de tinta.....	33
2.1	Semicondutores e dielétricos orgânicos.....	33
2.2	Transistores de efeito de campo orgânico e inversores lógicos.....	36
2.2.1	Diferentes arquiteturas dos transistores.....	36
2.2.2	Funcionamento e caracterização dos transistores.....	37
2.2.3	Inversores lógicos digitais.....	42
2.3	Técnica de impressão por jato de tinta.....	48
2.3.1	Formação de gotas.....	48
2.3.2	Linhas impressas pela técnica de impressão por jato de tinta.....	49
3-	Materiais e métodos experimentais.....	51
3.1	Procedimento de limpeza do substrato.....	51
3.2	Sistemas de fabricação e medida de transistores e inversores.....	51
3.3	Caracterização e impressão das soluções.....	57
3.4	Processo de fabricação dos transistores.....	60
4	Transistores de rr-P3HT impressos por jato de tinta.....	65
4.1	Impressão da solução de P3HT.....	65

4.2 OFETs impressos com diferentes padrões de impressão.....	73
4.3 OFETs impressos com número de camadas diferentes.....	94
4.4 Transistores impressos por jato de tinta e por <i>spin-casting</i>	96
4.5 Conclusões do capítulo	98
5 Transistores usando o semicondutor P(NDI2OD-T2).....	99
5.1 Transistores com P(NDI2OD-T2) depositado por <i>spin-casting</i>	99
5.2 Impressão da solução de P(NDI2OD-T2).....	101
5.3 Transistores impressos usando P(NDI2OD-T2).....	105
5.4 Transistores impressos utilizando solução com maior concentração.....	111
5.5 Conclusões do capítulo.....	120
6 Inversores lógicos digitais.....	121
6.1 Inversores lógicos unipolares.....	121
6.2 Conclusões do capítulo.....	125
7 Conclusões e perspectivas.....	127
Referências	131

1 Introdução

1.1 Eletrônica orgânica

A indústria de semicondutores vem sendo dominada pela tecnologia do silício desde a década de 1960. Entretanto, nas últimas décadas novos materiais têm sido descobertos e novas tecnologias de processamento têm sido geradas nos laboratórios de pesquisa, e uma das tecnologias mais promissoras é a que envolve materiais orgânicos, cujos dispositivos podem ser processados por técnicas de impressão. A descoberta de polímeros que apresentam condutividade elétrica variável sob dopagem¹ abriu caminho para uma nova era na eletrônica: a chamada Eletrônica Orgânica (EO). O desenvolvimento da eletrônica orgânica permitiu a aplicação de materiais orgânicos em dispositivos que foram concebidos e desenvolvidos no escopo da eletrônica inorgânica, surgindo os: diodos emissores de luz orgânicos (OLEDs)², células fotovoltaicas orgânicas (OPVs)³ e transistores de efeito de campo orgânico (OFETs)⁴. A figura 1 mostra aplicações desses dispositivos orgânicos.

Figura 1.1 –**a.** Tela de Diodo emissor de luz orgânico (OLED) (*Fonte: ref. 5*). **b.** Células fotovoltaicas orgânica (OPVs) (*Fonte: ref. 6*). **c.** Transistores de efeito de campo orgânico (OFETs) (*Fonte: autor*).

Uma das grandes vantagens da eletrônica dos materiais orgânicos, quando comparados aos inorgânicos, está nos métodos de processamento; orgânicos são facilmente processados em solução o que não acontece com os inorgânicos. Essa característica traz versatilidade à cadeia produtiva, pois permite o uso de diversas técnicas de deposição. Dentre as técnicas de deposição de filmes finos, as de impressão merecem destaque. A combinação da solubilidade

dos materiais orgânicos eletrônicos com as técnicas de impressão propiciou o surgimento da eletrônica impressa e como consequência, a possibilidade de impressão de dispositivos em grandes áreas (painéis de iluminação, painéis fotovoltaicos, sensores químicos e biológicos, etc.) e de miniaturização (pixels de telas eletroluminescentes, elementos de circuito na escala micrométrica, etc.). A eletrônica orgânica e impressa é uma área em expansão, apresentando um crescimento esperado de mercado de 16 bilhões de dólares em 2013 para aproximadamente 76 bilhões de dólares em 2023, segundo um estudo intitulado *Printed, Organic & Flexible Electronics: Forecasts, Players & Opportunities 2013-2023*⁷.

O transistor é o componente essencial da eletrônica, seja ela orgânica ou inorgânica, e utilizado na confecção desde os circuitos mais simples até os mais complexos, como é o caso de um circuito integrado. Há, portanto, interesse muito grande na obtenção de transistores orgânicos utilizando técnicas de impressão⁸, principalmente pela tecnologia de impressão por jato de tinta^{9,10}.

Uma das limitações atuais para a utilização de transistores orgânicos está relacionada à mobilidade de portadores de carga que ainda é relativamente baixa quando comparada às versões inorgânicas. No entanto, algumas aplicações já são possíveis, como no controle de *pixels* em matrizes ativas¹¹, controle de circuitos de cartões inteligentes, os RFIDs (*radio-frequency identification*)¹², como elementos ativos em biossensores¹³ e em sensores luminosos¹⁴. Em muitas dessas aplicações citadas, os transistores se combinam formando inversores lógicos digitais.

Existem dois grupos principais de inversores lógicos digitais: os unipolares e os complementares. O primeiro grupo é formado por inversores construídos com transistores de apenas um tipo (p ou n), enquanto o segundo grupo utiliza transistores dos dois tipos (p e n). Com os materiais orgânicos é possível a construção de ambos os tipos de inversores^{15,16,17}. Porém, o maior desafio está na construção dos inversores complementares orgânicos, pois para que um inversor funcione adequadamente, os transistores tipo-p e tipo-n precisam ter desempenhos semelhantes^{18,19}. Para isso, grande esforço foi feito no desenvolvimento de novos materiais, principalmente nos semicondutores orgânicos tipo-n, que desde o início das pesquisas em EO suas propriedades eletrônicas são inferiores às do tipo-p²⁰. Entretanto, atualmente muitos dos obstáculos em termos de engenharia de materiais já foram superados e têm-se a disposição materiais que satisfazem os requisitos para a construção do inversor complementar orgânico (CMOS - *complementary metal oxide semiconductor*)^{21,22}.

Em âmbito nacional a eletrônica orgânica começou a ser desenvolvida recentemente. A área tomou fôlego a partir da implantação do Instituto Nacional de Eletrônica Orgânica (INEO), um dos Institutos Nacionais de Ciência e Tecnologia criados pelo Ministério da Ciência e Tecnologia em 2008 e que tem em sua coordenação o Grupo de Polímeros *Prof. Bernhard Gross* (IFSC/USP). Uma das metas do Grupo é a fabricação do CMOS orgânico impresso e é nesse cenário que esta tese de doutoramento se enquadra. Se, em termos de pesquisa, a eletrônica orgânica é incipiente no Brasil, o ramo da eletrônica orgânica impressa é ainda embrionário. Esta tese é um dos primeiros trabalhos sistemáticos na área (o primeiro do grupo) e envolve o domínio da tecnologia bem como a fabricação e caracterização sistemática de transistores orgânicos tipo-p e tipo-n impressos, além disso, esses transistores foram aplicados na construção de inversores lógicos digitais unipolares.

1.2 Técnicas de impressão

Dentre as técnicas de impressão que vêm sendo estudadas para utilização em eletrônica orgânica podemos citar: a de gravura^{6,8}, flexografia^{8,23}, serigrafia (*screen-printing*)⁸ e a de impressão por jato de tinta (*inkjet*)^{8,24}. Esquemas de cada uma dessas técnicas são mostrados na figura 1.2.

Figura 1.2 – Algumas técnicas de impressão. **a.** Gravura (Fonte: ref. 6). **b.** Serigrafia (Figura adaptada da ref. 8). **c.** Flexografia (Fonte: ref. 23). **d.** Impressão por jato de tinta (Fonte: ref. 24).

As técnicas de gravura (figura 1.2a) e flexografia (figura 1.2c) são ambas baseadas sistemas rotativos. A principal diferença entre essas duas técnicas está na localização da tinta no cilindro que contém o padrão a ser impresso. Na gravura a tinta se encontra nas cavidades do cilindro, enquanto que na flexografia a tinta se localiza na parte externa do cilindro. Ambas são técnicas de alto rendimento e estão incluídas na faixa de resolução média de 10 a 50 μm , porém a flexografia tem sua resolução mais próxima do limite superior da faixa (50 μm), como pode ser visto na figura 1.3. Outra técnica de impressão é a serigrafia (figura 1.2b), uma técnica na qual o padrão impresso é criado numa tela e a tinta é passada por esta tela deixando no substrato o padrão desejado. Das técnicas citadas é a que se encontra na faixa de resolução baixa (>50 μm). A técnica de impressão por jato de tinta (figura 1.2d), é a mais comum de todas, pois é muito utilizada em impressoras comerciais que são utilizadas no cotidiano. Ela possui um orifício na cabeça de impressão por onde as gotas de tintas são ejetadas e depositadas diretamente sobre o local a ser impresso. A resolução desta técnica está na mesma faixa da gravura e flexografia (faixa da resolução média de 10 a 50 μm), porém o rendimento da técnica de impressão por jato de tinta é considerado de médio a baixo, o que a torna adequada para deposições em áreas específicas e em dimensões menores.

Figura 1.3 – Relação de rendimento e tamanho característico mínimo para diversas técnicas de impressão e processos padrões (Figura adaptada da ref. 6).

A técnica de impressão por jato de tinta tem atraído considerável interesse nos últimos anos, e um dos motivos que tem levado a esse interesse é a sua versatilidade. Ela pode ser utilizada na fabricação de telas policromáticas de diodos poliméricos emissores de luz, em padrões tridimensionais, cartões inteligentes, em sistemas para dosagem de drogas e, principalmente, em dispositivos eletrônicos poliméricos. Essa técnica permite depositar volumes da ordem de picolitros de soluções (ou suspensões) em cada gota mantendo padrões bem definidos. Além disso, elimina o uso de máscaras, ocasionando diminuição nos custos e desperdício de material e, por ser um método de deposição tipo não-contato, minimiza possíveis contaminações.

Nesse contexto o domínio da tecnologia de fabricação de dispositivos na escala micrométrica por impressão via jato de tinta pode tornar-se uma ferramenta essencial não só à Eletrônica Orgânica, mas também a toda Eletrônica que venha usar alguma tinta eletrônica. No entanto, apesar do avanço observado até o momento nessa área, várias dificuldades tecnológicas ainda têm de ser vencidas. Para qualquer impressão o domínio das propriedades físico-químicas da tinta é essencial. Os obstáculos iniciam-se na formulação da tinta eletrônica. Há muita pesquisa na síntese de novas moléculas eletrônicas, que além de oferecer propriedades semicondutoras adequadas, devem obedecer parâmetros de solubilidade e de propriedades fluídicas compatíveis com a técnica de impressão. A arquitetura da cabeça de impressão e de todo o sistema de impressão, assim como a escolha e a preparação do substrato completam os parâmetros exigidos pela técnica para uma boa impressão²⁵. Dentre as

propriedades fluídicas destacamos a viscosidade da solução, a tensão superficial da gota, o ângulo de contato entre uma gota e o substrato escolhido e a dinâmica da formação da gota por jato de tinta gota-a-gota (*drop-on-demand- DOD*)²⁶. Essas propriedades são fundamentais, pois permitem estudar o processo de fluxo assim como a interação da gota caindo sobre o substrato. Além das propriedades das tintas, a energia de superfície do substrato é de fundamental importância à qualidade de impressão e reprodutibilidade.

As impressoras jato de tinta podem operar no modo contínuo ou no modo gota-a-gota (DOD - *Drop on Demand*). Atualmente a maioria das atividades de impressão por jato de tinta utiliza o método DOD, por permitir a formação de gotas de tamanho menores, por possuir maior precisão e, principalmente, por apresentar menores restrições nas propriedades das tintas²⁷. Neste modo de impressão, devido à formação de gotas individuais somente quando desejado, evita-se o desperdício de tinta. O esquema do método DOD é mostrado na figura 1.4. Nesse modo, uma onda de pressão ejeta gotas de tinta de um reservatório através de um bico. Existem dois métodos pelos quais a onda de pressão pode ser gerada: por processo térmico ou por processo piezoelétrico. No caso de impressoras térmicas (que também podem ser chamadas de jato de bolha, “*bubble-jet*”) a tinta é aquecida localmente para formar uma bolha de vapor que se expande rapidamente e colapsa gerando a onda de pressão necessária para ejetar a gota. Um limitante para o método DOD térmico é que geralmente o solvente usado é a água, o que pode limitar o número de materiais orgânicos a serem impressos. Porém, existem tintas não aquosas disponíveis no mercado. Por outro lado, as impressoras piezoelétricas dependem da deformação de algum material piezoelétrico para ocasionar a rápida mudança de volume e então gerar a onda de pressão. Diferente do método DOD térmico, o método DOD piezoelétrico é conveniente para uma variedade considerável de solventes. Em relação a escolha do solvente da tinta é importante destacar que solventes muito voláteis, como acetona e clorofórmio, não são adequados para o uso em impressoras jato de tinta, pois podem obstruir a abertura do bico pelo qual a gota é ejetada.

Figura 1.4 – Esquema do modo de impressão por jato de tinta DOD (Fonte: ref. 28).

Uma das alternativas para o uso da tecnologia de impressão por jato de tinta são as impressoras a jato de tinta *desktop*. O uso dessas impressoras tem como vantagens a disponibilidade e o baixo custo. Apesar dessas vantagens, existem algumas desvantagens. Uma delas vem do fato de que os cartuchos e a cabeça de impressão são geralmente feitos de plástico, impondo restrições aos solventes orgânicos. Outra deficiência é a ausência de câmeras para detectar a formação da gota, e com isso a precisão da localização é pobre. Além disso, são poucos os tipos de substratos para essas impressoras, que não são necessariamente os mais adequados para a impressão de materiais funcionais²⁶.

Existem várias impressoras disponíveis no mercado próprias para a impressão de materiais funcionais, como por exemplo: a *Autodrop* (da *Microdrop*), a *Microfab Jetlab-II*, *Litrex 70* e *Litrex 142*, *GeSiM Nanoplotter*, *PerKin-Elmer Biochip* e *Dimatix DMP-2800*.

1.3 Aplicação da técnica de impressão por jato de tinta na fabricação de transistores

Na literatura há vários trabalhos relatando a fabricação de transistores de efeito de campo orgânico (OFET) e inversores usando impressão por jato de tinta^{29,30}. Por exemplo, canais com comprimento da ordem de 100 nm foram obtidos através da técnica de impressão por jato de tinta auto-alinhada (*self-aligned inkjet printing technique*), desenvolvida por *Sirringhaus et al*³¹. Essas dimensões de canais foram obtidas modificando a energia de superfície de uma primeira camada impressa. Desta forma, a baixa energia de superfície da primeira impressão possibilitou a tinta da segunda impressão ser repelida antes da secagem, formando canais de 100 nm. Devido à redução no comprimento do canal houve melhora significativa no transistor fabricado usando este método. Outra forma de obter canais de

ordem sub-micrométrica foi através da combinação da técnica de impressão por jato de tinta e a ablação a laser. Na ablação a laser, pode-se utilizar lasers pulsados (femtosegundos)³². Linhas de prata foram impressas por jato de tinta e com a ablação pôde-se obter canais com comprimentos da ordem de 700 nm.

Além dos eletrodos impressos, outra camada dos OFETs que costuma ser impressa é a do semiconductor¹⁰. O interesse na impressão usando a técnica de impressão por jato de tinta é que essa técnica permite a deposição de mais de um material sobre um mesmo substrato. Desta forma, é possível a deposição de semicondutores tipo p e n para a construção de circuitos complementares orgânicos^{21,29}.

1.4 Organização da Tese

Além desta introdução, o trabalho conta com:

Capítulo 2: São expostos os fundamentos teóricos do trabalho;

Capítulo 3: Descrevem-se as técnicas e metodologias experimentais utilizados;

Capítulo 4: São apresentados os resultados e discussões referente a fabricação e caracterização dos transistores impressos tipo p;

Capítulo 5: São apresentados os resultados e discussões referente a fabricação e caracterização dos transistores impressos tipo n;

Capítulo 6: Os inversores unipolares com resistor de carga com transistores p e n são apresentados neste capítulo.

Finalmente no Capítulo 7 são expostas as conclusões referentes ao trabalho desenvolvido nesta tese bem como as perspectivas futuras advindas do mesmo.

2 Transistores e impressão por jato de tinta

2.1 Semicondutores e dielétricos orgânicos

O início da eletrônica orgânica aconteceu em meados dos anos 80 com a aplicação de materiais orgânicos em células fotovoltaicas³³, diodos emissores de luz³⁴ e transistores de efeito de campo (FETs)³⁵. Neste primeiro trabalho, *Tsumura* construiu um transistor utilizando apenas a camada semicondutora fabricada de material orgânico, um politiofeno (semicondutor orgânico tipo-p[▲]), depositado eletroquimicamente. A porta era de silício dopado, com o dielétrico de SiO₂ e fonte e dreno de Au. A partir de então, foram incorporados grupos substituintes a cadeia principal do politiofeno, visando dar funcionalidade e aumentar a solubilidade. Um desses derivados de politiofenos que é muito utilizado é o Poli (3-hexiltiofeno) (P3HT)³⁶.

São dois os tipos de arranjo dos grupos substituintes: cabeça-cauda e cabeça-cabeça. Quando no polímero existe apenas o arranjo do tipo cabeça-cauda o P3HT é dito régio-regular (rr-P3HT), por outro lado quando existe uma mistura dos dois tipos a denominação é de régio-aleatório. Existem diferentes graus de régio-regularidade, sendo que este fator interfere no valor da mobilidade do P3HT³⁷. OFETs com rr-P3HT podem ter mobilidade entre 10⁻⁴ a 10⁻¹ cm²/V.s^{38,39}. Valores diferentes de mobilidades podem ser obtidos em transistores fabricados com P3HT utilizando diferentes solventes⁴⁰. Quando foi utilizado o solvente 1,2,4-triclorobenzeno (TCB), que tem alto ponto de ebulição, foram obtidos valores de mobilidades aproximadamente 10 vezes maiores que nos transistores usando solvente com baixo ponto de ebulição, o clorofórmio. A explicação para esse fato é que o solvente com alto ponto de ebulição apresenta taxa de evaporação mais lenta favorecendo a formação de um filme com maior cristalinidade onde as interações entre cadeias são mais fortes o que aumenta a mobilidade dos portadores de carga. Em relação à régio-regularidade do P3HT *Sirringhaus et al*⁴¹ mostrou que com 80% de régio-regularidade, diferentes técnicas de deposição conduzem a diferentes ordenamentos moleculares dos anéis de tiofeno, que por sua vez modificam a

[▲] Não cabe nos objetivos desta tese uma revisão detalhada acerca das características químicas e físicas dos semicondutores orgânicos. Para um estudo mais aprofundado, ver ref. 42.

mobilidade em uma ordem de grandeza. Esta diferença na mobilidade deixa de existir para régio-regularidades maiores que 95%.

As pesquisas envolvendo transistores tipo-n apresentaram avanço mais lento em relação aos do tipo-p. Um dos motivos, é que os metais normalmente usados nos eletrodos (Au e Ag) possuem função trabalho mais adequada para a injeção de buracos no nível HOMO (*highest occupied molecular orbital*) do que para a injeção de elétrons no nível LUMO (*lowest unoccupied molecular orbital*). Os metais com menores valores para a função trabalho como, por exemplo, o Mg e Ca, são bons injetores de elétrons entretanto, oxidam facilmente e podem reagir com o semicondutor. Apesar desses problemas muito esforço foi feito nesta área para se obter OFETs tipo-n de alto desempenho motivado pelo interesse em construir o CMOS orgânico. O esforço conjunto entre físicos e químicos, permitiu o desenvolvimento de materiais com as características necessárias para aplicações em OFETs. Um desses materiais que vem sendo muito investigado é o semicondutor polimérico baseado em naftaleno diimida (NDI) e tiofeno o poli{[N,N'-bis(2-octildodecil)-naftaleno-1,4,5,8-bis(dicarboximida)-2,6-diil]-alt-5,5'-(2,2'-bitiofeno)]} (P(NDI2OD-T2)) (nome comercial *N2200*), com o qual foram obtidos valores de mobilidades de até $0,85 \text{ cm}^2/\text{V.s}$ em OFETs com a arquitetura *top-gate/bottom contact* sob condições ambientes⁴³. Além do alto desempenho obtido na caracterização elétrica, este material mostrou versatilidade de processamento, pois os autores usaram várias técnicas para obtenção da camada semicondutora como: *spin-coating*, gravura, flexografia e impressão por jato de tinta. Na Figura 2.1 mostra a formula estrutural química do P3HT e P(NDI2OD-T2).

a.

b.

Figura 2.1- Fórmulas estruturais químicas dos semicondutores. **a.** P3HT (*Fonte: autor*). **b.** P(NDI2OD-T2) (*Fonte: autor*).

Além dos materiais semicondutores que compõe os OFETs, a escolha da camada dielétrica adequada é fundamental para garantir o bom desempenho do dispositivo. O SiO₂ é um dos dielétricos mais utilizados nos FETs inorgânicos e acabou sendo incorporado na fabricação dos OFETs. Entretanto, se o objetivo é a construção de dispositivos orgânicos, a substituição da maior quantidade possível de elementos inorgânicos pelos respectivos orgânicos deve ser priorizada. No caso dos dielétricos, o mundo orgânico oferece uma ampla gama de substitutos com propriedades dielétricas equivalentes. O poli(metacrilato de metila) (PMMA), por exemplo, possui constante dielétrica de 3,5 enquanto o SiO₂ é de 3,9. Além disso, os dielétricos orgânicos trazem consigo a vantagem do processamento em solução, favorecendo uso de substratos flexíveis, formam filmes reprodutíveis e pouco rugosos. Polímeros tais como o poliestireno (PS)⁴⁴ e o PMMA⁴⁵ são os mais utilizados como camada dielétrica. *Huang et al*⁴⁶ comparou o desempenho de OFETs fabricados com camada dielétrica de SiO₂ e PMMA. Estudos de difração de raio X e microscopia de força atômica mostraram que o filme de pentaceno sobre o PMMA apresentava melhor qualidade do que sobre o SiO₂. Em termos de desempenho, os OFETs com PMMA apresentaram melhor desempenho, com mobilidades da ordem de 10⁻¹ cm²/V.s e razão I_{on}/I_{off} de 10⁴. Esses valores são uma ordem de grandeza maior do que os valores obtidos para o OFET com SiO₂. Outros polímeros dielétricos promissores são poli(vinil álcool) PVA⁴⁷ e poli(vinil fenol) (PVP)⁴⁸ por terem maiores constantes dielétricas (κ) do que o PS e PMMA. As fórmulas estruturais químicas de alguns polímeros dielétricos podem ser vistas na figura 2.2.

Figura 2.2- Fórmulas estruturais químicas de alguns polímeros dielétricos (*Figura adaptada das refs. 36 e 49*).

2.2 Transistores de efeito de campo orgânico e inversores lógicos

Um transistor de efeito de campo é composto por três terminais: fonte, dreno e porta (em inglês denominado *source*, *drain* e *gate*, respectivamente), o semicondutor, formando o canal de condução, e um isolante, que isola o canal do eletrodo porta. Usando um semicondutor orgânico forma-se o transistor de efeito de campo orgânico (OFET). A maioria dos semicondutores orgânicos conduzem buracos, semicondutores tipo p⁵⁰, no entanto em menor número existem os semicondutores orgânicos que conduzem elétrons, tipo n⁵¹. Porém existem alguns semicondutores orgânicos que conduzem ambos os tipos de portadores, sendo denominados ambipolares⁵².

2.2.1 Diferentes arquiteturas dos transistores

Existem quatro arquiteturas possíveis para os OFETs que são mostradas na figura 2.3, a denominação de cada arquitetura é feita de acordo com a localização da porta no transistor e da fonte e dreno em relação ao semicondutor. Quando a porta é a primeira camada a ser depositada, forma-se a estrutura *bottom-gate*. Dependendo da posição da fonte e dreno em relação ao semicondutor pode-se ter a arquitetura *bottom-gate/bottom-contact* (BG-BC), figura 2.3a e a *bottom-gate/top-contact* (BG-TC), figura 2.3b. Para o caso que a porta é a última a ser depositada obtém-se a arquitetura *top-gate*, sendo possível obter a arquitetura *top-gate/bottom-contact* (TG-BC) e *top-gate/top-contact* (TG-TC), mostradas respectivamente na figura 2.3c e d. Dessas arquiteturas a *top-gate/bottom-contact* (TG-BC) se destaca devido a algumas vantagens, tais como: eletrodos fonte e dreno são depositados sobre o substrato, permitindo o uso de processos de padronização como fotolitografia e impressão sem danos ao semicondutor e isolante, o efeito de encapsulamento do semicondutor pelo isolante e porta, além de resistência de contato relativamente baixa⁵³. Por outro lado, pode existir maior corrente de fuga relacionada à rugosidade do semicondutor e também tratamentos térmicos na camada dielétrica podem danificar a camada semicondutora. Independente da arquitetura utilizada, um problema presente é a dissolução da camada inferior pelo solvente da camada superior, portanto a ortogonalidade de solventes⁵⁴ é um fator importante. Nas arquiteturas *bottom-gate/top-contact* (BG-TC), figura 2.3b, e *top-gate/bottom-contact* (TG-BC), figura

2.3c, os portadores de carga precisam caminhar pelo semicondutor para formar o canal de condução na interface semicondutor-dielétrico, resultando na denominada resistência de acesso³⁶. Reduzir a espessura do semicondutor é uma forma de diminuir esta resistência.

Figura 2.3 – Arquiteturas possíveis para os OFETs (*Fonte: autor*). **a.** Bottom-gate/bottom-contact (BG-BC). **b.** Bottom-gate/top-contact (BG-TC). **c.** Top-gate/bottom-contact (TG-BC). **d.** Top-gate/Top-contact (TG-TC).

2.2.2 Funcionamento e Caracterização dos Transistores

O funcionamento dos OFETs fundamenta-se na corrente através do canal semicondutor I_D , que flui entre dois contatos fonte (F) e dreno (D) sob a diferença de potencial (ddp) V_D , que estabelece o campo elétrico entre F e D. Uma segunda ddp, a tensão da porta V_G , que é estabelecida entre a porta (P) e a F é responsável por formar outro campo elétrico. Esse segundo campo elétrico é responsável pela formação da camada de acumulação na interface dielétrico-semicondutor entre a fonte e o dreno. O esquema de funcionamento do OFET é mostrado na figura 2.4. Variando-se V_G , ocorre a variação da condutividade desse canal. As dimensões do canal, largura W e comprimento L , são mostradas na figura 2.4. As dimensões de L e W são de extrema importância para o desempenho do transistor, pois estes fatores geométricos influenciam diretamente no efeito de campo sobre a mobilidade dos

portadores de cargas dentro do material. A porta é isolada dos eletrodos fonte/dreno e do semiconductor por uma camada de material isolante comumente chamada de dielétrico.

Figura 2.4 – Esquema de um OFET do tipo *bottom-gate/top-contact*. Com as ddp aplicadas e mostrando as dimensões do canal: comprimento (L) e largura (W) (Fonte: autor).

Quando a tensão V_D é aplicada, mede-se a corrente I_D entre a fonte e o dreno. No início a corrente I_D apresenta dependência linear com V_D e depois entra em regime de saturação alcançando um valor I_{Dsat} como pode ser visto na figura 2.5. Se for aplicada uma tensão V_G à base, esta corrente I_D que flui devido à V_D será alterada devido ao efeito de campo, resultando na variação da resistência do canal (regime linear). Quando o valor absoluto de I_D aumenta com o aumento de $|V_G|$, o transistor está funcionando no regime de acumulação, onde a condutividade do canal é maior do que quando $V_G = 0$.

Figura 2.5 – Medida de I_D vs. V_D para vários valores de V_G . Denominada curva de saída do transistor (Fonte: autor).

Um modelo que pode ser utilizado para descrever a característica de corrente por voltagem de um transistor é o modelo de aproximação de canal gradual. Neste modelo algumas considerações são feitas: *a*) que o campo elétrico proporcionado pela voltagem na porta é muito maior que o campo paralelo criado pela voltagem no dreno e, *b*) a mobilidade

dos portadores é constante em todo o canal⁵⁵. No OFET, quando o potencial V_G é aplicado, a densidade de carga induzida ($Q(x)$) na interface semiconductor-isolante pode ser expressa como:

$$Q(x) = C_i(V_G - V_T - V(x)) \quad (2.1)$$

Sendo C_i a capacitância por unidade de área do dielétrico, V_T a tensão de limiar do transistor e $V(x)$ o potencial estabelecido na interface. É importante salientar que nem todas as cargas induzidas são móveis. Nos materiais orgânicos é comum haver uma densidade de armadilhas para os portadores. Isso faz com que muitos dos portadores injetados pelos eletrodos sejam capturados por armadilhas e tornem-se imóveis por um período considerável de tempo. Sendo assim a tensão de limiar (V_T) sofre influência direta da quantidade de armadilhas e de sua profundidade energética. Portanto, para os OFETs quanto menor o valor de V_T , melhor o desempenho do dispositivo. A corrente entre a fonte e dreno (I_D) induzida pelos portadores é dada por:

$$I_D = W\mu Q(x)E_x \quad (2.2)$$

Onde μ é a mobilidade de efeito de campo dos portadores no semiconductor, W é a largura do canal e E_x o campo elétrico na direção x (x é a coordenada ao longo do canal). Fazendo-se a substituição da equação 2.1 na equação 2.2, e usando $E_x = dV/dx$ obtém-se a equação:

$$I_d dx = W\mu C_i(V_G - V_T - V(x))dV \quad (2.3)$$

Para se obter a corrente de dreno é feita a integral ao longo do comprimento do canal (L) em dx de $x=0$ a $x=L$, que corresponde a $V(x)=0$ a V_D , sendo que a mobilidade é independente da densidade de portadores, portanto a corrente I_D é dada por:

$$I_D = \frac{W}{L}\mu C_i \left[(V_G - V_T)V_D - \frac{V_D^2}{2} \right] \quad (2.4)$$

No regime linear, com $V_D \ll V_G - V_T$ a equação se torna linear em V_D de tal modo que:

$$I_D = \frac{W}{L} \mu C_i [(V_G - V_T) V_D] \quad (2.5)$$

Em $V_D = V_G - V_T$, a corrente I_D apresenta um máximo I_{Dsat} e permanece constante fora do regime linear. A dependência de I_{Dsat} com V_G é obtida então através da equação 2.6:

$$I_{Dsat} = \frac{W}{2L} \mu C_i [(V_G - V_T)^2] \quad (2.6)$$

A mobilidade pode ser calculada em ambos os regimes de funcionamento dos OFETs. Para se determinar a mobilidade no regime linear é importante definir dois parâmetros: a transcondutância (g_m) e a condutância (g_d) do canal⁵⁶. Essas grandezas são dadas pelas equações 2.7 e 2.8, respectivamente:

$$g_m = \frac{\partial I_D}{\partial V_G} \quad (2.7)$$

$$g_d = \frac{\partial I_D}{\partial V_D} \quad (2.8)$$

Os valores de g_m e g_d são obtidos das curvas experimentais. A mobilidade na região linear pode ser definida usando ambos os parâmetros:

$$\mu_{lin} = \frac{L}{WC_i} \frac{g_d}{V_G - V_T} \quad (2.9)$$

$$\mu_{lin} = \frac{L}{WC_i} \frac{g_m}{V_D} \quad (2.10)$$

No regime de saturação, a mobilidade de efeito de campo pode ser calculada através da inclinação da curva $\sqrt{I_D} \times V_G$, segundo a equação 2.11.

$$\mu_{sat} = \frac{2L}{WC_i} \left(\frac{\partial \sqrt{I_D}}{\partial V_G} \right)^2 \quad (2.11)$$

A capacitância do dielétrico influencia na voltagem necessária para formar o canal de condução na interface semiconductor-dielétrico. Uma forma de aumentar a capacitância entre o eletrodo porta e o canal condutor é aumentar a constante dielétrica do dielétrico. Com isso reduz-se a tensão necessária para o mesmo efeito de acumulação de cargas no canal³⁶. Outro modo de aumentar a capacitância do dielétrico é reduzindo sua espessura. No entanto, esta redução pode ocasionar defeitos no filme, que conduzem a um aumento na corrente de fuga do transistor que passa pelo dielétrico. Blendas formadas por polímeros dielétricos e um agente de entrecruzamento organosilano é uma alternativa para filmes dielétricos finos (espessura= 30–50 nm) obtendo baixos valores de corrente de fuga⁵³. Uma redução na voltagem de operação para abaixo de 5 V de OFETs foi obtida por *Baeg et al*⁵⁷ utilizando a blenda formada por P(VDF-TrFE):PMMA (poli(fluoreto de vinilideno-co-trifluoretileno): polimetacrilato de metila), sendo o P(VDF-TrFE) um dielétrico com alta constante dielétrica.

Existem dois tipos de correntes de fuga³⁶. A primeira é a corrente de fuga do dreno, presente no transistor quando ele está desligado, também denominada de corrente de *off* (I_{off}). A segunda, citada no parágrafo anterior, é a corrente de fuga da porta (I_G) que é da porta para o dreno, passando através do dielétrico. Ela surge quando o dielétrico não é adequado para isolar a porta. Características do dielétrico como espessura fina e defeitos no filme, tais como buracos, são as principais causas dessa corrente de fuga.

Há diferentes métodos experimentais para se caracterizar um OFET. Numa delas mantém-se V_G constante e varia-se V_D . Dessa medida é obtida a curva de saída do OFET, que pode ser vista na figura 2.5. A segunda forma de caracterização mantém-se V_D constante e varia-se V_G , obtendo dessa medida a denominada curva de transferência do OFET mostrada na escala semi-log na figura 2.6. É possível extrair dessa curva a modulação de corrente, conhecida como razão I_{on}/I_{off} . Quanto maior for seu valor, maior será o poder de modulação de corrente em um transistor, ou seja, melhor o transistor. Com a curva de transferência também pode-se obter o valor de S (*subthreshold swing*) dado por $S=dV_G/d(\log I_D)$, ele indica quanto volts são necessários para aumentar a corrente em uma década na região sub-limiar, portanto sua unidade é Volts/década. Seu valor está diretamente relacionado à quantidade de armadilhas para portadores de carga presente no semiconductor⁵⁸.

Figura 2.6– Curva de transferência do OFET na escala *semi-log* (Fonte: autor).

2.2.3 Inversores lógicos digitais

Os inversores lógicos digitais são construídos utilizando associações de transistores seja entre si, seja com resistores. Como o próprio nome sugere o inversor lógico inverte o valor do sinal de entrada, portanto quando se tem na entrada o valor 0, na saída se obtém o valor 1, e vice-versa⁵⁹. O inversor lógico, que apresenta a função lógica NOT, é uma porta lógica com apenas uma entrada. A construção de portas lógicas simples, como a NOT, é o ponto inicial para se desenvolver um circuito integrado digital, que é formado pela associação de várias portas lógicas.

O inversor mais utilizado é o CMOS (*Complementary metal oxide semiconductor*); mais de 95% dos circuitos integrados utilizam este inversor⁶⁰. Sua vasta utilização é devido às suas vantagens como: menor dissipação de potência do que circuitos lógicos bipolares e sua alta impedância de entrada. Além dos inversores complementares existem também os inversores unipolares, que podem ser de dois tipos: o primeiro composto por um transistor e um resistor e o segundo por dois transistores de mesmo tipo. Sendo o primeiro denominado inversor com um resistor de carga (*with a load resistor*), e o segundo com um transistor de carga (*with a load transistor*)⁶¹. São dois os modos de carregamento do inversor com um transistor de carga: depleção e acumulação (*enhancement*), eles somente diferem na forma da ligação de uma das portas. Na figura 2.7 pode ser visto a ilustração dos diferentes tipos de inversores. Os três primeiros mostrados são inversores lógicos unipolares, enquanto que o quarto é o inversor complementar, o CMOS. Lembrando que o complementar é construído usando dois transistores⁶²: um p e outro n, ou mesmo, usando um transistor ambipolar⁶³.

Figura 2.7 – Ilustração dos diferentes tipos de inversores (*Figura adaptada da ref: 61*).

Embora os inversores lógicos digitais sejam diferentes, todos possuem as mesmas tensões envolvidas: V_{in} , V_{out} e V_{DD} . As tensões V_{in} e V_{out} são as tensões de entrada e saída do inversor, respectivamente. O V_{DD} é uma tensão aplicada a uma das extremidades do inversor e é responsável por limitar a faixa de funcionamento do inversor. Nos inversores, os transistores operam como chaves controladas por tensão⁵⁹. No funcionamento do inversor mais simples, que é o inversor com resistor de carga, quando a tensão de entrada (V_{in}) for baixa o transistor estará desligado (chave aberta) e nenhuma corrente flui através de do resistor (R), portanto a tensão de saída será V_{DD} . Quando a tensão de entrada for alta o transistor estará ligado (chave fechada), a tensão V_{DD} será dissipada no resistor e V_{OUT} será zero.

No caso do inversor com transistor de carga (*with a load transistor*) é interessante lembrar que essa tecnologia foi muito usada para criar circuitos integrados de grande escala. Primeiro, a tecnologia mais adequada para construir inversores digitais foi a p-MOS (canal de condução p). No entanto, com o aperfeiçoamento da tecnologia n-MOS (canal de condução n) esta se tornou a preferida para o desenvolvimento de inversores digitais, devido à sua maior mobilidade de elétrons, que permite que o tempo de resposta com os circuitos n-MOS seja maior que nos circuitos p-MOS⁶⁴. Esses inversores de carga são compostos por dois transistores do mesmo tipo, cada um com uma função diferente. A função do transistor M_1 é

abaixar (*pull-down*) a tensão de saída ($V_{out}=0$ V), enquanto o M_2 é de levantar (*pull-up*) a tensão de saída para V_{DD} . A denominação dos inversores está relacionada com os diferentes modos de operação dos transistores M_2 em cada um dos inversores.

Para o funcionamento do inversor CMOS que possui a V_{in} conectada a ambas as portas dos transistores, na situação V_{in} varia de 0 V para 5 V. A tensão na porta de cada um dos transistores será dada pela diferença entre a tensão de entrada e tensão na fonte ($V_{in}-V_F$). Sendo que V_F no n-MOS é 0 V, enquanto no p-MOS $V_F=V_{DD}$, é de 5 V. Portanto, a tensão V_G será 0 V para o n-MOS, enquanto que para o p-MOS será de -5 V. Nesta condição o transistor n-MOS está desligado, enquanto o p-MOS está ligado, sendo V_{out} igual 5 V. Com $V_{in}=5$ V a situação é invertida, com V_G sendo de 5 V para o n-MOS e 0 V para o p-MOS. Assim, o n-MOS está ligado, enquanto o p-MOS está desligado. Nesta situação a V_{out} será 0 V⁶⁵.

O funcionamento do inversor pode ser comprovada pela curva característica de transferência de tensão (CTT). O esboço da curva CTT é mostrada na figura 2.8, onde observa-se que o nível alto da tensão de saída, denominado V_{OH} , não depende do valor específico de V_{in} . Se o V_{in} não ultrapassar V_{IL} a V_{out} manterá o nível alto. O parâmetro V_{IL} é o valor máximo de entrada ainda interpretado pelo inversor como valor lógico 0. Outro ponto importante na CTT é o V_{IH} que representa o valor mínimo da entrada ainda interpretado pelo inversor como valor lógico 1. Além disso, o ponto V_{IH} determina o início do nível baixo de saída, denominado V_{OL} , quando V_{in} for maior que V_{IH} a saída será o nível lógico baixo. Esses pontos são descritos na tabela 2.1. A região entre V_{IL} e V_{IH} corresponde a região de transição⁵⁹.

Tabela 2.1 – Descrição dos pontos importantes da CTT (*Tabela adaptada da ref. 59*).

Pontos da CTT	Descrição
V_{OH}	nível alto da tensão de saída
V_{OL}	nível baixo de tensão de saída.
V_{IH}	valor mínimo da entrada ainda interpretado pelo inversor como valor lógico 1.
V_{IL}	valor máximo de entrada ainda interpretado pelo inversor como valor lógico 0.

Figura 2.8 – Esboço da curva característica de transferência de tensão (CTT) do inversor lógico digital (*Figura adaptada da ref. 59*).

Também na figura 2.8 são mostradas as margens de ruídos do inversor, parâmetros estes que determinam a robustez do mesmo. Valores de entrada dentro da faixa limitada pela margem de ruído conduzem ao mesmo valor de tensão de saída. Portanto, variações na tensão de entrada, dentro das margens de ruído, são rejeitadas pelo inversor. Esta característica de o ruído não ser propagado no sistema é uma vantagem dos circuitos digitais em relação aos analógicos⁵⁹. A margem de ruído para o nível alto, denominado MR_H é definido pela equação 2.12, enquanto que a margem de ruído para o nível baixo, denominado MR_L é dada pela equação 2.13.

$$MR_H = V_{OH} - V_{IH} \quad (2.12)$$

$$MR_L = V_{IL} - V_{OL} \quad (2.13)$$

A curva CTT mostrada na figura 2.8 não é uma curva ideal. Para se considerar uma curva CTT ideal de um inversor é necessário maximizar as margens de ruído e as distribuir igualmente entre as regiões de entrada de nível baixo e nível alto, como pode ser visto na

figura 2.9. Nela é possível observar que os níveis de saída estão no limite, apresentando o maior valor possível para o nível alto de saída $V_{OH} = V_{DD}$, e o menor valor possível para o nível baixo de saída, $V_{OL} = 0V$. A região de transição foi reduzida a zero. Portanto, existe uma queda abrupta entre os níveis em $V_{DD}/2$. Além disso, os níveis de ruídos são iguais, com valor de $V_{DD}/2$ ⁵⁹. A diferença nos parâmetros dos transistores usados para construir o inversor interferem na CTT. Usando simulação e dados experimentais *Risteska et al*⁶⁶ mostrou que o uso de transistores com mobilidades distintas conduzem mudanças na tensão de transição para valores diferentes de $V_{DD}/2$. Por outro lado, diferentes valores de V_T para os OFETs modificam a forma da CTT, que por sua vez modifica os valores das margens de ruído do inversor CMOS.

Figura 2.9 – CTT ideal de um inversor (*Figura adaptada da ref. 59*).

Na literatura são relatados diferentes critérios para se obter as margens de ruído de um inversor⁶⁷. Em um deles se utiliza a CTT e sua curva invertida, esta última é obtida fazendo a inversão dos eixos da tensão de entrada (V_{in}) e saída (V_{out}). Inserindo retângulos na região interna delimitada por estas duas curvas se determina os pontos V_{IL} , V_{IH} , V_{OL} , V_{OH} , como pode ser visto na figura 2.10a. Se a área do retângulo for maximizada, implica na maximização do produto das duas margens de ruído, correspondendo ao critério de produto máximo (MPC). No caso de se maximizar um quadrado o método é denominado critério de igual máximo (MEC). Outro critério é o da inclinação negativa (NSC), no qual os pontos V_{IL} e V_{IH}

são determinados pelos pontos da curva em que a inclinação é -1, como mostrado na figura 2.10b. No entanto, V_{OL} e V_{OH} podem ser definidos de duas formas: *a)* como o par correspondente em V_{out} dos pontos com inclinação -1; *b)* dado pelo ponto de intersecção entre a curva CTT e sua curva invertida.

Figura 2.10 – Critérios para a determinação das margens de ruídos dos inversores. **a.** critério de produto máximo (MPC). **b.** critério é o da inclinação negativa (NSC). (Fonte ref. 66).

Fazendo a derivada dV_{out}/dV_{in} determina-se o ganho de voltagem máximo⁶⁶. Este parâmetro é importante em dispositivos eletrônicos nos quais sinais de voltagem e corrente se propagam através do circuito. Para se ter ideia de sua importância, numa situação sem ganho, a potência de saída seria menor que a potência de entrada. O sinal seria atenuado ao percorrer o circuito, portanto a diferença entre o sinal alto e baixo poderia ser prejudicada⁶⁸. O ganho deve ser maior que 1, para serem usados em circuitos lógicos mais complexos¹⁵. Dispositivos de silício apresentam valores de ganhos de várias centenas. Enquanto que para inversores complementares orgânicos podem ser encontrados ganhos em torno de 4^{29} e ganhos de 60^{43} .

2.3 Técnica de impressão por jato de tinta

2.3.1 Formação de gotas

O método *drop-on-demand* (DOD) piezoelétrico é o mais usado nas impressoras industriais e também é maioria em artigos na literatura⁶⁹. Esta preferência está relacionada ao fato deste método permitir o uso de uma maior variedade de solventes, além da facilidade em mudar o pulso de atuação aplicado no piezoelétrico. O ajuste da forma e amplitude do pulso é importante para obter a condição de ejeção de gotas estáveis. Um problema que frequentemente ocorre durante a ejeção de gotas é a formação de gotas satélites. Para melhor entender a formação dessas gotas é interessante descrever o processo de formação da gota⁷⁰. Primeiro, forma-se um jato de fluido no bico da cabeça de impressão que permanece acoplada ao bico por uma cauda (Fig. 2.11a). Depois disso duas situações são possíveis: *a)* parte da cauda retorna ao bico e o restante se une a gota ou, *b)* ocorre à quebra dessa cauda em gotas menores, que são chamadas de gotas secundárias ou satélites, e podem ser vistas na figura 2.11b. Gotas secundárias diminuem a qualidade final da impressão, pois geram marcas de impacto de gotas não alinhadas, diminuindo a precisão e a resolução do padrão impresso²⁴. Controlando precisamente os parâmetros do pulso de atuação aplicado ao piezoelétrico é possível eliminar a formação das gotas satélites.

Figura 2.11 - Formação da gota. **a.** Jato de fluido permanece acoplada ao bico por uma cauda. **b.** Desprendimento do jato do bico com a formação de gotas secundárias. (Fonte ref. 70).

2.3.2 Linhas impressas pela técnica de impressão por jato de tinta

A principal diferença entre a impressão gráfica e impressão de materiais funcionais é que no primeiro caso o padrão impresso é formado por gotas isoladas, enquanto que no segundo pode ser necessário a sobreposição das gotas para formar uma característica contínua. A impressão de linhas pode apresentar cinco padrões segundo o resultado obtido por *Soltman e Subramanian*⁷¹. Os cinco padrões são mostrados na figura 2.12: gotas individuais (a), *scalloped* (b), uniforme (c), com saliências (*bulges*) (d) e moedas empilhadas (e). Esse resultado foi obtido para a impressão de PEDOT:PSS variando o espaçamento das gotas e o intervalo de deposição as mesmas. Se o espaçamento das gotas for muito distante para as gotas interagirem, gotas individuais são formadas (figura 2.12a). Quando o espaçamento é reduzido, ocorre a formação do padrão *scalloped* (figura 2.12b). Esse padrão apresenta linhas mais estreitas em comparação aos da gota isolada. Diminuindo ainda mais o espaçamento (figura 2.12c), o padrão obtido é uniforme com a forma de uma linha reta e lisa e é nesta situação que se obtêm linhas impressas estreitas e homogêneas. Impressão de gotas ainda mais próximas conduzem ao padrão com saliências mostrado na figura 2.12d. As saliências tendem a se formar periodicamente e são separados por regiões de linhas estreitas uniformes. O último padrão é o de moedas empilhadas, no qual é possível ver círculos sobrepostos como mostrado na figura 2.12e. Neste padrão o tempo decorrido entre a primeira e a segunda gota é suficiente para que a primeira seque. Na formação desse padrão há grande dependência com a velocidade de deposição das gotas. Portanto, dentre os parâmetros de impressão dois são importantes na determinação das características do padrão impresso: o espaçamento entre as gotas e a velocidade em que a linha foi impressa.

Figura 2.12 – Exemplos dos principais padrões de linhas impressas. **a.** Gotas individuais. **b.** *Scalloped*. **c.** Uniforme. **d.** Com saliências (*bulges*). **e.** Moedas empilhadas. (*Fonte ref. 71*).

3 Materiais e métodos experimentais

Nesse capítulo são descritos com detalhes o procedimento experimental realizado para o processo de fabricação dos dispositivos, desde os cuidados de limpeza dos substratos até a impressão do canal semicondutor orgânico no transistor por efeito de campo.

3.1 Procedimento de limpeza do substrato

Os dispositivos foram impressos sobre lâminas de vidro, as quais foram cortadas nas dimensões de 25 x 25 mm. O processo de limpeza iniciou-se utilizando a solução de potassa alcoólica, com concentração de 2% de KOH. As lâminas foram deixadas nessa solução por 10 minutos no ultrassom. Em seguida foram lavadas com água ultra-pura *Milli-Q*[®], primeiro imergindo as lâminas na água e depois deixando-as no ultrassom por 10 minutos, sendo 5 minutos sob temperatura de 50°C. Este processo foi importante para a retirada de toda solução de potassa alcoólica da lâmina. O processo de limpeza continuou com a lavagem das lâminas com acetona e para finalizar isopropanol. Ambos os procedimentos realizados sob temperatura e fervidas por 10 minutos. Por fim, as lâminas foram secas com nitrogênio, imediatamente após a retirada do isopropanol, e colocadas diretamente no porta-amostra e levado para a evaporação. É importante destacar que todo o processo de lavagem foi feito usando um suporte para colocação dos substratos, portanto nenhum contato manual foi feito com o substrato durante a lavagem.

3.2 Sistemas de fabricação e medida de transistores e inversores

Os eletrodos dos transistores foram fabricados utilizando máscara de sombra, pois desta forma tem-se um processamento rápido bem como a possibilidade da fabricação de

qualquer arquitetura desejada, como já foi feito em outro trabalho⁷². As máscaras utilizadas foram produzidas pela empresa *Photo Etch Technology – EUA*. O material usado na confecção dessas máscaras foi a liga metálica *Invar*, a base de níquel e ferro, com baixo coeficiente de dilatação térmica. Esta característica a torna adequada para utilização em máscaras de sombras para evaporação térmica de metais, além de ser apropriada para dimensões micrométricas como no caso dos canais dos transistores. As máscaras foram produzidas usando corte a laser, por isso a obtenção de canais inferiores a 50 μm torna-se difícil, devido à limitação da técnica. Na figura 3.1 são mostradas as máscaras de sombra utilizadas para a fabricação dos transistores. A máscara usada para a obtenção da porta do transistor é apresentada na figura 3.1a, enquanto que a máscara utilizada para a evaporação da fonte e dreno é mostrada na figura 3.1b. A razão W/L (largura/comprimento do canal) é 13, e em cada amostra são confeccionados 9 transistores (T1 a T9) e um capacitor (C). A sobreposição das máscaras pode ser vista na figura 3.1c. A tabela 3.1 apresenta as dimensões geométricas de cada transistor. A fim de reduzir a corrente de fuga os contatos fonte e dreno são independentes para cada transistor.

Figura 3.1 – Máscaras de sombra usadas na evaporação dos eletrodos (*Fonte: autor*). **a.** Eletrodo porta. **b.** Eletrodo fonte/dreno **c.** Desenho com a sobreposição das máscaras, mostrando os 9 transistores e o capacitor.

Tabela 3.1 – Características dos transistores mostrados na figura 3.1c.

(razão W/L = 13,33) (Tabela adaptada da ref. 72)

OFET	W (mm)	L (μm)
T1	0,66	50
T2	0,66	50
T3	1,00	75
T4	1,00	75
T5	1,33	100
T6	1,66	125
T7	2,00	150
T8	2,33	175
T9	2,66	200
Capacitor	Área (cm ²)	
C	1x10 ⁻²	

As evaporações térmicas foram realizadas sempre com taxa inferior que 5 Å/s, com pressão de $\sim 2 \times 10^{-6}$ mbar. Foram evaporados 50 nm de Ouro (Au) e 70 nm de Alumínio (Al) para a fonte/dreno e porta, respectivamente, como podem ser vistos na figura 3.2a e b. Os transistores foram construídos com a arquitetura *top gate/bottom contact* (TG/BC). Desta forma, fonte/dreno foram evaporados diretamente sobre o vidro, enquanto a porta é a camada que finaliza o dispositivo.

Figura 3.2 – Substratos evaporados. **a.** Fonte e dreno de Au evaporada (Fonte: autor). **b.** Porta evaporada de Al (Fonte: ref. 72). **c.** Transistor finalizado, já com as duas evaporações (Fonte: autor).

Na figura 3.2 são mostrados substratos com fonte e dreno evaporados (figura 3.2a) e porta evaporada (figura 3.2b). Nestas figuras é possível observar que existem pontos de referência que estão destacados na região demarcada em vermelho. Esses pontos auxiliam no alinhamento das máscaras, que é feito manualmente, portanto esses pontos se sobrepõem quando são feitas as evaporações de fonte e dreno e porta como pode ser visto na figura 3.2c. Nota-se, nas figuras 3.2a e b, que na extremidade da lâmina existem contatos metálicos. Nesses contatos evaporados, com dimensão de 2 mm x 2 mm, são conectadas as pontas amortecidas de ouro presentes na região interna do porta amostra, cuja foto é mostrada na figura 3.3a. Na figura 3.3b é possível visualizar a região externa do porta-amostra de medidas. Como foi visto nas figuras 3.3a e b, a parte superior do porta-amostra, feita de teflon, foi usado como suporte das pontas. A parte inferior do porta-amostra é mostrada na figura 3.3c, ela é uma base para a colocação da amostra. Esta última foi construída de alumínio para servir de base condutora para medidas com variação de temperatura. O sistema montado, figura 3.3d, é colocado dentro de um criostato (figura 3.3e) o qual é submetido ao vácuo para a realização da medida. O tempo no qual a amostra é deixada no vácuo antes da realização da medida é de pelo menos 30 minutos. Este procedimento foi adotado a fim de se padronizar as medidas, bem como remover eventuais solventes e água adsorvidas durante o processo de limpeza dos contatos elétricos. Algumas medidas de transistores foram realizadas no interior da *glove-box*, para isso o porta amostra foi levado para o interior da mesma.

Medidas da curva de saída ($I_D \times V_D$) e transferência ($I_D \times V_G$) dos transistores foram feitas utilizando o caracterizador de semicondutor *Keithley 4200* mostrado na figura 3.4a. Além dessas curvas o equipamento permite a obtenção da corrente de fuga da porta (I_G) em função de V_D e V_G . Para o transistor tipo p as curvas de saída foram medidas no intervalo de V_D de 10 a -80 V, com passo de -2 V, para os diferentes valores de V_G , 0, -10, -20, -30 e -40 V. Enquanto que a curva de transferência foi feita no intervalo de V_G de 40 a -80 V, com passo de -1 V, para três diferentes valores de V_D , 0, -40 e -80 V. Nos transistores tipo n as medidas da curva de saída foram limitadas no intervalo de V_D de -10 a 80V, com passo de 2 V, e esse intervalo foi medido para cada valor de V_G , 0, 10, 20, 30 e 40 V. Curvas de transferência para esse transistor foi feita no intervalo de V_G de -40 a 80 V, com passo de 1V, para V_D igual a 0, 40 e 80V. Outra medida realizada foi a de capacitância do dielétrico; para isso foi usado o capacitor de 1mm^2 disponível nas amostras. O equipamento utilizado foi o impedânciômetro *Solartron 1260* conectado à interface dielétrica *Solartron 1296*, que podem

ser vistos na figura 3.4b. Esta medida também foi realizada com a amostra sob vácuo dentro do criostato. O esquema de cada uma das medidas realizadas é mostrado na figura 3.5.

Figura 3.3 – a, b e c. Partes do porta amostra. **a.** Região interna da parte superior com a extremidade das pontas de ouro (*Fonte: ref. 72*). **b.** Região externa da parte superior (*Fonte: ref. 72*). **c.** Parte inferior (*Fonte: autor*). **d.** Porta amostra montado (*Fonte: autor*). **e.** Criostato usado para medida dos transistores (*Fonte: autor*).

Figura 3.4 - a. Caracterizador de semicondutor Keithley 4200 (*Fonte: autor*). **b.** Medidor de impedância Solartron 1260 conectado à interface dielétrica Solartron 1296 (*Fonte: autor*).

Figura 3.5 – Esquema de medidas para os transistores (Figura adaptada da ref. 72). **a.** Medidas DC usando o caracterizador de semicondutor Keithley 4200. **b.** Medidas AC usando o Solartron para a obtenção da medida da capacitância do isolante.

O inversor lógico foi construído usando o circuito unipolar formado por um OFET e um resistor, como mostrado na figura 3.6. Como é possível ver nesta figura o OFET é conectado em série com o resistor (R_D) através do dreno do OFET, enquanto que a fonte do transistor é aterrada. Na outra extremidade do resistor é aplicada a tensão V_{DD} . Além dessa tensão, existe a tensão de entrada (V_{in}) que é aplicada a porta do OFET e a tensão de saída (V_{out}) medida na ligação entre o dreno e o resistor.

Figura 3.6 – Esquema de um inversor unipolar formado por um resistor e um transistor (Fonte: autor).

Na caracterização do inversor foi necessário utilizar o sistema de caracterização de semicondutor *Keithley 4200* para a aplicação da tensão de entrada (V_{in}) e para a medida da tensão de saída (V_{out}). Enquanto que para aplicação da tensão V_{DD} , na porta do OFET, foi usado o eletrômetro *Keithley 617*. O resultado desta medida será a obtenção da característica de transferência de tensão (CTT) do inversor mostrada anteriormente na Figura 2.8. O esquema da montagem experimental é mostrado na figura 3.7.

Figura 3.7 – Esquema da montagem experimental do inversor construído (*Fonte: autor*).

3.3 Caracterização e impressão das soluções

Das soluções de impressão foram medidas as seguintes propriedades: viscosidade, densidade, tensão superficial e ângulo de contato. A viscosidade dinâmica das tintas foram obtidas utilizando o micro viscosímetro de bola modelo *AMVn Automated Micro Viscometer*, da *Anton Paar*. As medidas foram realizadas na temperatura de 25°C com ângulo de inclinação de 60°. Nas medidas de tensão superficial foi usado o goniômetro da *KSV Instruments*, modelo CAM 200. Este equipamento utiliza o método da gota pendente. O mesmo goniômetro foi utilizado nas medidas de ângulo de contato. O ângulo de contato formado entre a gota e o substrato, neste caso vidro, determina a molhabilidade, que é um dos fatores importantes relacionados com a interação tinta-substrato. A molhabilidade depende das três tensões interfaciais, que são líquido-vapor (γ_{lv} ou γ_l), sólido-vapor (γ_{sv} ou γ_s) e sólido-líquido (γ_{sl}), mostradas na figura 3.8. Sendo que γ_{lv} ou γ_l corresponde a tensão superficial do líquido e γ_{sv} ou γ_s a energia de superfície do substrato⁷³. A densidade das tintas foi

determinada gravimetricamente, pesando-se um volume conhecido da solução. A tabela 3.2 mostra os valores obtidos das propriedades acima mencionadas das soluções impressas.

Figura 3.8 – Ângulo de contato θ de uma gota sobre a superfície sólida plana (Fonte: autor).

Tabela 3.2 – Propriedades das soluções impressas (Fonte: autor).

Solução	Concentração (mg/mL)	Densidade (g/mL)	Viscosidade (mPa.s)	Tensão Superficial (mN/m)	Ângulo de Contato (°)
P3HT (o-DCB)	3	1,28±0,02	1,47±0,01	24,3±0,2	0 ±1
N2200 (o-DCB)	3	1,28±0,02	1,97±0,03	25,1±0,3	6±1
N2200 (o-DCB)	6	1,28±0,03	2,59±0,05	25,8±0,3	6±2

A solução a ser impressa deve possuir algumas características como: a solução precisa ser estável e o solvente possuir ponto de ebulição alto, portanto, volatilidade baixa. Além dessas características, a solução precisa ser filtrada com filtro de 0,45 μm . Esses cuidados são tomados a fim de evitar o entupimento do bico da cabeça de impressão, um problema muito comum na técnica de impressão por jato de tinta. A impressora utilizada foi a *Autodrop*, com o Sistema de Impressão Compacto, da empresa *Microdrop Technologies* que pode ser vista na figura 3.9. Na figura 3.9a é possível ter uma visão geral da impressora *Autodrop*, e a região destacada em verde pode ser vista na figura 3.9b, na qual podemos observar os detalhes do sistema de impressão desta impressora. O sistema de impressão é basicamente constituído por um reservatório de vidro (1) no qual a tinta é colocada e o sistema dispensador (2) com orifício de 70 μm .

Figura 3.9 – Impressora Autodrop. **a.** Visão geral (*Fonte: autor*). **b.** Ampliação da área destacada em verde mostrando seu sistema de impressão (*Fonte: autor*).

Para evitar o gotejamento da tinta o sistema de impressão permite aplicar uma pressão negativa, geralmente em torno de 10 mbar dependendo do líquido. Quanto à viscosidade, é possível imprimir tintas com viscosidade entre 0,4 e 20 mPa.s. Uma das cabeças imprime tintas com viscosidades menores, como por exemplo, da água (0,89 mPa.s, em 25°C)⁷⁴, enquanto que a outra imprime viscosidades maiores, como por exemplo, etilenoglicol (16,06 mPa.s, em 25°C)⁷⁴.

O programa desta impressora permite controlar os parâmetros de impressão como⁷⁵: altura e largura do pulso elétrico aplicado no atuador piezoelétrico, frequência de deposição das gotas, distância entre as mesmas, número de gotas por ponto, número de pontos na matriz impressa, além da velocidade da cabeça de impressão. Todos esses parâmetros foram determinados para cada solução a ser impressa. Na figura 3.10a é mostrada o pulso elétrico, enquanto que na figura 3.10b é possível ver alguns parâmetros que podem ser alterados, como a distância entre o centro das gotas (dx e dy) e o número de pontos impressos (Nx e Ny).

Figura 3.10 – a. Forma do Pulso elétrico (Fonte: autor). b. Matriz impressa (Fonte: autor).

3.4 Processo de fabricação dos Transistores

O processo de fabricação dos transistores foi iniciado com a lavagem dos substratos. A sequência mostrando os passos para a fabricação dos OFETs é mostrado na figura 3.11. Como a arquitetura construída foi *top gate/bottom contact* (TG/BC), mostrada na figura 3.12a, primeiro foram evaporados os eletrodos fonte e dreno (passo 1- figura 3.11a). Após a lavagem do substrato estes foram colocados no porta-amostra e levados para a evaporadora de metais. Após a evaporação da fonte e dreno os substratos foram deixados no interior da *glove-box*, visando mantê-los limpos. O próximo passo foi o da impressão do semiconductor sobre a fonte e dreno. O substrato foi retirado da *glove-box* e limpo através de fluxo de nitrogênio. Este procedimento visou eliminar eventuais partículas de pó que possam ter ficado no substrato. Em seguida, passa-se à impressão das soluções (passo 2-figura 3.11b). No entanto, antes de realizar as impressões os parâmetros de impressão precisam ser determinados, como: altura e largura do pulso elétrico aplicado no atuador piezoelétrico, frequência de deposição das gotas, distância entre as mesmas, número de gotas por ponto, número de pontos na matriz impressa, além da velocidade da cabeça de impressão. Esses parâmetros serão descritos nos itens 4.1 e 5.2. Para os transistores tipo p foi impresso o semiconductor poli(3-hexiltiofeno) régio-regular (rr-P3HT) ($\geq 90\%$ de régio-regularidade), da *Sigma Aldrich* e , cuja fórmula estrutural química é mostrada na figura 3.12b. Enquanto, que os transistores tipo n foram construídos com o semiconductor poli{[N,N'-bis(2-octildodecil)-naftaleno-1,4,5,8-bis(dicarboximida)-2,6-diil]-alt-5,5'-(2,2'-bitiofeno)]} (P(NDI2OD-T2)) (nome comercial *N2200*) (massa molar 250 kD), da *Polyera Corporation*, cuja fórmula estrutural química é mostrada na figura 3.12c. No

caso da deposição ser feita por *spin-casting*, a deposição do semiconductor pode ser realizada dentro da *glove-box* ou mesmo em atmosfera ambiente.

Finalizado o processo de impressão, os substratos com o semicondutor impresso foram levados diretamente para a *glove-box Inertec*, figura 3.13a, dentro da qual foi depositada a camada dielétrica de polimetacrilato de metila (PMMA) (peso molecular 996 kDa, *Sigma Aldrich*) por *spin-casting* (primeira parte do passo 3). Essa camada foi depositada a partir de sua solução em metil etil cetona (MEK) com concentração de 40 mg/ml de PMMA. O volume de 600 μ L de solução foi usado para a deposição no *spinner* por 2 minutos sob velocidade de rotação igual a 1000 rpm. A espessura do dielétrico medida com o perfilômetro Dektak 150 *Veeco* indicou uma espessura em torno de 800 nm. Através de medidas de capacitância obteve-se valores de 5-10 nF/cm² para a camada dielétrica. A dissolução da solução de PMMA foi realizada durante 24 horas em atmosfera ambiente, com pelo menos 2 horas sob temperatura de 50°C, e o restante do tempo sob temperatura ambiente. A finalização da fabricação do OFET consistiu na deposição da porta do transistor (segunda parte do passo 3- figura 3.11c.). É necessário fazer o transporte do substrato, já com eletrodos fonte e dreno, semicondutor e dielétrico, da *glove-box Inertec* para a *glove-box mBraun*, mostrada na figura 3.13b. No interior desta *glove-box* existe uma evaporadora de metais. Para o transporte de uma *glove-box* para a outra é necessário evitar o contato com a umidade e oxigênio. Para isso foi usada uma câmara de aço inox com tampa hermeticamente fechada, como mostrada na figura 3.13c. Portanto, os dispositivos foram mantidos sob a mesma atmosfera da *glove-box* durante o transporte. No entanto, após a finalização do dispositivo ele é retirado do interior da *glove-box* para a limpeza dos contatos elétricos, fonte e dreno, que ficaram sob o filme de PMMA. Para isso, o transistor é mergulhado em um solvente para a dissolução do PMMA, limitada à região dos contatos elétricos.

Foram confeccionados transistores com o rr-P3HT depositado por *spin-casting* sob velocidade de rotação de 500 e 3000 rpm, 1 minuto cada velocidade, utilizando uma solução de 20 mg/mL em o-diclorobenzeno. No caso dos transistores construídos com semicondutor tipo n (P(NDI2OD-T2)), por *spin-casting* (OFETs 7), as soluções usadas possuíam concentração de 20 mg/mL em o-diclorobenzeno. A deposição foi realizada no interior da *glove-box* com velocidade de rotação de 2000 rpm por 1 minuto⁴³. Os filmes depositados por *spin-casting* e os por impressão - (P(NDI2OD-T2)) - foram submetidos a um tratamento térmico em temperatura de 120°C por 1 hora na câmara de tratamento térmico, no interior da *glove-box*⁷⁶. O tratamento térmico foi realizado em uma câmara fechada de inox construída visando minimizar o gradiente de temperatura na placa de cobre onde as amostras são colocadas.

Figura 3.13 - **a.** *Glove-box Inertec* (Fonte: autor). **b.** *Glove-box mBraun* (Fonte: autor). **c.** Câmara para transporte de dispositivos (Fonte: autor).

Ambas as *glove-boxes* foram preenchidas por atmosfera inerte de nitrogênio, que é o ambiente necessário para se evitar a degradação por oxidação, bem como a deposição de água nos filmes poliméricos e nos contatos metálicos. Para manter essa atmosfera as *glove-boxes* são preenchidas de nitrogênio com grau de pureza 4,6 FID (< 5 ppm de O_2 e < 3 ppm de H_2O). A preparação das soluções dos semicondutores é feita na *glove-box Inertec* que contém os frascos dos polímeros, além da balança e um agitador magnético com aquecimento. Nesta mesma *glove-box* existe um *spinner* que permite a preparação dos filmes por *spin-casting* e também a câmara de aquecimento para tratamento térmico. No caso dos transistores impressos as soluções são levadas para a atmosfera ambiente para a utilização na impressora. Nesta *glove-box* os níveis de oxigênio e água são monitorados e geralmente são menores que 100 ppm. Na *glove-box mBraun* os níveis também são monitorados, sendo menores que 10 ppm para água e oxigênio. A *glove-box mBraun* possui uma evaporadora em seu interior, da *Edwards*, que permite a deposição com controle de espessura e da taxa de evaporação.

4 Transistores de rr-P3HT impressos por jato de tinta

Esse capítulo é dividido em duas partes: na primeira é feita a determinação dos parâmetros para a impressão da solução de rr-P3HT, além do estudo sobre a interferência desses parâmetros nas linhas impressas e no preenchimento do canal; enquanto que na segunda são mostradas as medidas elétricas de caracterização dos transistores com a camada semicondutora impressa.

4.1 Impressão da solução de P3HT

A solução de rr-P3HT em o-diclorobenzeno (o-DCB), com concentração 3 mg/mL⁷⁷, cumpriu os requisitos necessários para boa impressão, isto é, a solução era estável e o solvente possuía alto ponto de ebulição. Portanto, a impressão fez uso do sistema dispensador para soluções de baixa viscosidade, devido à baixa viscosidade da solução, mostrada na tabela 3.2. Primeiramente, foram determinados os parâmetros de impressão para a obtenção das gotas primárias. Para isso foi alterado o comprimento e largura do pulso elétrico aplicado no atuador piezoelétrico. Enquanto que os outros parâmetros permaneceram fixos. A ejeção de gotas primárias foi obtida com a voltagem de 81 V (intensidade do pulso) e largura de 29 μ s. A frequência utilizada foi de 500 Hz, com deposição *in flight dosing* (1 gota por ponto). Uma série de fotos mostrando a formação e ejeção da gota para esse pulso é mostrada na figura 4.1. A gota inicia a saída do orifício em 60 μ s. Uma cauda é formada entre a gota e o orifício, esta pode ser vista em 120 μ s. O desprendimento da cauda do orifício pode ser observada em 140 μ s. A cauda tende a formar uma gota secundária vista em 160 μ s. Em 200 μ s é possível ver que a gota secundária é acoplada à gota primária, mas mantém a trajetória anterior da gota. O diâmetro da gota mostrada na figura 4.1, em 400 μ s, é de 64 μ m. Portanto o volume dessa gota é aproximadamente de 137 pL. Esse foi o pulso utilizado para a impressão das linhas de P3HT.

Figura 4.1 – Uma série de fotos mostrando a formação e ejeção de gotas da solução de P3HT em função do tempo (*Fonte: autor*).

O segundo passo a ser realizado foi o da impressão sobre o substrato a fim de observar o comportamento da solução impressa sobre o substrato de vidro. A imagem de microscopia óptica obtida com a câmera do microscópio óptico *Olympus BX41* é mostrada na figura 4.2. Nela é possível observar que houve a formação de um anel na extremidade da impressão. Esse anel é chamado de mancha de café (*coffee stain*, em inglês). Esse fenômeno descreve a tendência do soluto se depositar nos limites de uma impressão. Uma das explicações para o surgimento desse fenômeno foi dada por *Deegan et al*^{78,79}, segundo o qual esse fenômeno ocorre devido a maior taxa de evaporação na linha de contato fixa da gota do que no seu centro. No entanto, o líquido evaporado nas bordas deve ser repostado por líquido do interior da gota. A explicação sobre a causa do fenômeno da mancha de café não é um consenso entre os pesquisadores, causando ainda debates.

Figura 4.2 – Formação da mancha de café nas impressões da solução de P3HT. Com a região mais escura (borda) correspondendo a maior espessura, e a região mais clara (centro) menor espessura (barra de escala 100 μm) (Fonte: autor).

É possível prevenir a formação do anel usando uma mistura de solventes: um solvente com baixo e outro com alto ponto de ebulição. Segundo *Tekin et al*⁸⁰ os filmes obtidos com a mistura de solvente benzoato de metila e acetato de etila, alto e baixo ponto de ebulição, respectivamente, apresentaram características homogêneas uniforme. Portanto, este estudo mostra que a grande diferença nos pontos de ebulição é vantajosa. O efeito que ocorre quando se mistura os solventes pode ser explicado da seguinte forma: para manter a linha de contato fixa e repor as perdas por evaporação, o líquido é transportado do centro para as bordas. Sendo que o benzoato de metila evapora mais lentamente que o acetato de etila, a concentração de benzoato de metila na borda aumentará gradualmente. Este fato causará um decréscimo na pressão de vapor local, e portanto o decréscimo na taxa de evaporação na borda e na quantidade que é transportada do centro para a borda. Portanto, uma possível solução para o efeito da mancha de café nas impressões com rr-P3HT é misturar um solvente com baixo ponto de ebulição ao o-DCB, que tem alto ponto de ebulição.

Dentre as opções de solventes testadas temos: clorofórmio, tetrahidrofurano (THF) e tolueno. As misturas da solução de P3HT com cada solvente foram feitas em várias proporções. Para este teste foram depositadas gotas sobre o substrato de vidro, previamente limpo, utilizando uma seringa de 10 μL . Dos testes realizados, a combinação que se mostrou mais promissora foi a de o-DCB com THF. Porém, as imagens de microscopia óptica de reflexão da figura 4.3 mostram que nenhuma das proporções apresentou um resultado adequado, ou seja, sem a mancha de café. Desta forma optou-se por não fazer misturas com o solvente o-DCB. O motivo que reforçou ainda mais essa escolha foi o fato de não sabermos exatamente qual a interferência dessa mancha de café no desempenho dos OFETs.

Figura 4.3 - Imagens de microscopia óptica de reflexão das diferentes proporções de THF acrescentado ao o-DCB (Fonte: autor).

Como a impressora fornece a possibilidade de controle de vários parâmetros de impressão, já citados anteriormente no item 3.3, foi realizado um estudo para obter os melhores parâmetros de impressão para a solução de P3HT-o-DCB foi realizado. Para isso, impressões de linhas foram feitas variando esses parâmetros. Impressões de linhas com diferentes espaçamentos entre o centro das gotas foi realizado. Um estudo preliminar mostrou que a região em torno de 150 μm de espaçamento deveria ser melhor investigada. Essa região foi então objeto de análise mais detalhada. É importante destacar que em todo este trabalho foi utilizado o modo de deposição “*in flight dosing*” com somente uma gota depositada por ponto. Para o estudo com diferentes espaçamentos foi usada a frequência de deposição das gotas de 500 Hz e a velocidade de deposição foi de 4 mm/s. Os resultados obtidos são mostrados na figura 4.4, na qual pode ser observado que a partir do espaçamento de gotas igual a 160 μm as gotas começam a ficar separadas. Com o espaçamento de 140 μm e 150 μm falhas nas linhas começaram a aparecer. Linhas contínuas foram obtidas para as distâncias de gotas de 100 μm a 130 μm . No entanto, a linha estável, com as bordas mais paralelas, foi obtida com 100 μm de espaçamento entre as gotas. Na linha com espaçamento de centro de gotas de 170 μm e 180 μm é possível observar o diâmetro da marca deixada no substrato pela gota, cujo valor é de aproximadamente 142 μm .

Nº linha	1	2	3	4	5	6	7	8	9
freq: 500Hz Veloc: 4 mm/s $D_{b-s}=1,5\text{mm}$
Dist. centro de gotas (μm)	100	110	120	130	140	150	160	170	180

Figura 4.4 – Linhas impressas com diferentes espaçamentos de centro de gotas (*Fonte: autor*).

Mantendo fixo o espaçamento entre as gotas de 100 μm e a frequência de deposição, variou-se a velocidade de deposição. O resultado obtido é mostrado na figura 4.5. Nesta figura é possível observar que as melhores impressões foram com as velocidades de 4, 8 e 16 mm/s. As linhas impressas com essas velocidades ficaram sem falhas e pelo menos uma das bordas estáveis. No entanto, vemos que as linhas número 1 da figura 4.4 e 4.5 possuem os mesmos parâmetros, porém não são iguais. Essa observação indica que é importante a análise da reprodutibilidade das linhas.

Nº linha	1	2	3	4	5	6
Δy : 100 μm freq: 500Hz $D_{b-s}=1,5\text{mm}$
Velocidade (mm/s)	4	8	10	12	14	16

Figura 4.5 – Linhas impressas com diferentes velocidades de deposição (*Fonte: autor*).

Outro parâmetro que pode ser variado é a frequência de deposição das gotas. Linhas foram impressas com o espaçamento entre as gotas de 100 μm e a velocidade de deposição de

4 mm/s com várias frequências. Na figura 4.6 são mostradas as linhas impressas com diferentes frequências. Desta análise é possível concluir que este parâmetro interfere nas linhas impressas. O melhor resultado foi apresentado com a frequência de 500 Hz, pois foi a que resultou em linhas com largura mais constante em toda sua extensão.

Nº linha	1	2	3	4	5	6
Δy : 100 μm
Vel. Dep: 4 mm/s						
$D_{b-s}=1,5\text{mm}$						
Frequência (Hz)	100	200	300	400	500	600

Figura 4.6 – Linhas impressas com diferentes frequências de deposição
(Fonte: autor).

A distância entre o bico de impressão e o substrato (D_{b-s}) é determinada pela posição do eixo z. Até o momento esta posição foi mantida constante, em $z = 52$ mm, que corresponde um D_{b-s} de aproximadamente 1,5 mm. Esta distância foi reduzida para aproximadamente 1 mm ($z = 52,5$ mm) e várias impressões foram realizadas para analisar a influência deste parâmetro. Na figura 4.7 as linhas de 1 a 3 foram impressas com $z = 52,5$ mm, enquanto que de 4 a 6 foram impressas com $z = 52$ mm. Analisando essas linhas não foi possível observar nenhuma diferença significativa. Portanto, as impressões continuaram a ser realizadas com $z = 52$ mm ($D_{b-s} = 1,5$ mm). Um detalhe interessante é o aparecimento de rebarbas em algumas linhas, por exemplo, linhas 1, 2, 5 e 6 da figura 4.7. A provável causa desse problema pode ser a presença de minúsculas partículas de poeira sobre a lâmina. Como é necessário o transporte da lâmina previamente limpa da *glove-box* para a impressora, as partículas podem aderir à lâmina durante esse transporte. Uma solução eficiente para esse problema foi a limpeza do substrato utilizando nitrogênio, antes de colocá-lo na impressora. As linhas impressas mostradas na figura 4.8 foram limpas com nitrogênio antes da impressão, nelas não se vê as rebarbas.

Nº linha	1	2	3	4	5	6
Δy : 100 μm Vel. Dep: 4 mm/s Frequência 500 Hz
Z (mm)	52,5	52,5	52,5	52	52	52

Figura 4.7 – Linhas impressas com diferentes distâncias bico de impressão-substrato (D_{b-s}) (Fonte: autor).

Δy : 100 μm Vel. Dep: 4 mm/s Frequência 500 Hz Z= 52 mm
Z (mm)	52

Figura 4.8 – Linhas impressas com a limpeza do substrato com nitrogênio (Fonte: autor).

Tendo em vista que as linhas da figura 4.8 foram feitas usando os mesmos parâmetros usados para a linha 1 da figura 4.4, pode-se comprovar que não há reprodutibilidade das linhas. A reprodutibilidade das linhas é um fator de extrema importância, visto que para se completar o canal do OFET será necessária a impressão de várias linhas. Realizando a impressão de várias linhas, uma ao lado da outra, pode-se observar que não ocorre a formação do padrão desejado na figura 4.9a. É possível ver que há a formação de vários aglomerados menores, ficando muitas falhas na região da impressão. A causa desse problema pode ser devido ao fato de que a primeira linha não havia secado quando a segunda foi depositada, causando aglomeração das gotas. Todas as deposições realizadas até o momento foram com o substrato em temperatura ambiente, sem aquecimento.

É possível aquecer o substrato para realizar a impressão, pois a mesa de impressão possui aquecimento de até 120°C. Portanto, o uso do aquecimento é uma alternativa, já que com o aquecimento haveria um aumento na taxa de evaporação o que resultaria numa secagem mais rápida. Sendo assim, a primeira linha já teria secado quando a segunda fosse impressa. Impressões usando o substrato aquecido a 90°C são mostradas na figura 4.9b e 4.9c, que mostram as linhas impressas e um conjunto de linhas impressas uma ao lado da outra, respectivamente. As linhas foram impressas com distância igual àquela entre os centros de gotas, isto é, igual a 100 μm . A distância D_{b-s} foi igual a 1,5 mm, e as frequência e velocidade de deposição de 500 Hz e 4 mm/s, respectivamente. Como é possível observar, em ambos os casos mostrados nas figuras 4.9b e c houve a formação de linhas estáveis. Além disso, o problema da reprodutibilidade também foi corrigido, pois linhas iguais foram obtidas. Na figura 4.9c foi realizada a impressão de várias linhas uma ao lado da outra com o substrato sob aquecimento de 90°C, com distância de linha de 150 μm . Um resultado positivo foi observado em relação à formação do padrão desejado. Portanto, a temperatura é um fator essencial para a obtenção de linhas estáveis, reprodutíveis e com o padrão desejado de impressão. A largura da linha vista na figura 4.9b ficou em torno de 148 μm . Portanto, para a impressão de uma sequência de linhas a distância entre elas deve ser menor que esse valor para não haver falhas, como as ocorridas na figura 4.9c na qual a distância das linhas é de 150 μm .

Figura 4.9 – **a.** Conjunto de várias linhas impressas sem aquecimento do substrato (*Fonte: autor*). **b. e c.** Linhas impressas com aquecimento do substrato (*Fonte: autor*). **b.** linhas separadas. **c.** Conjunto de linhas.

Fazendo a deposição das linhas de P3HT sobre a fonte e dreno com a distância de 100 μm entre as linhas houve o preenchimento total da região sobre a fonte e dreno, como é possível observar na figura 4.10a. As linhas pretas são fonte e dreno, enquanto que a região entre elas é o canal de condução do OFET, com aproximadamente 100 μm de comprimento. Uma vantagem da sobreposição das linhas é que ao imprimir a segunda linha sobre a primeira, a borda da primeira linha é dissolvida pela segunda impressão, ocasionando a dissolução da mancha de café. Portanto, o próximo passo é a construção de OFETs com as linhas depositadas com distância de centro de gotas de 100 μm , distância bico de impressão-substrato de 1,5 mm, frequência e velocidade de deposição de 500 Hz e 4 mm/s, respectivamente. Com o substrato aquecido a 90°C, e distância de linhas de 100 μm .

Figura 4.10 – Conjunto de várias linhas impressas sobre a região da fonte e dreno (padrão 1). Impressões com distância de centro de gotas e de linhas de 100 μm (*Fonte: autor*). **a.** Transistor T5. **b.** Transistor T6.

4.2 OFETs impressos com diferentes padrões de impressão

Antes de apresentar os resultados dos OFETs impressos é importante detalhar como os resultados foram analisados. No capítulo 3, foi apresentada a máscara utilizada para construir os OFETs e na tabela 3.1 são mostrados os comprimentos (L) e larguras (W) de cada um dos canais dos transistores. No entanto, foi observado, utilizando o microscópio óptico, que os valores de comprimento e largura dos canais não eram iguais aos valores nominais da máscara. A causa desta diferença foi o efeito de sombra nas máscaras durante a evaporação. Devido a esta diferença houve a necessidade de se medir os valores de W e L dos transistores construídos. Nas medidas de W a variação foi pequena, em torno de 1%, portanto pode ser desconsiderada. O mesmo não se repetiu para as medidas de L, na qual houve variação considerável, portanto sendo necessário considerá-la. Devido a essa variação, foi necessário

medir o L dos canais de todos os OFETs construídos. O valor final foi obtido a partir da média de pelo menos 10 medidas feitas ao longo do canal. Na tabela 4.1 são mostrados os valores nominais e valores medidos dos comprimentos de canais, o desvio padrão na medida e o erro em porcentagem de um OFET construído. Nesta tabela é possível observar que houve o erro máximo no comprimento do canal de 18%, valor relativamente alto. Calculando o valor médio do erro se obtém o valor médio de 9%, isso comprova que há variação nos valores de W/L devido à variação do comprimento do canal para cada transistor construído. Depois da constatação de que o valor de W/L varia nos transistores construídos sobre o mesmo substrato, surgiu a necessidade da normalização da corrente dos transistores, para eles poderem ser comparados entre si.

Tabela 4.1 – Valores dos comprimentos de canais nominais e medidos (*Fonte: autor*).

OFET	L_{nominal} (μm)	$(L_{\text{medido}} \pm \text{Des. Pad})$ (μm)	Erro (%)
T1	50	52 ± 2	4
T2	50	41 ± 5	10
T3	75	85 ± 4	18
T4	75	82 ± 3	9
T5	100	109 ± 6	9
T6	125	137 ± 5	10
T7	150	164 ± 7	9
T8	175	183 ± 5	5
T9	200	195 ± 5	2
Erro médio (%)			9

A corrente do canal do transistor (I_D) depende das grandezas dimensionais W e L como é possível observar na equação 2.4 já apresentada. Escrevendo a equação da corrente do canal do transistor de uma forma geral temos a equação 4.1. Sendo que A é uma constante que pode depender dos parâmetros do dispositivo e f uma função que representa a dependência de I_D em função de V_D e V_G . Portanto, um modo de se obter uma grandeza comparável entre os

transistores com diferentes valores de W e L é multiplicando a corrente I_D pela razão L/W ⁷². A corrente ($I_D \cdot L/W$) é um valor de corrente normalizado, e será obtida para cada transistor (T1 a T9). Uma vez que o valor da corrente está normalizado é possível comparar transistores com diferentes valores de W e L . Cada transistor (T1 a T9) foi analisado separadamente, ou seja, para cada transistor foram obtidos os parâmetros. O modelo usado para se determinar os parâmetros dos transistores foi o modelo de aproximação canal gradual⁵⁵. Na figura 4.11 são mostradas as curvas de transferência com os valores de corrente de canal I_D originais e normalizados de um OFET construído. Cada curva corresponde a um transistor medido deste OFET.

$$I_D = \frac{W}{L} Af(V_D, V_G) \quad (4.1)$$

Figura 4.11 – Curvas de transferência originais e normalizadas (*Fonte: autor*).

A impressora utilizada permite a impressão de quatro padrões diferentes⁷⁵ mostrados na figura 4.12. A legenda da figura 4.12 descreve os símbolos utilizados na ilustração. Os padrões 1 e 2 são impressões na direção x , com a diferença de que no padrão 1 todas as linhas se iniciam na mesma posição x , enquanto que no padrão 2 a segunda linha se inicia na mesma posição x em que termina a primeira, apenas com o deslocamento em y determinado. Já os padrões 3 e 4 são impressões na direção y . A impressão do padrão 3 é semelhante ao padrão 1, com todas as linhas se iniciando no mesmo ponto, só que neste caso as linhas são impressas

na direção y. A mesma semelhança acontece entre os padrões 2 e 4, nos quais a forma de impressão dos padrões só diferem na direção da impressão.

Figura 4.12 – Quatro diferentes padrões para impressões utilizando a impressora *Autodrop* (Figura adaptada da ref. 75).

Transistores, com somente uma camada, foram construídos utilizando os diferentes padrões de impressão. O objetivo foi o de observar se esses diferentes padrões interferem no desempenho dos OFETs. Como visto acima, existem dois padrões que são perpendiculares à fonte e ao dreno, padrões 1 e 2, e dois padrões que são paralelos à fonte e ao dreno, padrões 3 e 4. Em todos os transistores foram utilizados os mesmos parâmetros de impressão: distância de centro de gotas de 100 μm , distância bico-substrato de 1,5 mm, frequência e velocidade de deposição de 500 Hz e 4 mm/s, respectivamente. A distância entre as linhas foi de 100 μm . Os transistores construídos foram analisados pelos parâmetros obtidos para os OFETs como razão $I_{\text{on}}/I_{\text{off}}$, S (*subthreshold swing*), V_T (tensão de limiar) e mobilidade (μ_{sat}). Para cada parâmetro são mostrados os OFETs que apresentaram os melhores valores nos diferentes padrões usados. O primeiro parâmetro a ser analisado é a razão on/off. Os transistores que apresentaram maiores razão $I_{\text{on}}/I_{\text{off}}$ em cada padrão são mostrados na figura 4.13. Nesta figura é mostrada a curva de saída e ao lado a curva de transferência. A partir da curva de transferência é possível obter a razão $I_{\text{on}}/I_{\text{off}}$ para $V_D = -80$ V. É importante observar que foram realizadas medidas nos dois sentidos, de 40 a -80 V (ida) e de -80 a 40 V (volta), sendo

a razão I_{on}/I_{off} obtida na medida de 40 a -80 V. Os valores de razão I_{on}/I_{off} para os OFETs da figura 4.13 são mostrados na tabela 4.2. Entre os OFETs com padrões perpendiculares, padrão 1 e 2, o maior valor foi obtido para padrão 1, com razão I_{on}/I_{off} de 6915, OFET 1C mostrado na figura 4.13a. Analisando os padrões paralelos, padrões 3 e 4, têm-se que o maior valor de razão I_{on}/I_{off} foi o obtido para o padrão 4, com valor de 733 no OFET 4D (figura 4.13d). Comparando-se os quatro padrões, o de maior valor de razão I_{on}/I_{off} foi obtido para o padrão 1.

Figura 4.13 – Curvas de caracterização (saída e transferência) dos OFETs para os diferentes padrões de impressão com os maiores valores de razão I_{on}/I_{off} (Fonte: autor). **a.** OFET 1C- padrão 1. **b.** OFET 2C – padrão 2. **c.** OFET 3B – padrão 3. **d.** OFET 4D – padrão 4.

Tabela 4.2 – Parâmetros extraídos das curvas de transferência no regime de saturação obtidos das curvas da figura 4.13 (*Fonte: autor*).

	Padrão	Transistor	Razão I_{on}/I_{off}
OFET 1C	Padrão 1	T5	6915
OFET 2B	Padrão 2	T7	232
OFET 3B	Padrão 3	T5	355
OFET 4D	Padrão 4	T4	733

Além de possuir uma razão I_{on}/I_{off} alta é importante que haja a reprodutibilidade dos OFETs construídos. Portanto, os seis melhores OFETs com os diferentes padrões são mostrados na figura 4.14. Cada ponto deste gráfico representa um transistor e as regiões na vertical são delimitadas por linhas tracejadas para cada padrão. Analisando o conjunto de OFETs é notável observar nesta figura que o padrão 2 apresentou os menores valores de razão I_{on}/I_{off} . Também este padrão foi o que apresentou menor dispersão, portanto, melhor reprodutibilidade. O padrão 3 também apresentou alguns valores baixos de razão I_{on}/I_{off} , de 109, porém neste padrão alguns OFETs apresentaram valores de razão I_{on}/I_{off} maiores, quando comparados aos valores do padrão 2. Uma grande dispersão pode ser observada para o padrão 1, que possui OFETs com razão I_{on}/I_{off} na faixa de 10^2 a 10^3 e alguns na faixa acima de 10^3 . Analisando a figura 4.13a nota-se que em torno de $V_G = 0$ existe diferença significativa entre a corrente na medida de “ida” e na medida de “volta”, ou seja, observa-se a histerese. A corrente de dreno é menor na curva de ida. Para os outros OFETs apresentados na figura 4.13 esta diferença é notavelmente menor. Portanto, existe histerese na curva de transferência do OFET 1C (figura 4.13a).

Figura 4.14 – Análise da razão I_{on}/I_{off} dos OFETs com diferentes padrões (*Fonte: autor*).

Na figura 4.15 são mostradas as curvas de transferência para o conjunto de OFETs construídos com o padrão 1. Nessa figura é possível notar que a grande diferença na razão I_{on}/I_{off} é resultado da mudança da corrente de dreno quando $V_G = 0$, a corrente de *off* (I_{off}). É possível notar para os OFETs 1C e 1D que o valor de I_{off} situa-se em 10^{-11} A e 10^{-10} A, respectivamente. Enquanto para os outros OFETs este valor é da ordem de 10^{-9} A. Para a corrente de *on* (I_{on}), medida quando $V_G = -80$ V, os valores de todos os OFETs são semelhantes, ficando em torno de 10^{-7} A.

Figura 4.15 – Curvas de transferência para os OFETs construídos com o padrão 1 (*Fonte: autor*).

Outro parâmetro a ser analisado para os transistores construídos com diferentes padrões é o S . Quanto menor o valor de S para o OFET, melhor ele é considerado. Para análise desse parâmetro a corrente dos transistores foi normalizada como descrito previamente. Portanto, o valor de S foi obtido usando a curva $\log(I_D \cdot W/L) \times V_G$ fazendo um ajuste linear na região de sub-limiar e dado em volts/década (V/dec). Os transistores que apresentaram os menores valores de S foram os mesmos que apresentaram os maiores valores de razão I_{on}/I_{off} . Na figura 4.16 são mostradas as curvas $(I_D \cdot L/W)^{1/2} \times V_G$ (curva preta) e $\log(I_D \cdot L/W) \times V_G$ (curva azul) dos OFETs; delas se obtiveram os melhores valores de S para cada padrão usado na construção dos OFETs. Os valores de S de cada OFET da figura 4.16 são mostrados na tabela 4.3.

Figura 4.16 – Curvas $(I_D \cdot L/W)^{1/2} \times V_G$ (curva preta) e $\log(I_D \cdot L/W) \times V_G$ (curva azul) dos OFETs para os diferentes padrões de impressão com os menores valores de S (Fonte: autor). **a.** OFET 1A- padrão 1. **b.** OFET 2B – padrão 2. **c.** OFET 3B – padrão 3. **d.** OFET 4D – padrão 4.

Tabela 4.3 – Valores de S obtidos a partir da figura 4.16 para cada padrão (*Fonte: autor*).

	Padrão	Transistor	(S ± Desv. Padrão) (Volts/dec.)	Razão I_{on}/I_{off}
OFET 1C	Padrão 1	T5	$2,8 \pm 0,4$	6915
OFET 2B	Padrão 2	T7	$21,8 \pm 0,3$	232
OFET 3B	Padrão 3	T5	$20,2 \pm 0,4$	355
OFET 4D	Padrão 4	T4	$13,4 \pm 0,2$	733

Na tabela 4.3 nota-se que o menor valor de S foi o do padrão 1, valendo 2,8 V/dec, o qual corresponde ao OFET 1C que apresentou o valor de razão I_{on}/I_{off} de 6915. O outro padrão perpendicular à fonte e ao dreno apresentou valor de S de 21,8 V/dec para o OFET 2B. Valor semelhante para o S foi obtido para o padrão 3, OFET 3B. Para o padrão 4 um valor inferior em relação aos padrões 2 e 3 foi obtido, 13,4 V/dec. Na tabela 4.3 são mostrados também os valores da razão I_{on}/I_{off} . Comparando os valores de S e a da razão I_{on}/I_{off} é possível observar que quanto maior o valor de razão I_{on}/I_{off} menor é o valor de S. Analisando o conjunto de transistores construídos com os diferentes padrões, na figura 4.17, é nítido que a menor dispersão foi apresentada para o padrão 2, no qual todos os valores estão compreendidos entre 20 e 25 V/dec. Os maiores valores de S foram apresentados pelo padrão 3 alcançando valores em torno de 29 V/dec. A maior dispersão foi apresentada pelos OFETs do padrão 1, com valores de S menores que 10 e valores de S entre 15 V/dec e 22,5 V/dec.

Figura 4.17 – Análise de S dos OFETs com diferentes padrões (*Fonte: autor*).

Agora analisando o parâmetro V_T obtido a partir do gráfico *semilog* da raiz quadrada do valor de corrente normalizado em função de V_G , seu valor é determinado pela intersecção da parte linear no eixo x. Assim como o S, menores valores de V_T representam melhor desempenho do OFET. Na figura 4.18 são mostrados os OFETs que apresentaram os menores valores de V_T para cada um dos padrões. Os valores de V_T são mostrados na tabela 4.4. Para os padrões 1, 2 e 3 os menores valores de V_T foram semelhantes, em torno de -8,0 V. Uma pequena diferença foi apresentada para o OFET 4A com o padrão 4 de deposição, neste caso o menor valor de V_T foi de -10,0 V.

Figura 4.18 – Curvas de caracterização dos OFETs saída, transferência. Ao lado a curva $(I_D \cdot L / W)^{1/2} \times V_G$ (curva preta) e $\log(I_D \cdot L / W) \times V_G$ (curva azul) dos OFETs que apresentaram menores valores de V_T para os diferentes padrões (Fonte: autor). **a.** OFET 1E. **b.** OFET 2F. **c.** OFET 3E. **d.** OFET 4A.

Tabela 4.4 – Valores de V_T obtidos a partir da figura 4.18 para cada um dos padrões (*Fonte: autor*).

	Padrão	Transistor	($V_T \pm \text{Desv. Padrão}$) (Volts)
OFET 1E	Padrão 1	T5	$-8,1 \pm 0,7$
OFET 2F	Padrão 2	T6	$-8,5 \pm 0,7$
OFET 3E	Padrão 3	T4	$-8,0 \pm 0,8$
OFET 4A	Padrão 4	T7	$-10,0 \pm 0,8$

Analisando o conjunto de OFETs de cada padrão na figura 4.19 é possível observar que os menores valores de V_T representam uma parcela extremamente reduzida de cada um dos padrões 1, 2 e 3. Para os outros OFETs desses padrões os valores de V_T foram maiores. O padrão 4 foi o que apresentou o maior valor de V_T , -14 V. No padrão 3 uma parcela considerável de OFETs apresentou valores abaixo de -9 V, no entanto houve OFETs que apresentaram valores superiores a -10 V. Entre os três padrões, o 1 foi o que resultou em maior variação dos valores de V_T , com alguns valores semelhantes ao do padrão 4. O padrão que apresentou os menores valores de V_T e menor dispersão foi o padrão 3. Como o V_T está relacionado com presença de armadilhas, variações em seu valor podem ocorrer quando o P3HT é depositado na atmosfera ambiente devido à dopagem do polímero⁸¹. Portanto, variações em seus valores são aceitáveis. Para os OFETs impressos os valores de V_T estão na faixa de -8V a -14V.

Figura 4.19 – Análise de V_T dos OFETs com diferentes padrões (*Fonte: autor*).

O último parâmetro a ser analisado é a mobilidade (μ_{sat}) que é obtida usando a inclinação da reta do gráfico *semilog* da raiz quadrada do valor de corrente normalizado em função de V_G . Para os OFETs maiores valores de mobilidade representam melhor desempenho. Os OFETs que apresentaram maiores valores de mobilidade para cada padrão são mostrados na figura 4.20 e na tabela 4.5. O padrão 4, padrão paralelo a fonte e dreno, foi o que alcançou menor valor de mobilidade de no máximo $1,50 \times 10^{-3} \text{ cm}^2/\text{V.s}$. Por outro lado, o outro padrão paralelo, o padrão 3, apresentou o maior valor de mobilidade quando comparado com todos os parâmetros. No entanto, ambos os padrões perpendiculares à fonte e ao dreno apresentaram mobilidades em torno de $3,00 \times 10^{-3} \text{ cm}^2/\text{V.s}$.

Figura 4.20 – OFETs que apresentaram maiores valores de μ_{sat} para os diferentes padrões (*Fonte: autor*).
a. OFET 1F. **b.** OFET 2E. **c.** OFET 3C. **d.** OFET 4C.

Tabela 4.5 – Valores de μ_{sat} obtidos a partir da figura 4.20 para cada um dos padrões (*Fonte: autor*).

	Padrão	Transistor	($\mu_{\text{sat}} \pm \text{Desv. Padrão}$) ($\times 10^{-3}$) ($\text{cm}^2/\text{V.s}$)
OFET 1F	Padrão 1	T6	$3,03 \pm 0,06$
OFET 2E	Padrão 2	T2	$2,83 \pm 0,05$
OFET 3C	Padrão 3	T7	$3,20 \pm 0,06$
OFET 4C	Padrão 4	T2	$1,50 \pm 0,03$

Fazendo a análise do conjunto de OFETs na figura 4.21 é possível notar que para o padrão 2 a maioria dos OFETs apresentaram valores de mobilidade em torno de $1,5 \times 10^{-3} \text{ cm}^2/\text{V.s}$. Para o padrão 4 foram obtidos os menores valores de mobilidades, tendo valores de mobilidade da ordem de $10^{-4} \text{ cm}^2/\text{V.s}$. Os maiores valores de mobilidade foram obtidos para os padrões 1 e 3. Entre os padrões paralelos à fonte e ao dreno, um resultou em valores mais altos de mobilidade, enquanto o outro em valores mais baixos de mobilidade. O mesmo fato se repetiu para os padrões perpendiculares, padrão 1 e 2. Após esta análise foi possível afirmar que a deposição das linhas serem paralelas ou perpendiculares à fonte e ao dreno não é um fator determinante para se ter maior mobilidade. Analisando a reprodutibilidade da mobilidade é possível observar que maior reprodutibilidade existe para o padrão 1, pois menor foi a dispersão de suas medidas. Portanto, em termos de mobilidade o padrão 1 apresentou o melhor comportamento. Apesar da diferença de mobilidades para os padrões 1, 2 e 3 todas são da ordem de $10^{-3} \text{ cm}^2/\text{V.s}$, portanto não é uma diferença considerável. Existem fatores que interferem diretamente na mobilidade dos transistores, como por exemplo, o solvente do semicondutor. *Chang et al*⁴⁰ fabricou transistores, com P3HT como semicondutor, usando solventes com diferentes pontos de ebulição. Em seu estudo foram obtidos valores relativamente altos de mobilidade, em torno de $0,12 \text{ cm}^2/\text{V.s}$, para os transistores com semicondutor dissolvido em triclorobenzeno (TCB), que é 10 vezes maior do que o valor obtido para o transistor semelhante usando clorofórmio como solvente. Essa diferença de mobilidade foi atribuída à diferença de ponto de ebulição dos solventes. Devido ao alto ponto de ebulição do TCB, a secagem do filme de P3HT por *spin-coating* é mais lenta do que o filme com clorofórmio, levando o filme se formar com estrutura organizada, como nos filmes depositados por *drop-casting*. Este argumento foi comprovado através de medidas de difração

de raio-X que mostrou a estrutura altamente cristalina para os filmes de P3HT-TCB, que corresponde às mesmas características microcristalinas dos filmes depositados por *drop-casting*. Outro fator que interfere na mobilidade é a técnica de deposição do filme do semiconductor⁸². Entre as técnicas de *dip-coating*, *spin-coating* e *drop-casting*, os melhores valores de mobilidade foram obtidos com a deposição por *dip-coating*.

Figura 4.21 – Análise de μ_{sat} dos OFETs com diferentes padrões (Fonte: autor).

A impressora permite a variação de diversos parâmetros, porém alguns parâmetros básicos de impressão não devem ser alterados, visto que estes interferem na linha impressa. No entanto, um parâmetro de impressão que pode ser facilmente modificado é a distância entre as linhas impressas. Como a linha impressa possui uma largura de aproximadamente 148 μm , é possível usar uma distância de linhas superior a que foi usada até agora. O valor escolhido de distância de linhas para ser usado foi 130 μm , um valor superior o suficiente para ser notada alguma diferença, mas ainda inferior à dimensão da linha, o que garante a sobreposição das linhas para total preenchimento do canal. Transistores usando a distância de linha de 130 μm foram construídos usando os padrões de deposição 1 e 3. No caso do padrão 1, para analisar os parâmetros nos OFETs com maior distância de linha pode-se usar o da figura 4.22. Nesta figura para facilitar a comparação foram lançados os pontos dos OFETs construídos com o mesmo padrão, porém com a distância de linhas de 100 μm . Como nos gráficos já apresentados, cada ponto representa um transistor que foi fabricado e neste caso o gráfico é dividido em duas regiões, uma que representa os OFETs com menor distância de linhas e a outra com maior. É notável que um menor número de transistores funcionaram usando-se maior distância entre linhas. Portanto, neste caso foram usados todos os transistores

que funcionaram. Para os parâmetros mobilidade e razões I_{on}/I_{off} mostrados nas figuras 4.22a e b, respectivamente, observa-se que para maiores distância entre linhas houve piora, ou seja, redução, desses parâmetros. Os valores do parâmetro V_T são mostrados na figura 4.22c; nela nota-se que persistiu a variação dos valores de V_T numa faixa de -7 a -14 V. Para o S também pode ser observada uma piora nos valores, ou seja, aumento dos valores. De acordo com esse resultado, o aumento da distância das linhas no padrão 1 piorou o desempenho dos OFETs.

Figura 4.22 – Comparação dos parâmetros obtidos para os transistores construídos com o padrão 1 com diferentes distância entre as linhas (*Fonte: autor*). **a.** mobilidade. **b.** razão I_{on}/I_{off} . **c.** V_T . **d.** S.

Uma maior distância entre linhas também foi usada para fabricar OFETs do padrão 3. Foram construídos transistores usando este padrão com distância entre linhas de 130 μm, os OFETs 5. Para este tipo de deposição foi observado o problema das linhas não preencherem o canal como pode ser visto na figura 4.23. Este problema foi o responsável pelo não funcionamento de alguns dos OFETs. Em termos de mobilidade - figura 4.24a - houve aumento na dispersão dos valores para os OFETs com distância entre linhas de 130 μm, com alguns valores levemente superiores e outros inferiores ao dos OFETs com distância entre

linhas de 100 μm . Para o V_T , figura 4.24c, aproximadamente 33% dos OFETs com maior distância entre linhas apresentaram valores maiores de V_T fora da faixa de -8 V a -14 V, enquanto que o restante se manteve na faixa de valores dos OFETs com menor distância de linhas. No parâmetro S, figura 4.24d, pode ser observado que em 83% dos OFETs, com maior distância entre linhas, houve redução nos valores de S quando comparados aos valores obtidos para os OFETs com menor distância.

Figura 4.23 – Imagem da falha de deposição no canal do transistor, com distância entre linhas de 130 μm (*Fonte: autor*).

Figura 4.24 – Comparação dos parâmetros obtidos para os transistores construídos com o padrão 3 com diferentes distância das linhas (*Fonte: autor*). **a.** mobilidade. **b.** razão $I_{\text{on}}/I_{\text{off}}$. **c.** V_T . **d.** S .

Entre os parâmetros, a maior discrepância pode ser notada nos valores de razão $I_{\text{on}}/I_{\text{off}}$, figura 4.24b, no qual 33% dos OFETs apresentaram valores de razões $I_{\text{on}}/I_{\text{off}}$ superiores a 1000. As curvas de transferência desses OFETs são mostradas na figura 4.25b e d. A curva da figura 4.25b se refere ao OFET 5B, sendo que na curva existe a presença de histerese ao longo de toda a curva. Em relação ao OFET 5D, figura 4.25d, pode também ser visto a presença de histerese, porém o efeito é menos acentuado com maior incidência na região em torno de $V_G=0\text{V}$. No entanto, o efeito na histerese foi reduzido em outros OFETs fabricados com padrão 3 e distância entre linhas (d_{linhas}) de 130 μm , OFETs 5A e 5C, como pode ser visto na figura 4.25a e c. Portanto, é possível concluir que o aumento da distância de linhas melhorou o desempenho dos OFETs principalmente em relação ao S e a razão $I_{\text{on}}/I_{\text{off}}$. Mas é importante ressaltar, que este padrão de deposição favoreceu a falha na impressão no canal e formação de histerese na medida de transferência. A presença de histerese ocorreu em todos os OFETs que apresentaram razão $I_{\text{on}}/I_{\text{off}}$ maior que 1000, tanto para o padrão 1 quanto para o padrão 3.

Alguns efeitos são responsáveis por causar histerese nas curvas de transferência dos OFETs⁸³, como: i. efeitos na interface semiconductor/dielétrico; ii. efeitos do volume do dielétrico e iii. injeção de cargas da porta dentro do dielétrico. No entanto, uma análise mais detalhada deve ser feita para se identificar qual é a causa da histerese. Para aplicação de OFETs em circuitos integrados a histerese deve ser evitada, por outro lado sua presença torna possível a aplicação em dispositivos de memória não voláteis⁸⁴.

Figura 4.25 – Curvas de transferência (*Fonte: autor*). **a.** OFET 5A. **b.** OFET 5B. **c.** OFET 5C. **d.** OFET 5D.

A redução na corrente de *off* observadas nos OFETs da figura 4.25 b e d poderia ser causada pela diminuição da corrente de fuga do OFET. No entanto, essa não é a causa uma vez que a corrente de fuga é maior que a corrente *off* para os OFETs 5B e 5D, como pode ser

visto nas figuras 4.26a e b, respectivamente. O mesmo se repetiu para os OFETs com altas razões I_{on}/I_{off} para o padrão 1.

Figura 4.26 – Curva de corrente de fuga (I_G) em função do V_G (Fonte: autor). **a.** OFET 5B. **b.** OFET 5D.

Para finalizar a análise da impressão de OFETs com diferentes padrões e distâncias entre linhas foi feita a tabela 4.6 mostrando os melhores parâmetros obtidos para cada um dos padrões. Nesta tabela é possível notar que dois padrões se destacaram, padrão 1 e padrão 3, com distância entre linhas de 100 μm e 130 μm , respectivamente. Para estes padrões os OFETs apresentaram os melhores parâmetros como razão I_{on}/I_{off} da ordem de 10^3 , S menor que 10 e mobilidade $3 \times 10^{-3} \text{ cm}^2/\text{V.s}$.

Tabela 4.6 - Melhores parâmetros obtidos para os OFETs com cada um dos padrões (Fonte: autor).

Padrão	Distância entre linhas (μm)	Razão I_{on}/I_{off}	S (V/dec)	V_T (V)	$\mu_{sat} (\times 10^{-3})$ ($\text{cm}^2/\text{V.s}$)
1	100	6915	2,8	-8,1	3,03
1	130	119	25,4	-7,4	1,10
2	100	232	21,8	-8,5	2,83
3	100	355	20,2	-8,0	3,20
3	130	7680	7,4	-8,1	3,73
4	100	733	13,4	-10,0	1,50

4.3 OFETs impressos com número de camadas diferentes

Foram fabricados transistores usando diferentes camadas para o semicondutor impresso, OFETs 6. Nos OFETs 6 foram utilizados o padrão de deposição 1 e os mesmos parâmetros de impressão: distância de centro de gotas de 100 μm , distância bico-substrato de 1,5 mm, frequência e velocidade de deposição de 500 Hz e 4 mm/s, respectivamente. A distância entre as linhas foi de 100 μm . O número de camadas usadas para o semicondutor foi de 1, 3 e 5. A primeira constatação que pode ser feita foi de que com o aumento do número de camadas um número menor de OFETs funcionou, o que pode ser observado na figura 4.27. Os transistores com 1 camada que funcionaram representam 58% do número de OFETs construídos, enquanto essa porcentagem é reduzida para 33% nos OFETs com 3 camadas e 15% para os de 5 camadas.

Figura 4.27 – Porcentagem de OFETs funcionando para os diferentes números de camadas (Fonte: autor).

Aumentando o número de camadas houve aumento da espessura do filme impresso, sendo que os filmes com 1, 3 e 5 camadas apresentaram as espessuras de (39 ± 7) nm, (57 ± 16) nm e (228 ± 53) nm. É interessante comentar que a irregularidade na superfície do filme acarreta um maior erro nas medidas. Analisando os OFETs com diferentes números de camadas que funcionaram é possível notar em termos de mobilidade, figura 4.28a, que os OFETs com 3 e 5 camadas apresentaram menores valores de mobilidades. Porém é importante ressaltar que a diferença no valor de mobilidade nos OFETs com 1, 3 e 5 camadas

pode ser considerada pequena, visto que todos os valores permaneceram na mesma ordem de grandeza. Segundo *Gburek* e *Wagner*⁸⁵ existe uma espessura de camada ativa ideal, ligeiramente inferior a 50 nm, que combina altos valores de mobilidade com baixos valores de corrente de *off* para OFETS com P3HT como camada ativa e PMMA como dielétrico na estrutura *top-gate*. De certa forma este resultado se relaciona com os mostrados nesta tese, uma vez que OFETs com melhor desempenho foram obtidos para os OFETs com a espessura de 39 nm. No entanto, com a espessura do semicondutor acima de 50 nm houve um leve aumento na mobilidade nos estudos de *Gburek* e *Wagner*, fato que não se repetiu-se nos resultados mostrados nesta tese. A pequena redução na mobilidade nestes resultados pode estar relacionada com a sobreposição de camadas realizadas por impressão, uma vez que quando se deposita a próxima camada já existe uma do mesmo polímero previamente depositada, levando à dissolução da camada inferior. Em termos de razão I_{on}/I_{off} houve uma redução de valores nos OFETs com 3 e 5 camadas, no entanto os valores foram semelhantes para 3 e 5 camadas em torno de 10^2 . Para o S houve aumento de seu valor para os OFETs com 3 e 5 camadas. Grande parte dos OFETs manteve o valor de V_T dentro da faixa já definida, com apenas um OFET com 3 camadas fora dessa faixa, com valor de -6,6 V. De uma forma geral, houve uma piora no desempenho dos OFETs quando o número de camadas do semicondutor foi de 3 e 5. No entanto, os OFETs com 3 e 5 camadas mostraram desempenho semelhantes. Entre os possíveis fatores que conduziram a piora no desempenho dos OFETs com mais de uma camada está o fato da dissolução das camadas já depositadas, citadas acima, e também o aumento na resistência de acesso, visto que na arquitetura utilizada os portadores injetados pela fonte e dreno precisam atravessar a espessura para alcançar a interface semicondutor-dielétrico.

Figura 4.28 - Comparação dos parâmetros obtidos para os transistores construídos com o padrão 1 com diferentes número de camadas, OFETs 6 (*Fonte: autor*). **a.** mobilidade. **b.** razão $I_{\text{on}}/I_{\text{off}}$. **c.** V_T . **d.** S.

4.4 Transistores impressos por jato de tinta e por *spin-casting*

Transistores foram fabricados com o P3HT depositado por *spin-casting* e seus parâmetros são mostrados na tabela 4.7. Fazendo primeiro a comparação destes OFETs com os transistores com diferentes padrões, pode ser observado que no caso do valor da razão $I_{\text{on}}/I_{\text{off}}$, valores melhores foram obtidos para os OFETs impressos. O valor de razão $I_{\text{on}}/I_{\text{off}}$ obtido por *spin-casting* foi de 94, valor comparável com os piores transistores obtidos por impressão. Em termos de S, os melhores valores foram obtidos por impressão para os OFETs impressos com padrão 1 ($d_{\text{linha}} = 100\mu\text{m}$) e padrão 3 ($d_{\text{linha}} = 130\mu\text{m}$), porém em situações específicas os OFETs impressos e por *spin-casting* apresentaram valores de S semelhantes. A mobilidade dos OFETs por *spin-casting* é semelhante à dos OFETs impressos. Isso indica que em termos de mobilidade as duas técnicas são equivalentes. Portanto, a baixa mobilidade não

está relacionada com a técnica de deposição. O valor de V_T foi menor para o OFET por *spin-casting*, indicando que existe menor número de armadilhas na interface semicondutor-dielétrico, um dos motivos pode estar relacionado à deposição do semicondutor ser feita em atmosfera ambiente. Comparando agora os com OFETs de 3 e 5 camadas é possível observar que razões I_{on}/I_{off} semelhantes foram obtidas para os OFETs impressos e o por *spin-casting*. Valores de S levemente superiores foram obtidos para os OFETs impressos com 3 e 5 camadas. O V_T se manteve superior para os OFETs impressos. Por fim, é possível afirmar que OFETs com melhor desempenho foram obtidos fazendo-se uso da técnica de impressão por jato de tinta, nos OFETs com uma camada para o padrão 1 ($d_{linha} = 100\ \mu m$) e padrão 3 ($d_{linha} = 130\mu m$).

Tabela 4.7 – Parâmetros do OFET fabricado com o semicondutor depositado por *spin-casting* (Fonte: autor).

OFET	Razão I_{on}/I_{off}	V_T (V)	μ_{sat} (cm ² /V.s)	S (V/dec)
<i>Spin-casting</i>	94	-3,5	$3,6 \times 10^{-3}$	26,5

a.

b.

Figura 4.29 – Curvas de caracterização do OFET com semicondutor depositado por *spin-casting* (Fonte: autor). **a.** Curva de saída. **b.** Curva de transferência.

4.5 Conclusões do capítulo

É importante destacar que a mudança nos padrões de impressão não impediu o funcionamento dos OFETs. No entanto, diferença no desempenho dos OFETs foi observada para os diferentes padrões. Transistores com desempenho considerável foram obtidos tanto com padrões paralelos quanto perpendiculares à fonte e ao dreno. Indicando que ambas as formas de deposição, paralelo ou perpendicular, permitem a confecção de OFETs com desempenho considerável. Os padrões que se destacaram foram o 1 e o 3. O padrão 3, paralelo à fonte e ao dreno, apresentou melhora no desempenho quando foi usada distância de linha de 130 μm . Por outro lado surgiu o problema de falha na impressão do canal. Portanto, o padrão de deposição 3 pode ser considerado promissor, exigindo maiores estudos sobre este padrão a fim de corrigir este problema. O padrão 1, perpendicular à fonte e ao dreno, com distância de linhas de 100 μm demonstrou desempenho considerável. Sendo assim, ambos os padrões 1 e 3 podem ser considerados os melhores padrões de deposição. Os resultados obtidos indicam que há um comprimento de canal para transistores impressos no qual o desempenho é otimizado, pois todos os OFETs que apresentaram razões $I_{\text{on}}/I_{\text{off}}$ superiores a 10^3 foram os que apresentaram comprimento de canal entre 100 e 150 μm .

5 Transistores usando o semicondutor P(NDI2OD-T2)

Esse capítulo é dividido em duas partes: na primeira é feita a determinação dos parâmetros para a impressão da solução de (P(NDI2OD-T2)), além da variação dos parâmetros de impressão para a formação de linhas estáveis e a deposição das mesmas no preenchimento do canal; enquanto que na segunda são mostradas as medidas elétricas de caracterização dos transistores com a camada semicondutora impressa.

5.1 Transistores com P(NDI2OD-T2) depositado por *spin-casting*

Como até o momento não haviam sido construídos transistores tipo n no Grupo de polímeros *Prof. Bernhard Gross*, primeiramente foi feita a revisão da literatura para as opções que teríamos de materiais orgânicos. Um material que se mostrou muito atrativo, devido aos bons resultados^{18,19} foi o poli {[N,N'-bis(2-octildodecil)-naftaleno-1,4,5,8-bis(dicarboximida)-2,6-diil]-alt-5,5'-(2,2'-bitiofeno)} (P(NDI2OD-T2))⁴³, cujo nome comercial é N2200, da *Polyera Corporation*. Uma opção de polímero para aplicação em OFETs tipo n, visto que em sua maioria são utilizados materiais semicondutores orgânicos de moléculas pequenas²⁰. O (P(NDI2OD-T2)) também tem apresentado alto desempenho na arquitetura *top gate* em atmosfera ambiente, portanto, adequado para se trabalhar com impressão⁴³. Outra característica é que eletrodos fonte e dreno de Ouro (Au) podem ser usados⁸⁶, o que é mais difícil quando se trata de injeção de elétrons, devido à diferença do nível LUMO do material n e a função trabalho do Au. A possibilidade de se usar eletrodos de Au favorece a construção do inversor complementar orgânico, que é o objetivo a médio prazo deste trabalho. Devido a estas características optamos por usar este material semicondutor no OFET de canal tipo n.

A fim de iniciar a aplicação do semicondutor (P(NDI2OD-T2)) como camada ativa de OFETs optou-se por depositar o semicondutor por *spin-casting*, devido à facilidade de deposição. A fabricação desses primeiros transistores foi importante para se certificar de que usando esse polímero seria possível a construção de OFETs tipo n utilizando o mesmo

dielétrico que usamos para os tipo p (PMMA em MEK). Os parâmetros desses transistores, OFETs 7, são mostrados na tabela 5.1 e suas respectivas curvas de saída e transferência podem ser vistas na figura 5.1^{*}. Todos os transistores apresentaram mobilidades semelhantes da ordem de $10^{-2} \text{ cm}^2/\text{V.s}$. Em relação as razões $I_{\text{on}}/I_{\text{off}}$ os OFETs 7B e C alcançaram a ordem de 10^3 , enquanto que o OFET 7A apresentou valor consideravelmente inferior em torno de 1×10^2 . Esse mesmo OFET apresentou valor alto de S, 20 V/dec. Valores menores de S foram obtidos para os OFETs 7B e C. Para o V_T valores baixos foram obtidos, como desejado. Portanto, foi verificado a viabilidade da aplicação do material (P(NDI2OD-T2) como canal de condução de OFETs tipo n.

Tabela 5.1 – Parâmetros extraídos das curvas de transferência no regime de saturação obtidos das curvas da figura 5.1. Semicondutor depositado por *spin-casting* (Fonte: autor).

Desvio padrão máx.	Transistor	$\mu_{\text{FET}} (\times 10^{-2})$ ($\text{cm}^2/\text{V.s}$) $\pm 0,06$	Razão $I_{\text{on}}/I_{\text{off}}$ $\pm$	V_T (V) $\pm 0,9$	S (V/dec.) $\pm 0,5$
OFET 7A	T5	2,42	93	-3,9	20,0
OFET 7B	T7	1,82	1061	-2,0	6,2
OFET 7C	T8	2,24	2016	1,9	4,2

^{*} OFETs 7 foram medidos com os eletrômetros Keithley 237 e 238. Medidas de corrente de fuga não foram feitas, devido à impossibilidade do equipamento.

Figura 5.1 – Curvas de caracterização: saída e transferência. Semicondutor depositado por *spin-casting* (Fonte: autor). **a.** OFET 7A. **b.** OFET 7B. **c.** OFET 7C.

5.2 Impressão da solução de P(NDI2OD-T2)

Para a impressão da solução foi necessário fazer a caracterização de seus parâmetros que foram mostrados na tabela 3.2. Para a determinação do valor de concentração foi tomado como referência a literatura^{19,43}. Foram duas as soluções impressas de P(NDI2OD-T2) a com concentração de 3 mg/mL e outra com 6 mg/mL, utilizando o solvente orto-diclorobenzeno (o-DCB). A maior viscosidade foi de 2,59 mPa.s para a solução mais concentrada, uma viscosidade ainda baixa, portanto foi usada a mesma cabeça de impressão do P3HT. Escolhida a cabeça a ser usada, o próximo passo foi a determinação do pulso elétrico usado no atuador piezoelétrico para a ejeção de gotas. Na figura 5.2 é possível observar o resultado da aplicação de 3 pulsos distintos para solução de 3 mg/mL. Nela pode ser notado que com um pequeno ajuste na largura do pulso a ejeção passou de instável, figura 5.2a, para duas gotas, figura 5.2b, para somente gota primária, figura 5.2c. Portanto, o pulso usado será o de altura 80 V e largura 30 μ s para a solução de 3 mg/mL. O diâmetro da gota na figura 5.2c é de 64 μ m, o

mesmo valor do diâmetro da gota de P3HT que corresponde a um volume de gota de aproximadamente 137 pL.

Figura 5.2 – Ejeção de gotas usando 3 larguras de pulsos distintos e apenas 1 altura de pulso (*Fonte: autor*). **a.** Ejeção instável. **b.** duas gotas. **c.** Somente gota primária.

Na figura 5.3 são mostradas as linhas impressas sobre o substrato de vidro usando a solução de 3 mg/mL. Diferentes distâncias de centro de gotas, variando de 50 a 120 μm , foram utilizadas para duas temperaturas de substrato: 70 e 90°C. Para as linhas impressas com temperatura de substrato de 70°C, mostradas na figura 5.3a, é possível observar que não obtivemos linhas estáveis. Com distância de centro de gotas de até 90 μm linhas com *bulges* podem ser vistas, enquanto que com distâncias maiores, mais que 100 μm , houve a falhas na impressão. Para este caso, um possível ajuste entre a distância de centro de gotas e velocidade de deposição poderia favorecer a formação de linhas estáveis⁷¹. Uma segunda temperatura de substrato usada foi 90°C e seu resultado é mostrado na figura 5.3b. Neste caso, a linha mais próxima da condição estável foi obtida com distância de centro de gotas de 80 μm , com a largura da linha de aproximadamente 130 μm . A deposição dessas linhas sobre a região da fonte e dreno, com distância entre linhas de 100 μm , preencheu toda região sem falhas, como pode ser visto na figura 5.4.

Nº linha	1	2	3	4	5	6	7	8
a. Temp: 70°C Vel. Dep: 4 mm/s Frequência 500 Hz
Δy (μm)	50	60	70	80	90	100	110	120
b. Temp: 90°C Vel. Dep: 4 mm/s Frequência 500 Hz

Figura 5.3 – Linhas impressas usando a solução de P(NDI2OD-T2) com 3mg/mL com diferentes espaçamentos de gotas (*Fonte: autor*). **a.** Temperatura do substrato 70°C. **b.** Temperatura do substrato 90°C (D_{b-s} =1,5mm).

Figura 5.4 – Linhas impressas com espaçamento de gotas de 80 μm com temperatura de 90°C (*Fonte: autor*).

Outra solução impressa foi a de P(NDI2OD-T2) com concentração de 6 mg/mL. Seus parâmetros foram mostrados na tabela 3.2 no capítulo 3. O único parâmetro que apresentou um aumento com a concentração foi a viscosidade passando de 1,97 para 2,59 mPa.s. Para esta solução o pulso elétrico responsável por ejetar somente gotas primárias foi 79 V e 39 μs ,

de altura e largura do pulso, respectivamente. A ejeção de gotas com este pulso pode ser visto na figura 5.5 para diferentes instantes. No instante 208 μs a gota ainda está presa ao bico da cabeça de impressão por sua cauda. Em 281 μs a gota secundária se acopla à gota primária se tornando uma única gota, como pode ser visto no instante 332 μs . A gota apresenta um diâmetro de 71 μm , correspondendo a um volume de aproximadamente 187 pL.

Figura 5.5 – Ejeção de gotas em diferentes instantes usando a solução de P(NDI2OD-T2) com 6 mg/mL (Fonte: autor). **a.** $t=208 \mu\text{s}$. **b.** $t=281 \mu\text{s}$. **c.** $t=332 \mu\text{s}$.

O resultado da impressão de linhas a partir da solução de P(NDI2OD-T2) com 6 mg/mL para diferentes distância de centro de gotas pode ser visto na figura 5.6. A temperatura do substrato era de 90°C. É possível observar que não houve falhas em nenhuma das linhas impressas, diferente do que acontecia com a solução de menor concentração. Linhas estáveis foram obtidas com espaçamento de centro de gotas de 110 e 120 μm . Porém, houve a formação de algumas pequenas falhas ao longo da borda da linha, que apareceu em maior número na linha com espaçamento de 120 μm . Portanto, a linha considerada mais estável foi a de espaçamento entre centro de gotas de 110 μm . A largura dessa linha é de 155 μm .

Nº linha	1	2	3	4	5	6	7	8
Temp: 90°C
Vel. Dep: 4 mm/s								
Frequência 500 Hz								
$D_{b-s}=1,5\text{mm}$								
Δy (μm)								
	50	60	70	80	90	100	110	120

Figura 5.6 – Linhas impressas usando a solução de P(NDI2OD-T2) com 6 mg/mL com diferentes espaçamentos de gotas, com temperatura do substrato 90°C (*Fonte: autor*).

5.3 Transistores impressos usando P(NDI2OD-T2)

Os primeiros transistores impressos tipo n foram construídos usando a solução de 3 mg/mL com distância de centro de gotas de 80 μm e distância de linhas de 100 μm no padrão 1 de deposição. Os parâmetros de impressão restantes foram: distância bico-substrato de 1,5 mm, frequência e velocidade de deposição de 500 Hz e 4 mm/s, respectivamente. Impressões foram realizadas sobre a região da fonte e dreno de cada transistor e o número de camadas usadas em uma mesma amostra foram 1 e 3. Porém, todos os transistores construídos com apenas 1 camada não funcionaram. Uma possível causa para este problema é que o filme tenha ficado muito fino. Entretanto, apenas 20% dos OFETs construídos com 3 camadas funcionaram, que corresponde ao OFET 8A, como pode ser visto na figura 5.7. Os parâmetros do OFET 8A são mostrados na tabela 5.2. Comparando estes parâmetros aos obtidos para os OFETs mostrados na tabela 5.1 é possível observar que para os OFETs impressos houve um aumento considerável no V_T , além de aumento na mobilidade dos OFETs chegando a ordem de $10^{-1} \text{ cm}^2/\text{V.s}$. Este é um valor de mobilidade semelhante aos encontrados na literatura para OFETs com a arquitetura TG/BC com o P(NDI2OD-T2) impresso por jato de tinta^{19, 43}. A razão on/off no OFET impresso foi intermediária aos valores obtidos para os OFETs 7 por *spin-casting*. O mesmo se repetiu para o parâmetro S.

Tabela 5.2 – Parâmetros extraídos das curvas de transferência no regime de saturação obtidos das curvas da figura 5.7. Semicondutor depositado por impressão, padrão 1 ($d_{\text{linhas}}=100 \mu\text{m}$) (Fonte: autor).

Desvio padrão máx.	Transistor	$\mu_{\text{FET}} (\times 10^{-1})$ ($\text{cm}^2/\text{V.s}$) $\pm 0,09$	Razão $I_{\text{on}}/I_{\text{off}}$ $\pm$	V_T (V) $\pm 0,5$	S (V/dec.) $\pm 0,6$
OFET 8A	T6	1,00	523	38,8	18,0

Figura 5.7 – Curvas de caracterização do OFET 8A (tipo n) com o semicondutor depositado por impressão por jato de tinta (Fonte: autor). **a.** Curva de saída. **b.** Curva de transferência. **c.** Curvas $(I_D \cdot L / W)^{1/2} \times V_G$ (curva preta) e $\text{Log}(I_D \cdot L / W) \times V_G$ (curva azul).

Outro conjunto de OFETs impressos, OFETs 9, foi construído reduzindo a distância das linhas para $80 \mu\text{m}$ e mantendo a distância de centro de gotas de $80 \mu\text{m}$. Os outros parâmetros foram os mesmos dos OFETs 8. Também foram fabricados em um mesmo substrato transistores com 1 e 3 camadas. Foi observado que 43% dos OFETs construídos com 3 camadas funcionaram, mostrando um aumento quando comparado com os OFETs 8. É importante destacar que persistiu o funcionamento de apenas transistores com três camadas. Na figura 5.8 é possível observar as curvas de caracterização dos OFETs 9, e na tabela 5.3 os parâmetros obtidos para cada um dos transistores. Como podemos observar na tabela 5.3 houve variação no desempenho dos OFETs. O melhor desempenho foi apresentado pelo OFET 9B e o pior pelo OFET 9A. Uma melhor comparação pode ser feita analisando a figura 5.9, na qual temos as curvas de transferência dos três transistores e a curva da qual se obtém a

mobilidade. Analisando a curva 5.9a é perceptível que a grande diferença entre eles está na corrente de *off*, medida quando $V_G = 0$, ou seja, quando o transistor está desligado. Para a corrente de *on*, medida em $V_G = 80$ V, não existe grande discrepância. Em ambas as figuras, 5.9a e b é possível notar que as curvas dos OFETs 9B e C são semelhantes, com a exceção dos valores de V_G baixos.

Tabela 5.3 – Parâmetros extraídos das curvas de transferência no regime de saturação obtidos das curvas da figura 5.8. Semicondutor depositado por impressão, padrão 1 ($d_{linhas} = 80$ μm) (Fonte: autor).

OFETs	Transistor	$\mu_{FET} (x 10^{-2})$ ($cm^2/V.s$)	Razão I_{on}/I_{off}	V_T (V)	S (V/dec.)
	Desv. Pad. máx.	$\pm 0,02$	$\pm -$	$\pm 0,3$	$\pm 0,3$
OFET 9A	T7	1,23	44	-5,1	29,4
OFET 9B	T8	3,27	518	1,3	11,1
OFET 9C	T9	2,91	60	-0,3	27,8

Fazendo a comparação entre o OFET 8 e OFETs 9 pode-se observar que diminuindo a distância entre linhas houve uma redução na mobilidade dos OFETs para valores da ordem de $10^{-2} cm^2/V.s$. Em relação ao V_T , ocorreu a redução nos seus valores, apresentando valores semelhantes aos dos OFETs 7, com semicondutor depositado por *spin-casting*. Para a razão I_{on}/I_{off} tem-se que o OFET 9B apresentou valor semelhante ao OFET 8A, da ordem de 5×10^2 , no entanto valores menores que 1×10^2 podem ser observados para os OFETs 9A e B. Portanto, o aumento na distância entre linhas permitiu maior número de OFETs funcionarem, além da redução no valor de V_T , porém houve a redução na mobilidade

Figura 5.8 – Curvas de caracterização do OFETs 9: curva de saída, transferência. Ao lado a curva $(I_D \cdot L / W)^{1/2} \times V_G$ (curva preta) e $\log(I_D \cdot L / W) \times V_G$ (curva azul). Semicondutor depositado por impressão por jato de tinta (Fonte: autor). **a.** OFET 9A. **b.** OFET 9B. **c.** OFET 9C.

Figura 5.9 – Curvas dos OFETs 9A, B e C (*Fonte: autor*). **a.** Curva de transferência. **b.** Curva $(I_D \cdot L / W)^{1/2} \times V_G$, curva da qual se obtém a mobilidade do OFET.

Outros transistores iguais aos OFETs 9 foram construídos com apenas 3 camadas, OFETs 10 e 11, e seus parâmetros são mostrados na figura 5.10, com cada ponto do gráfico representando um OFET; o gráfico é subdividido em duas regiões que corresponde aos OFETs 10 e 11. Com a região do OFET 11 mostrando os parâmetros dos OFETs medidos com 30 minutos de vácuo e medido novamente depois de 16 horas de vácuo. Analisando primeiro os OFETs submetidos ao menor tempo de vácuo, na figura 5.10a é possível observar que o valor da mobilidade se manteve em torno de $10^{-2} \text{ cm}^2/\text{V.s}$. Valores levemente superiores foram obtidos para os OFETs 10. Os valores de razão I_{on}/I_{off} são mostrados na figura 5.10b. Para este parâmetro foram encontrados valores inferiores a 10^2 , com alguns valores menores que 20. Para o S, mostrado na figura 5.10d, também foram obtidos valores altos, superiores a 25 V/dec. Em relação ao V_T os OFETs 10 e 11 apresentaram valores pequenos menores 10 V e valores maiores que 20 V como pode ser visto na figura 5.10c. Com este resultado de V_T , é possível concluir que este parâmetro é de difícil controle, pois valores diferentes foram obtidos para a mesma forma de deposição. Mesmo submetendo os OFETs 11 a um tempo maior no vácuo, 16 horas, para eliminar possíveis dopantes, não resultou em mudanças consideráveis nos seus parâmetros, como pode ser visto nas figuras 5.10a a d. No entanto, pequenas variações para melhores valores puderam ser observadas na razão I_{on}/I_{off} , no V_T e no S. Portanto, esta ação não surtiu o efeito esperado, e o desempenho dos OFETs não melhorou. As curvas de transferências dos OFETs 10 e 11 foram semelhantes à do OFET 9A, com a corrente de *off* em torno de $3,5 \times 10^{-7} \text{ A}$. Além da corrente de *off* ser alta, as correntes *on* dos OFETs 11 foram baixas, conduzindo a valores muito baixos de razão I_{on}/I_{off} , como pode ser

visto na figura 5.11. É interessante observar que o valor da corrente de *off* se manteve semelhante para todos os OFETs.

Figura 5.10 – Comparação dos parâmetros obtidos para os transistores tipo n impressos construídos com o padrão 1 com $d_{linha} = 80\mu\text{m}$ (Fonte: autor). **a.** mobilidade. **b.** razão I_{on}/I_{off} . **c.** V_T . **d.** S.

Figura 5.11 – Comparação das correntes de on (I_{on}) e de off (I_{off}) para os OFETs 10 e 11 para $V_D = 80\text{V}$.

5.4 Transistores impressos utilizando solução com maior concentração

Visando construir transistores com apenas uma camada, optamos por construir transistores impressos com a solução de maior concentração de P(NDI2OD-T2), buscando melhor desempenho e maior reprodutibilidade. A nova concentração da solução de P(NDI2OD-T2) é de 6 mg/mL. Toda a parte inicial de impressão já foi descrita no item 5.2. Para esta solução o pulso elétrico responsável por ejetar somente gotas primárias foi 79 V e 39 μ s, de altura e largura do pulso, respectivamente. A distância de centro de gotas foi de 110 μ m, a mesma distância usada para as linhas. Os outros parâmetros de impressão foram: distância bico-substrato de 1,5 mm, frequência e velocidade de deposição de 500 Hz e 4 mm/s, respectivamente. Os transistores construídos nesta situação foram os OFETs 12 com apenas 1 camada. As curvas de caracterização de dois desses OFETs, OFETs 12A e 12B, são mostrados na figura 5.12. Analisando a tabela 5.4 é possível observar que todos os OFETs 12 não apresentaram tanta discrepância em termos de desempenho. As razões on/off permaneceram baixas como dos OFETs 10 e 11, com valor máximo de 51. Os valores da mobilidade permaneceram da ordem de 10^{-2} cm²/V.s. Em relação ao V_T os valores foram baixos, com o maior valor de 4,1 V. Valores de S em torno de 30-40 V/dec foram obtidos. O número de transistores funcionando por amostra foi de aproximadamente 75%, um índice considerado bom. Porém, a razão on/off permaneceu baixa, devido à corrente de *off* ser da ordem de $3,5 \times 10^{-7}$ A, como pode ser visto na figura 5.13. Comparando com a figura 5.11 é possível notar que houve uma menor variação na corrente de *on* nos OFETs 12, com todos os valores em torno de $1,4 \times 10^{-5}$ A.

Figura 5.12 – Curvas de caracterização de dois dos OFETs 12: curva de saída e transferência. Ao lado a curva $(I_D \cdot L / W)^{1/2} \times V_G$ (curva preta) e $\text{Log}(I_D \cdot L / W) \times V_G$ (curva azul) (*Fonte: autor*). **a.** OFET 12A. **b.** OFET 12B.

Tabela 5.4 – Parâmetros extraídos das curvas de transferência no regime de saturação obtidos dos OFETs 12. Semicondutor depositado por impressão, padrão 1 (*Fonte: autor*).

OFETs	Transistor	$\mu_{\text{FET}} (\times 10^{-2})$ ($\text{cm}^2/\text{V.s}$)	Razão $I_{\text{on}}/I_{\text{off}}$	V_T (V)	S (V/dec.)
	Desv. Pad. máx.	$\pm 0,05$	$\pm -$	$\pm 0,5$	$\pm 0,6$
OFET 12A	T4	3,58	49	1,9	33,8
OFET 12B	T5	3,12	44	2,3	35,6
OFET 12C	T6	3,33	32	-0,1	38,3
OFET 12D	T7	3,51	43	1,7	36,0
OFET 12E	T8	3,35	51	-2,6	30,4
OFET 12F	T9	3,60	47	4,1	36,6

Figura 5.13 – Comparação das correntes de on (I_{on}) e de off (I_{off}) para os OFETs 12 em $V_D = 80V$ (Fonte: autor).

Outros transistores idênticos aos OFETs 12 foram construídos, os OFETs 13. Seus parâmetros e curvas de caracterização são mostrados na tabela 5.5 e na figura 5.14, respectivamente. Um melhor desempenho foi obtido para o OFET 13C em relação aos parâmetros razão I_{on}/I_{off} e S . Por outro lado, os outros OFETs apresentaram desempenhos semelhantes ao dos OFETs 12. Analisando as curvas de transferência dos OFETs 13, figura 5.15, é notado que houve a redução na corrente de off do OFET 13C, enquanto que para os OFETs 13A e B esse valor se manteve em torno de $10^{-7}A$. Um pequeno aumento na corrente de on pode ser observada também para o OFET 13C.

Tabela 5.5 – Parâmetros extraídos das curvas de transferência no regime de saturação obtidos dos OFETs 13. Semicondutor depositado por impressão, padrão 1 (Fonte: autor).

OFETs	Transistor	$\mu_{FET} (x 10^{-2})$ ($cm^2/V.s$)	Razão I_{on}/I_{off}	V_T (V)	S (V/dec.)
	Desv. Pad. máx.	$\pm 0,02$	$\pm$	$\pm 0,3$	$\pm 0,4$
OFET 13A	T1	2,93	51	-4,2	28,2
OFET 13B	T5	2,23	33	-3,5	36,2
OFET 13C	T4	2,58	334	-1,02	11,9

Figura 5.14 – Curvas de caracterização dos OFETs 13: curva de saída e transferência. Ao lado a curva $(I_D \cdot L/W)^{1/2} \times V_G$ (curva preta) e $\log(I_D \cdot L/W) \times V_G$ (curva azul) (Fonte: autor). **a.** OFET 13A. **b.** OFET 13B. **c.** OFET 13C.

Figura 5.15 – Curvas de transferência dos OFETs 13 (*Fonte: autor*).

O aumento na corrente de *off* dos OFETs é uma das mudanças que ocorre com a degradação do dispositivo, bem como a mudança no V_T , o aumento no S , a redução na mobilidade, o aumento na histerese nas medidas de transferência⁸⁷. Estudos mostraram que a degradação do semicondutor P(NDI2OD-T2) com O_2 e H_2O ⁸⁸ causa redução da mobilidade e aumento na corrente de *off*. Devido a isso, o estudo para uma investigação mais aprimorada foi feita, visando determinar se a causa do alto valor da corrente de *off* seria resultado da degradação do material. Para isso, transistores foram fabricados com o semicondutor depositado por *spin-casting* com a solução de maior concentração 6 mg/mL com velocidade 1000 rpm por 90 s sob diferentes atmosferas: N_2 (*glove-box*) e ambiente. Foram feitas caracterizações dos OFETs produzidos em atmosfera de N_2 sob duas condições distintas: N_2 e vácuo. A primeira caracterização foi realizada visando evitar qualquer contato com o O_2 e umidade. Enquanto que os OFETs com semicondutor depositado no ambiente foram caracterizados como de costume, sob vácuo. Na figura 5.16 são mostradas as curvas de caracterização de um OFET para cada atmosfera de deposição e caracterização. Os OFETs 14 foram depositados no ambiente e caracterizados no vácuo, suas curvas de caracterização são mostradas na figura 5.16a. Os OFETs 15 correspondem aos OFETs com o semicondutor depositado em atmosfera de N_2 e caracterizados nessa mesma atmosfera, o resultado de um desses OFETs pode ser visto na figura 5.16b. O último conjunto de OFETs é o 16 nos quais a deposição foi feita sob N_2 e medidos sob vácuo, com uma das curvas de caracterização mostradas na figura 5.16c. A análise de cada um dos parâmetros dos OFETs fabricados nesta condição pode ser visto na figura 5.17. Para a mobilidade, valores levemente menores foram

obtidos para a deposição no ambiente. No entanto a deposição na atmosfera de N_2 e medida no vácuo, OFETs 16, apresentou maior dispersão nas medidas, com valores em torno de $3,8 \times 10^{-2} \text{ cm}^2/\text{V.s}$ até valores de $1 \times 10^{-1} \text{ cm}^2/\text{V.s}$. Devido a essa variação numa mesma atmosfera se torna difícil concluir se existe interferência desta na mobilidade. O estudo feito por *Baeg et al*⁸⁹ mostrou que a escolha do solvente para o PMMA é muito importante para o bom desempenho dos OFETs baseados em P(NDI2OD-T2) e PMMA, na arquitetura TG/BC. Somente alterando o solvente do PMMA, valores de mobilidade diferentes foram obtidas. Neste estudo as maiores mobilidades foram obtidas para solventes completamente ortogonais, devido à menor rugosidade causada no filme do semiconductor pelo solvente do dielétrico. Nos OFETs apresentados nesta tese, este não parece ser o problema principal uma vez que para o mesmo solvente do dielétrico variações no valor da mobilidade foram obtidas. Em relação ao V_T alguns valores menores que 10 V foram obtidos para os OFETs 15 e 16, no entanto valores superiores a 10 V também foram encontrados para esses OFETs, que são semelhantes aos obtidos para os OFETs 14. Para os OFETs impressos, OFETs 12 e 13, os maiores valores obtidos para V_T foram 5 V. Mas o resultado mais importante é que a razão I_{on}/I_{off} dos OFETs permaneceram baixas, com o valor máximo em torno de 55. Analisando a figura 5.18, é possível notar as correntes de *off* permaneceram em torno de 3×10^{-7} e 4×10^{-7} A, bem como as correntes de *on* em torno de 1×10^{-5} A. Portanto, os valores de corrente *on* e *off* se mantiveram semelhantes aos dos OFETs impressos, que foram mostrados na figura 5.13. A partir deste resultado é possível afirmar que a técnica de impressão por jato de tinta não é a responsável pelos altos valores de correntes de *off*, visto que utilizando a técnica de *spin-casting* os mesmos valores foram obtidos. Outra conclusão importante, é que independente da atmosfera de deposição e caracterização OFETs com baixos valores de razão I_{on}/I_{off} foram obtidos. Portanto, este parâmetro não é influenciado pela atmosfera de deposição e caracterização.

Figura 5.16 – Curvas de caracterização: saída e transferência. Semicondutor depositado por *spin-casting* (Fonte: autor). **a.** OFET 14A. **b.** OFET 15A. **c.** OFET 16C.

Figura 5.17 – Comparação dos parâmetros obtidos para os transistores tipo n por *spin-casting* com deposições e caracterizações em diferentes atmosferas (Fonte: autor). **a.** mobilidade. **b.** razão I_{on}/I_{off} . **c.** V_T . **d.** S.

Figura 5.18 – Comparação das correntes de on (I_{on}) e de off (I_{off}) para os OFETs 14, 15 e 16 em $V_D=80V$ (Fonte: autor).

Na figura 5.19 são mostradas as curvas de transferências e de corrente de fuga (I_G) em função de V_G dos OFETs que apresentaram os maiores valores de razão I_{on}/I_{off} , OFETs: 8A, 9B e 13C e transistores semelhantes a eles que apresentaram valores menores de razão I_{on}/I_{off} , OFET 9A e 13A. Além de um transistor com o semicondutor depositado por *spin-casting*

OFET 16C. Observando esta figura é possível notar nas curvas apresentadas em 5.19a, c e e que o valor da corrente de fuga (I_G) é semelhante a corrente de dreno (I_D) para $V_G < 0V$. Portanto, indicando que a corrente de fuga da porta seria a responsável pela corrente de *off* do OFET⁹⁰. No caso dos OFETs que apresentaram menores corrente de *off* a corrente de fuga é menor, como pode ser visto na figura 5.19b, d e f. Portanto, a corrente de fuga é um fator extrema importância para a corrente de *off* do OFET, sendo assim sua redução é um ponto que deve ser priorizado a fim de se obter a melhora na razão on/off dos OFETs.

Figura 5.19 – Curvas de transferência e ao lado a curva de corrente de fuga (I_G) em função de V_G (Fonte: autor). **a.** OFET 16C. **b.** OFET 8A. **c.** OFET 9A. **d.** OFET 9B. **e.** OFET 13A. **f.** OFET 13C.

5.5 Conclusões do capítulo

A construção dos OFETs com a arquitetura TG/BC utilizando o material P(NDI2OD-T2) foi possível. Foram fabricados transistores por *spin-casting* e impressão por jato de tinta. O funcionamento de transistores impressos por jato de tinta com somente uma camada foi possível utilizando a solução de 6 mg/mL. Os menores valores de mobilidade obtidos para OFETs foram da ordem de $10^{-2} \text{ cm}^2/\text{V.s.}$, com alguns OFETs apresentando valores de $10^{-1} \text{ cm}^2/\text{V.s.}$ Através do estudo da deposição e caracterização dos OFETs em diferentes atmosferas pôde-se concluir que os altos valores de corrente de *off* se manteve alto independente da atmosfera de deposição e caracterização. Também foi possível concluir que este parâmetro não está relacionado com a técnica de deposição. Por fim, o alto corrente de *off* dos OFETs ocasiona valor baixo de razão $I_{\text{on}}/I_{\text{off}}$, que foi o maior problema encontrado nos OFETs tipo n. A redução da corrente de fuga da porta dos OFETs é essencial para que a corrente de *off* seja reduzida, levando assim a valores maiores de razão $I_{\text{on}}/I_{\text{off}}$.

6 Inversores lógicos digitais

6.1 Inversores lógicos unipolares

Os inversores unipolares⁶¹ podem ser de dois tipos: com resistor de carga e com um transistor de carga. No primeiro deles é usado apenas um transistor ligado em série com um resistor, enquanto que no segundo são usados dois transistores de mesmo tipo ligados em série. O tipo que se mostrou mais viável de ser construído foi o inversor com resistor de carga, pois o segundo tipo precisaria de adaptação nas máscaras utilizadas para ligar os transistores, uma vez que a máscara utilizada tinha a porta comum a todos os transistores do mesmo amostra. Além disso, a porta de um dos transistores deveria ser ligada a um dos eletrodos do transistor. Outra dificuldade para sua construção é que deveria haver dimensões distintas dos transistores⁶⁴. Portanto, inversores com resistor de carga foram construídos usando cada um dos transistores. Na figura 6.1a e b são mostradas as curvas de saída e transferência do OFET 6A com o qual foi fabricado o inversor com resistor de carga. No inversor construído foi usado o resistor comercial de 500 M Ω , com V_{DD} de -80 V. O uso de uma resistência com valor alto foi necessária devido ao baixo valor de corrente do transistor. A característica de transferência de tensão (CTT) pode ser vista na figura 6.1c, na qual podemos observar que ocorreu a inversão. Na figura 6.1d é mostrada a curva do ganho de voltagem do inversor, neste caso o valor obtido foi de aproximadamente 2,5, valor este que deve ser maior que 1. Para este tipo de inversor ganhos desta ordem são encontrados na literatura¹⁵ e valores superiores em torno de 8⁹¹.

Figura 6.1 – Curvas de caracterização do transistor (*Fonte: autor*). **a.** Curva de saída. **b.** Curva de transferência. Curvas de caracterização do inversor com resistor de carga tipo p (*Fonte: autor*). **c.** Característica de transferência de tensão. **d.** Ganho de tensão do inversor.

Analisando a figura 6.1c é possível observar que a região de transição não é abrupta, conduzindo a margens de ruído alta e baixa diferentes. O nível de ruído do inversor foi calculado usando o critério do produto máximo (MPC) e é mostrado na figura 6.2. O valor encontrado foi de 12,4 V para margem de ruído baixa (MR_L) e 8,18 V para a margem de ruído alta (MR_H).

Figura 6.2 – Cálculo dos níveis de ruído do inversor com resistor de carga tipo p através do critério do produto máximo (MPC) (Fonte: autor).

O mesmo tipo de inversor foi construído utilizando agora o transistor n, OFET 13C (T4). As curvas de saída e transferência são mostradas na figura 6.3a e b, respectivamente. Para este inversor diversos valores de resistências foram usadas na obtenção da CTT com V_{DD} igual a 80 V, como pode ser visto na figura 6.3c. Com o aumento do valor das resistências houve uma redução na V_{out} . Fato esse que pode estar associado com a maior queda de tensão no resistor com maiores valores de resistência, portanto menor a V_{out} . Por outro lado, a redução de V_{out} é pequena para valores de V_{in} em torno de zero, na situação em que o transistor está desligado. Houve o aumento no ganho da voltagem com o aumento no valor da resistência, como pode ser notado na figura 6.3d, alcançando o valor de ganho em torno de 5 para a resistência de 50 M Ω . Como já comentado o ganho de voltagem deve ser maior que 1 para ser aplicado em circuitos complexos, no entanto seu valor deve ser o maior possível⁶¹.

Figura 6.3 – Curvas de caracterização do transistor (*Fonte: autor*). **a.** Curva de saída. **b.** Curva de transferência. Curvas de caracterização do inversor com resistor de carga tipo n (*Fonte: autor*). **c.** Característica de transferência de tensão. **d.** Ganho de voltagem do inversor. As curvas c e d foram feitas para diversos valores de resistência.

Os valores dos níveis de ruído foram calculados através do critério do produto máximo (MPC) para a curva usando a resistência de 50 MΩ, como pode ser visto na figura 6.4. O nível de ruído baixo resultou em um valor de $MR_L = 1,5 \text{ V}$, seu baixo valor está relacionado ao fato do V_T do transistor ser baixo em torno de -1 V , portanto o transistor liga numa tensão baixa. Por outro lado, o nível de ruído alto apresentou o valor de $MR_H = 24,2 \text{ V}$.

Figura 6.4 – Cálculo dos níveis de ruído do inversor com resistor de carga tipo n através do critério do produto máximo (MPC) (*Fonte: autor*).

Para se ter um inversor complementar orgânico, o CMOS orgânico, com funcionamento adequado é necessário que exista algumas semelhanças de desempenho entre os OFETs tipo p e tipo n. Entre essas semelhanças temos: valores de mobilidades balanceada e $|V_{TS}|$ semelhantes^{18,19}. Como os transistores p e n construídos não apresentaram estas semelhanças a fabricação do CMOS orgânico foi prejudicada. Entretanto, o primeiro passo para a fabricação do CMOS orgânico foi dado, a construção de ambos os transistores tipo p e n.

6.2 Conclusões do capítulo

Neste capítulo foi mostrado a aplicação dos transistores tipo p e tipo n em inversores com resistor de carga. Isto mostra que os transistores independentes podem ser utilizados em inversores lógicos digitais. Como o ganho de ambos os inversores foi maior que 1 isso indica que é possível o emprego dos inversores em circuitos digitais complexos.

7 Conclusões e Perspectivas

Neste trabalho foram apresentados OFETs impressos tipo p e tipo n utilizando a técnica de impressão por jato de tinta. Como este foi o primeiro trabalho a utilizar a técnica de impressão por jato de tinta no grupo de polímeros *Prof. Bernhard Gross* (IFSC-USP), ele envolveu desde a implementação da técnica até a aplicação da mesma para a construção de OFETs. Embora nesta tese não tenha sido mostrado, este trabalho se iniciou utilizando uma impressora comercial jato de tinta de baixo custo que possibilitou criar a habilidade no manuseio e o controle das propriedades das tintas. Também proporcionou a aquisição de conhecimentos acerca da interação tinta-substrato. No entanto, esta impressora não possui características adequadas para a impressão de dispositivos eletrônicos. A aquisição de uma impressora apropriada para a impressão de materiais funcionais, a *Autodrop* (da *Microdrop Technologies*), no segundo semestre de 2012 favoreceu a fabricação dos OFETs.

Por se tratar de uma nova técnica muito poderia ser explorado. No entanto este trabalho se ateve à formação de gotas primárias, seguido pela formação de linhas e padrões de impressão desejados, estudo da influência dos parâmetros de impressão nas linhas impressas e fabricação de OFETs impressos. Para a formação do padrão de impressão desejado o aquecimento no substrato foi de extrema importância. Para os OFETs tipo p, com semicondutor rr-P3HT, foram variados os padrões de deposição das linhas. Foi observado também que a mudança nos padrões de deposição das linhas não impediu o funcionamento dos OFETs. Dois destes padrões se destacaram: um perpendicular e outro paralelo à fonte e ao dreno, padrão 1 e 3, respectivamente (Figura 4.12). Mostrando que com ambas as formas de deposição, paralelo ou perpendicular à fonte e ao dreno, foram possíveis obter OFETs com razões I_{on}/I_{off} da ordem de 10^3 , mobilidades (μ_{sat}) em torno de $3 \times 10^{-3} \text{ cm}^2/\text{V.s}$ e valores de S menores que 10. O padrão 3, paralelo à fonte e ao dreno, apresentou melhora no desempenho quando foi usada distância de linha de $130 \text{ }\mu\text{m}$, por outro lado surgiu o problema de falha na impressão do canal. Portanto, o padrão de deposição 3 pode ser considerado promissor, exigindo maiores estudos a fim de corrigir tal problema. O padrão 1, perpendicular à fonte e ao dreno, com distância de linhas de $100 \text{ }\mu\text{m}$ apresentou os parâmetros citados acima.

Alterando a distância entre linhas foi possível observar diferenças no desempenho dos OFETs, indicando que a distância entre linhas é um parâmetro importante. Os resultados obtidos indicam que há um comprimento de canal para transistores impressos no qual o desempenho é otimizado, pois todos os OFETs que apresentaram razões I_{on}/I_{off} superiores a 10^3 foram os que apresentaram comprimento de canal entre 100 e 150 μm . Variando o número de camadas do semicondutor foi observado redução no desempenho dos OFETs com mais de uma camada. Entre os possíveis fatores que conduziram à piora no desempenho dos OFETs com mais de uma camada, está o fato da dissolução das camadas já depositadas. Outro fator é o aumento na resistência de acesso, visto que na arquitetura utilizada os portadores injetados pela fonte e dreno precisam atravessar a espessura para alcançar a interface semicondutor-dielétrico. Comparando os melhores transistores impressos, OFETs com uma camada para o padrão 1 ($d_{linha} = 100\mu\text{m}$) e padrão 3 ($d_{linha} = 130\mu\text{m}$), com os fabricados por *spin-casting*, observamos que os dispositivos impressos apresentaram parâmetros melhores de razão I_{on}/I_{off} e menores valores de S . Portanto a técnica de impressão por jato de tinta favoreceu a confecção de OFETs tipo p.

Neste trabalho também foram confeccionados os primeiros OFETs tipo n no Grupo de Polímeros Prof. Bernhard Gross. Esses transistores fabricados com a deposição do semicondutor P(NDI2OD-T2) por *spin-casting*, resultaram em OFETs com razão I_{on}/I_{off} em torno de 10^3 e mobilidades de $10^{-2} \text{ cm}^2/\text{V.s}$. A partir destes resultados se iniciou o processo de impressão, visando a construção de OFETs impressos tipo n, que era um dos objetivos deste trabalho. Transistores foram fabricados utilizando duas soluções do semicondutor com concentrações diferentes: 3 e 6 mg/mL. Para a solução de menor concentração, OFETs com somente 3 camadas funcionaram, alguns com desempenhos bons. Porém o número de OFETs que funcionaram foi pequeno. No entanto, OFETs construídos com somente uma camada funcionaram quando a solução de maior concentração foi usada. O maior problema que encontramos na confecção dos OFETs impressos foi a alta corrente de *off*, presente na maioria dos OFETs fabricados. Por outro lado, os OFETs fabricados por *spin-casting* em diferentes atmosferas, também tiveram correntes *off* elevadas, mostrando que esse problema não está relacionado com a técnica de deposição e nem com a atmosfera de deposição. Por fim, a alta corrente de *off* dos OFETs ocasiona baixo valor de razão I_{on}/I_{off} , que foi o maior problema encontrado nos OFETs tipo n. A redução da corrente de fuga dos

OFETs é essencial para que a corrente de *off* seja reduzida, levando assim a valores maiores de razão I_{on}/I_{off} . Em relação a mobilidade, os OFETs impressos na sua grande maioria apresentaram valores semelhante aos OFETs por *spin-casting*. Um ponto que precisa ser melhorado em ambos os OFETs (tipo p e n) é tensão alta de operação, que pode ser reduzida utilizando um dielétrico com um valor de capacitância maior.

Aplicações dos OFETs impressos tipo p e n foram realizadas em inversores lógicos digitais unipolares com resistor de carga. Isto mostra que os transistores independentes podem ser utilizados em inversores lógicos digitais. Como o ganho de ambos os inversores foram maior que 1 isso indica que é possível o emprego dos inversores em circuitos digitais complexos.

Este trabalho mostra que os primeiros passos para o desenvolvimento da eletrônica impressa em âmbito nacional foi dado com a fabricação de transistores impressos tipo p e n, com aplicação de ambos em inversores unipolares com resistor de carga. Além disso, a fabricação de transistores de ambos os tipos foi de extrema importância considerando que a meta principal é a fabricação do CMOS orgânico. No entanto, existem pontos a serem melhorados, visando obter principalmente maior reprodutibilidade dos transistores com bom desempenho.

A partir da experiência acumulada ao longo desse trabalho, podemos prever que trabalhos futuros na área de impressão de dispositivos eletrônicos orgânicos podem progredir aceleradamente. O próximo passo seria a impressão de um OFET totalmente impresso. Isto é, não só a camada do canal semiconductor seria impresso pela técnica de jato de tinta, mas também a camada do dielétrico, assim como os eletrodos. A impressão oriunda somente de "tintas poliméricas" virá a se constituir um grande passo à Eletrônica Flexível.

Esse trabalho contribui também para, a partir dele, dar início à área de circuitos impressos no Grupo de Polímeros *Bernhard Gross*, e também no Brasil.

Referências

1. CHIANG, C. K. et al. (1977). Electrical Conductivity in Doped Polyacetylene. **Physical Review Letters**, v. 39, n.17, p.1098-1101, oct.
2. HUNG, L.S.; CHEN, C.H. (2002). Recent progress of molecular organic electroluminescent materials and devices. **Materials Science and Engineering: R: Reports**, v.39, p.143–222.
3. BUNDGAARD, E.; KREBS, F. C. (2007). Low band gap polymers for organic photovoltaics. **Solar Energy Materials & Solar Cells**, v.91, p.954–985.
4. HOROWITZ, G. (2004). Organic thin film transistors: From theory to real devices. **J. Mater. Res.**, v. 19, n. 7, p.1946-1962, jul.
5. SHIMODA, T. et al. (2003). Inkjet Printing of Light-Emitting Polymer Displays. **MRS Bulletin**, p.821-827, nov.
6. Organic Electronics Association (OEA) (2009). **Brochure Organic and printed electronics**, 3. ed.
7. Printed, Organic & Flexible Electronics: Forecasts, Players & Opportunities 2013-2023. Disponível em: <http://www.idtechex.com/research/reports/printed-organic-and-flexible-electronics-forecasts-players-and-opportunities-2013-2023-000350.asp>. Acesso em: 28/03/2014.
8. KANG, B.; HYOUNG LEE W. AND CHO K. (2013). Recent advances in organic transistor printing processes. **ACS Applied Materials & Interfaces**, v.5, p.2302-2315.
9. KAWASE, T. et al. (2003). Inkjet printing of polymer thin film transistors. **Thin solid films**, v.438-439, p.279-287.
10. CHO, S. Y.; KO, J. M.; JUNG, J.-Y.; LEE, J. Y.; CHOI, D. H.; LEE, C. (2012). High-performance organic thin film transistors based on inkjet-printed polymer/TIPS pentacene blends. **Organic Electronics**, v.13, p.1329–1339.

11. CHU, C. W. et al. (2005). Integration of organic light-emitting diode and organic transistor. **Appl. Phys. Lett.**, v.86, p.253503-1- 253503-3.
12. FADLALLAH, M. et al. (2007). DC/AC unified OTFT compact modeling and circuit design for RFID applications. **Sol. Stat. Electronics**, v.51, p.1047-1051.
13. GOETZ, S. M. et al. (2009). Organic field-effect transistors for biosensing applications. **Org. Electronics**, v.10, p.573-580.
14. ANTHOPOULOS, T. D.; WOBKENBERG, P.H. and BRADLEY, D.D.C. (2008). Light-sensing ambipolar organic transistors for optoelectronic applications. **Org. Optoelectronics and Photonics III**, v.6999, p. 69990-X-1 – 69990X-7.
15. SIRRINGHAUS, H. et al. (2000). High-resolution inkjet printing of all-polymer transistor circuits. **Science**, v. 290, p. 2123-2126.
16. KIM, S. H.; HWANG, H. R; KWON, H. J. and JANG, J. (2012). Unipolar depletion-load organic circuits on flexible substrate by self-organized polymer blending with 6, 13-bis(triisopropylsilylethynyl)pentacene using ink-jet printing. **Appl. Phys. Lett.**, v.100, p.053302-1-053302-4.
17. CHUNG, S. et al. (2011). All-Inkjet-Printed Organic Thin-Film Transistor Inverter on Flexible Plastic Substrate. **IEEE Electron Device Letters**, v.32, n.8, p.1134-1136.
18. GILI, E.; CAIRONI, M. and SIRRINGHAUS, H. (2012). Organic integrated complementary inverters with ink-jet printed source/drain electrodes and sub-micron channels. **Applied Physics Letters**, v.100, p.123303-1-123303-4.
19. BAEG, K.-J. et al. (2011). High Speeds Complementary Integrated Circuits Fabricated with All-Printed Polymeric Semiconductors. **Journal of Polymer Science:part B: Polymer Physics**, v.49, p.62–67.
20. ZHAO, Y.; GUO, Y. and LIU, Y. (2013). 25th Anniversary Article: Recent Advances in n-Type and Ambipolar Organic Field-Effect Transistors. **Adv. Mater.**, v.25, p.5372–5391.
21. LI, S.; CHEN, W.; CHU, D. and ROY, S. (2012). One step self-aligned multilayer pattern process for the fabrication of organic complementary circuits in combination with inkjet printing. **Organic Electronics**, v.13, p. 737-743.

22. SMAAL, W. et al. (2012). Complementary integrated circuits on plastic foil using inkjet printed n- and p-type organic semiconductors: Fabrication, characterization, and circuit analysis. **Organic Electronics**, v.13, p. 1686–1692.

23. **Printers National Environmental Assistance Center - PNEAC**. Desenvolvido por PNEAC. Disponível em: <http://www.pneac.org/printprocesses/>. Acesso em: 08/09/2012.

24. DERBY, B. (2010). Inkjet Printing of Functional and Structural Materials: Fluid Property Requirements, Feature Stability and Resolution. **Annu. Rev. Mater. Res.**, v.40, p.395-414.

25. CREAGH, L. T. and MCDONALD, M. (2003). Design and performance of inkjet print heads for non-graphic-arts applications. **MRS Bulletin**, p.807-811.

26. GANS, B. J-. and SCHUBERT, U. S. (2003). Inkjet Printing of polymer micro-arrays and libraries: instrumentarion, requeriments, and perspectives. **Macromol. Rapid Commun.**, v.24, p.659-666.

27. GANS, B. J-.; DUINEVELD, P.C. and SCHUBERT, U.S. (2004). Inkjet printing of polymers: state of the art and future developments. **Advanced Materials**, v.16, n.3, p.203-213.

28. SHAH, V. G.; WALLACE, D. B. (2004). Low-cost solar cell fabrication by drop-on-demand ink-jet printing. In: **37th Annual International Symposium on Microelectronics**, 2004, Long Beach-Ca, p. 14-18.

29. NG, T. N.; SAMBANDAN, S. et al. (2009). Electrical stability of inkjet-pattern organic complementary inverters measured in ambient conditions. **Applied physics letters**, v.94, p.233307-1-233307-3.

30. GUO, X.; ORTIZ, Y. Z. et al. (2011). Bithiophene-Imide-Based Polymeric Semiconductors for Field-Effect Transistors: Synthesis, Structure-Property Correlations, Charge Carrier Polarity, and Device Stability. **J. Am. Chem. Soc.**, v.133, p.1405–1418.

31. SELE, C. W.; WERNE, T.VON; FRIEND, R. H. and SIRRINGHAUS H. (2005). Lithography-free, self-aligned inkjet printing with sub-hundred-nanometer resolution. **Adv. Mater.**, v.17, n.8 p.997-1001, apr.

32. BUCELLA, S. G.; NAVA, G.; VISHUNUBHATLA, K. C.; CAIRONI M. (2013). High-resolution direct-writing of metallic electrodes on flexible substrates for high performance organic field effect transistors. **Organic Electronics**, v.14, p.2249–2256.
33. TANG, C. W. (1986). Two layer organic photovoltaic cell. **Appl. Phys. Lett.**, v.48, p.183-185.
34. TANG, C. W. and VAN SLYKE, S. A. (1987). Organic electroluminescent diodes. **Appl. Phys. Lett.**, v.51, p.913-915.
35. TSUMURA, A.; KOEZUKA, K.; ANDO, T. (1986). Macromolecular electronic device: Field effect transistor with a polythiophene thin film. **Appl. Phys. Lett.**, v.49, p.1210-1212.
36. BAO, Z. and LOCKLIN, J. (2007). **Organic Field-Effect Transistors**. Boca Raton: CRC Press Taylor & Francis Group.
37. BAO, Z., DODABALAPUR, A. and LOVINGER, A.J. (1996). Soluble and processable regioregular poly(3-hexylthiophene) for thin film field-effect transistor applications with high mobility. **Appl. Phys. Lett.**, v.69, p.4108–4110.
38. JIANG, Y.-D., JEN, T.-H., and CHEN, S.-A. (2012). Excellent carrier mobility of 0.24 $\text{cm}^2/\text{V.s}$ in regioregular poly(3-hexylthiophene) based field-effect transistor by employing octadecyltrimethoxysilane treated gate insulator. **Appl. Phys. Lett.**, v.100, p.023304-1-023304-4.
39. SIRRINGHAUS, H.; TESSLER, N.; FRIEND, R. H. (1998). Integrated Optoelectronic Devices Based on Conjugated Polymers. **Science**, v.280, p.1741-1744.
40. CHANG, J.-F.; SUN, B.; BREIBY, D. W. et al. (2004). Enhanced Mobility of Poly(3-hexylthiophene) Transistors by Spin-Coating from High-Boiling-Point Solvents. **Chem. Mater.**, v.16, p.4772-4776.
- 41- SIRRINGHAUS, H. et al. (1999). Two-dimensional charge transport in self-organized, high-mobilityconjugated polymers. **Nature**, v.401, p.685-688.

42. BREDÁS, J. L.; STREET, G. B. (1985). Polarons, bipolarons and solitons in conducting polymers. **Accounts of Chemical Research**, v.18, n.10, p.309 – 315.
43. YAN, H. et al. (2009). A high-mobility electron-transporting polymer for printed transistors. **Nature**, v.457, n.5, p.679-687.
44. YOON, M.-H.; YAN, H.; FACCHETTI, A.; MARKS, T. J. (2005). Low-Voltage Organic Field-Effect Transistors and Inverters Enabled by Ultrathin Cross-Linked Polymers as Gate Dielectrics. **J. Am. Chem. Soc.**, v.127, p.10388-10395.
45. DIMITRAKOPOULOS, C. D et al. (1998). Field-effect transistors comprising molecular beam deposited α,ω -di-hexyl-hexathienylene and polymeric insulator. **Synthetic Metals**, v.92, p.47-52.
46. HUANG, T.-S.; SU, Y.-K. and WANG, P.-C. (2007). Study of organic thin film transistor with polymethylmethacrylate as a dielectric layer. **Applied Physics Letters**, v.91, p.092116-1-092116-3.
47. PARASHKOV, R. et al. (2004). All-organic thin-film transistors made of poly(3-butylthiophene) semiconducting and various polymeric insulating layers. **J. Appl. Phys.**, v.95, n.3, feb.
48. SETHURAMAN, K. et al. (2008). Performance of poly(3-hexylthiophene) organic field-effect transistors on cross-linked poly(4-vinyl phenol) dielectric layer and solvent effects. **Applied physics Letters**, v.92, 183302-1 - 183302-3.
49. FACCHETTI, A.; YOON, M.-H. and MARKS, T.J. (2005). Gate dielectrics for organic field-effect transistors: new opportunities for organic electronics. **Adv. Mater.**, v.17, p.1705-1725.
50. FACCHETTI, A. et al. (2011). π -Conjugated Polymers for Organic Electronics and Photovoltaic Cell Applications. **Chem. Mater.**, v.23, p.733–758.
51. JUNG, B. J. et al. (2011). Molecular Design and Synthetic Approaches to Electron-Transporting Organic Transistor Semiconductors. **Chem. Mater.**, v. 23, p.568–582.

52. GWINNER, M. C. (2012). Highly Efficient Single-Layer Polymer Ambipolar Light-Emitting Field-Effect Transistors. **Adv. Mater.**, v. 24, p.2728–2734.
53. NOH Y.-Y. and SIRRINGHAUS, H. (2009) Ultra-thin polymer gate dielectrics for top-gate polymer field-effect transistors. **Organic Electronics**, v.10, p.174–180.
54. BAEG K.-J. et al. (2011). Polymer Dielectrics and Orthogonal Solvent Effects for High-Performance Inkjet-Printed Top-Gated P-Channel Polymer Field-Effect Transistors. **ETRI Journal**, v.33, n.6, p.887-896, dec.
55. ZAUMSEIL, J. and SIRRINGHAUS, H. (2007). Electron and Ambipolar Transport in Organic Field-Effect Transistors. **Chemical Reviews**, v.107, n.4, p.1296-1323.
56. NEWMAN, C. R. et al. (2004). Introduction to organic thin film transistors and design of n-channel organic semiconductors. **Chemical Materials**, v.16, p.4436-4451.
57. BAEG, K.-J. et al. (2012). Controlled Charge Transport by Polymer Blend Dielectrics in Top-Gate Organic Field-Effect Transistors for Low-Voltage Operating Complementary Circuits. **ACS Appl. Mater. Interfaces**, v.4, p.6176–6184.
58. KANO, M.; MINARI, T.; TSUKAGOSHI, K. (2009). Improvement of subthreshold current transport by contact interface modification in p-type organic field-effect transistors. **Applied Physics Letters**. v.94, n.14, p.143304-1-143304-3.
59. SEDRA, A. S. and SMITH, K. C. (2007). **Microeletrônica**. 5. ed., São Paulo: Pearson Prentice Hall,
60. BAKER, R. J. (2008). **CMOS circuit design, layout, and simulation**. 2. ed., Hoboken: John Wiley & Sons, Inc.
61. BAEG, K.-J., CAIRONI, M and NOH, Y.- Y. (2013). Toward Printed Integrated Circuits based on Unipolar or Ambipolar Polymer Semiconductors. **Adv. Mater.**, v.25, p.4210–4244.
62. BAEG, K.-J. et al. (2013). Flexible Complementary Logic Gates Using Inkjet-Printed Polymer Field-Effect Transistors, **IEEE ELECTRON DEVICE LETTERS**, v.34, n.1, p. 126-128, jan.

63. SZENDREI, K. et al. (2010). Ambipolar all-polymer bulk heterojunction field-effect transistors, **J. Mater. Chem.**, v.20, p.1317–1321.
64. GEIGER, R. L.; ALLEN, P. E. and STRADER, N. R. (1990). **VLSI Design Techniques for analog and digital circuits**. Singapore: McGraw-Hill Publishing Company.
65. BOYLETSTAD, R. and NASHELSKY, L. (1998). **Dispositivos eletrônicos e teoria de circuitos**. 6.ed. Tradução de Alberto Gaspar Guimarães e Luiz Alves de Oliveira. Rio de Janeiro: LTC Editora.
66. RISTESKA, A. et al. (2012). Designing organic and inorganic ambipolar thin film transistors and inverters: Theory and experimente. **Organic Electronics**, v.13, p.2816–2824.
67. HAUSER, J. R. (1993). Noise Margin Criteria for Digital Logic Circuits. **IEEE Transactions on Education**, v.36, n.4, p.363-368, nov.
68. HANDBOOK of Nanoscience, Engineering, and Technology. (2003). Boca Raton: CRC Press.
69. TEKIN, E.; SMITH, P. J. and SCHUBERT, U. S. (2008). Inkjet printing as a deposition and patterning tool for polymers and inorganic particles. **Soft Matter**, v.4, p.703–713.
70. MARTIN G.D.; HOATH, S. D. AND HUTCHINGS, I. M. (2008). Inkjet printing - the physics of manipulating liquid jets and Drops. **Engineering and Physics—Synergy for Success, Journal of Physics: Conference Series**. v.105, p.1-14.
71. SOLTMAN, D. and SUBRAMANIAN, V. (2008) Inkjet-Printed line Morphologies and Temperature Control of the Coffee Ring Effect. **Langmuir**, v.24, p.2224-2231.
72. MACIEL, A.C. (2012). **Fabricação e estudo das propriedades de transporte de transistores de filmes finos orgânicos**. 163f. Tese (Doutorado) - Instituto de Física de São Carlos, Universidade de São Paulo, São Carlos, 2012.
73. POCIUS, A. V. (2002). **Adhesion and Adhesives Technology: An introduction**. 2. ed. Munich: Editora Hanser.

74. HANDBOOK of Chemistry and Physics. (2010). Boca Raton: CRC Press.
75. MICRODROP TECHNOLOGIES (2012). **Operating Instructions for Autodrop compact micro dispensing system.**
76. **Protocol for ActivInk™ N2200 (Bottom-contact top-gate architecture).** Desenvolvido por *Polyera Corporation*. Disponível em: http://www.polyera.com/downloads/Product_Info/N2200_Processing_Protocol.pdf. Acesso em: 08/07/2013.
77. KO S. H et al. (2007). All-inkjet-printed flexible electronics fabrication on a polymer substrate by low-temperature high-resolution selective laser sintering of metal nanoparticles. **Nanotechnology**, v.18, p.1-8.
78. DEEGAN, R.D. et al. (2000). Contact line deposits in a evaporation drop. **Physical Review E**, v.62, n.1, p.756-765.
79. DEEGAN, R.D. (2000). Pattern formation in drying drops. **Physical Review E**, v.61, n.1, p.475-485.
80. TEKIN, E.; GANS, B.J-. and SCHUBERT, U.S. (2004). Ink-jet printing of polymers – from single dots to thin film libraries. **Journal of Materials Chemistry**, v.14, p.2627-2632.
81. SIRRINGHAUS, H. (2005). Device Physics of Solution-Processed Organic Field-Effect Transistors. **Adv. Mater.** v.17, p.2411–2425.
82. WANG G. et al. (2003). Increased mobility from regioregular poly(3-hexylthiophene) field-effect transistors. **Journal of Applied Physics**, v.93, n.10. p.6137-6141, may.
83. EGGINGER, M. et al. (2009). Current versus gate voltage hysteresis in organic field effect Transistors. **Monatsh Chem.**, v.140, p.735–750.
84. LING, Q.-D. et al. (2008). Polymer electronic memories: Materials, devices and mechanisms. **Progress in Polymer Science**, v.33, p.917–978.

85. GBUREK B. and WAGNER V. (2010). Influence of the semiconductor thickness on the charge carrier mobility in P3HT organic field-effect transistors in top-gate architecture on flexible substrates. **Organic Electronics**, v.11, p.814–819.
86. CAIRONI, M. et al. (2010). Efficient charge injection from a high work function metal in high mobility n-type polymer field-effect transistors. **Applied Physics Letters**, v.96, p.183303-1-183303-3.
87. SIRRINGHAUS H. (2009). Reliability of Organic Field-Effect Transistors. **Adv. Mater.** v.21, p.3859–3873.
88. DI PIETRO, R. et al. (2012). Spectroscopic Investigation of Oxygen- and Water-Induced Electron Trapping and Charge Transport Instabilities in n-type Polymer Semiconductors. **J. Am. Chem. Soc.**, v.134, p.14877–14889.
89. BAEG, K.-J., FACCHETTI A. AND NOH Y.-Y. (2012). Effects of gate dielectrics and their solvents on characteristics of solution-processed N-channel polymer field-effect transistors, **J. Mater. Chem.**, v.22, p.21138–21143.
90. ORTIZ, R. P., FACCHETTI A. AND MARKS T. J. (2010). High-*k* Organic, Inorganic, and Hybrid Dielectrics for Low-Voltage Organic Field-Effect Transistors. **Chem. Rev.** 2010, v.110, p.205–239.
91. HWANG, D.K. et al. (2011). Flexible and stable solution-processed organic field-effect transistors. **Organic Electronics**, v.12, p.1108–1113.