Campus de São Carlos

**CONVERSOR MONOFÁSICO CC/CA DE FASE CONTROLADA
COM COMUTAÇÃO SUAVE: SIMULAÇÃO NO DOMÍNIO DO
TEMPO**

Autor: Willians Jorge Rodrigues

Orientador: Prof. Dr. Manoel Luis de Aguiar

UNIVERSIDADE DE SÃO PAULO

**ESCOLA DE ENGENHARIA
DE SÃO CARLOS**

Serviço de Pós-Graduação EESC/USP

EXEMPLAR REVISADO

Data de entrada no Serviço: 10 / 12 / 03

Ass.: *Leandro Corioli*

Conversor Monofásico CC/CA de Fase Controlada com Comutação Suave: Simulação no Domínio do Tempo

Willians Jorge Rodrigues

DEDALUS - Acervo - EESC

Dissertação apresentada à Escola de Engenharia de São Carlos da Universidade de São Paulo, como parte dos requisitos para obtenção do título de Mestre em Engenharia Elétrica

Orientador: Prof. Dr. Manoel Luis de Aguiar

São Carlos
2003

Class.	TESE EESC
Cott.	4873
Tombo	T060/04
Sysno	1359639

Ficha catalográfica preparada pela Seção de Tratamento
da Informação do Serviço de Biblioteca - EESC/USP

R696c Rodrigues, Willians Jorge
 Conversor monofásico CC/CA de fase controlada com
 comutação suave : simulação no domínio do tempo /
 Willians Jorge Rodrigues. -- São Carlos, 2003.

Dissertação (Mestrado) -- Escola de Engenharia de
 São Carlos-Universidade de São Paulo, 2003
 Área : Engenharia Elétrica.
 Orientador: Prof. Dr. Manoel Luis de Aguiar.

1. Eletrônica de potência. 2. Cicloconversores.
3. Comutação suave. I. Título.

FOLHA DE JULGAMENTO

Candidato: Engenheiro **WILLIANS JORGE RODRIGUES**

Dissertação defendida e julgada em 27-06-2003 perante a Comissão Julgadora:

Prof. Dr. **MANOEL LUIS DE AGUIAR (Orientador)**
(Escola de Engenharia de São Carlos/USP)

Aprovado

Prof. Dr. **AZAURI ALBANO DE OLIVEIRA JUNIOR**
(Escola de Engenharia de São Carlos/USP)

Aprovado

Prof. Dr. **JOÃO BATISTA VIEIRA JUNIOR**
(Universidade Federal de Uberlândia/UFU)

Aprovado

Prof. Assoc. **MURILO ARAUJO ROMERO**
Coordenador do Programa de Pós-Graduação
em Engenharia Elétrica

Profa. Assoc. **MARIA DO CARMO CALIJURI**
Presidente da Comissão de Pós-Graduação

Aos meus venerandos pais e ao colega Elias

Ao professor Dr. Manoel Luis de Aguiar pela orientação ao trabalho e por toda a extensa ajuda concedida no decorrer do trabalho.

Ao CNPq - Conselho Nacional de Desenvolvimento Científico e Tecnológico - pela bolsa de estudo concedida.

Aos amigos e colegas do Laboratório de Controle e Eletrônica de Potência, pela amizade e incentivo.

Ao Departamento de Engenharia Elétrica.

A todas as pessoas que, de uma forma ou outra, contribuíram para a elaboração e conclusão deste trabalho.

Sumário

Lista de Figuras	v
Lista de Abreviaturas e Siglas	viii
Lista de Símbolos	x
Resumo	xii
Abstract	xiii
1 Introdução ao Conversor CC/CA	1
1.1 Visão Geral do Circuito	4
2 Módulo Inversor Chaveado	7
2.1 Introdução ao Inversor	7
2.1.1 Considerações sobre o Transistor Empregado no Inversor	8
2.1.2 Comutação Suave	9
2.1.3 Topologias dos Circuitos Inversores	11
2.1.4 Deslocamento de Fase	14
2.2 Descrição e Funcionamento do Inversor	14
2.3 Considerações Finais sobre o Inversor	19
3 Módulo Cicloconversor	21
3.1 Introdução ao Cicloconversor	21
3.2 Princípios de Funcionamento	22
3.3 Modos de Operação	25
3.3.1 Operação por Bloqueio de Grupo	25
3.3.2 Operação com Corrente Circulante	26
3.3.3 Operação com Sobreposição de Grupos	28
3.4 Circuito Cicloconversor	30
3.4.1 Características Gerais de Funcionamento	31

3.4.2	Os Grupos Conversores	33
3.4.3	Descrição e Funcionamento de um Grupo Conversor	36
3.4.4	Descrição da Transição entre os Grupos Conversores	39
3.5	O Circuito Modulador de Fase e Largura de Pulso	42
3.6	O Circuito de Controle de Grupos Conversores	45
3.7	Considerações Finais sobre o Cicloconversor	48
4	Resultados da Simulação no Domínio do Tempo	49
4.1	Características Gerais do Conversor	49
4.2	Resultados do Circuito Inversor	50
4.3	Resultados do Circuito Cicloconversor	57
4.3.1	Controle de Fase	57
4.3.2	Síntese de Tensão no Cicloconversor	58
4.3.3	Corrente de Carga	59
4.3.4	Formas de Onda da Corrente de Carga e Relacionados	60
5	Ferramentas e Modelos utilizados na Simulação	66
5.1	Considerações sobre as Ferramentas Utilizadas na Simulação	66
5.2	Ferramentas Utilizadas na Simulação	67
5.3	O Simulador ACS	68
5.4	Outras Ferramentas Utilizadas	68
5.5	Considerações acerca dos Modelos de Componentes	69
5.5.1	Transistores MOSFET	70
5.5.2	Indutores e Transformadores	71
6	Conclusões	73
	Referências Bibliográficas	75
	Apêndices	80
A	Obtenção do Mínimo Tempo para o Alcance de ZVS	80
B	Obtenção do Valor do Capacitor Ressonante C_r a partir de C_{OSS}	82
C	Código Fonte do Circuito do Conversor	84

Lista de Figuras

FIGURA 1.1	Diagrama de Blocos Geral do Circuito	4
FIGURA 1.2	Diagrama de Blocos incluindo o Transformador	5
FIGURA 2.1	Comutação Não-Suave	10
FIGURA 2.2	Comutação Suave	10
FIGURA 2.3	Modelo Simplificado de MOSFET	11
FIGURA 2.4	Diagrama da Configuração Push-Pull	12
FIGURA 2.5	Diagrama da Configuração Meia Ponte	12
FIGURA 2.6	Diagrama da Configuração Ponte Completa	13
FIGURA 2.7	Formas de Onda de Acionamento das Chaves para o Ponte Completa Con- vencional	14
FIGURA 2.8	Formas de Onda de Acionamento das Chaves para o Ponte Completa com Deslocamento de Fase	15
FIGURA 2.9	Diagrama da Configuração Ponte Completa com Modelo de Transistor MOSFET	15
FIGURA 2.10	Análise do intervalo $t < t_0$	16
FIGURA 2.11	Análise do intervalo $t_0 \rightarrow t_1$	17
FIGURA 2.12	Análise do intervalo $t_1 \rightarrow t_2$	18
FIGURA 2.13	Análise do intervalo $t_2 \rightarrow t_3$	18
FIGURA 2.14	Análise do intervalo $t_3 \rightarrow t_4$	19

FIGURA 3.1	Modelo Simplificado do Cicloconversor	22
FIGURA 3.2	Relação entre Tensão e Corrente nos Grupos Conversores do Cicloconversor	24
FIGURA 3.3	Cicloconversor com Reator Intergrupos no modo Corrente Circulante . . .	26
FIGURA 3.4	Formas de Onda associadas a Figura 3.3, para o modo Corrente Circulante	27
FIGURA 3.5	Formas de Onda associadas ao Cicloconversor com Sobreposição de Grupos	29
FIGURA 3.6	Configurações para Chaves Bidirecionais	30
FIGURA 3.7	Circuito do Cicloconversor Simplificado, usado na Simulação	31
FIGURA 3.8	Sobreposição de Grupos	32
FIGURA 3.9	Principais Formas de Onda do Conversor	33
FIGURA 3.10	Efeito do Controle dos Grupos sobre a Tensão na Carga	35
FIGURA 3.11	O Circuito Equivalente para o Cicloconversor	36
FIGURA 3.12	Cicloconversor no intervalo $t < t_0$	37
FIGURA 3.13	Cicloconversor no intervalo $t_0 \rightarrow t_1$	37
FIGURA 3.14	Cicloconversor no intervalo $t_1 \rightarrow t_2$	38
FIGURA 3.15	Cicloconversor no intervalo $t_2 \rightarrow t_3$	39
FIGURA 3.16	Formas de onda associadas ao Cicloconversor	40
FIGURA 3.17	Corrente Fornecida pelos Grupos Conversores durante a Transição	41
FIGURA 3.18	Representação Esquemática do MFL	42
FIGURA 3.19	Representação Esquemática do CGC	45
FIGURA 3.20	CGC: Principais Formas de Onda	47
FIGURA 4.1	Formas de Onda da Tensão e Corrente sobre C e sobre a Carga	51
FIGURA 4.2	Intervalo “Roda Livre”	52
FIGURA 4.3	Intervalo “Transferência de Potência”	55
FIGURA 4.4	Intervalo $t_0 \rightarrow t_1$: Pré-condição para ZVS sobre S_3	56
FIGURA 4.5	Diagrama de Blocos da Relação entre $v_{ref}(t)$ e $i_s(t)$	57
FIGURA 4.6	Correntes de Saída: Solução das Equações 4.3, 4.4, 4.7 e 4.11	60
FIGURA 4.7	Corrente de Carga I_S e Sinais do CGC	61

FIGURA 4.8	Corrente de Carga I_s e suas Componentes I_{circ} , I_n e I_p	62
FIGURA 4.9	Tensão Média Positiva na Carga	63
FIGURA 4.10	Tensão Média Negativa na Carga	63
FIGURA 4.11	Corrente de Carga I_s e sinais do CGC durante a partida do conversor . .	64
FIGURA 4.12	Corrente de Carga I_s sob efeito Repentino de Aumento de Carga	64
FIGURA 4.13	Corrente de Carga I_s : Comparação com o Resultado dos Cálculos com o das Simulações	65

Lista de Abreviaturas e Siglas

AC:	Alternating Current - Corrente Alternada
CA:	Corrente Alternada
CC:	Corrente Contínua
CCN:	Controle do Conversor Negativo
CCP:	Controle do Conversor Positivo
CFL:	Controle de Fase e Largura de Pulso
CGC:	Controle de Grupos Conversores
DC:	Direct Current - Corrente Contínua
EPS-TK:	Encapsulated Post Script Tool Kit
GCN:	Grupo Conversor Negativo
GCP:	Grupo Conversor Positivo
GNI:	Grupo Negativo Invertendo
GNR:	Grupo Negativo Retificando
GPL:	General Public License
GPI:	Grupo Positivo Invertendo
GPR:	Grupo Positivo Retificando
IEM:	Interferência Eletromagnética
IGBT:	Insulated Gate Bipolar Transistor - Transistor Bipolar de Porta Isolada
MFL:	Modulador de Fase e Largura de Pulso
MGR:	Módulo Gerador de Referências
MIP:	Módulo Inversor Primário
MLP:	Modulação de Largura de Pulso
MOS:	Metal Oxide Semiconductor - Óxido de Metal Semicondutor
MOSFET:	Metal Oxide Semiconductor Field Effect Transistor - Transistor de Efeito de Campo de Óxido Metálico Semicondutor

NFS:	Network File System
PGC:	Polaridade do Grupo Conversor
PWM:	Pulse Width Modulation - Modulação de Largura de Pulso
RFN:	Referência de Fase para o Grupo Negativo
RFP:	Referência de Fase para o Grupo Positivo
RLN:	Referência de Largura de Pulso para o Grupo Negativo
RLP:	Referência de Largura de Pulso para o Grupo Positivo
SAF:	Sinal de Alta Frequência
SBF:	Sinal Sintetizado de Baixa Frequência
SQL:	Structured Query Language - Linguagem Estruturada de Busca
ZCS:	Zero Current Switching - Corrente Nula de Chaveamento
ZVS:	Zero Voltage Switching - Tensão Nula de Chaveamento

Lista de Símbolos

C :	carga equivalente do cicloconversor
C_{OSS} :	capacitância de saída da chave MOSFET
d :	tempo de trabalho num período da tensão de saída V_S
D :	tempo morto num período da tensão de saída V_S
$D_n, n = 1, 2, 3, 4, \dots$:	diodo D_n
I :	circuito equivalente do indutor
I_0 :	corrente inicial
$i_{(c)}$:	corrente no circuito equivalente do cicloconversor
$\tilde{i}_{(c)}$:	corrente aproximada no circuito equivalente do cicloconversor
i_{circ} :	corrente circulante no reator intergrupos
I_{D_n} :	corrente através do diodo D_n
i_L :	corrente de limiar de comutação de grupos
I_{L_n} :	corrente no indutor L_n
i_n :	corrente do grupo conversor negativo
i_O :	amplitude da corrente de carga
i_p :	corrente do grupo conversor positivo
i_s :	corrente através carga
I_{S_n} :	corrente através da chave S_n
K :	correção para valor médio da senóide de referência
L_e :	indutância equivalente do cicloconversor
L_Z :	indutância equivalente da carga
$L_n, n = 1, 2, 3, 4, \dots$:	indutor n
$R_{DS_{ON}}$:	resistência dreno-fonte da chave MOSFET fechada
R_e :	resistência equivalente do cicloconversor
R_Z :	resistência equivalente da carga

$S_n, n = 1, 2, 3, 4, \dots$:	chave S_n
$S(S_n), n = 1, 2, 3, 4, \dots$:	sinal de controle da chave S
T :	período da tensão de saída V_S
$t_n, n = 1, 2, 3, 4, \dots$:	instante n
V :	tensão no barramento CC
$v(c)$:	tensão no circuito equivalente do cicloconversor
$v_{c_n}, n = 1, 2, 3, 4, \dots$:	tensão no capacitor n
V_{CE} :	tensão sobre terminais coletor e emissor do IGBT
V_{D_n} :	tensão sobre o diodo D_n
V_{DS} :	tensão sobre terminais dreno e fonte do MOSFET
$V_{DS_{max}}$:	tensão máxima sobre terminais dreno e fonte do MOSFET
V_G :	tensão de porta do transistor MOSFET
V_{L_n} :	tensão no indutor L_n
V_{ref} :	tensão de referencia para os conversores
V_S :	tensão sobre a carga
V_{S_n} :	tensão sobre a chave S_n
Z :	Carga
δ :	ciclo de trabalho num período da tensão de saída V_S
Δt_{td} :	intervalo de tempo necessário para alcançar o ZVS na transição direita
Δt_{te} :	intervalo de tempo necessário para alcançar o ZVS na transição esquerda
ω_0 :	freqüência angular da componente fundamental

Resumo

O presente trabalho apresenta a simulação de uma topologia de conversor CC/CA com o uso de técnicas de comutação suave, baseadas na comutação com tensão nula na maioria das chaves. O trabalho está relacionado com o estudo da viabilidade de implementação deste conversor.

A proposta do conversor estudado nesse trabalho consiste na síntese de correntes alternadas em uma ampla gama de frequências, para ser usado como plataforma para o desenvolvimento em outros estudos. Estes estudos englobam a comutação suave, considerações sobre simulações, modelagem de componentes eletrônicos voltados para a eletrônica de potência, entre outros itens.

Do ponto de vista topológico, o conversor apresentado é constituído por uma etapa CC/CA, o inversor, e uma etapa CA/CA, o cicloconversor. O estágio inversor gera uma tensão de alta frequência que é passada para o estágio cicloconversor por meio de transformador. O cicloconversor converte o sinal de alta frequência em um de baixa frequência para alimentar cargas indutivas de corrente alternada de qualquer fator de potência. O uso de transformador possibilita a adoção de uma ampla faixa de tensões de entrada, além de isolar a saída do conversor.

No trabalho são analisados o circuito gerador de alta frequência, bem como o cicloconversor que converte essa alta frequência na frequência desejada.

São realizadas ainda simulações no domínio do tempo, as quais são apresentadas nesse trabalho. São relatados os programas utilizados para desenvolver as simulações, bem como as demais ferramentas relacionadas à análise e processamento dessas simulações. Também é apresentado um estudo preliminar de diversos modelos para simulações em eletrônica de potência, como transformadores, indutores e transistores MOSFET, levando-se em consideração as altas frequências e altas potências envolvidas.

Abstract

This work presents simulation of DC/AC converter topology using soft-switching techniques, based in zero voltage switching. This relates the study of implementation viability of this topology.

The proposal of the converter studied in this work consists in the alternating current syntesis in a wide range of frequency to be used as development platform in others studies.

From topological point of view the converter presented is composed by DC/AC stage (the inverter) and AC/AC stage (the cycloconverter). The inverter stage produce a high frequency voltage which is delivered to the cycloconverter stage through a transformer. The cycloconveter converts the high frequency signal in a low frequency alternative current to inductive loads of any power factor. The use of a transformer allows a wide range of the input voltage, as well as insulate the output of the converter.

The inverter stage, which generates high frequency, and the cycloconverter stage, which converts that high frequency in a wanted frequency, are both analyzed in this work.

Simulations in time domain are realized too. The programs wich were utilized to make that simulations are explained, as well as other tools related with the analysis and processing of that simulations. Moreover, a preliminary study of some models for power eletronic simulation are apresented, like transformers, inductors and MOSFET transistors, considering high power and high frequencies involved in.

Capítulo 1

Introdução ao Conversor CC/CA

Atualmente os esforços na área de desenvolvimento dos circuitos inversores baseados nas técnicas MLP (modulação da largura do pulso) convencionais concentram-se na redução das perdas de chaveamento, na redução das emissões eletromagnéticas (IEM), bem como o uso de altas frequências para a redução das dimensões dos componentes magnéticos utilizados nestes inversores, tais como indutores, reatores e transformadores, entre outros.

Com o refinamento das técnicas de confecção de semicondutores de alta potência, os tempos de chaveamento destes componentes, nos quais se incluem diodos e transistores de potência, vem sofrendo acentuada queda. Chaves com pequeno tempo de comutação permite que se consiga uma aproximação com o modelo de chave ideal: dissipação nula provida pela comutação praticamente instantânea, sem que ocorra na chave tensão ou corrente simultaneamente. Isto permite, inclusive, aumentar a frequência de chaveamento dos conversores, de modo a se obter um fator de potência mais alto e se diminuir o conteúdo de harmônicos, assim como aumentar a relação potência/volume do conversor.

Entretanto, esta redução nos tempos de chaveamento têm causado efeitos indesejados, principalmente nas máquinas elétricas, como circulação excessiva de corrente nos mancais dos motores, relatados em [BATTACHARYA et al. (1999)], [MACDONALD & W.GRAY (1999)] e [LINK (1999)], redução da vida útil da isolação dos enrolamentos, relatados em [LANIER (1999)], entre outros fenômenos, os quais foram sendo percebidos a medida em que se assimilavam as vantagens deste semicondutores mais rápidos.

Ainda, este aumento de velocidade de comutação faz com que seja necessário o uso de transistores com maior Área de Operação Segura, sendo assim mais robustos.

Problemas como estes fazem com que se procurem outros caminhos, ao invés da simples busca pela maior velocidade de chaveamento.

Segundo [SURESH et al. (1999)] existem duas formas de se atenuar, parcialmente, estes efeitos: adicionando filtros entre a carga e o conversor ou utilizando técnicas de comutação suave. Como o uso de filtros implicam na adição de componentes extras no circuito e não ajudam a diminuir as perdas nas chaves do circuito, conforme [WAGNER & STRANGAS (1998)] e [FINLAYSON (1998)], a solução atualmente mais estudada é a *Comutação Suave*. A idéia básica da técnica de comutação suave é que o chaveamento só ocorra quando não houver tensão sobre a chave ou corrente atravessando a mesma (ou quando não houver ambos). Nos conversores convencionais a comutação se dá com tensão e corrente sobre o dispositivo.

O uso de chaveamento suave tem sido extensivamente utilizado para conversores CC/CC. Sua implementação é relativamente simples, dado que o fluxo de energia é unidirecional e a variação da largura de pulso controla a tensão de saída.

Entretanto, a incorporação do conceito de chaveamento suave em conversores CC/CA é bem mais complexa. Tarefas como o controle do fluxo de potência entre o barramento CC e a saída alternada, o fato de haverem duas frequências de trabalho envolvidas, uma associada à modulação e outra à frequência fundamental de saída, e ainda atender às diversas solicitações da carga simultaneamente, como a modulação e garantia de comutação suave em todas as chaves do circuito, entre outros, torna bem mais difícil a implementação.

Esta implementação pode ser feita de várias formas, sendo que na maioria das vezes baseia-se na manipulação cuidadosa da energia que seria dissipada nas chaves. Esta manipulação consiste em desviar e recuperar esta energia, com o uso de capacitores e indutores, em geral por meio de ressonância, ou aproveitando a energia acumulada nos indutores e transformadores.

Há, basicamente, três estratégias de chaveamento e disposição de componentes que têm sido usadas para implementação de comutação suave nos conversores CA: MLP com circuitos Polo Ressonante, Barramento Ressonante e Barramento de Alta Frequência com Transformador, sendo que todas elas, de uma forma ou de outra, empregam o desvio e recuperação da energia que de outra forma seria consumida pelas chaves durante a comutação.

Conversores CA de Polo Ressonante possui uma unidade de amaciamento para cada chave, de modo que o conversor assim construído têm mais componentes, mas possibilita controle com maior autonomia. Esta técnica é adaptável as mais diversas topologias e permite o aproveitamento de algumas características parasíticas dos componentes.

Uma outra forma de se conseguir que as chaves do inversor comutem sob tensão nula é o uso da técnica do Barramento Ressonante, [SILVA et al. (1999)] e [DESPHANDE & DORADLA (1999)]. Esta técnica emprega o uso de uma ou mais chaves auxiliares, juntamente com outros componentes, como indutores e capacitores, para levar periodicamente a tensão do barramento CC a zero, de forma que as chaves principais possam comutar sem tensão sobre si.

A técnica de Barramento de Alta Frequência emprega, em geral, um circuito inversor - para geração de uma tensão de alta frequência. Esta tensão, por meio de um transformador, é levada para um circuito conversor que sintetiza a tensão de saída para a carga, com base num sinal de referência. O conversor CC/CA construído desta forma possui um maior número de componentes, mas ao mesmo tempo permite maior flexibilidade de funcionamento e de aplicações, inclusive para a obtenção da comutação suave.

Estas diversas técnicas e topologias de circuitos não necessitam ser implementadas fisicamente para que sejam modeladas, testadas e refinadas as suas características. Simulações numéricas podem fornecer flexibilidade suficiente nas diversas etapas do projeto, diminuindo principalmente o preço e o tempo gasto.

Embora a área de eletrônica de potência careça de programas de simulação que contenham componentes a altura das necessidades que esta área exige, é viável o estudo de conversores por meio de simulações. Modelos de transformadores, reatores e transistores delineados para o uso em eletrônica de potência estão sendo desenvolvidos paulatinamente para simulação numérica.

Os modelos matemáticos para os componentes devem estar compreendidos entre diversos quesitos, como a consideração da capacidade computacional disponível, a complexidade do modelo, a maneira como os parâmetros que alimentam o modelo são coletados, as grandezas as quais se pretendem estudar, entre outros.

Assim sendo, proposta deste trabalho é relacionada com o estudo de conversores CC/CA com comutação suave por meio de simulações. Através deste estudo propõe-se avaliar a viabilidade de implementação de um circuito que pode ser caracterizado como um conversor CC/CA tal que possa produzir uma corrente de saída seguindo um sinal de referência determinado. Este trabalho é parte de um estudo que, estando em sua fase inicial, tem como objetivos o aprimoramento de técnicas para projeto e confecção de conversores CA e o desenvolvimento de ferramentas computacionais para simulação e caracterizações destes mesmos conversores e seus principais componentes.

Como projeto piloto, o conversor CC/CA proposto tem como principais características a flexibilidade, para permitir aplicações em estudos posteriores e ainda, trabalhar com amplo espectro de frequências de síntese com saída isolada da rede de alimentação através de transformador.

1.1 Visão Geral do Circuito

A organização do circuito pode ser visualizado na forma de diagrama de blocos, como na figura 1.1.

Figura 1.1: Diagrama de Blocos Geral do Circuito

O circuito proposto é dividido em cinco blocos funcionais, a saber: Inversor, Cicloconversor, Modulador de Fase e Largura de Pulso, Controle de Grupos e Geração de Referências.

O princípio de funcionamento do Conversor proposto é o mesmo de um cicloconversor convencional: a partir de uma entrada de tensão alternada de frequência fixa fornecer, para uma carga, corrente alternada de frequência variável.

No caso de um cicloconversor comum, a entrada de tensão alternada é provida pela própria rede, ao passo que no trabalho proposto esta entrada de tensão para o cicloconversor é fornecida pelo circuito inversor.

A produção de tensão alternada na saída do cicloconversor é causada pelo deslocamento da fase entre a tensão quadrada gerada pelo inversor e a sequência de acionamento das chaves que compõem o cicloconversor. Quando o defasamento é nulo a tensão produzida é máxima e, a medida em que o defasamento aumenta, diminui a tensão aplicada na carga. Uma variação senoidal deste defasamento produz uma variação senoidal da tensão sobre a carga. Este tipo de controle é proposto em [HARADA et al. (1988)] e permite que o transformador utilizado tenha dimensões reduzidas, visto que a frequência fundamental da tensão aplicada ao transformador é elevada. O circuito utilizado por este autor compõe-se de um inversor “push-pull” conectado no primário do transformador e dois retificadores utilizando transistores com ponte de diodos no secundário. Em [KAWABATA et al. (1990)] a abordagem adotada é o uso de um inversor ponte completa no primário, para gerar a alta frequência. A geração da corrente de saída senoidal é produzida através de um conversor usando técnica MLP no secundário do transformador.

Tanto no trabalho de [HARADA et al. (1988)] como no de [KAWABATA et al. (1990)] o princípio é o mesmo: geração de corrente alternada através de uma tensão de alta frequência num circuito modulador. A produção da alta frequência ocorre num circuito inversor e é levada ao circuito gerador de corrente alternada através de um transformador.

O trabalho aqui apresentado adota princípios semelhantes aos dois trabalhos, em alguns aspectos. Para a geração de tensão de alta frequência é empregado um inversor ponte completa e para a síntese da corrente alternada é utilizado um cicloconversor de fase controlada, sendo que entre um circuito e outro um transformador é usado.

Figura 1.2: Diagrama de Blocos incluindo o Transformador

A disposição do transformador no circuito empregado é mostrado na figura 1.2. Como a tensão alternada retangular gerada pelo inversor tem a componente harmônica fundamental em frequência elevada, o transformador tem suas dimensões reduzidas, [KAWABATA et al. (1990)], [CHABERT & RUFER (2000)].

O uso do transformador traz vantagens a este tipo de configuração, como a isolamento entre a entrada e a saída, permitir que se dobre a frequência da tensão de saída, diminuindo assim o tamanho de eventuais filtros entre o conversor e a carga, possibilita diversas relações de tensão entre a entrada e a saída do conversor, entre outras.

O circuito de Modulação de Fase e Largura de Pulso (MFL) controla o acionamento das chaves do cicloconversor de modo a produzir o controle da tensão de saída desejado. Este controle é realizado por tensão, tanto para a fase como para a largura do pulso.

Internamente o cicloconversor é composto de dois módulos: o Grupo Conversor Positivo e o Grupo Conversor Negativo. Estes grupos atuam como retificadores controlados de dois quadrantes, sendo que o grupo positivo alimenta a carga no semiciclo positivo da corrente e o grupo negativo alimenta a carga no semiciclo negativo. A transição entre o grupo positivo e negativo é tomada, então, com base na corrente que alimenta a carga, de forma que estes grupos devem comutar na passagem pelo zero da corrente de carga. O Controle de Grupos Conversores (CGC) habilita qual dos grupos entra em condução, por meio do MFL, para que se tenha a alternância entre os grupos de forma que não haja interrupção no fornecimento de corrente.

Para que os elementos indutivos que compõem o cicloconversor tenham seus volumes diminuídos,

todo o circuito trabalha com alta frequência de chaveamento. A tensão alternada fornecida pelo inversor tem uma frequência de $250kHz$. Como os grupos conversores são interligados entre si por meio da tomada central do transformador que conecta o inversor ao cicloconversor, a frequência da tensão aplicada sobre os componentes indutivos do reator e a carga é de $500kHz$.

Trabalhar com alta frequência de chaveamento garante, ainda, duas vantagens adicionais. A primeira é permitir sínteses de correntes de saída a uma frequência relativamente alta. A segunda é permitir o uso de técnicas de chaveamento para o inversor de modo a aproveitar as características deste circuito e das chaves que o compõem, para que se tenha uma menor dissipação de potência.

Capítulo 2

Módulo Inversor Chaveado

Neste capítulo será tratado o princípio de funcionamento do inversor, com uma breve comparação entre os tipos de transistores disponíveis para este circuito e noções sobre a técnica de comutação suave empregada e sua repercussão no modelo de transistor adotado.

Serão consideradas breves observações acerca das possíveis topologias tendo em vista sua finalidade e as características desejadas.

Será descrito ainda o funcionamento deste circuito em análise de intervalos de tempo, bem como sucinta descrição matemática acompanhando a análise destes intervalos de tempo.

2.1 Introdução ao Inversor

Para que seja gerada a corrente alternada na saída do conversor, o cicloconversor deve ser alimentado com uma tensão alternada de alta frequência. O circuito que provê esta tensão de alta frequência é o circuito inversor.

Esta função pode ser executada por diversas topologias de circuitos. Entretanto, devem ser observadas algumas características deste circuito inversor, como o tipo de transistor a ser usado, a dissipação de potência nestes transistores, a emissão eletromagnética causada pelo chaveamento dos transistores, a frequência de chaveamento que o circuito deve atingir, entre outros itens.

2.1.1 Considerações sobre o Transistor Empregado no Inversor

Dentre os transistores utilizáveis neste tipo de circuito, têm-se o Bipolar, o MOSFET e o IGBT. Existem diversos outros tipos de chaves que são empregadas em Eletrônica de Potência, mas seus contextos de utilização fogem do escopo deste trabalho.

Nas aplicações em Eletrônica de Potência o transistor bipolar tem sido pouco utilizado. Para as aplicações onde são utilizadas baixas frequências e altas tensões o bipolar é substituído pelo IGBT, e em altas frequências e baixas tensões tem sido empregado o transistor MOSFET.

Existem, basicamente, dois motivos para a diminuição do uso do transistor bipolar: o tempo de comutação relativamente alto, principalmente o desligamento, e o baixo ganho, associado ao fato de ser controlado por corrente. A baixa velocidade de comutação pode ser contornada com a aplicação de correntes de base com características apropriadas, com um pulso inicial de corrente de grande valor, para que o transistor entre rapidamente em condução, e um pulso negativo de corrente para que ele saia rapidamente deste estado de condução, conforme [KREIN (1998)]. O baixo ganho apresentado pelo transistor bipolar de potência pode ser elevado com a utilização da configuração Darlington. Entretanto, o uso desta pode levar numa elevação dos tempos de chaveamento, mesmo com o emprego de pulsos, como da maneira dita anteriormente. Estas características do transistor bipolar tornam seu uso algo mais complexo em comparação a outras chaves de média e alta potência disponíveis.

O transistor MOSFET apresenta duas características muito atrativas para o uso em Eletrônica de Potência: baixos tempos de comutação e controle de corrente entre dreno e fonte por meio da tensão de porta. O controle por tensão facilita a confecção de circuitos de porta, tornando este circuito mais compacto. Dada a sua construção, o transistor MOSFET apresenta capacitores parasíticos entre seus terminais. Estes capacitores têm influência sobre a tensão de porta V_G , de forma que o circuito de acionamento deste transistor deve ter baixa impedância. Entretanto estes capacitores parasíticos podem ser aproveitados, com o uso de controle e topologias de circuito corretas.

O transistor IGBT apresenta características do transistor bipolar e do MOSFET: é controlado por tensão e possui baixos tempos de comutação (MOSFET) e apresenta capacidade de manipular altas potências (Bipolar).

A construção do IGBT permite que sua densidade de corrente seja bem maior que a do MOSFET. Isto é conseguido, em grande parte, pela “inundação” da camada n^- por portadores minoritários, garantindo baixa queda de tensão. Entretanto, isto torna-se, de certa forma, uma desvantagem, posto que estes portadores minoritários não podem ser retirados da base de maneira não natural porque esta não é conectada externamente, [RAMSHAW (1993)]. Isto diminui a velocidade de

abertura da chave. Uma medida adotada para acelerar a recombinação dos portadores minoritários é adicionar uma camada n^+ entre a camada n^- e a camada p^+ . Todavia isto aumenta a queda de tensão V_{CE} , de tal sorte que cria um compromisso entre a velocidade de comutação e a corrente máxima que o IGBT pode conduzir.

2.1.2 Comutação Suave

No trabalho proposto, a frequência de chaveamento dos transistores é relativamente elevada, para que sejam diminuídos os volumes dos componentes indutivos, como transformadores, reatores e outros, e para que a frequência gerada pelo cicloconversor também possa estar numa ampla faixa. Entretanto o aumento da frequência de chaveamento tem como uma de suas conseqüências o aumento das perdas nos transistores, reduzindo a eficiência do sistema, de uma maneira geral.

Para diminuir as perdas de chaveamento, uma das soluções utilizadas é a confecção de chaves mais rápidas. Todavia este aumento na rapidez de comutação, provoca alguns fatores indesejados, como manter a trajetória de chaveamento dentro da curva de Área de Operação Segura, ultrapassar a capacidade de recuperação reversa dos diodos e a excessiva interferência eletromagnética (IEM), tanto irradiada para o ambiente, como conduzida. Esta IEM conduzida pelos cabos tem provocado problemas principalmente em motores, com queda na vida útil dos mancais e rupturas na isolação do enrolamento dos motores.

O uso de técnicas como a *comutação suave* melhoram as características de comutação dos transistores, diminuindo as perdas e a IEM, além de tornar viável o uso de transistores com características menos especiais, mais acessíveis, contribuindo para diminuir o custo geral do equipamento.

A técnica de comutação suave tem como objetivo evitar que haja tensão e/ou corrente sobre as chaves durante a comutação, como mostram as figuras 2.1 e 2.2.

Como característica básica da comutação não-suave têm-se que o transistor comuta com a sobreposição de tensão e corrente sobre si num dado intervalo de tempo, de modo que ocorre razoável dissipação de potência a cada comutação, como pode ser visto na figura 2.1, levando a necessidade do uso de dissipadores de calor de maior área. Naturalmente, quanto maior o número de comutações por período de tempo, maior a potência dissipada, sendo isto uma das limitações do aumento da frequência dos conversores que não empregam as técnicas de comutação suave.

A redução da potência dissipada com o uso da técnica de comutação suave é mostrada na figura 2.2. Nesta figura nota-se a sobreposição mínima no fechamento da chave (queda de tensão e aumento de corrente) e sobreposição praticamente nula durante a abertura (aumento da tensão e

Figura 2.1: Comutação Não-Suave

Figura 2.2: Comutação Suave

queda da corrente). A potência que se torna relevante neste caso é aquela causada pela queda de tensão no transistor durante a condução.

Com isto, de maneira geral, o tempo de comutação do transistor deixa de ser fator primordial para o desempenho do conversor no que diz respeito a frequência de operação e rendimento, entre outros.

Basicamente, a comutação suave é usada de duas formas: comutação com tensão nula sobre a chave e comutação com corrente nula através da chave. A primeira forma é conhecida como *ZVS* ("Zero Voltage Switching") e a segunda como *ZCS* ("Zero Current Switching").

Desde que o transistor IGBT tem como característica básica de chaveamento a sua maior dificuldade em sair do estado de condução, apresenta melhor desempenho quando trabalhando com *ZCS*. Esta forma de comutação contorna este problema do IGBT, de modo que se consegue operá-lo em frequência relativamente altas com baixa dissipação de potência e baixos $\frac{dv}{dt}$, conseqüentemente com menor nível de IEM.

No caso do transistor MOSFET, a obtenção da comutação suave deve levar em conta sua estrutura básica. Este transistor MOSFET, de modo simplificado, pode ser considerado uma chave *S1* em série com um resistor $R_{DS(on)}$ (resistor que representa a resistência dreno-fonte de estado ligado) e ambos em paralelo com um capacitor C_{OSS} (capacitor parasítico equivalente de saída), além do diodo em paralelo com o capacitor, *D1*. Este modelo pode ser visto na figura 2.3. Se a chave é acionada quando está sendo submetida a uma tensão, ou seja, estando o capacitor C_{OSS} carregado,

Figura 2.3: Modelo Simplificado de MOSFET

toda a energia armazenada no capacitor, $\frac{1}{2}C_{OSS}V_{DS}^2$, será perdida, o que equivale dizer que o transistor irá dissipar esta energia durante este lapso de tempo a cada fechamento da chave. Além disto, a sobrecorrente conseqüente da descarga deste capacitor provoca perdas ainda maiores, dadas características resistivas do MOSFET. Desta forma, torna-se importante que o acionamento da chave ocorra com o capacitor descarregado, empregando, assim, a comutação com tensão nula, ZVS. Por este motivo, o acionamento ZVS é preferido para chaves MOSFET, conforme [STEIN & HEY (2000)].

O capacitor parasítico, juntamente com o diodo incorporado ao MOSFET, permitem tanto sua abertura como seu fechamento praticamente sem dissipação de energia, desde que utilizado corretamente, como será visto adiante.

2.1.3 Topologias dos Circuitos Inversores

Tradicionalmente a forma de se conseguir um comportamento de baixas perdas nos dispositivos de chaveamento tem sido o emprego de técnicas de chaveamento suave ativas, as quais lançam mão de chaves auxiliares e/ou circuitos auxiliares de controle. Esta estratégia pode diminuir as perdas pelo chaveamento dos transistores, a emissão eletromagnética (IEM) e, em alguns casos, conseguem também controlar a taxa de variação da corrente de recuperação reversa nos diodos com o aproveitamento das transições ressonantes, conforme [SMITH et al. (1998)]. Entretanto, segundo [SMITH et al. (2000)], atualmente circuitos conversores que empregam as técnicas de chaveamento suave com componentes passivos apenas, indutores e capacitores, têm sido anunciados como uma melhor alternativa aos métodos ativos, em razão do custo menor, melhor confiabilidade e melhor razão custo/desempenho.

Tendo em vista a finalidade do circuito inversor, gerar o sinal de alta frequência para o cicloconversor através de um transformador, têm-se basicamente três tipos de circuitos em que podem ser aplicadas as técnicas de comutação suave: *Push-Pull*, *Meia-Ponte* e *Ponte Completa*. As vantagens e desvantagens de cada topologia serão descritas a seguir.

Figura 2.4: Diagrama da Configuração Push-Pull

O circuito push-pull permite, assim como as outras duas configurações, a excursão do fluxo magnético, pelo primeiro e terceiro quadrantes, melhorando a utilização do transformador, conforme [ERICKSON (1997)]. O diagrama simplificado do circuito push-pull pode ser visto na figura 2.4. Como desvantagem desta configuração, tem-se que a tensão sobre um transistor dobra quando o outro transistor entra em estado de condução. Num circuito onde a tensão do barramento CC for de $\sim 300V$ (entrada 220VCA) o transistor terá que suportar cerca de 750V, de forma que se limita o uso de MOSFET, por exemplo, em função da potência do conversor. Outra desvantagem relevante é o fato de que esta configuração, para operar com chaveamento suave, deve usar chaves auxiliares para tanto, sendo necessário observar se estas chaves auxiliares funcionam sob o regime de comutação suave.

Figura 2.5: Diagrama da Configuração Meia Ponte

O circuito em configuração meia-ponte traz algumas vantagens com relação ao circuito push-pull. O parâmetro $V_{DS_{MAX}}$ do transistor pode ter um valor igual ao do barramento CC, pois o uso de capacitores em série, como pode ser visto na figura 2.5, reduz este valor a metade, de forma

que esta configuração se ajusta bem ao circuito que opera com altas tensões no barramento. Uma desvantagem inevitável disto é que com a tensão disponível para aplicar no transformador sendo igual a metade daquela do barramento CC, tem-se que a corrente dobra de valor, para uma dada potência, o que leva ao dimensionamento de transistores e diodos de maior capacidade de corrente. Num caso de circuito de média/alta potência, com obrigatoriedade de uso de MOSFET, esta é uma séria restrição, visto que este transistor, em geral, não possui elevada capacidade de corrente. Por outro lado, o uso de capacitores em série com o transformador garante melhor desmagnetização do núcleo do transformador, de acordo com [ERICKSON (1997)].

Finalmente, o uso da topologia de circuito meia-ponte torna necessário o uso de chaves auxiliares para que se alcance a capacidade de comutação suave. Em [DESCHAMPS & BARBI (2000)], por exemplo, são usadas quatro chaves. Em [FARRINGTON et al. (1995)], são usadas duas chaves apenas, mas a corrente manipulada pelo circuito é baixa.

O circuito ponte completa consiste numa configuração de quatro chaves que aplicam a tensão do barramento CC no transformador com polaridade alternada, conforme a figura 2.6

Figura 2.6: Diagrama da Configuração Ponte Completa

A topologia de circuito inversor em ponte completa proporciona algumas vantagens sobre as topologias meia-ponte e push-pull, embora o número de componentes utilizados seja maior. Como vantagens, têm-se que o parâmetro V_{DSMAX} do transistor tem valor aproximadamente igual ao do barramento CC, a complexidade do circuito de controle pouco aumenta para a obtenção da comutação suave dos transistores, e ainda permite uma excursão do fluxo magnético no primeiro e terceiro quadrantes, permitindo uso de transformadores de menor tamanho.

Com o uso do circuito inversor em configuração ponte completa é possível tirar vantagem das características capacitivas do transistor MOSFET, além do seu diodo embutido, sem adição de com-

ponentes adicionais. Para tanto, é necessário que o inversor opere em alta frequência. Uma das técnicas que permite a obtenção da comutação suave para transistor MOSFET com a topologia ponte completa é a do *Deslocamento de Fase*, a qual será utilizada neste trabalho.

2.1.4 Deslocamento de Fase

No modo de funcionamento convencional, o circuito em ponte-completa fecha duas chaves diagonalmente opostas simultaneamente, de maneira alternada, submetendo o transformador a uma tensão alternada durante um período de tempo t_{ON} . A figura 2.7 mostra, simplificada, os sinais de controle para as chaves e a tensão aplicada sobre o transformador. A razão entre este período, onde é transferida potência pelo transformador ao circuito ligado no secundário deste, e o período total do ciclo é chamado *ciclo de trabalho* do inversor.

Figura 2.7: Formas de Onda de Acionamento das Chaves para o Ponte Completa Convencional

O funcionamento do circuito ponte-completa operando com deslocamento de fase apresenta um atraso intencional entre o acionamento das chaves diagonalmente opostas, no caso da figura 2.6 as chaves S_1 e S_2 e as chaves S_3 e S_4 . O ciclo de trabalho efetivo do inversor, neste caso, é controlado pela atraso no disparo das chaves. São aproveitadas as transições decorrentes para se obter o ZVS nos transistores. As formas de onda para o acionamento dos transistores é mostrada na figura 2.8.

2.2 Descrição e Funcionamento do Inversor

Para o estudo do funcionamento do inversor, é necessário incluir neste o modelo do transistor MOSFET. Desta forma, as chaves do inversor da figura 2.6 são substituídas pelo modelo de transistor MOSFET, da figura 2.3, obtendo-se a figura 2.9, sendo que o resistor $R_{DS(on)}$ está embutido na própria chave S :

Figura 2.8: Formas de Onda de Acionamento das Chaves para o Ponte Completa com Deslocamento de Fase

Figura 2.9: Diagrama da Configuração Ponte Completa com Modelo de Transistor MOSFET

Além das chaves, foi substituído o transformador T pelo circuito equivalente, C , de todo o secundário do transformador, inclusive o próprio transformador.

Para efeito de análise, o funcionamento do circuito em regime permanente pode ser dividido em etapas, as quais caracterizam momentos distintos de ação de cada um dos componentes. A figura 2.8 mostra o intervalo de um período dos sinais de acionamento das chaves S_4, S_2 (ambas do mesmo “braço”) e S_3, S_1 , respectivamente. Nesta figura estão destacados diversos instantes de tempo com referência aos intervalos de tempo que serão analisados.

É possível perceber, na figura 2.8, o defasamento entre os sinais de acionamento das chaves S_2 e S_1 e entre S_3 e S_4 , o qual pode ser utilizado para controlar a potência entregue pelo inversor.

Por simetria do modo de operação do circuito, somente meio-ciclo de operação do funcionamento do inversor será descrito.

Serão discutidos os intervalos de tempo relacionados com a comutação ZVS, que são as transições direita e esquerda. Serão abordados também os intervalos relacionados com a transferência de

energia e o intervalo “roda-livre”.

As formas de onda obtidas do funcionamento do inversor serão relatadas na seção 4.2, onde também serão analisadas as etapas de funcionamento com base em intervalos de tempo.

instante $[t < t_0]$: Transferência de Energia (Condição Inicial)

Figura 2.10: Análise do intervalo $t < t_0$

Para a análise deste instante pressupõe-se o conversor em uma condição de regime em que estão fechadas as chaves S_1 e S_2 e flui uma corrente I_0 por estas chaves e o transformador, conforme indica a figura 2.10. Este instante pode ser considerado para se estabelecer as condições iniciais de estudo do circuito.

Como a chave S_1 está fechada, o capacitor C_1 está descarregado. Como consequência, o capacitor C_3 está carregado com a tensão do barramento, sendo que esta tensão é também aplicada a chave S_3 .

No que diz respeito a transferência de energia, este intervalo é semelhante ao dos inversores de topologia ponte completa tradicionais. Quando as duas chaves diagonalmente opostas ($S_1 - S_2$ e $S_3 - S_4$) estão fechadas, a tensão do barramento é aplicada no primário do transformador, resultando em transferência de energia para o cicloconversor.

intervalo $[t_0 \rightarrow t_1]$: Transição Direita (Abertura de S_1)

Neste instante t_0 ocorre a abertura da chave S_1 . A partir deste momento a corrente que estava sendo conduzida pela carga começa a fluir pelos capacitores C_1 (carregando) e C_3 (descarregando), como pode ser visto na figura 2.11.

Para se alcançar o estado ZVS para os transistores MOSFET, é necessário que a carga armazenada nas capacitâncias C_{OSS} destes transistores sejam retiradas.

Figura 2.11: Análise do intervalo $t_0 \rightarrow t_1$

A corrente no secundário do transformador é refletida no primário, provendo energia para garantir a descarga do capacitor C_3 , de modo a tornar nula a tensão sobre a chave S_3 . Para a chave S_1 o mesmo mecanismo é válido, com a diferença que este ocorre no outro meio-ciclo de operação do inversor.

A transição direita define o fim do intervalo de transferência de energia e o início do intervalo roda livre.

Tendo como base um circuito RL série no lugar de C (carga equivalente do cicloconversor), tem-se que, pelo fato do intervalo de tempo ser muito curto, praticamente não há variação da corrente i_C .

Sendo assim, o mínimo intervalo de tempo Δt_{td} o qual garante a comutação ZVS para a chave S_3 , tomando a figura 2.8 como referência de tempo, é dado por:

$$\Delta t_{td} = \frac{\Delta V C_r}{i_C} \quad (2.1)$$

onde:

- i_C : corrente da carga equivalente C , no primário do transformador;
- Δt_{td} : intervalo de tempo necessário para alcançar o ZVS na transição direita;
- C_r : capacitor ressonante equivalente;
- ΔV : Variação da tensão sobre o capacitor C_r ;

O desenvolvimento da expressão 2.1 é encontrado no Apêndice A.

Figura 2.12: Análise do intervalo $t_1 \rightarrow t_2$

intervalo $[t_1 \rightarrow t_2]$: Roda Livre em S_3

A partir deste momento segue o fim da condução da corrente do transformador por meio dos capacitores e o início da condução do diodo D_3 , conforme a figura 2.12. Neste instante a tensão sobre a chave S_3 ainda é nula, situação a qual se mantêm durante toda a condução de D_3 .

Como a queda de tensão sobre estes componentes são pequenas, podendo, neste caso, serem consideradas próximas de zero, tem-se que a variação de corrente entre os instantes 1 e 2 é praticamente nula.

intervalo $[t_2 \rightarrow t_3]$: Transição Esquerda (Abertura de S_2)

Figura 2.13: Análise do intervalo $t_2 \rightarrow t_3$

Quando a chave S_2 se abre, parte da corrente de carga i_C começa a carregar o capacitor C_2 e outra parte a descarregar o capacitor C_4 de forma que, automaticamente, a chave S_4 é posta sob tensão nula, como pode ser vista na figura 2.13.

O intervalo de tempo necessário para que se alcance a condição de tensão nula durante a transição esquerda é também fornecida pela expressão 2.1, dado que, para os instantes de tempo considerados, o processo de descarga do capacitor parasítico é o mesmo da transição direita.

intervalo $[t_3 \rightarrow t_4]$: Inversão da Corrente (ZVS para S_4)

Figura 2.14: Análise do intervalo $t_3 \rightarrow t_4$

Após o capacitor C_2 se carregar, começa a condução do diodo D_4 , de forma a manter a continuidade da corrente que flui no transformador. Estes diodos (D_3 e D_4) continuam conduzindo até a inversão da corrente do transformador, a qual ocorre no instante t_4 , sendo que neste instante a chave S_4 já se encontra fechada sob condição ZVS, conforme a figura 2.14. A partir deste momento o transformador já se encontra sob polaridade invertida e, uma vez que a corrente inverte seu sentido, começa o outro meio-ciclo de operação do inversor.

2.3 Considerações Finais sobre o Inversor

O uso da técnica de deslocamento de fase permite, com o emprego de transistores MOSFET em condições apropriadas, a obtenção de comutação sob tensão nula, ZVS, sem adição de componentes externos ativos. Entretanto, nota-se que, tanto para a transição esquerda (Δt_{te}) como para a direita (Δt_{td}), os tempos de transição são dependentes da carga. Com cargas “leves” conectadas ao conversor, o inversor terá dificuldades em manter o ZVS, conforme [HAMO (1995)], [HUA et al. (1993)] e [AYYANAR & MOHAN (2001)]. Segundo as referências encontradas, existem duas formas de se contornar este problema:

1. aumentar a indutância de dispersão do transformador, ou usar indutores saturáveis em série com o primário do transformador, como em [HUA et al. (1993)]. Também é possível adicionar

um circuito ceifador¹ para solucionar o problema como em [BRUNORO & VIEIRA (1997)] e também como em [REDL et al. (1991)];

2. aumentar a corrente magnetizante do transformador, acarretando no aumento das perdas de condução. A questão é resolvida com o uso de um outro transformador no centro de dois capacitores em série em [AYYANAR & MOHAN (2001)], tal como num inversor meia ponte, com o outro lado do transformador num braço do inversor em ponte.

Como atenuante para estes problemas, basta observar que, para cargas “leves”, a energia dissipada pelas chaves, por estarem comutando com tensão não nula sobre si, é minimizada pela baixa corrente que as atravessa.

¹Também conhecido como grampeador

Capítulo 3

Módulo Cicloconversor

Este capítulo descreve as características do segundo bloco principal do circuito: o cicloconversor. É realizado inicialmente uma introdução ao circuito, descrevendo-se sua finalidade e as linhas gerais de funcionamento, no que diz respeito aos tipos de circuitos empregados e aos modos de operação. Também são abordadas algumas características do modelo empregado para a simulação deste circuito. O cicloconversor é analisado em intervalos de tempo que caracterizam o funcionamento do circuito. Finalmente, é descrito o circuito de controle de grupos conversores (CGC) e do circuito modulador de fase e largura de pulso (MFL).

3.1 Introdução ao Cicloconversor

Dentro da estratégia proposta, a saída de alta frequência do inversor, via transformador, deve ser convertida em sinal de frequência mais baixa, de modo a se sintetizar uma corrente com amplitude e frequência desejadas. Esta conversão é realizada pelo *cicloconversor*.

Na prática o cicloconversor pode ser considerado como sendo dois conversores retificadores, de dois quadrantes, em anti-paralelo (figura 3.1), de forma que, com esta disposição, o cicloconversor é capaz de operar em 4 quadrantes e, portanto, capaz de manipular cargas com praticamente qualquer fator de potência. Esta disposição permite, ainda, submeter à carga a uma corrente alternada de frequência e amplitudes variáveis. Cada semiciclo da corrente de carga é manipulado, em primeira hipótese, por um dos conversores retificadores, sendo que a corrente flui sempre num sentido.

Figura 3.1: Modelo Simplificado do Cicloconversor

A máxima frequência que o cicloconversor pode sintetizar é limitada pela frequência do sinal que o alimenta, sendo esta, no mínimo, 3 vezes a frequência de síntese, mas neste trabalho o índice mínimo proposto é de 10 vezes.

3.2 Princípios de Funcionamento

Existem basicamente dois tipos principais de cicloconversores monofásicos: o de envoltória e o de fase controlada.

O cicloconversor de envoltória é aquele no qual os conversores retificadores conduzem durante todo o semiciclo da frequência de síntese, como dois retificadores com diodos ligados em anti-paralelo. Cada retificador conduz durante alguns semiciclos, de modo que a forma de onda apresentada se aproxima mais de uma onda quadrada do que uma senóide. Desta maneira, o cicloconversor de envoltória necessita de um circuito de controle mais simples, residindo aí uma de suas poucas vantagens. A forma de onda da corrente, por se aproximar mais de um formato retangular, apresenta maior conteúdo harmônico. Além disto, esta configuração de controle não permite ao cicloconversor a manipulação de cargas com baixo fator de potência, pois este somente pode retificar, não podendo operar no modo inversor. Assim, este tipo de controle restringe-se a cargas com alto fator de potência.

O princípio básico de funcionamento do cicloconversor de fase controlada reside na alteração contínua do ângulo de condução das chaves dos conversores em relação a tensão que alimenta o cicloconversor, de forma a conseguir-se um controle mais preciso da forma de onda da corrente de carga. Esta vantagem, entre outras, compensa o aumento de complexidade do circuito de controle

do cicloconversor. Esta precisão obtida na síntese da forma de onda permite uma gama de aplicações maior para este tipo de controle. Por isso, este será o tipo de circuito usado para a conversão do sinal de alta frequência. Desta forma, o cicloconversor de fase controlada será referido simplesmente como cicloconversor.

Observando o circuito idealizado na figura 3.1, têm-se os dois geradores de corrente alternada com a mesma tensão, amplitude e fase, com a função de aplicarem uma tensão senoidal na carga. Quando a tensão do grupo conversor positivo é maior que zero, ele fornece a corrente para a carga, se a carga for resistiva, sendo que o grupo conversor negativo fornece a corrente para a carga quando sua tensão é negativa. Neste caso, um conversor fornece corrente para o semiciclo positivo da senóide (i_p) e o outro para o semiciclo negativo (i_n).

Quando o fator de deslocamento da carga não é unitário, a tensão de um ou outro conversor pode ser positiva ou negativa, em um determinado semiciclo de corrente. Conforme a figura 3.2, baseada no circuito da figura 3.1, pode-se ver que, para uma carga com fator de deslocamento indutivo, que o controle sobre a comutação dos conversores é feito tomando-se a corrente como referência. Então, como a tensão (V_S) está adiantada em relação a corrente, ocorrem períodos no qual a tensão tem sinal igual a corrente, nos quais se diz que o controlador está *retificando*, e outros no qual a corrente tem sinal oposto ao da tensão, quando se diz que o conversor está *invertendo*.

Na figura 3.2 têm-se, no período GPR (Grupo Positivo Retificando), a tensão e a corrente com o mesmo sinal (positivo), de forma que, na figura 3.1, o gerador, representando o grupo positivo, está fornecendo corrente para a carga e submetendo-a a uma tensão positiva. No próximo período, GPI (Grupo Positivo Invertendo), a tensão começa a inverter e a carga é submetida a uma tensão negativa. É importante perceber que, embora exista um diodo entre o conversor e a carga, nada impede a tensão sobre carga ser invertida, pelo menos enquanto aquele diodo estiver conduzindo corrente. Quando o diodo deixa de conduzir (corrente nula) inicia o intervalo GNR (Grupo Negativo Retificando), no qual o conversor negativo começa a fornecer corrente para a carga. Como a tensão é também negativa, diz-se que o conversor está retificando. Este período dura até a inversão da tensão (V_S), quando se inicia o intervalo GNI (Grupo Negativo Invertendo). Durante este intervalo a corrente tem sinal negativo e a tensão sinal positivo.

Nos períodos em que a tensão e a corrente têm a mesma polaridade a carga está consumindo energia do conversor. Quando a corrente e a tensão têm polaridades contrárias a carga está fornecendo energia para o conversor. Neste caso, em que a corrente está 60° atrasada em relação a tensão, é consumida mais energia da entrada do que entregue. Se a carga fosse puramente indutiva, com a corrente atrasada em 90° , os tempos de inversão e retificação seriam iguais e nenhuma energia seria consumida, em média, da entrada, pois toda a energia consumida na retificação seria

GPI: Grupo positivo invertendo
GNR: Grupo negativo retificando

GNI: Grupo negativo invertendo
GPR: Grupo positivo retificando

Figura 3.2: Relação entre Tensão e Corrente nos Grupos Conversores do Cicloconversor

devolvida na inversão. Diante deste fato, percebe-se porque os conversores do cicloconversor devem ter controle de fase para que possam devolver à entrada a energia entregue pela carga.

3.3 Modos de Operação

Levando-se em conta que os grupos conversores, especificamente neste estudo, não são fontes de tensão senoidais ideais e sim grupos de chaves estáticas aplicando uma tensão retangular de alta frequência na carga, a seleção dos grupos conversores positivos e negativos não poderia ser natural, ou seja, deixada apenas a cargo dos diodos. Desde que é necessário o controle destes grupos, percebe-se que eles devem ser alternados sem a perda da continuidade da corrente de carga, e também não permitir que os dois grupos possam conduzir ao mesmo tempo, provocando curto circuito nos geradores. Assim, se faz necessária a elaboração de uma estratégia de controle para os grupos conversores.

Basicamente existem, segundo [PELLEY (1971)] e [HILL & HO (1990)], duas formas de se executar este controle: por *bloqueio de grupo* e por *corrente circulante*.

3.3.1 Operação por Bloqueio de Grupo

Neste modo de operação, somente um grupo conversor pode estar conduzindo por vez. Ainda com base na figura 3.2, nota-se que quando um grupo está conduzindo o outro está bloqueado e vice-versa. No caso de cargas com fator de deslocamento não unitário, ambos conversores têm liberdade para inverter a polaridade da tensão nesta carga.

A comutação dos grupos deve levar em conta o fato de que a corrente não pode apresentar falhas quando próximo do zero, e que também não se pode ter os dois grupos conversores conduzindo ao mesmo tempo. A princípio basta apenas observar a corrente para selecionar qual grupo irá conduzir. No entanto, como a corrente possui um certo nível de ondulação, causada pelo fato da tensão na carga não ser suave e sim recortada, há uma certa dificuldade em se saber, com precisão, quando a corrente passa pelo zero efetivamente. De fato, a corrente poderá passar pelo zero mais de uma vez, por causa da ondulação. Isto dificulta a comutação dos conversores e requer estratégias, como usar a primeira passagem por zero para selecionar os grupos ou considerar a primeira harmônica da corrente para se fazer esta comutação, [PELLEY (1971)]. Ambas estratégias não impedem a descontinuidade da corrente, tão pouco evita o curto circuito entre os grupos conversores. Estes problemas, em específico, podem ser resolvidos utilizando-se a técnica de controle com corrente circulante.

3.3.2 Operação com Corrente Circulante

Em certas circunstâncias, principalmente quando a corrente absorvida pela carga apresentar descontinuidades próximo a zero, torna-se difícil o controle dos grupos do cicloconversor. Por isto pode ser interessante o cicloconversor permitir uma corrente circulante entre os dois grupos conversores, limitada por um *reator intergrupos*, de tal forma que ambos grupos possam estar sempre (ou quase sempre) conduzindo, de tal forma que não é mais necessário o bloqueio dos grupos alternadamente. A figura 3.3 mostra um modelo equivalente simplificado do cicloconversor com reator intergrupos.

Figura 3.3: Cicloconversor com Reator Intergrupos no modo Corrente Circulante

Como sempre haverá uma corrente circulando entre os grupos, esta corrente poderá incorrer em perdas significativas, num circuito manipulando grandes cargas, o que é uma certa desvantagem. Então, conforme [PELLY (1971)], este tipo de estratégia é utilizada quando se possui cargas especiais, onde não pode haver descontinuidade de corrente.

Tomando como base a figura 3.3 pode-se associar formas de onda para o modelo do circuito idealizado em questão, onde as ondulações da tensão foram negligenciadas.

Na figura 3.4 tem-se a corrente da saída do cicloconversor, e logo abaixo as correntes do grupo positivo e negativo. As linhas cheias indicam a corrente que circula pelos grupos, enquanto as linhas tracejadas indicam as contribuições dos grupos para a corrente de carga. O último gráfico indica a corrente circulante auto-induzida no reator intergrupos.

Para o circuito da figura 3.3 pode-se escrever:

$$i_s = i_o \sin(\omega_o t)$$

Figura 3.4: Formas de Onda associadas a Figura 3.3, para o modo Corrente Circulante

onde I_s é a corrente de saída.

$$i_p = \frac{i_o}{2} + \frac{i_o}{2} \sin(\omega_o t)$$

$$i_n = \frac{i_o}{2} - \frac{i_o}{2} \sin(\omega_o t)$$

sendo i_p e i_n as correntes do grupo positivo e negativo, respectivamente, percebe-se que a soma de ambos corresponde a corrente de saída I_s

A corrente circulante, que não passa pela carga, pode atingir níveis indesejáveis quando a corrente de carga for elevada, segundo [HILL & HO (1990)]. Por outro lado, a necessidade do uso do controle com corrente circulante vem da descontinuidade da corrente de carga, sendo que esta descontinuidade ocorre quando estes níveis de corrente são baixos. Desta forma, a corrente circulante só é necessária para este caso. Então, o que se pode fazer é mesclar as duas formas de operação, usando o modo corrente circulante apenas quando a corrente de carga fica abaixo de um certo limite, sendo que o restante do período seria operado no modo bloqueio de grupo.

3.3.3 Operação com Sobreposição de Grupos

Mesclar os dois modos de operação torna possível tomar vantagem de ambos: transição suave da polaridade da corrente e ausência de corrente circulante além de um certo limiar preestabelecido.

A operação deste modo de controle é ilustrada com as formas de onda idealizadas na figura 3.5, assumindo que a corrente consumida pela carga seja senoidal. A esquerda tem-se as formas de onda para o circuito alimentando uma carga com elevado consumo de corrente, e ao lado, a direita, alimentando uma carga com baixo consumo.

Nestas figuras são mostradas as variações do período em que os grupos conversores tem seus sinais de acionamento sobrepostos. A forma de onda superior em ambas figuras, “a”, mostra o limiar como duas linhas finas acima e abaixo da abcissa (nível zero de corrente).

A decisão sobre qual modo vai operar é tomada com base neste limiar, como apresentado em [PELLY (1971)]. A corrente que alimenta a carga é comparada com um certo valor de limiar, i_L . Quando o módulo da corrente é maior que o módulo do limiar um dos grupos apenas é liberado, sendo que o outro é bloqueado, caracterizando assim o modo de operação em bloqueio de grupo. Quando o módulo da corrente cai abaixo deste limiar o grupo conversor que estava bloqueado passa a conduzir, juntamente com o outro, da mesma forma que o modo de corrente circulante.

A figura 3.5(a) mostra o cicloconversor alimentando uma carga de alto consumo de corrente. Como a corrente consumida é bem maior que o limiar, o intervalo de tempo no qual ambos conversores operam simultaneamente é reduzido, em comparação com a figura 3.5(b). Quanto menor a corrente fornecida para a carga, maior o período em que ambos grupos conversores trabalham ao mesmo tempo. Se a corrente de carga for menor que o limiar o cicloconversor irá operar somente no modo de circulação de corrente. Desta maneira, somente em baixos níveis de consumo de corrente o circuito terá alta percentagem de corrente circulante em relação a corrente de carga.

(a) Alto consumo de corrente

(b) Baixo consumo de corrente

- a) - Corrente fornecida para a carga (i_S);
- b) - Período de sobreposição do acionamento dos grupos;
- c) - Corrente circulante;
- d) - Corrente do grupo positivo (i_P);
- e) - Corrente do grupo negativo; (i_N)

Figura 3.5: Formas de Onda associadas ao Cicloconversor com Sobreposição de Grupos

3.4 Circuito Cicloconversor

O cicloconversor, empregado para converter a corrente de alta frequência do inversor para uma corrente de baixa frequência que vai alimentar a carga do conversor, tem como princípio básico o funcionamento do modo de operação por sobreposição de grupos. As principais diferenças situam-se na forma de onda manipulada, quando comparados a um cicloconversor comum, sendo que aqui a tensão de alimentação fornecida pelo secundário do transformador é retangular.

Para a disposição das chaves no circuito cicloconversor foram encontradas duas configurações: em ponte e antiparalela, como mostra a figura 3.6.

Figura 3.6: Configurações para Chaves Bidirecionais

A disposição em ponte consiste em quatro diodos em ponte e uma chave, como indica a figura 3.6(a). Com esta disposição emprega-se apenas uma chave. Esta configuração é utilizada em [HARADA et al. (1988)] para se implementar chaves bidirecionais.

Com a configuração antiparalela consegue-se o controle do fluxo de corrente com o emprego de duas chaves, como indica a figura 3.6(b). Esta configuração permite a eliminação do tempo de atraso entre o acionamento destas chaves, pela sobreposição dos sinais de fechamento de ambas, conforme [KAWABATA et al. (1990)]. Neste trabalho aproveitou-se a tomada central do transformador para se conseguir um resultado semelhante ao uso da configuração antiparalela de chaves, conforme mostra a figura 3.7.

A figura 3.7 mostra o circuito utilizado como base para a simulação do cicloconversor. O retângulo marcado como Z indica a carga, neste caso RL e I indica o circuito inversor, no lado primário do transformador. Os indutores $L4$ e $L5$ compõem o reator e $L1$, $L2$ e $L3$ compõem o

Figura 3.7: Circuito do Cicloconversor Simplificado, usado na Simulação

transformador, sendo os dois últimos no lado secundário. É possível ver o circuito como composto por dois conversores retificadores de fase controlada, um positivo (GCP: Grupo Conversor Positivo) e outro negativo (GCN: Grupo Conversor Negativo), da mesma forma que o circuito ilustrativo da figura 3.3. Por questão de simplicidade e velocidade de simulação, foram adotadas chaves simples no lugar de modelos mais elaborados dos transistores. Os indutores concatenados situado na parte oposta ao transformador compõem o reator intergrupos.

3.4.1 Características Gerais de Funcionamento

O efeito do controle de acionamento dos grupos é mostrado na figura 3.8, a qual é semelhante a figura 3.5. O primeiro gráfico mostra a tensão de referência do controle do ângulo de disparo das chaves dos grupos conversores, sendo que o harmônico fundamental da tensão aplicada na carga segue esta referência. No gráfico seguinte tem-se a forma de onda da corrente, na qual nota-se as duas linhas acima e abaixo da abcissa, as quais correspondem ao limiar de corrente i_L para o controle dos grupos.

Analisando este gráfico percebe-se que, enquanto a corrente de saída i_S é maior que o limiar i_L , apenas um grupo conversor permanece em funcionamento (neste caso o grupo positivo). Quando $i_S < i_L$ o grupo negativo é liberado e então ambos conversores trabalham. Isto garante uma transição suave de polaridade para a corrente i_S . Quando $-i_S > -i_L$ o grupo conversor positivo é inibido e apenas o grupo negativo continua funcionando. Este ciclo se altera continuamente de acordo com a tendência de variação da polaridade da corrente de carga, i_S .

No segundo e terceiro gráficos tem-se os sinais de controle para os grupos conversores positivo e negativo, respectivamente. Estes sinais são gerados pelo módulo Controle de Grupos (CGC), o qual

Figura 3.8: Sobreposição de Grupos

é relacionado na figura 1.1. As linhas verticais pontilhadas marcam o período de início e término dos sinais habilitadores destes grupos. Apesar do intervalo de sobreposição dos sinais de controle ser relativamente curto em relação ao semiciclo completo da corrente de saída, ele é suficiente para garantir a comutação da corrente sem discontinuidades.

As correntes fornecidas pelos grupos tem uma taxa de variação menor quando ambos os grupos estão conduzindo, mas a ação do reator faz com que esta menor taxa se apresente nos dois conversores, anulando este efeito e garantindo assim o formato senóide da corrente quando da passagem pelo zero.

3.4.2 Os Grupos Conversores

Os grupos conversores, cada um ao seu turno, “retificam” corrente alternada proveniente do secundário do transformador. Os grupos aplicam uma tensão alternada, de alta frequência sobre a carga, V_S , com uma tensão média (por ciclo) proporcional a tensão de referência fornecida pelo MFL.

Figura 3.9: Principais Formas de Onda do Conversor

A tensão média por ciclo é controlada pelo deslocamento dos sinais de controle das chaves que compõem o grupo em relação ao sinal de controle das chaves do circuito inversor, no primário do transformador. Na figura 3.9 são mostrados o sinal de controle CFL das chaves do cicloconversor, no terceiro gráfico, e a tensão V_2 obtida no secundário do transformador, no primeiro gráfico.

O deslocamento dos sinais de controle em relação a tensão do secundário é gerado pelo Modulador de Fase e Largura de Pulso (MFL) a partir de uma referência pré-determinada, neste caso uma senóide, conforme mostra o segundo gráfico da figura 3.9, V_{ref} .

No quarto gráfico da figura em questão é mostrada a tensão de saída V_s , a qual é aplicada sobre a carga. A figura 3.9 mostra a relação entre esta tensão e a tensão de referência V_{ref} . A superposição do sinal CFL com a tensão V_2 do secundário do transformador produz a tensão de saída V_s por meio do GCP (Grupo Conversor Positivo), o qual está habilitado a operar pelo sinal CCP . Quando a corrente tem polaridade negativa ou quando esta está dentro do limiar i_L de operação, a tensão de saída V_s é gerada pelo mesmo sinal de controle das chaves CFL , mas através do CGN .

Um detalhamento da figura 3.9 é feito na figura 3.10. Esta figura mostra o efeito do defasamento dos sinais CFL de controle das chaves do GCP em relação a tensão do secundário, que alimenta os grupos conversores. Para um dado ciclo, dependendo do defasamento angular, a tensão aplicada sobre a carga pode ser negativa ou positiva. No caso, a figura 3.10(a) se refere a um intervalo de tempo no qual a tensão média sobre a carga é positiva, com defasamento entre o secundário e os sinais de controle com valor próximo de zero grau. Ao lado, a figura 3.10(b) mostra os mesmos gráficos com defasamento, neste intervalo, resultando numa tensão média negativa aplicada sobre a carga.

Ambas figuras, 3.10(a) e 3.10(b) são intervalos de um ciclo da figura 3.9, sendo a figura 3.10(a) referente a um intervalo com tensão média por ciclo positiva, enquanto a figura 3.10(b) referente a um intervalo com tensão média por ciclo negativa.

Cabe aqui uma comparação entre a figura 3.10 e a figura 3.2, na qual as formas de onda são idealizadas. A corrente, em ambos intervalos de tempo, na figura 3.10, é positiva. Quando a tensão média, num dado ciclo, sobre a carga é positiva (figura 3.10(a)), diz-se que o grupo conversor está *retificando*, isto é, a carga está consumindo energia da fonte neste intervalo. Na figura 3.2 este intervalo corresponde ao GPR (Grupo Positivo Retificando). Quando a tensão média negativa, de um ciclo, é aplicada sobre a carga, mantendo a corrente no sentido positivo, o grupo conversor está *invertendo*. Este período equivale, na figura 3.2 ao intervalo de tempo GPI (Grupo Positivo Invertendo). O mesmo vale para o grupo conversor negativo, simetricamente, de forma que é

Figura 3.10: Efeito do Controle dos Grupos sobre a Tensão na Carga

desnecessário repetir esta análise.

A tensão sobre a carga é função do tempo de trabalho d , do período de chaveamento T e do “tempo morto” D , de forma que se pode escrever:

$$\delta(t) = \frac{d(t)}{T} \quad (3.1)$$

$$V_S(t) = V\delta(t) - V(1 - \delta(t)) - VD \quad (3.2)$$

$$V_S(t) = V(2\delta(t) - 1 - D) \quad (3.3)$$

onde $V_S(t)$ é a tensão média por ciclo aplicada sobre o circuito equivalente do cicloconversor, V é a tensão obtida no secundário do transformador, D provém do “tempo morto” gerado pelo circuito de controle do inversor, no primário do transformador, e $\delta(t)$ é o ciclo de trabalho.

Baseando-se no circuito equivalente da figura 3.11 obtém-se a equação para a corrente de saída i_Z :

$$\frac{di_s(t)}{dt} = \frac{V_S(t)}{L_e} - i_s(t) \frac{R_e}{L_e} - \frac{V_S}{L_e} \quad (3.4)$$

onde R_e e L_e são a resistência e a indutância equivalentes do conversor e Z a carga.

Figura 3.11: O Circuito Equivalente para o Cicloconversor

Como a carga é composta de um resistor e um indutor, ambos em série, os mesmos podem ser associados à resistência e a indutância equivalente do circuito, com $R = R_e + R_Z$ e $L = L_e + L_Z$:

$$\frac{di_s(t)}{dt} = \frac{V_S(t)}{L} - i_S(t) \frac{R}{L} \quad (3.5)$$

3.4.3 Descrição e Funcionamento de um Grupo Conversor

A descrição do funcionamento do cicloconversor pode ser realizada com o estudo dos intervalos de tempo que sejam caracterizados pela ação decisiva dos componentes do circuito. Desta forma os intervalos de tempo serão tomados com relação a polaridade da tensão no transformador e o estado das chaves que manipulam a tensão e a corrente sobre a carga.

Nesta primeira parte será descrito o funcionamento do grupo conversor positivo, sendo que o grupo negativo apresenta as mesmas características funcionais, de forma que não é necessário repetir a descrição para o seu caso. Adiante segue a descrição do funcionamento da transição entre os grupos conversores. Para efeitos de referência, os instantes de tempo serão tomados da figura 3.10(a).

instante $t < t_0$: Situação inicial

O intervalo de tempo $t < t_0$ é considerado com sendo o intervalo que compreende um instante pouco anterior ao instante t_0 e o próprio instante t_0 .

A figura 3.12, assim como as outras, apresenta em negrito o caminho da corrente, em tracejado as partes não envolvidas e em traço comum as partes do grupo as quais não são percorridas pela corrente mas estão envolvidas no instante considerado.

Neste intervalo de tempo tem-se o grupo conversor positivo operando, com a chave $S1$ fechada. Como a tensão do secundário do transformador é positiva, de acordo com a polarização do diodo, flui uma corrente i_S pela carga Z . Com esta descrição encerra-se o intervalo $t < t_0$, sendo o instante

Figura 3.12: Cicloconversor no intervalo $t < t_0$

t_0 tomado como referência para os valores iniciais das grandezas consideradas.

intervalo $t_0 \rightarrow t_1$: Tensão nula na carga

Figura 3.13: Cicloconversor no intervalo $t_0 \rightarrow t_1$

Quando a tensão do secundário do transformador cai para um valor próximo de zero, tem-se o início do intervalo $t_0 \rightarrow t_1$. A disposição das chaves no circuito é apresentada na figura 3.13. Este intervalo é tanto maior quanto se queira diminuir a potência entregue na carga.

Uma possível estratégia para que as chaves dos grupos conversores comutassem sem dissipação de potência seria realizar o fechamento destas durante este intervalo, no qual a tensão é praticamente nula durante o intervalo D do circuito inversor.

intervalo $t_1 \rightarrow t_2$: Tensão negativa na carga

Figura 3.14: Cicloconversor no intervalo $t_1 \rightarrow t_2$

Durante este intervalo a tensão do secundário do transformador inverte. Percebe-se que o diodo em série com a carga e o secundário não impede que o este submeta a carga a uma tensão negativa, pois ele está em estado de condução de corrente, mesmo estando inversamente polarizado. Este período dura enquanto a chave 2 está aberta (figura 3.14).

intervalo $t_2 \rightarrow t_3$: ZVS para S_1

Quando a chave S_2 fecha a corrente começa a percorrer a mesma, desde que o diodo está diretamente polarizado, e cessa de fluir pela chave S_1 , mesmo estando esta fechada. Isto ocorre porque a corrente já dispõe de outro caminho para chegar a carga (chave S_2) e, além disso, o diodo em série com a chave S_1 está inversamente polarizado. As disposições das chaves podem ser verificadas na figura 3.15

Manter as duas chaves fechadas neste intervalo permite que a chave que está para abrir o faça sem que haja tensão e corrente sobre a mesma, desde que o diodo em série é que suporta a tensão reversa. Este fato, associado a possibilidade de se promover a abertura e fechamento da chave nos períodos de passagem da tensão do secundário do transformador pelo zero, pode garantir comutação praticamente isenta de perdas na chave.

Este intervalo é caracterizado pela abertura da chave S_1 . Como esta chave não está conduzindo e está inversamente polarizada, sua abertura não influi em nada tanto na corrente como na tensão sobre a carga. O referido intervalo se estende até a queda da tensão para próximo de zero no secundário do transformador.

Figura 3.15: Cicloconversor no intervalo $t_2 \rightarrow t_3$

Os outros intervalos que seguem são praticamente iguais, guardadas as devidas condições, aos descritos anteriormente. Desta forma, foram indicados aqui apenas os respectivos circuitos com as marcações correspondentes aos intervalos de tempo considerados.

3.4.4 Descrição da Transição entre os Grupos Conversores

Na subseção anterior foi descrito o funcionamento do cicloconversor quando apenas um dos grupos está habilitado a sintetizar a corrente sobre carga, sendo este o modo de operação o de bloqueio de grupo. Agora será analisado, de maneira qualitativa, o comportamento do circuito cicloconversor quando o módulo da corrente de carga está abaixo do limiar para a comutação dos modos, passando então a operar no modo de circulação de corrente.

Quando a corrente de carga está acima do limiar i_L , apenas um grupo conversor está conduzindo. A variação da corrente induz, no reator do outro grupo conversor, uma tensão que polariza diretamente este grupo conversor. Esta tensão é esquematizada na figura 3.16.

A título de exemplo, será considerado o primeiro ciclo da figura 3.16, que compreende o período $t_1 \rightarrow t_4$, sendo todos os outros períodos contados dentro deste intervalo. Durante o intervalo $t_1 \rightarrow t_2$ a variação de corrente no enrolamento L_5 é responsável pelo aparecimento de uma tensão induzida no reator. Quando a corrente está em seu segundo quarto de ciclo, esta tensão induzida polariza diretamente o grupo conversor positivo (GCP) por meio do enrolamento L_4 do reator. O GCP não entra em condução pelo fato de estar bloqueado. Quando a corrente de carga entra dentro da faixa de limiar, no instante t_2 , o GCP é desbloqueado e imediatamente começa a conduzir.

Figura 3.16: Formas de onda associadas ao Cicloconversor

Durante o intervalo de tempo em que ambos grupos conversores estão conduzindo, $t_2 \rightarrow t_3$, a tensão sobre o reator é nula, desde que está curto-circuitado pelos grupos conversores. Então resulta que ambos conversores começam a conduzir uma componente auto-induzida da corrente circulante, a qual dura enquanto o houver a sobreposição dos grupos, [PELLY (1971)].

A figura 3.17 mostra a transição entre os modos de funcionamento em bloqueio e circulação de corrente, sendo que na figura 3.17(a) tem-se uma visão geral das correntes dos grupos conversores e na figura 3.17(b) o detalhamento do intervalo marcado em 3.17(a).

A corrente de carga I_S é constituída pela soma de I_P e I_N , como mostra a figura 3.17(b). Esta figura mostra o instante t_2 em que o GCP começa a conduzir a corrente I_P , o intervalo $t_2 \rightarrow t_3$ onde há a condição de desbloqueio de ambos conversores contribuindo para a condução da corrente de carga e o instante t_3 onde o GCN é bloqueado.

(a) Corrente dos grupos

(b) Detalhe do intervalo considerado

Figura 3.17: Corrente Fornecida pelos Grupos Conversores durante a Transição

3.5 O Circuito Modulador de Fase e Largura de Pulso

O Modulador de Fase e Largura de Pulso (MFL) é um circuito que, recebendo dois padrões de tensão - um para a fase e outro para a largura de pulso - permite o total controle do ângulo de disparo das chaves e suas respectivas larguras de pulso, bem com o seu bloqueio.

O circuito possui uma frequência fixa de trabalho de 250 kHz, que é também a frequência do sinal que aciona cada uma das quatro chaves dos dois grupos conversores.

A figura 3.18 mostra o diagrama esquemático do MFL. São mostradas as entradas de controle FASE, LARGURA, ZERA e a saída PULSO, bem como a numeração dos componentes e dos nós do circuito. As linhas tracejadas indicam a fonte de controle das chaves. As chaves com prefixo *S* são controladas por tensão, enquanto as marcadas com *W*, como a chave *W*₃, são controladas por corrente. Para as chaves controladas por tensão com uma linha de controle, subentende-se que a referência de tensão é 0V. De outra forma, adota-se duas linhas de controle, como na chave *S*₄.

Figura 3.18: Representação Esquemática do MFL

A fase do sinal de saída deste módulo é controlada por tensão, correspondendo à entrada FASE na figura 3.18. O controle de fase utilizado possibilita uma variação de 360° na fase do sinal de saída gerado. Cada grupo conversor tem dois tipos de circuitos MFL, defasados 180° um do outro, de modo a compensar a inversão da tensão entre os dois terminais do secundário do transformador.

O modulador possui outra entrada, para controle da largura do pulso, ou ciclo de trabalho das chaves dos conversores, referenciado na figura 3.18 como LARGURA. A largura do pulso é proporcional a tensão de referência aplicada, sendo que o ciclo de trabalho mínimo é de 50% e o máximo de 100%. A necessidade deste controle vem do fato de que a corrente, num dado grupo conversor, precisa sempre encontrar um caminho, uma passagem por entre uma das duas chaves do grupo conversor. Assim sendo, as chaves do grupo são acionadas com uma sobreposição que representa uma pequena fração do ciclo de trabalho, de forma a garantir a continuidade da corrente.

Esta sobreposição dos sinais de acionamento das chaves proporciona, ainda, outra vantagem, conforme anunciado em [KAWABATA et al. (1990)]: quando uma chave se fecha enquanto a outra já está fechada, esta última tem anulada sobre si a tensão e a corrente, de tal sorte que, ao abrir, não dissipará praticamente nenhuma energia sobre si, melhorando a eficiência do conjunto.

Para bloquear a saída de sinais do MFL é utilizada a entrada ZERA. Esta entrada é conectada ao circuito Controle de Grupos Conversores (discutido na seção 3.6) para o bloqueio/desbloqueio dos sinais das chaves associadas ao grupo em questão. Este sinal de acionamento das chaves é fornecido pela saída PULSO.

Os valores e as características dos componentes do circuito são mostrados no fragmento de código do circuito, listado abaixo:

```

1 .model chave SW VT=10 VH=0.001 RON=0.1 ROFF=1Meg
2 .model chave_corr CSW IT=.00010 IH=0.000001 RON=0.01 ROFF=10Meg
3 .model chaux SW VT=0.1 VH=0.00001 RON=0.001 ROFF=10Meg
4
5 .SUBCKT FASE_MLP 1 2 3 4
6 * FASE(1), LARGURA(2), PULSO(3), ZERA(4)
7
8 V1 14 0 PULSE 15.5 -15.5 0.0us 4us 0us 0.001us 4.0us
9 V2 6 0 15
10 V5 8 0 15.5
11
12 I1 60 8 7.85A
13 C1 60 8 1uF IC=0
14 S5 60 8 127 0 chaux
15 R23 60 0 10Meg
16
17 W3 22 0 R15 chave_corr
18
19 R15 14 1 1
20 R16 6 22 1

```



```

21 R18 1 60 1000
22 R19 30 0 1000
23 S4 6 30 60 2 chaux
24
25 C4 22 127 1nF IC=0
26 R17 127 0 10
27
28 S6 30 3 4 0 chave
29 R20 3 0 500K
30
31 .ENDS FASE_MLP

```

Código do Subcircuito HFL

As primeiras linhas do código, iniciadas com `.model`, indicam as características dos componentes indicados, no caso as chaves indicadas por tensão e corrente. A fonte de tensão V1 gera tensão em rampa com amplitude $\pm 15,5V$, com uma frequência de 250kHz, sendo esta a amplitude máxima da tensão da entrada FASE, permitindo um controle de 360° na fase do sinal gerado.

O controle de fase do sinal de saída é proporcionado pela diferença de tensão entre a fonte de tensão V1 (linha 8) e a tensão em rampa gerada pelos componentes I1, C1, S5 e V5 (linhas 10 e 12 a 14), mais aquela fornecida pela entrada (1). A corrente resultante desta diferença de tensão é aplicada sobre R15 (linha 19). Esta corrente é responsável por acionar a chave W3 (linha 17).

A relação entre a tensão de entrada de referência FASE (v_{ref}) e a saída PULSO d é dada por:

$$\Delta Q = C_1 \Delta v_{ref} \quad (3.6)$$

$$I_1 \Delta d = C_1 \Delta v_{ref} \quad (3.7)$$

$$\Delta d = \frac{C_1}{I_1} \Delta v_{ref} \quad (3.8)$$

Como os valores de tensão variam com o tempo, adota-se a seguinte expressão para a equação 3.8:

$$d(t) = \frac{C_1}{I_1} v(t)_{ref} \quad (3.9)$$

onde d representa o atraso de tempo (deslocamento de fase) com relação aos sinais gerados pelo circuito inversor.

É necessário acrescentar um termo K para representar o valor médio da senóide de referência,

que garante um valor nulo para a tensão aplicada na carga:

$$d(t) = \frac{C_1}{I_1} v(t)_{ref} + K \quad (3.10)$$

A expressão 3.10 indica que, basicamente, o MFL é um conversor tensão/atraso (deslocamento de fase).

3.6 O Circuito de Controle de Grupos Conversores

O circuito de controle dos grupos conversores (CGC) tem por finalidade controlar a alternância entre os grupos conversores, para promover a obtenção da corrente alternada em sua saída.

Sendo controlado pela corrente que circula pela carga, permite que sejam sintetizadas as mais diversas freqüências de corrente senoidal. Para que a passagem pelo valor nulo de corrente, o qual pode acontecer várias vezes perto desta região, não faça com que o CGC gere sinais de controle aleatórios, foi adotada a tática de manter, próximo a região de passagem por zero da corrente, os dois grupos conversores acionados. Deste modo, com a corrente de circulação do circuito mantida em valores aceitáveis pelo efeito do reator intergrupos, a troca da polaridade da corrente ocorre sem descontinuidade.

Figura 3.19: Representação Esquemática do CGC

A figura 3.19 mostra o diagrama esquemático do controle de grupos conversores. Este circuito possui uma entrada, na qual é recebido o sinal de entrada da corrente de carga na região de limiar

entre o modo de bloqueio de grupos e o modo de corrente circulante do cicloconversor, e duas saídas, que controlam o bloqueio dos grupos conversores, com base na informação da entrada. A tensão que alimenta a entrada deste circuito é proveniente da transformação da corrente de carga em tensão e posterior retificação.

Os valores e as características dos componentes do circuito são mostrados no fragmento de código do circuito, listado abaixo:

```

1 .model chave SW VT=10 VH=0.001 RON=0.1 ROFF=1Meg
2 .model chave_sin_cap SW VT=0.7 VH=0.001 RON=0.1 ROFF=10Meg
3 .model chave_com_cap SW VT=1.1 VH=0.001 RON=0.1 ROFF=10Meg
4 .model chave_com_ref SW VT=3.8 VH=0.001 RON=0.1 ROFF=10Meg
5
6 .SUBCKT BIESTAVEL 1 2 3
7 * entrada (1), saida+ (2), saida- (3)
8
9 V1 170 0 15
10 C1 1 172 10nF IC=0
11 R2 172 0 1k
12 S1 170 175 172 0 chave_com_ref
13 R3 175 174 1.2k
14 C3 174 0 100nF IC=0
15 S2 170 176 174 0 chave_com_cap
16 R5 176 0 1Meg
17 T1 176 0 177 0 ZO=500 TD=10us
18 R4 177 0 2k
19 S3 174 0 177 0 chave
20 S4 170 178 174 0 chave_sin_cap
21 R8 178 0 1k
22 S5 179 0 174 0 chave_sin_cap
23 R9 170 179 1k
24 S6 170 2 178 0 chave
25 R11 2 0 1k
26 R12 3 0 1k
27 S7 170 183 179 0 chave
28 S8 170 2 1 0 chave_com_cap
29 S9 170 183 1 0 chave_com_cap
30 C4 180 0 1000nF IC=15
31 R10 180 0 .5k
32 S10 170 2 180 0 chave
33 R13 183 3 10
34 S11 3 0 180 0 chave
35

```

Figura 3.20: CGC: Principais Formas de Onda

O circuito de controle de grupos conversores é composto de duas partes principais: uma para controle de alternância dos sinais de acionamento e outra para os disparo dos grupos conversores.

O controle de alternância dos sinais é providenciado pelo conjunto formado pelos componentes C3, T1, R4, R5, R3, S3 e S2, linhas 14 a 19 na listagem acima. Na figura 3.20, o terceiro gráfico mostra a tensão que representa a corrente de carga, V_{IR} , juntamente com as marcações verticais para a marcação de entrada e saída da corrente pela região de limiar do modo de operação do cicloconversor. O primeiro gráfico mostra os pulsos gerados quando a corrente de carga atravessa a região de limiar, indicados como V_{R2} . A entrada da corrente nesta região produz um pulso de

tensão positivo, enquanto a saída do limiar produz um pulso negativo. A tensão sobre o capacitor C3 (linha 14) controla qual sinal, CCP ou CCN , será posto em nível alto. Se V_{C3} estiver abaixo de 0.8V no instante do pulso positivo V_{R2} o sinal CCP será habilitado. Se a tensão V_{C3} estiver acima de 0.8V será habilitado o sinal CCN . Simetricamente, se V_{C3} estiver abaixo de 0.8V no instante do pulso negativo V_{R2} o sinal CCP será bloqueado e, se a tensão V_{C3} estiver acima de 0.8V, será bloqueado o sinal CCN . O resultado deste controle sobre os sinais CCP e CCN é mostrado no quarto e no quinto gráfico da figura 3.20.

O valor do módulo da corrente no qual ambos grupos conversores são acionados (corrente de limiar) é aproximadamente 1/10 da corrente que alimenta a carga. Este baixo valor é adotado para que o tempo em que ambos os grupos sejam simultaneamente acionados não acabe por elevar em demasiado a corrente, levando ao emprego de um reator de dimensões maiores que o necessário, além da maior dissipação de energia. O valor da corrente de limiar poderia ser menor, mas como o circuito de controle possui algumas imperfeições, não-linearidades, o que poderia comprometer a capacidade de alternância dos grupos em baixas correntes de carga.

3.7 Considerações Finais sobre o Cicloconversor

O cicloconversor de fase controlada permite a abertura das suas chaves sem tensão sobre si, mas o mesmo não é válido sobre o fechamento destas, o que seria mais desejável. Uma das formas de se conseguir uma comutação sob tensão nula para as chaves do cicloconversor seria controlar o ciclo de trabalho do inversor de acordo com o ângulo de fase das chaves do grupo conversor correspondente. Em primeira hipótese, seria mais difícil garantir o ZVS para as chaves do inversor quando o ciclo de trabalho alcançasse valores pequenos, de sorte que seria necessário lançar mão das topologias e modos de funcionamento propostos na subseção 2.3.

Capítulo 4

Resultados da Simulação no Domínio do Tempo

4.1 Características Gerais do Conversor

Neste capítulo serão relatados os resultados obtidos das simulações do circuito conversor CC/CA. Estes resultados podem ser divididos em dois grupos principais: resultados referentes ao inversor e ao cicloconversor.

Como características gerais do conversor, pode-se citar como principais a tensão de entrada, a tensão de saída aplicada na carga RL, a corrente de saída, as características da carga, a frequência da corrente de saída, a frequência de chaveamento do inversor e do cicloconversor, entre outras.

A tensão de entrada, no caso 300V em corrente contínua, pode ser obtida via retificação de uma alimentação em corrente alternada em 220V. A tensão de saída escolhida para a saída foi de 150V RMS. Entretanto, esta tensão de entrada pode variar amplamente com relação à saída, como característica de projeto, visto que pode-se ajustar a relação de espiras do transformador para a tensão de entrada desejada.

A carga utilizada durante a simulação foi composta por um resistor e um indutor. O valor da carga, $5 + j\omega 0,005$ equivalente a $10 + j62,83\Omega$ (numa frequência de saída de 2kHz), foi escolhido para verificar a capacidade do conversor em manipular cargas de baixo fator de potência quando alimentada por uma senóide, sendo que este objetivo foi plenamente atendido, como se pode observar na figura 4.7 e seguintes.

O circuito inversor opera numa frequência de trabalho de 250kHz, para que se possa aproveitar as capacitâncias contidas na estrutura do transistor MOSFET e também diminuir o volume dos componentes magnéticos utilizados. Como o cicloconversor é composto de dois conversores retificadores, que utilizam a tomada central do transformador que o liga ao inversor, tem-se que a frequência de trabalho do cicloconversor é duplicada para 500kHz. As frequências da corrente de saída gerada pelo conversor nas primeiras simulações, neste trabalho, foram de 2kHz, 1kHz, 500Hz e 60Hz. Como as simulações com frequências de síntese mais baixas, como 500Hz ou menos, requer grandes períodos de tempo a frequência adotada nas simulações apresentadas nos resultados deste trabalho são de 2kHz.

4.2 Resultados do Circuito Inversor

Os resultados do circuito inversor ilustram principalmente a obtenção da comutação sob tensão nula (ZVS) nos transistores. Nos gráficos aqui apresentados as marcações de instantes têm a figura 2.8 como referência de tempo.

A figura 4.1 mostra a relação entre a tensão aplicada na carga, a tensão tomada sobre o primário do transformador $V(C)$ e a corrente que circula por este, $I(C)$. Mostrando pouco mais de um ciclo completo, esta figura contém as marcações de tempo da figura 2.8, de forma que seja possível observar os períodos de tempo nas outras figuras que tratam de detalhes relativos ao inversor.

Esta figura mostra também a influência da comutação das chaves do cicloconversor na corrente do inversor, os períodos onde acontecem as comutações das chaves do inversor sob tensão nula, o intervalo onde o inversor entrega energia para o cicloconversor e o intervalo onde o inversor recebe energia do cicloconversor, bem como o lapso de tempo onde nenhuma energia é transferida.

Do ponto de vista da transferência de energia, são três os intervalos a se considerar: $t_1 \rightarrow t_2$, $t_3 \rightarrow t_4$ e $t_5 \rightarrow t_6$. Cada um destes intervalos ocorre duas vezes por ciclo, sendo que, por serem iguais em princípios de funcionamento, serão mostradas apenas figuras relativas a um semiciclo.

intervalo $[t_1 \rightarrow t_2]$

Este intervalo se inicia com o término da condução de corrente pelo capacitor C_3 (t_1) e se prolonga até a abertura da chave S_2 (t_2). Da mesma forma, este intervalo compreende desde o término da condução pelo capacitor C_1 até a abertura da chave S_4 , no semiciclo oposto.

Durante este intervalo a tensão aplicada no transformador é nula, de modo que também é nula a potência transferida para a carga. O intervalo “roda livre” é, assim, um dos mecanismos utilizados para o controle de transferência de potência. Quando a carga a ser manipulada é de baixa potência,

Figura 4.1: Formas de Onda da Tensão e Corrente sobre C e sobre a Carga

o intervalo é aumentado, em decorrência do maior deslocamento de fase, ocorrendo o inverso para cargas de alta potência.

O desvio da corrente do primário do transformador para o diodo D_3 provê o tempo durante o qual a chave S_3 poderá comutar sem tensão sobre si (ZVS). A figura 4.2 mostra este intervalo, entre os instantes de tempo t_1 e t_2 .

Esta figura mostra que o diodo D_3 conduz corrente durante um maior intervalo de tempo quando comparado com o diodo D_4 , de forma que a corrente média do diodo D_3 é maior. O mesmo ocorre com o semiciclo oposto. Esta diferença de tempo de condução decorre do deslocamento de fase dos sinais de controle para as chaves.

Figura 4.2: Intervalo "Roda Livre"

intervalo $[t_3 \rightarrow t_4]$

Neste intervalo ocorre a circulação de corrente refletida da carga no primário do transformador. Esta corrente percorre os diodos D_1 e D_2 num semiciclo e D_3 e D_4 em outro semiciclo. A figura 4.2 mostra a corrente que percorre os diodos D_3 e D_4 nos terceiro e quarto gráficos.

A figura 4.2 mostra, ainda, que não há sobreposição de tensão e corrente nas chaves S_3 e S_4 , de forma que não dissipam energia por causa do chaveamento. Para a chave S_3 a tensão $V(S_3)$ se torna nula desde t_1 , sendo que a chave começa a condução a partir de t_4 ($I(S_3)$). Para a chave S_4 a tensão se torna nula desde t_3 e a chave começa a conduzir em t_4 , assim como S_3 .

O intervalo de tempo no qual a tensão sobre a chave é nula depende basicamente da quantidade de energia acumulada no transformador, conforme visto no capítulo sobre o inversor.

intervalo $[t_5 \rightarrow t_6]$

A transferência de potência no inversor com deslocamento de fase possui características semelhantes a topologia convencional ponte completa. Em ambos a transferência ocorre quando estão fechadas as chaves S_1 e S_2 ou S_3 e S_4 , aplicando assim toda a tensão do barramento no primário do transformador.

A quantidade de energia transferida pelo transformador é inversamente proporcional, na topologia adotada, ao deslocamento de fase entre as chaves do mesmo “braço” no inversor.

A figura 4.3 mostra o intervalo $t_5 \rightarrow t_6$, entre outros. As chaves S_3 e S_4 têm tempos de condução diferentes, sendo que a chave S_4 conduz corrente por um intervalo de tempo maior do que a chave S_3 . Assim sendo, sua corrente média é maior. Complementarmente, o diodo D_3 conduz durante um tempo maior do que o diodo D_4 . Esta assimetria no funcionamento do inversor é causada pelo deslocamento de fase entre os sinais de acionamento das chaves.

INTERVALOS DE TRANSIÇÃO**intervalos $[t_0 \rightarrow t_1]$ e $[t_2 \rightarrow t_3]$**

Os intervalos $t_0 \rightarrow t_1$ e $t_2 \rightarrow t_3$ têm, basicamente, o mesmo princípio de funcionamento nas condições em que foram realizadas as simulações. Desta forma, será dada maior ênfase ao primeiro intervalo.

O intervalo $t_0 \rightarrow t_1$ é marcado pela abertura da chave S_1 . A abertura de S_1 provoca a imediata circulação de corrente nos capacitores C_1 e C_3 , que representam os capacitores C_{OSS} do MOSFET, como pode ser verificada pela figura 4.4. No primeiro gráfico o sinal de controle da chave S_1 ($S(S_1)$). Nos dois seguintes as corrente que percorrem os capacitores C_1 e C_3 , onde, neste caso, o capacitor C_3 está sendo descarregado e C_1 carregado. A corrente em ambos capacitores têm o mesmo valor em módulo, porém com sinais algébricos opostos.

O gráfico ($V(S_3)$) da figura 4.4 se refere a queda gradual de tensão na chave S_3 , causada pela corrente que flui pelo capacitor C_3 .

O tempo mínimo para se alcançar a condição ZVS para a chave S_3 é dado pela equação 2.1, aqui repetida:

$$\Delta t_{td} = \frac{\Delta V C_r}{I_C} \quad (4.1)$$

Este tempo corresponde a descarga do capacitor equivalente C_{OSS} do transistor MOSFET. Buscando os valores de V , C_r (dado pela expressão A.1 no Apêndice A) e I_C , e substituindo em 4.1 tem-se o tempo de descarga dos capacitores das chaves MOSFET, neste caso a chave S_3 :

$$\begin{aligned}\Delta t_{td} &= 300 \frac{600 \cdot 10^{-12}}{2,2} \\ \Delta t_{td} &= 81ns\end{aligned}$$

Tão logo o capacitor C_3 tenha sido descarregado e a corrente que o percorria busca caminho através do diodo D_3 , como mostra o gráfico ($I(D_3)$) da figura 4.4. Este instante marca o início do intervalo “roda livre” para a chave em questão, o qual se refere ao intervalo $t_1 \rightarrow t_2$.

intervalo $[t_4 \rightarrow t_5]$

Este intervalo se refere a inversão de corrente no primário do transformador, correspondendo ao lapso de tempo onde as chaves do grupo conversor operante do cicloconversor colocam o secundário em curto-circuito. Este intervalo é mostrado na figura 4.1. Observa-se, no primeiro gráfico, a tensão aplicada na carga V_S . No instante em estudo, a tensão V_S é nula, pois o secundário do transformador está em curto. No segundo gráfico, observa-se a inversão do sentido da corrente. A taxa de variação da corrente neste intervalo é função da tensão do barramento, da indutância do primário do transformador e da corrente de carga.

Figura 4.3: Intervalo "Transferência de Potência"

Figura 4.4: Intervalo $t_0 \rightarrow t_1$: Pré-condição para ZVS sobre S_3

4.3 Resultados do Circuito Cicloconversor

Nesta seção serão mostrados os resultados relativos ao cicloconversor, com atenção voltada para a corrente de saída obtida e a ação do controle de grupos. Será obtida sumária estimação de valores para a corrente de carga por meio das expressões da subseção 3.4.2. Também são tratados os resultados referentes a ação dos sinais do controle de fase e largura de pulso sobre a tensão aplicada sobre a carga.

Primeiramente será obtida a corrente de saída em função da tensão de referência. As figuras e os resultados obtidos serão comparados com os resultados da simulação do conversor.

Do ponto de vista funcional, a relação da corrente de saída $i_s(t)$ com a tensão de referência $v_{ref}(t)$ é indicada no diagrama de blocos da figura 4.5 como segue:

Figura 4.5: Diagrama de Blocos da Relação entre $v_{ref}(t)$ e $i_s(t)$

O circuito de geração de referências (MGR) provê a tensão de referência $v_{ref}(t)$ para o circuito de controle de fase (MFL), de forma que este envia ao cicloconversor o deslocamento de fase $d(t)$. A partir deste, o cicloconversor sintetiza a tensão $V_S(t)$ na carga, a partir do inversor.

4.3.1 Controle de Fase

A relação entre a tensão de referência $v_{ref}(t)$ e o deslocamento de fase $d(t)$, provida pelo MFL, é dada pela equação 3.9, na seção 3.5, novamente aqui escrita:

$$d(t) = \frac{C_1}{I_1} v_{ref}(t) + K \quad (4.2)$$

Substituindo os valores de C_1 e I_1 , obtidos do código fonte do circuito em “Código do Subcircuito MFL” nas linhas 12 e 13 do Apêndice, seção C, na equação 4.2:

$$d(t) = \frac{10^{-6}}{7,85} v_{ref}(t) + K \quad (4.3)$$

sendo $v_{ref}(t)$ expresso da seguinte forma:

$$v_{ref}(t) = 6,00 \sin(4000\pi t) + 7,75 \quad (4.4)$$

A obtenção do valor de K provém da relação entre o valor médio da tensão de referência adotada e da tensão média sintetizada pelo conversor. O valor desta constante será expresso em seguida.

4.3.2 Síntese de Tensão no Cicloconversor

O cicloconversor sintetiza a tensão $V_S(t)$ sobre a carga com base no sinal de controle de fase $d(t)$. As equações 3.2 e 3.3 da subseção 3.4.2, aqui reescritas, relacionam estas grandezas:

$$\begin{aligned}\delta(t) &= \frac{d(t)}{T} \\ V_S(t) &= V_2(2\delta(t) - 1 + D)\end{aligned}\tag{4.5}$$

O “tempo morto” D é gerado pelo circuito de controle do inversor e vale 10% do valor do período de chaveamento T . Substituindo os valores na equação 4.5 tem-se:

$$\delta(t) = \frac{d(t)}{2.10^{-6}}\tag{4.6}$$

$$V_S(t) = 212(2\delta(t) - 0.9)\tag{4.7}$$

Onde o valor da tensão V_2 do secundário do transformador (212V) é obtida da relação entre as indutâncias de primário e secundário e a tensão do primário:

$$\sqrt{\frac{L_2}{L_1}} = \frac{V_2}{V_1}$$

Substituindo os valores obtidos de L_1 e L_2 na listagem do circuito no apêndice, seção C, linhas 211 e 213, e a tensão de pico no primário $V_1=300V$, tem-se:

$$300\sqrt{\frac{0.015}{0.030}} = 212V$$

O valor da constante K da expressão 4.2 é obtido pela substituição desta expressão na expressão 4.5. Como o valor da média da tensão V_S do conversor deve ser nulo, tem-se:

$$K = \frac{(1-D)T}{2} - \frac{C_1}{I_1}v_{ref}(t)\tag{4.8}$$

Substituindo o valor de $v_{ref}(t)$ pelo seu valor médio, 7,75 segundo a expressão 4.4, e os demais

valores na expressão 4.8, obtém-se o valor de K sendo $-87,261.10^{-9}$. Com este valor a expressão 4.3 torna-se:

$$d(t) = 127,39.10^{-9}v_{ref}(t) - 87,261.10^{-9} \quad (4.9)$$

4.3.3 Corrente de Carga

A relação entre a tensão $V_S(t)$ aplicada na carga e a corrente de carga $i_s(t)$ é tomada da equação 3.5, aqui reescrita:

$$\frac{di_s(t)}{dt} = \frac{V_S(t)}{L} - i_s(t)\frac{R}{L} \quad (4.10)$$

O valor para a indutância total L é encontrado somando os valores, obtidos no Apêndice seção C, de L2 (um dos enrolamentos do secundário, linha 213), L4 (um dos enrolamentos do reator intergrupos, linha 224) e L6 (carga, linha 234). O valor para a componente resistiva da carga é encontrada na linha 233, da mesma listagem. Substituindo os valores, na equação acima:

$$\frac{di_s(t)}{dt} = \frac{V_S(t)}{5,515.10^{-3}} - i_s(t)\frac{5}{5,515.10^{-3}} \quad (4.11)$$

De posse desta equação e das equações 4.4, 4.3 e 4.7, após estas serem discretizadas no tempo e integradas com o método de Euler, foram obtidas formas de onda representativas da corrente de carga em algumas das situações, como partida com degrau de tensão de referência e com tensão de referência exponencial na partida do conversor, como as mostradas na figura 4.6. Nestas figuras constam a corrente de carga, assinalada por I_S , e a tensão aplicada na carga, indicada por V_S .

Na figura 4.6(a) é mostrado o resultado da corrente de saída I_S desde o instante inicial, o qual corresponde a “partida” do conversor, em comparação com a tensão aplicada na carga V_S .

Com a tensão de referência em degrau a corrente de saída na carga sofre um grande transitório, conforme mostra a figura 4.6(a). Desta forma, para minimizar este transiente, gerou-se uma corrente de carga I_S a partir de referência de tensão exponencial $v_{refx}(t)$, com valor inicial de envoltória nulo e entrando em regime permanente em dois ou três ciclos. O resultado obtido é mostrado na figura 4.6(b).

Figura 4.6: Correntes de Saída: Solução das Equações 4.3, 4.4, 4.7 e 4.11

A expressão utilizada para a tensão de referência V_S exponencial é expressa como:

$$v_{refx}(t) = 6,00(1 - e^{-3000t})\text{sen}(4000\pi t) + 7,75$$

onde o valor de amortecimento da componente exponencial da expressão permite o controle do tempo de entrada do conversor em regime permanente.

4.3.4 Formas de Onda da Corrente de Carga e Relacionados

A figura 4.7 mostra a corrente I_S obtida do cicloconversor, bem como a ação dos sinais de controle dos grupos conversores positivo (CCP) e negativo (CCN).

No gráfico da corrente I_S são mostradas as duas linhas logo acima e abaixo da abcissa, correspondendo ao limiar de corrente para a transição dos modos de operação em bloqueio (fora do limiar) e em corrente circulante (dentro do limiar). As marcações temporais destas transições são representadas pelas linhas verticais tracejadas, as quais marcam também a ação dos sinais CCP e CCN , mostrando a sobreposição destes sinais no modo de operação em corrente circulante.

As contribuições das corrente dos Grupos Conversores Positivo (GCP) e Negativo (GCM) para a formação da corrente de saída I_S são mostradas na figura 4.8

Nos intervalos onde o cicloconversor funciona em modo de corrente circulante, surge a corrente I_{circ} , mostrada no primeiro gráfico da figura 4.8. Esta corrente é a que circula pelos grupos conversores, sem passar pela carga, resultando disto o nome corrente circulante para I_{circ} . Esta corrente

Figura 4.7: Corrente de Carga I_s e Sinais do CGC

é limitada pelo reator intergrupos e deve ser restringida a valores relativamente baixos para que sua colaboração nas perdas de potência do conversor não se torne relevante.

A figura 4.9 e 4.10 mostram a maneira como os sinais de controle das chaves geram a tensão alternada sobre a carga. Ambas figuras têm como referência o grupo conversor positivo e tem como referência as figuras 3.10(a) e 3.10(b).

A figura 4.9 mostra os sinais e as tensões representativas do grupo conversor positivo durante o período de retificação, sendo que a tensão média em um dado ciclo aplicada na carga é positiva. O desenvolvimento do estudo do funcionamento do cicloconversor, no que se refere aos grupos, está relatado nas subseções 3.4.2 e 3.4.3. As marcações dos instantes de tempo empregadas nas etapas da subseção 3.4.3 são as mesmas da figura 4.9.

O controle da tensão que é aplicada na carga está relacionado com o defasamento entre os sinais de controle das chaves dos grupos conversores e a tensão no secundário do transformador, como mostram as figuras 4.9 e 4.10. O último gráfico é a tensão do transformador ($V(L_2)$) e o segundo e terceiro são os sinais de controle das chaves ($S(S_1)$ e $S(S_2)$). A manipulação de $V(L_2)$ por meio das chaves S_1 e S_2 produz a tensão V_S , que é a aplicada na carga.

O lapso de tempo entre a inversão de polaridade de V_S e o acionamento das chaves do GCP estabelece o tensão aplicada na carga. No caso da figura 4.10 os sinais do GCP foi atrasado para que a tensão V_S aplicada na carga fosse negativa.

Figura 4.8: Corrente de Carga I_s e suas Componentes I_{circ} , I_n e I_p

A figura 4.11 mostra o comportamento do Controle de Grupos Conversores durante a partida do conversor. O comportamento da corrente de carga é refletido nos sinais do CGC, para que as chaves do cicloconversor sejam corretamente acionadas.

Para verificar, de forma qualitativa, o comportamento do CGC com relação a um degrau de carga, foi colocada uma carga em paralelo com a já existente. O aumento repentino de carga é verificado na figura 4.12. O sinal que comanda a inclusão da segunda carga, $S(Z_2)$, é mostrado no segundo gráfico. Este sinal foi programado para adicionar a segunda carga num instante próximo a mudança de regime de funcionamento do cicloconversor (limiar), do modo de bloqueio para o modo de corrente circulante. A corrente total $I(S)$ mostra que o incremento de corrente não desestabilizou o CGC. A tensão de referência V_{ref} , no primeiro gráfico, mostra que a tensão imposta à carga não foi alterada, não influenciando no resultado.

A superposição do gráfico obtido pelos desenvolvimento realizado nas subseções 4.3.1, 4.3.2 e 4.3.3 que resultaram na figura 4.6(a) com o gráfico da corrente I_S da figura 4.11 resulta na figura 4.13, onde é verificada a concordância do comportamento previsto para a corrente simulada.

Figura 4.9: Tensão Média Positiva na Carga

Figura 4.10: Tensão Média Negativa na Carga

Figura 4.11: Corrente de Carga I_s e sinais do CGC durante a partida do conversor

Figura 4.12: Corrente de Carga I_s sob efeito Repentino de Aumento de Carga

Figura 4.13: Corrente de Carga I_S : Comparação com o Resultado dos Cálculos com o das Simulações

Capítulo 5

Ferramentas e Modelos utilizados na Simulação

Este capítulo concentra-se nas considerações do emprego de simuladores no domínio do tempo para o desenvolvimento do circuito e dos modelos de componentes desenvolvidos para uso na área de eletrônica de potência, notadamente transistores e transformadores. São revistas algumas das referências da literatura sobre o assunto, tendo em vista o emprego das técnicas e modelos enfocando a questão das altas frequências e potências envolvidas no processo.

5.1 Considerações sobre as Ferramentas Utilizadas na Simulação

Em geral, as ferramentas utilizadas para a simulação de circuitos eletrônicos de potência têm apenas sido adaptadas para tal função, ou valendo-se de modelos lineares para representar estes dispositivos de potência, ou lançando mão de modelos utilizados em baixas potências com algumas modificações, as quais podem descaracterizar o dispositivo. Entretanto, atualmente, as técnicas de chaveamento com baixas perdas, aliadas as altas frequências trabalho, têm exigido o reconhecimento de fenômenos de segunda ordem, onde as capacitâncias e indutâncias tomam relevo, consoante com [KRAUS & MATTAUSCH (1998)]. Desta forma, é necessário adequar os modelos disponíveis para o simulador em face as necessidades de chaveamento de alta frequência, para elementos ativos do circuito, como diodos e transistores, assim como para os elementos passivos, que também podem

experimentalizar efeitos de segunda ordem, como transformadores, os quais podem apresentar efeitos de capacitância entre enrolamentos, efeito pelicular entre outros.

As maneiras de se elaborarem os componentes para a área de eletrônica de potência, nos simuladores como o SPICE e o ACS, podem ser classificadas em três tipos de modelos, segundo [LAURITZEN (1990)], a saber: genérico, no qual se otimiza parâmetros de um dado componente, subcircuito, onde se agregam outros componentes ao que se deseja mudar as características, sendo a forma mais utilizada, e matemático, que é caracterizado pelo uso de equações adicionais a um modelo já existente ou a um novo, representando o dispositivo de uma nova maneira. Neste trabalho foram utilizados subcircuitos para se conseguir o efeito desejado.

5.2 Ferramentas Utilizadas na Simulação

O circuito proposto foi simulado em ambiente GNU/Linux¹, onde diversas ferramentas foram utilizadas de forma a se conseguir melhor desempenho e flexibilidade, em vez de se utilizar uma única ferramenta na qual as modificações necessárias não seriam possíveis de serem feitas. Entre as ferramentas utilizadas encontram-se o simulador ACS, a linguagem iterativa Octave para manipulações numéricas, o visualizador gWAVE² para a análise das saídas de simulação, o pacote EPS-TK³ para a conversão dos resultados das operações executadas pelo Octave em saídas gráficas *encapsulated post script*, a base de dados PostgreSQL⁴, intensivamente utilizados na simulação e na documentação dos resultados obtidos.

Entre as ferramentas mais utilizadas no trabalho, duas fazem parte do projeto gEDA: ACS e o gWAVE. Este projeto é responsável por uma série de ferramentas utilizadas para a documentação, simulação e prototipação/produção. Este projeto vem no sentido de fechar uma lacuna no que diz respeito as ferramentas de EDA (Electronic Design Automation) para Unix, submetido ao conceito de Free Software. São desenvolvidos principalmente para sistemas GNU/Linux, mas existe um considerável esforço para tornar possível o uso destas ferramentas em outras variantes Unix. Todo o projeto gEDA é coberto pela licença GPL⁵, assim como todo o software usado no trabalho. O fato de se empregar software livre foi de grande importância para maior desenvoltura na elaboração do circuito do conversor, dado que o software livre garante liberdades fundamentais ao usuário, [RODRIGUES et al. (2001)], [MONACO et al. (2002)]. Com base neste conceito foi possível ter

¹<http://www.gnu.org/>

²<http://www.geda.seul.org/tools/gwave/index.html>

³<http://www.epstk.de>

⁴<http://www.postgresql.org/>

⁵<http://www.fsf.org>

acesso ao código fonte do programa, bem como de seus modelos, bem como aumentar a precisão da simulação.

5.3 O Simulador ACS

A ferramenta utilizada para simulação do circuito, ACS⁶, é um simulador de circuitos de uso geral, protegido pela licença GPL. É capaz de promover análise transiente, CC, CA, Fourier em ambiente interativo, rodando em lote ou como servidor. Neste trabalho as simulações foram realizadas em modo lote, com o simulador instalado num servidor remoto, mais rápido, de forma a diminuir os tempos de simulação do circuito.

Os modelos de MOSFET são compatíveis com Spice de Berkeley, nos níveis de 1 a 7, e os modelos de diodos, entre outros relevantes para o uso em Eletrônica de Potência. Entretanto, estes modelos de MOSFET não foram usados na presente simulação, sendo, pois elaborado um equivalente mais simples para que fossem reduzidos os tempos de simulação e os problemas com a convergência numérica.

É pertinente notar que o ACS não é baseado no Spice de Berkeley, e sim que alguns de seus modelos foram derivados dos modelos de Berkeley.

5.4 Outras Ferramentas Utilizadas

Várias outras ferramentas foram usadas para o desenvolvimento deste trabalho, para a manipulação e interpretação dos resultados obtidos. Para efetuar a simulação, é confeccionado um arquivo contendo a descrição do circuito a ser simulado. Nesta descrição podem ser relacionados diversos pontos de medição, cada um apontando para diversos arquivos de saída.

Preparado o arquivo com a descrição do circuito, é rodado um programa em lote que, além de rodar o simulador, calcula o tempo total gasto e envia um email com as informações sobre a simulação, como tempo decorrido, tamanho dos arquivos, etc, após o término da simulação.

Para efetuar a simulação, foi utilizado um computador remoto, no qual foi instalado um servidor NFS (*Network File System*), de modo a compartilhar os arquivos com o computador local. Foram utilizados remotamente uma Estação de Trabalho Sparc Ultra 4, um Dual Pentium II 400MHz, e um Atlon 1.2GHz, todos rodando sistema operacional Debian/GNU/Linux.

⁶<http://www.geda.seul.org/tools/acs/index.html>

Uma vez realizada a simulação em si, os arquivos obtidos foram classificados segundo os pontos de medição, sendo esta classificação, juntamente com as características da simulação (passo e tempo de simulação, pontos de medição, entre outros) armazenadas na base de dados PostgreSQL.

Para se interpretar os dados é preciso, primeiramente, relacionar os arquivos, resultantes das simulações, com os pontos de medição e o módulo considerado. Isto foi feito via consultas SQL ao banco de dados, facilitando a escolha dos arquivos a serem carregados no visualizador. Isto é necessário pois os arquivos têm tamanho razoável (dezenas de megabytes), sendo necessário um tempo e memória bem maiores abrindo todos arquivos ao mesmo tempo. Uma vez recuperados os arquivos necessários, estes são abertos no programa visualizador gWAVE para análise, sendo possível sobrepor vários gráficos ao mesmo tempo. Quando é necessário gerar figuras, escolhe-se os gráficos e os intervalos de tempo. Como os arquivos têm tamanho razoável, é necessário, as vezes, diminuir a resolução dos dados. Outras vezes é necessário apenas um intervalo do arquivo para se visualizar os gráficos desejados. Foram compostas rotinas em *shell script*, por meio do programa *awk*, para diminuir a resolução dos dados e para extrair intervalos de tempo desejados.

A geração de gráficos consiste em preparar um arquivo contendo as instruções para se processar os dados usando o pacote EPS-TK, o qual faz parte do programa Octave. A grande maioria dos gráficos, obtidos ou não por simulação, são gerados por meio de algoritmos, de forma a se efetuar mudanças nos gráficos rapidamente.

5.5 Considerações acerca dos Modelos de Componentes

Estudos de simulação são uma forma de se conseguir flexibilidade no estudo das diversas topologias, bem como das técnicas relacionadas com chaveamento suave e com os efeitos da alta frequência sobre os dispositivos que compõem o circuito.

Existem diversas ferramentas de simulação em eletrônica disponíveis no mercado, como o SPICE e o SABER, bem como o ACS, mantido por licença livre, os quais tem diversos modelos preparados para simular vários componentes. No caso dos transistores MOSFET mais de 20 modelos de baixa potência, segundo [BURDIHARDJO et al. (1997)], foram desenvolvidos para o ambiente SPICE na década de 90.

Entretanto, a área de eletrônica de potência carece de programas de simulação no domínio do tempo que contenham componentes que levem em consideração as altas frequências de operação e as elevadas potências manipuladas, de tal forma que diversos componentes devem ser modificados para atenderem estas especificações, podendo as vezes tornarem-se descaracterizados.

Desta forma tornam-se necessários estudos a respeito de como as altas frequências e potências influenciam o comportamento dos circuitos e dos componentes usados nestes circuitos. Muitas vezes, no campo da eletrônica de potência e no caso deste trabalho, alguns componentes devem ser modificados para poderem ser utilizados neste campo. Em diversos trabalhos têm havido a preocupação de se elaborar modelos de chaves, transformadores, indutores, capacitores, entre outros elementos, para atender as demandas necessárias.

No presente trabalho transistores MOSFET, diodos, transformadores e reatores são os elementos submetidos às mais severas condições, principalmente as chaves MOSFET e o transformador. Desta forma, estes componentes requerem novos modelos, em que seja levadas em conta as suas características de trabalho.

5.5.1 Transistores MOSFET

Em se tratando de transistores MOSFET diversos trabalhos foram publicados no sentido de adaptar modelos mais realísticos destas chaves, como em [SHENAI (1991)], [FRANZ et al. (1990)], em simuladores populares, por exemplo o SPICE e outros simuladores no domínio do tempo, como em [SIMAS et al. (1989)], [BURDIHARDJO & LAURITZEN (1995)], [BURDIHARDJO et al. (1997)]. Estes trabalhos mostram que é necessário levar em conta os diversos efeitos apreciáveis em altas frequências de trabalho, como o efeito Miller, [LAURITZEN (1990)], a modulação da resistência R_{DS} e principalmente as capacitâncias internas do MOSFET. Entretanto, estes modelos requerem um esforço computacional demasiado grande para realizar esta tarefa, sendo necessário encontrar um termo de equilíbrio entre estes dois limites.

O modelo de MOSFET utilizado na presente simulação foi baseado em [SIMAS et al. (1989)], modificando-se a posição do resistor R_{DS} , embutindo-o no corpo da chave disparada por tensão, mantendo a capacitância C_{OSS} constante.

São fatores preponderantes nestes modelos, segundo [KRAUS & MATTAUSCH (1998)], a modulação da resistividade e as capacitâncias MOS. A consideração acerca da resistividade ocorre em função da leve dopagem do semicondutor, de forma a suportar as razoáveis tensões de bloqueio, e também em função das perdas no estado de condução. Esta modulação de resistividade ocorre, no MOSFET, pela variação da área efetiva de condução de corrente. Os dispositivos MOS têm consideráveis capacitâncias as quais têm forte relação com o estado de condução em que se encontra a chave. É necessário que sejam levadas em conta estas capacitâncias como causadoras de perdas, como visto no Capítulo 1 e citadas também em [TSENG & CHEN (1998)], que relaciona três diferentes fenômenos de comutação não ideal nos transistores MOSFET quando utilizados como chaves

de potência:

- Rápida variação da corrente no MOSFET como resultado da recuperação reversa no diodo incorporado à chave durante o processo de fechamento da chave.
- Descarga do capacitor parasítico C_{OSS} (dreno-fonte) durante o processo de fechamento da chave.
- Aumento repentino da tensão dreno-fonte durante a abertura da chave MOSFET

Dois itens estão relacionados às capacitâncias parasíticas do MOSFET, de forma que, se não é possível eliminá-los da chave, deve-se usá-los para que não se tornem fontes de IEM e de perdas, [FRANZ et al. (1990)]. A utilização do circuito em ponte completa provê este uso, juntamente com o diodo incorporado ao corpo do MOSFET. O diodo, causa de perdas pela sua recuperação reversa, deve ser estudado à parte, utilizando modelos propostos para se verificar as perdas e verificar se as técnicas de chaveamento propostas realmente são efetivas neste sentido.

Como os fabricantes não fornecem todas as características necessárias, é premente o desenvolvimento de métodos de medição e caracterização do MOSFET de potência, uma vez que existem diversos trabalhos acerca de modelagem de MOSFET de baixa potência. Então, segundo [SIMAS et al. (1989)], é necessário a caracterização do transistor MOSFET de potência, principalmente de suas capacitâncias parasíticas.

5.5.2 Indutores e Transformadores

No que diz respeito aos transformadores (e indutores, de forma geral), a alta frequência concorre para a produção de diversos efeitos, como o efeito pelicular e a relevância da capacitância entre as camadas dos enrolamentos. A saturação do núcleo, segundo [OKIERE & HEINEMANN (1999)], e a corrente de Foucault⁷ também devem ser consideradas nos modelos mais realistas de transformadores. Segundo o autor a extração de parâmetros do transformador deve ser baseado em modelos analíticos, como em [HURLEY et al. (1998)], o qual se baseia em propriedades magnéticas do material do núcleo e nas características do enrolamento, em vez de se usar ferramentas para simulação de efeitos eletromagnéticos, as quais consomem considerável tempo para executar esta tarefa.

A modelagem do efeito pelicular no transformador pode ser feita com uso de um rede de impedâncias, como em [OKIERE & HEINEMANN (1999)], ao passo que as capacitâncias entre enrolamentos podem ser calculadas, como em [OKIERE & HEINEMANN (1999)], com base nas equações

⁷Também conhecida como corrente de Eddy

de Maxwell, ou como [MASSARINI & KAZIMIERCZUK (1997)] usando mais parâmetros geométricos. Outro efeito a ser levado em conta é o da saturação do núcleo do transformador e as perdas causadas pela histerese do mesmo. As modelagens realizadas por [DALLAGO et al. (1997)] e por [PEI & LAURITZEN (1986)] mostram a possibilidade de se conseguir simular estes efeitos em circuitos implementados em simuladores como o SPICE, assim como [DOMINGUES et al. (1997)] mostra as diversas maneiras de implementação, como os métodos de ajuste de polinômios, funções hiperbólicas, segmentos lineares, etc. Outras propostas levam em consideração o entreferro e outros parâmetros geométricos de transformadores e indutores com solução analítica, como no trabalho de [BALAKRISHNAN et al. (1997)], por meio de comparações entre capacitância e relutância, através da transformação de Schwarz-Christoffel.

Capítulo 6

Conclusões

Este trabalho apresentou através de simulações um estudo de viabilidade de um circuito conversor CC/CA de média potência para geração de corrente alternada em um amplo espectro de frequências e apresentando isolamento da saída com relação a entrada de alimentação.

Até esta parte do trabalho estão concluídas as simulações de funcionamento estático de ordem geral, reunindo condições básicas para um melhor modelamento do comportamento dinâmico e permitindo um correto dimensionamento dos principais componentes envolvidos, como as chaves semicondutoras MOSFET, os diodos, o reator intergrupos, o transformador e os circuitos de controle.

As simulações mostram que a proposta do conversor é funcional. Entretanto, para concluir sobre a viabilidade de implementação do conversor são necessários refinamentos nas modelagens dos componentes, como semicondutores, indutores, entre outros bem como dos efeitos da alta frequência na implementação deste conversor, levando em conta capacitâncias e indutâncias parasitas.

O delineamento matemático dos componentes se faz necessário, com prioridade aos itens acima citados, para que sejam realizadas simulações baseadas em modelos melhores e implementações do conversor e de partes deste.

São necessárias simulações com modelos mais refinados dos componentes de forma que os resultados obtidos tenham melhor confiabilidade. Isto se faz necessário principalmente para que as perdas possam ser melhor estimadas e então comprovar a eficiência do conversor e do sistema de chaveamento sob tensão nula.

Um dos pontos resultantes deste trabalho foi o levantamento, ainda que superficial, dos modelos dos transistores, dos indutores e dos transformadores no âmbito da eletrônica de potência, na qual as altas frequências e altas potências não podem ser negligenciadas. A melhoria e o refinamento

dos modelos destes componentes utilizados no conversor constitui natural ponto de continuidade deste trabalho.

Protótipos deste conversor deverão ser implementados, de modo que sejam verificadas características não previstas e que se possa corrigir e melhorar os modelos dos componentes em uso, bem como as características dinâmicas do conversor sejam levantadas para que possam ser dimensionadas as situações extremas as quais o circuito pode ser submetido.

Durante as simulações foram delineadas as capacidades e limitações do circuito proposto, do ponto de vista funcional.

O número de componentes ativos, a complexidade do acionamento e o circuito de controle mostra que o projeto do conversor necessita de características que tornem vantajosa sua implementação. Entre estas características podem ser citadas a capacidade de acionamento de cargas trifásicas, possibilidade de regeneração de energia, capacidade de manter a comutação das chaves sob tensão nula, tanto no inversor como no cicloconversor.

A implementação de saída trifásica é interessante por abrir todo um novo leque de aplicações ao conversor, sendo a capacidade de acionar motores trifásicos, os quais possuem qualidades superiores aos monofásicos, por si só uma justificativa suficiente.

A regeneração de energia pelo conversor amplia ainda mais as possibilidades de aplicação, pois permite, inclusive, o uso de frenagem regenerativa para motores. Isto é particularmente interessante na área de veículos elétricos, seja acionado por baterias ou por módulos de células combustíveis a hidrogênio, por exemplo. Em ambos os casos é possível o aumento do rendimento do conjunto, de forma geral, pela regeneração controlada de energia por meio do conversor.

O uso de comutação suave em todas as chaves provê, além da redução nas perdas de energia por comutação, uma sensível queda na emissão de IEM e maior relação potência/volume do conversor.

A implementação destas capacidades permitem ao conversor uma ampla gama de aplicações, de forma que devem se tornar pontos de continuidade deste trabalho.

Um outro objeto de estudo deste trabalho foram as ferramentas de simulação e auxiliares, como visualizadores e outros. A forma com que é conduzida a simulação pode evitar perda de tempo, troca de dados e promover agilidade na escolha de formas de onda para análise e para gerar gráficos.

A ferramenta utilizada para promover a simulação mostrou-se robusta e foi de singular ajuda o fato de se possuir o código fonte do mesmo. Isto possibilitou diversas melhorias nos resultados, como aumento da precisão do resultado e a modificação do comportamento de alguns componentes, como os dispositivos controlados por tensão.

Referências Bibliográficas

- [ANTOGNETTI & MASSOBRIO (1988)] Antognetti, P. e Massobrio, G. *Semiconductor Device Modeling with SPICE*. McGrawHill, 1988.
- [AYYANAR & MOHAN (2001)] Ayyanar, R. e Mohan, N. Novel Soft-Switching DC-DC Converter with Full ZVS-Range and Reduced Filter Requeriment - Part I: Regulated-Output Applications. *IEEE Transactions on Power Electronics*, 16(2):184–192, 2001.
- [BALAKRISHNAN et al. (1997)] Balakrishnan, A., Joines, W. T., e Wilson, T. G. Air-Gap Reluctance and Inductance Calculations for Magnetics Circuits Using a Schwarz-Cristoffel Transformation. *IEEE Transactions on Power Electronics*, 12(4):654–663, 1997.
- [BATTACHARYA et al. (1999)] Battacharya, S., Resta, L., Divã, D. M., e Novotny, D. W. Experimental Comparision of Motor Bearing Currents with PWM Hard- and Soft-Switched Voltage-Source Inverters. *IEEE Transactions on Power Electronics*, 14:552–562, 1999.
- [BRUNORO & VIEIRA (1997)] Brunoro, M. e Vieira, J. L. F. Fonte de Alimentação CC-CC 0-50V/0-10A em Ponte Completa com Controle por Deslocamento de Fase e Comutação ZVS. In *Anais do 4º Congresso Brasileiro de Eletrônica de Potência*, pages 295–301, 1997.
- [BURDIHARDJO & LAURITZEN (1995)] Burdihardjo, I. e Lauritzen, P. O. The Lumped-Charge Power MOSFET Model, Including Parameter Extration. *IEEE Transactions on Power Electronics*, 10(3):379–387, 1995.
- [BURDIHARDJO et al. (1997)] Burdihardjo, I. K., Lauritzen, P. O., e Mantooth, H. A. Performace Requeriments for Power MOSFET Models. *IEEE Transactions on Power Electronics*, 12(1):36–45, 1997.
- [CHABERT & RUFER (2000)] Chabert, C. e Rufer, A. Optimisation de Convertisseurs de Puissance Embarques: Adaptation des Cellules a Lien Alternatif MF et Commutation Douce. In *8ème Colloque Electronique de Puissance du Futur - EPF*, 2000.

- [SILVA et al. (1999)] da Silva, E. R. C., Abeyratne, S. G., e Murray, Y. PWM Series Resonant DC-Link Converter with Current Clamping by the Use of Saturable Core. *IEEE Transactions on Power Electronics*, 14:82–89, 1999.
- [DALLAGO et al. (1997)] Dallago, E., Sassone, G., e Venchi, G. High-Frequency Power Transformer Model for Circuit Simulation. *IEEE Transactions on Power Electronics*, 12(4):664–670, 1997.
- [DESCHAMPS & BARBI (2000)] Deschamps, E. e Barbi, I. A Flying-Capacitor ZVS PWM 1.5kW DC-to-DC Converter with Half of the Input Voltage Across the Switches. *IEEE Transactions on Power Electronics*, 15(5):855–860, 2000.
- [DESPHANDE & DORADLA (1999)] Desphande, V. V. e Doradla, S. R. A Detailed Study of Losses in the Reduced Voltage Resonant Link Inverter Topology. *IEEE Transactions on Power Electronics*, 13:337–344, 1999.
- [DOMINGUES et al. (1997)] Domingues, E. G., Oliveira, J. C., Delaiba, A. C., Vilaça, A. L. A., e Samesima, M. I. Modelagem de Transformadores Especiais Não - Lineares no Domínio do Tempo Utilizando o Simulador SABER. In *Anais do 4º Congresso Brasileiro de Eletrônica de Potência*, pages 344–349, 1997.
- [ERICKSON (1997)] Erickson, R. W. *Fundamentals of Power Electronics*. International Thomson Publishing, 1997.
- [FARRINGTON et al. (1995)] Farrington, R., Jovanović, M. M., e Lee, F. C. A New Family of Isolated Converters that Uses the Magnetizing Inductance of the Transformer to Achieve Zero-Voltage Switching. *IEEE Transactions on Power Electronics*, 8(4):535–545, 1995.
- [FINLAYSON (1998)] Finlayson, P. T. Output Filters for PWM Drives with Induction Motors. *IEEE Industry Applications Magazine*, 4:46–52, 1998.
- [FRANZ et al. (1990)] Franz, G. A., Walden, J. P., Scott, R. S., Bicknell, W. H., e Steigerwald, R. L. Use of Accurate MOS Models for Optimizing Resonant Converters Designs. In *Conference Record of the Industry Applications Society - IEEE*, pages 1564–1568, 1990.
- [HAMO (1995)] Hamo, D. J. A 50W, 500kHz, Full-Bridge, Phase-Shift, ZVS Isolated DC to DC Converter Using the HIP4081A. Technical report, Intersil, 1995.
- [HARADA et al. (1988)] Harada, K., Sakamoto, H., e Shoyama, M. Phase-Controlled DC-AC Converter with High-Frequency Switching. *IEEE Transactions on Power Electronics*, 3(4):406–411, 1988.

- [HILL & HO (1990)] Hill, W. A. e Ho, E. Dynamic Behaviour of a Cycloconverter System. In *Conference Record of the Industry Applications Society - IEEE*, volume 2, 1990.
- [HUA et al. (1993)] Hua, G., Lee, F. C., e Jovanović, M. M. An Improved Full-Bridge Zero-Voltage-Switched PWM Converter Using a Saturable Inductor. *IEEE Transactions on Power Electronics*, 8(4):530–534, 1993.
- [HURLEY et al. (1998)] Hurley, W. G., Wölfe, W. H., e Breslin, J. G. Optimized Transformer Design: Inclusive of High-Frequency Effects. *IEEE Transactions on Power Electronics*, 13(4):651–659, 1998.
- [KAWABATA et al. (1990)] Kawabata, T., Sashida, N., Honjo, K., Sanada, K., e Koyama, M. High-Frequency Link DC/AC Converter with PWM Cycloconverter. In *Conference Record of the Industry Applications Society - IEEE*, volume 2, 1990.
- [KRAUS & MATTAUSCH (1998)] Kraus, R. e Mattausch, H. J. Status and Trend of Power Semiconductor Device Models for Circuit Simulation. *IEEE Transactions on Power Electronics*, 13(3):452–465, 1998.
- [KREIN (1998)] Krein, P. T. *Elements of Power Electronics*. Oxford University Press, 1998.
- [LANIER (1999)] Lanier, C. Using Corona Inception Voltage for Motor Evaluation. *IEEE Industry Applications Magazine*, 5:48–54, 1999.
- [LAURITZEN (1990)] Lauritzen, P. O. Power Semiconductor Device Models for Use in Circuit Simulators. In *Conference Record of the Industry Applications Society - IEEE*, 1990.
- [LINK (1999)] Link, P. J. Minimizing Electric Bearing Currents in ASD Systems. *IEEE Industry Applications Magazine*, 5:41–47, 1999.
- [MACDONALD & W.GRAY (1999)] MacDonald, D. e W.Gray. PWM Drives Related Bearing Failures. *IEEE Industry Applications Magazine*, 5:41–47, 1999.
- [MASSARINI & KAZIMIERCZUK (1997)] Massarini, A. e Kazimierczuk, M. K. Self-Capacitance of Inductors. *IEEE Transactions on Power Electronics*, 12(4):671–676, 1997.
- [MONACO et al. (2002)] Monaco, F. J., Providelo, C. R. G., Rodrigues, W. J., e Borges, J. H. G. Experiencies with the Concept of Free Software in a Professional Education Environment. In *Sociedade Brasileira de Computação, Fórum Internacional Software Livre*, 2002.
- [OKIERE & HEINEMANN (1999)] Okiere, P. F. e Heinemann, L. An Advanced SPICE - Compatible Model for High Frequency Multiwinding Transformers. In *30th Power Electronics Specialists Conference - IEEE*, 1999.

- [PEI & LAURITZEN (1986)] Pei, D. e Lauritzen, P. O. A Computer Model of Magnetic Saturation and Hysteresis for Use on SPICE2. *IEEE Transactions on Power Electronics*, 1(2):101–110, 1986.
- [PELLY (1971)] Pelly, B. R. *Thyristor Phase-Controlled Converters and Cycloconverters*. Wiley Interscience, 1971.
- [RAMSHAW (1993)] Ramshaw, R. S. *Power Electronics Semiconductor Switches*. Chapman, 1993.
- [REDL et al. (1991)] Redl, R., Sokal, N. O., e Balogh, L. A Novel Soft-Switching Full-Bridge DC/DC Converter: Analysis, Design Considerations, and Experimental Results at 1.5kW, 100kHz. *IEEE Transactions on Power Electronics*, 6(3):408–418, 1991.
- [RODRIGUES et al. (2001)] Rodrigues, W. J., Mônico, F. J., Gonzaga, A., e de Aguiar, M. L. Free Software in Superior Education: Talking about Freedom to Future Professionals. In *Sociedade Brasileira de Computação, Fórum Internacional Software Livre*, 2001.
- [SHENAI (1991)] Shenai, K. A Circuit Simulation Model for High-Frequency Power MOSFET. *IEEE Transactions on Power Electronics*, 6(3):539–547, 1991.
- [SIMAS et al. (1989)] Simas, M. I. C., Piedade, M. S., e Freire, J. C. Experimental Characterization of Power VDMOS Transistor in Commutation and a Derived Model for Computer-Aided Design. *IEEE Transactions on Power Electronics*, 4(3):371–378, 1989.
- [SMITH et al. (1998)] Smith, K. M., Jr, e Smedley, K. M. Intelligent Magnetic-Amplified-Controlled Soft-Switching Method for Amplifiers and Inverters. *IEEE Transactions on Power Electronics*, 13(1):84–92, 1998.
- [SMITH et al. (2000)] Smith, K. M., Jr, e Smedley, K. M. Lossless Passive Soft-Switching Methods for Inverters and Amplifiers. *IEEE Transactions on Power Electronics*, 15(1):164–173, 2000.
- [STEIN & HEY (2000)] Stein, C. M. O. e Hey, H. L. A True ZCZVT Commutation Cell for PWM Converters. *IEEE Transactions on Power Electronics*, 15(1):185–193, 2000.
- [SURESH et al. (1999)] Suresh, G., Tolyat, H. A., Rendusara, D. A., e Enjeti, P. N. Predicting the Transient Effects of PWM Voltage Waveform on the Stator of Random Wound Inductor Motors. *IEEE Transactions on Power Electronics*, 14:23–30, 1999.
- [TSENG & CHEN (1998)] Tseng, C. J. e Chen, C. L. Novel ZVT-PWM Converters with Active Snubbers. *IEEE Transactions on Power Electronics*, 13(5):861–869, 1998.

- [WAGNER & STRANGAS (1998)] Wagner, V. E. e Strangas, E. PWM Drive Filter Induction Influence on Transiente Immunity. *IEEE Industry Applications Magazine*, 4:39–45, 1998.

Apêndice A

Obtenção do Mínimo Tempo para o Alcance de ZVS

Seja:

- i_C : corrente da carga equivalente C aproximada (constante);
- Δt_{td} : intervalo de tempo necessário para alcançar o ZVS na transição direita;
- v_{Cr} : tensão sobre o capacitor equivalente C_r ;
- V : tensão do barramento CC;
- i_{Cr} : corrente que atravessa o capacitor equivalente r ;

onde C_r é o capacitor equivalente ressonante, expresso por:

$$C_r = \frac{4}{3}C_{oss} \quad (A.1)$$

Então:

$$\begin{aligned} \Delta v_{Cr} &= \frac{1}{C_r} \int_{t_0}^{t_f} i_{Cr} dt \\ &= \frac{i_{Cr}}{C_r} (t_1 - t_f) \end{aligned}$$

Com $t_f - t_0 = \Delta t_{td}$ e considerando constante a tensão do barramento CC, tem-se que a variação da tensão no capacitor $C1$ deve ser igual e oposta a do capacitor $C3$, por exemplo, significando que

ambos devem ser atravessados por correntes de mesmo valor e cuja soma seja igual a i_C . Como a associação de ambos contribui para formar C_r e a tensão sobre o capacitor é igual a a tensão do barramento pode-se escrever:

$$i_{C_r} = i_C$$

$$\begin{aligned}\Delta V &= \frac{i_C \Delta t_{td}}{C_r} \\ \Delta t_{td} &= \frac{\Delta V C_r}{i_C}\end{aligned}\tag{A.2}$$

Apêndice B

Obtenção do Valor do Capacitor Ressonante C_r a partir de C_{OSS}

O valor do capacitor ressonante C_r é obtido levando-se em consideração que C_{DS} é a capacitância da junção inversamente polarizada, de acordo com [SIMAS et al. (1989)] e [SHENAI (1991)]. Desta forma, segundo [ANTOGNETTI & MASSOBRI (1988)]:

$$C_{DS} = C_d \left(1 - \frac{V_d}{\phi}\right)^{-m} \quad (\text{B.1})$$

A capacitância C_{OSS} , que é fornecida pelos diversos fabricantes de transistores, é dependente da tensão V_{OSS} da seguinte forma:

$$C_{OSS} = C_d \left(1 - \frac{V_{OSS}}{\phi}\right)^{-m} \quad (\text{B.2})$$

A capacitância C_{DS} pode ser relacionada de outra forma com V_d com o uso da equação B.2:

$$C_{DS} = C_{OSS} \left(\frac{\phi - V_d}{\phi - V_{OSS}}\right)^{-m} \quad (\text{B.3})$$

Uma aproximação da equação B.3 permite escrever:

$$C_{DS} = C_{OSS} \left(\frac{V_{OSS}}{V_d}\right)^m \quad (\text{B.4})$$

Para a energia no capacitor C_{DS} tem-se:

$$E_{DS} = \int V_d dq \quad (B.5)$$

Substituindo o diferencial de carga e substituindo a expressão B.4

$$E_{DS} = C_{OSS} (V_{OSS})^m \int V_d dV_d \quad (B.6)$$

$$E_{DS} = \frac{1}{2-m} C_{OSS} (V_{OSS})^m (V_d^{2-m}) \quad (B.7)$$

Adotando $m = 1/2$:

$$E_{DS} = \frac{1}{2} \left(\frac{4}{3} C_{OSS} \right) (V_{OSS})^{\frac{1}{2}} (V_d^{\frac{3}{2}}) \quad (B.8)$$

De forma que temos:

$$C_r = \frac{4}{3} C_{OSS} \quad (B.9)$$

que é a expressão A.1

Apêndice C

Código Fonte do Circuito do Conversor

```
1  inversor ressonante
2
3  *reator      :.5mH
4  *freq        :500Hz
5  *ampl        :5.5V
6  *ref         :7.75V
7  *corrente limiar .2A
8  *Ajuste para 7.75V corrigiu a variação na derivada da corrente no Zero
9  *pois  $15.5/2 = 7.75V$ 
10
11  * Spice netlist for gnetlist
12  * Spice backend written by Bas Gieltsjes
13
14  .model chave SW VT=10 VH=0.001 RON=0.1 ROFF=1Meg
15  .model chave_mos SW VT=10 VH=0.001 RON=0.8 ROFF=1Meg
16  .model chave_corr CSW IT=.00010 IH=0.000001 RON=0.01 ROFF=10Meg
17  *.model diodo D CJ=0 FC=0 gparallel=0
18  .model diodo D
19  .model chaux SW VT=0.1 VH=0.00001 RON=0.001 ROFF=10Meg
20  .model chave_corr_comut_neg CSW IT=-.1 IH=0.05 RON=0.01 ROFF=10Meg
21  .model chave_corr_comut_pos CSW IT=.3 IH=0.02 RON=0.01 ROFF=10Meg
22  .model chave_des_cap SW VT=.4 VH=0.001 RON=0.1 ROFF=10Meg
23  .model chave_sin_cap SW VT=0.7 VH=0.001 RON=0.1 ROFF=10Meg
24  .model chave_com_cap SW VT=1.1 VH=0.001 RON=0.1 ROFF=10Meg
```

```

25 .model chave_com_ref SW VT=3.8 VH=0.001 RON=0.1 ROFF=10Meg
26
27 .SUBCKT FASE_MLP 1 2 3 4
28 * FASE(1), LARGURA(2), PULSO(3), ZERA(4)
29
30 V1 14 0 PULSE 15.5 -15.5 0.0us 4us 0us 0.001us 4.0us
31 V2 6 0 15
32 V5 8 0 15.5
33
34 *I2 61 18 7.85A
35 *C2 61 18 1uF IC=0
36 *S15 61 18 127 0 chaux
37
38 I1 60 8 7.85A
39 C1 60 8 1uF IC=0
40 S5 60 8 127 0 chaux
41 R23 60 0 10Meg
42
43 W3 22 0 R15 chave_corr
44
45 R15 14 1 1
46 R16 6 22 1
47 R18 1 60 1000
48 R19 30 0 1000
49 S4 6 30 60 2 chaux
50
51 C4 22 127 1nF IC=0
52 R17 127 0 10
53
54 S6 30 3 4 0 chave
55 R20 3 0 500K
56
57 .ENDS FASE_MLP
58
59 .SUBCKT FASE_MLP_1 1 2 3 4
60 * FASE(1), LARGURA(2), PULSO(3), ZERA(4)
61
62 V1 14 12 PULSE 15.5 -15.5 2.0us 4us 0us 0.001us 8.0us
63 V4 13 16 PULSE 0 15.5 2.0us 0.0us 2us 4.0us 8.0us
64 V6 16 14 PULSE 0 -15.5 0.0us 2us 0us 0.001us 8.0us
65 V2 6 0 15
66 V5 8 0 15.5
67 V7 0 12 15.5
68 R22 13 0 1Meg

```

```
69
70 *I2 61 18 7.85A
71 *C2 61 18 1uF IC=0
72 *S15 61 18 127 0 chaud
73
74 I1 60 8 7.85A
75 C1 60 8 1uF IC=0
76 S5 60 8 127 0 chaud
77 R23 60 0 10Meg
78
79 W3 22 0 R15 chave_corr
80
81 R15 13 1 1
82 R16 6 22 1
83 R18 1 60 1000
84 R19 30 0 1000
85 S4 6 30 60 2 chaud
86
87 C4 22 127 1nF IC=0
88 R17 127 0 10
89
90 S6 30 3 4 0 chave
91 R20 3 0 500K
92
93 .ENDS FASE_MLP_1
94
95 .SUBCKT BIESTAVEL 1 2 3
96 * entrada (1), saida+ (2), saida- (3)
97
98 V1 170 0 15
99 C1 1 172 10nF IC=0
100 R2 172 0 1k
101 S1 170 175 172 0 chave_com_ref
102 R3 175 174 1.2k
103 C3 174 0 100nF IC=0
104 S2 170 176 174 0 chave_com_cap
105 R5 176 0 1Meg
106 T1 176 0 177 0 ZO=500 TD=10us
107 R4 177 0 2k
108 S3 174 0 177 0 chave
109 S4 170 178 174 0 chave_sin_cap
110 R8 178 0 1k
111 S5 179 0 174 0 chave_sin_cap
112 R9 170 179 1k
```

```
113 S6 170 2 178 0 chave
114 R11 2 0 1k
115 R12 3 0 1k
116 S7 170 183 179 0 chave
117 S8 170 2 1 0 chave_com_cap
118 S9 170 183 1 0 chave_com_cap
119 C4 180 0 1000nF IC=15
120 R10 180 0 .5k
121 S10 170 2 180 0 chave
122 R13 183 3 10
123 S11 3 0 180 0 chave
124
125 .ENDS BIESTAVEL
126
127 .SUBCKT PRIMARIO 1 2
128
129 *LC = 425e-13 (250kHz)
130
131 R4 1 2 1Meg
132
133 S1 2 0 14 0 chave_mos on
134 S2 3 1 15 0 chave_mos on
135
136 S3 3 2 9 0 chave_mos on
137 S4 1 0 16 0 chave_mos on
138
139 V1 23 0 300
140 D9 23 3 diodo
141 C6 3 0 5000uF
142
143 *D5 10 0 diodo
144 *D6 11 1 diodo
145
146 D1 0 2 diodo
147 C1 2 0 .3nF
148 D2 1 3 diodo
149 C2 3 1 .3nF
150
151 *D7 12 2 diodo
152 *D8 13 0 diodo
153
154 D3 2 3 diodo
155 C3 3 2 .3nF
156 D4 0 1 diodo
```



```

157 C4 1 0 .3nF
158
159 V2 14 0 PULSE 1 15 0.0us 0.001us 0.001us 1.9us 4us
160 V3 9 0 PULSE 1 15 2.0us 0.001us 0.001us 1.9us 4us
161 V4 15 0 PULSE 1 15 0.2us 0.001us 0.001us 1.9us 4us
162 V5 16 0 PULSE 15 1 .1us 0.001us 0.001us 2.1us 4us
163
164 *.options nocstray method=euler vmin=-100000 vmax=100000 DTMin=1e-15 dtratio=1e6
165 *.print tran I(V1) I(R1) V(R4) I(D4) V(R4)
166 *.print tran V(V2) V(V3) V(V4) V(V5)
167 *.op
168 *.TRAN 0us 8ms 100ns
169 *.TRAN .05ms 10ns > /home/willians/teste/pulso.dat UIC
170 .ENDS PRIMARIO
171
172
173 X6 171 202 203 BIESTAVEL
174 R56 202 0 10k
175 R57 203 0 10k
176
177 *V20 140 0 SIN 7.75 6 2000 0 3000
178 V20 140 0 SIN 7.75 6 2000 0
179 *V20 140 0 14
180 *V26 142 0 SIN 7.75 6 2000 .00025 8500
181 V26 142 0 SIN 7.75 6 2000 .00025
182
183 H1 190 0 R11 100
184 D8 190 192 diodo
185 D9 0 192 diodo
186 D10 193 190 diodo
187 D11 193 0 diodo
188 R35 192 193 100
189
190 W1 171 0 R35 chave_corr_comut_pos
191 V30 170 0 15
192 R21 170 171 2.2k
193
194 V16 145 0 -1
195
196 X1 142 145 150 203 FASE_MLP
197 X2 142 145 151 203 FASE_MLP_1
198
199 X4 140 145 154 202 FASE_MLP_1
200 *R33 198 0 1Meg

```

```
201
202 X3 140 145 153 202 FASE_MLP
203 *X4 146 145 154 182 FASE_MLP
204
205 *V1 1 0 SIN 0 300 250000 .00000
206 *V1 1 0 PULSE -300 300 0us .1ns .1ns 2us 4us
207
208 X7 1 101 PRIMARIO
209
210 R1 1 2 .001
211 L1 2 101 .3mH
212 R17 2 101 10Meg
213 L2 3 4 .15mH
214 R2 3 4 10Meg
215 L3 4 5 .15mH
216 R3 5 4 10Meg
217 K1 L1 L2 0.999
218 K2 L1 L3 0.999
219 D1 6 8 diodo
220 D2 7 9 diodo
221 D3 10 6 diodo
222 D4 11 7 diodo
223 R4 5 7 .001
224 L4 15 14 .5mH
225 R8 15 14 10Meg
226 R6 3 6 .001
227 L5 14 16 .5mH
228 R9 14 16 10Meg
229 K3 L4 L5 .99
230 R5 12 15 .001
231 R7 13 16 .001
232
233 R10 14 17 5
234 L6 17 86 5mH
235
236 *R20 84 85 2.5
237 *L7 85 86 2.5mH
238 *S10 86 84 82 83 chaux
239 *V2 82 83 PULSE 0 15 12ms 0.1ns 0.1ns 4ms 4ms
240 *R27 83 0 1K
241
242 R11 86 4 .001
243
244 R12 4 14 10Meg
```

```

245 R13 7 13 10Meg
246 R14 6 13 10Meg
247 R15 6 12 10Meg
248 R16 7 12 10Meg
249
250 S1 8 12 153 0 chave on
251 S2 9 12 154 0 chave on
252 S3 10 13 151 0 chave on
253 S4 11 13 150 0 chave on
254
255 *V2 20 0 PULSE 14 15 0.0us 0.1ns 0.1ns 3us 4us
256 *V3 30 0 PULSE 15 1 1.0us 0.1ns 0.001ns 1us 4us
257 *V4 40 0 PULSE 1 15 0.0us 0.1ns 0.001ns .04us 4us
258 *V5 50 0 PULSE 15 1 0.0us 0.001ns 0.001ns 30us 40us
259
260 .OPTIONS METHOD=euler vmin=-100000 vmax=100000 DTMin=1e-18 dtratio=1e9
261 *.WIDTH out=200
262
263 *.PRINT TRAN V(R8) I(R5) I(R7) V(R9) V(R12)
264
265 *.PRINT tran V(C3.X6) V(R2.X6) V(R11.X6) V(R35) V(R12.X6)
266 *.TRAN 0ms 4.0ms 50ns skip 0 UIC > /home/willians/simula/ciclo_31i.dat UIC
267
268 *.PRINT tran I(R1) V(R17) V(140) V(153) I(C6.X7)
269 *.TRAN 0ms .39ms 50ns UIC
270 *.MARK
271 *.TRAN .40ms .5ns QUIET > /home/willians/simula/ciclo_27iZ.dat
272
273 *.PRINT tran I(D4.X7) I(D3.X7) I(D2.X7) I(D1.X7) I(V1.X7)
274 *.TRAN 0ms .39ms 50ns UIC QUIET
275 *.TRAN .40ms .5ns QUIET > /home/willians/simula/ciclo_26iZ.dat
276
277 *.PRINT tran V(C1.X7) V(C3.X7) V(C4.X7) V(C2.X7) I(C6.X7)
278 *.TRAN 0ms .39ms 50ns UIC QUIET
279 *.TRAN .40ms .5ns QUIET > /home/willians/simula/ciclo_21iZ.dat
280
281 *.PRINT tran V(V2.X7) V(V3.X7) V(V4.X7) V(V5.X7) I(R11)
282 *.TRAN 0ms .39ms 50ns UIC QUIET
283 *.TRAN .40ms .5ns QUIET > /home/willians/simula/ciclo_22iZ.dat
284
285 *.PRINT tran I(S1) I(S2.X7) I(S3.X7) I(S4.X7) V(R4.X7)
286 *.TRAN 0ms .39ms 50ns UIC QUIET
287 *.TRAN .40ms .5ns QUIET > /home/willians/simula/ciclo_23iZ.dat
288

```

```

289 *.PRINT tran I(C4.X7) I(C3.X7) I(C2.X7) I(C1.X7) I(D9.X7)
290 *.TRAN 0ms .39ms 50ns UIC QUIET
291 *.TRAN .40ms .5ns QUIET > /home/willians/simula/ciclo_24iZ.dat
292
293 *.PRINT tran V(D4.X7) V(D3.X7) V(D2.X7) V(D1.X7) V(D9.X7)
294 *.TRAN 0ms .39ms 50ns UIC QUIET
295 *.TRAN .40ms .5ns QUIET > /home/willians/simula/ciclo_25iZ.dat
296
297 *.PRINT tran V(151) V(R13) V(R14) V(R3) P(R11)
298 *.PRINT tran V(R12) V(142) V(R16) V(R8) I(S2)
299
300 *MUDAR I(R5) COM V(142)
301
302 .PRINT tran V(R12) I(R5) V(R16) V(R8) I(S2)
303 .TRAN 0ms .21ms 50ns UIC QUIET
304 .TRAN .22ms 5ns skip 0 UIC QUIET > /home/willians/simula/ciclo_23aD.dat UIC
305
306 .PRINT tran V(202) V(203) I(R11) V(171) I(R1)
307 .TRAN 0ms .21ms 50ns UIC QUIET
308 .TRAN .22ms 5ns skip 0 UIC QUIET > /home/willians/simula/ciclo_22aD.dat UIC
309
310 .PRINT tran V(153) V(154) V(R15) V(R2) I(S1)
311 .TRAN 0ms .21ms 50ns UIC QUIET
312 .TRAN .22ms 5ns skip 0 UIC QUIET > /home/willians/simula/ciclo_21aD.dat UIC
313
314 .PRINT tran I(D4) I(R1) V(R17) V(R9) I(R6)
315 .TRAN 0ms .21ms 50ns UIC QUIET
316 .TRAN .22ms 5ns skip 0 UIC QUIET > /home/willians/simula/ciclo_24aD.dat UIC
317
318 .PRINT tran I(D4) I(D3) I(R4) I(R7) V(150)
319 .TRAN 0ms .21ms 50ns UIC QUIET
320 .TRAN .22ms 5ns skip 0 UIC QUIET > /home/willians/simula/ciclo_25aD.dat UIC
321
322 .PRINT tran V(151) V(R13) V(R14) V(R3) P(R10)
323 .TRAN 0ms .21ms 50ns UIC QUIET
324 .TRAN .22ms 5ns skip 0 UIC QUIET > /home/willians/simula/ciclo_26aD.dat UIC
325
326 .END
327

```

Código do Circuito Conversor