ALEX ANTONIO AFFONSO

**ESTUDO, MODELAGEM E SIMULAÇÃO DE UM
INVERSOR DE COMUTAÇÃO SUAVE PARA APLICAÇÃO
EM FILTROS ATIVOS DE POTÊNCIA MONOFÁSICOS**

Dissertação apresentada à Escola de Engenharia de São Carlos da Universidade de São Paulo, como parte dos requisitos para a obtenção do título de Mestre em Engenharia Elétrica.

Área de concentração: Engenharia Elétrica, Sistemas Dinâmicos

Orientador: Prof. Dr. Azauri Albano de Oliveira Junior

São Carlos, 2007

AUTORIZO A REPRODUÇÃO E DIVULGAÇÃO TOTAL OU PARCIAL DESTE TRABALHO, POR QUALQUER MEIO CONVENCIONAL OU ELETRÔNICO, PARA FINS DE ESTUDO E PESQUISA, DESDE QUE CITADA A FONTE.

Ficha catalográfica preparada pela Seção de Tratamento
da Informação do Serviço de Biblioteca – EESC/USP

A256e Affonso, Alex Antonio
Estudo, modelagem e simulação de um inversor de
comutação suave para aplicação em filtros ativos de
potência monofásicos / Alex Antonio Affonso ; orientador
Azauri Albano de Oliveira Junior. -- São Carlos, 2007.

Dissertação (Mestrado) - Programa de Pós-Graduação em
Engenharia Elétrica e Área de Concentração em Sistemas
Dinâmicos -- Escola de Engenharia de São Carlos da
Universidade de São Paulo.

1. Comutação suave. 2. ZVS. 3. ZCS. 4. ZCZVS. 5.
Filtro ativo. I. Título.

FOLHA DE JULGAMENTO

Candidato: Engenheiro **ALEX ANTONIO AFFONSO**

Dissertação defendida e julgada em 24/07/2007 perante a Comissão Julgadora:

Prof. Dr. **AZAURI ALBANO DE OLIVEIRA JUNIOR (Orientador)**
(Escola de Engenharia de São Carlos/USP)

aprovado

Prof. Associado **JOSÉ ANTENOR POMILIO**
(Universidade Estadual de Campinas/UNICAMP)

APROVADO

Prof. Dr. **MANOEL LUIS DE AGUIAR**
(Escola de Engenharia de São Carlos/USP)

Aprovado

Prof. Associado **GERALDO ROBERTO MARTINS DA COSTA**
Coordenador do Programa de Pós-Graduação em
em Engenharia Elétrica e
Presidente da Comissão de Pós-Graduação da EESC

DEDICATÓRIA

Dedico este trabalho:

À Deus e Nossa Senhora Aparecida, meus protetores em todos os momentos de minha vida.

Aos meus pais, Antonio Affonso e Antonia Odila Affonso, pelo amor, apoio e dedicação incontestáveis.

Ao meu irmão, Frank José Affonso, pela amizade, generosidade e sabedoria.

Ao grande amor de minha vida, Claudia Andressa Cruz, pela sua paciência, dedicação, compreensão e amor dedicados a mim durante a execução deste trabalho de pesquisa.

AGRADECIMENTOS

Ao Prof. Dr. Azauri Albano de Oliveira Júnior pela excelente orientação realizada neste trabalho de pesquisa, indispensável para o desenvolvimento do mesmo. Suas orientações foram exatas, o que me proporcionou um grande aprendizado no tema deste trabalho e também em metodologia de pesquisa, entre outros conhecimentos para a minha vida pessoal.

Aos professores Prof. Dr. Manoel L. de Aguiar e Prof. Dr. José R. B. de Almeida Monteiro pelas excelentes contribuições na banca de qualificação e também durante as diversas discussões realizadas no LACEP (Laboratório de Controle e Eletrônica de Potência), laboratório em que este trabalho de pesquisa foi realizado.

A todos os meus amigos do LACEP, em especial ao meu grande amigo Edmilson Rogério Sanagiotti, pela amizade construída e inúmeras discussões sobre o tema de pesquisa.

A todos os meus amigos da pós-graduação da USP que, de alguma forma, contribuíram para este trabalho de pesquisa. Em especial aos amigos Alessandro Goedtel, Thiago Crivelaro, Claudionor Nascimento e Fernando Pegoraro.

A todos os demais amigos pela privação de minha ausência em muitos momentos durante a realização deste trabalho.

A todos os professores do Departamento de Engenharia Elétrica da Escola de Engenharia de São Carlos da Universidade de São Paulo, pela contribuição em minha formação acadêmica, profissional e pessoal.

À D. Paula, Sr. Eustáquio e Allan, pelo acolhimento e carinho nas várias oportunidades que tive de visitá-los.

Ao Departamento de Engenharia Elétrica da Escola de Engenharia de São Carlos da Universidade de São Paulo por fornecer toda a estrutura necessária para a realização deste trabalho.

À CAPES, pelo auxílio financeiro.

À todos aqueles que acreditaram neste trabalho e que contribuíram para a execução do mesmo.

“Deus nos fez perfeitos e não escolhe os capacitados, capacita os escolhidos. Fazer ou não fazer algo só depende de nossa vontade e perseverança.”

Albert Einstein

RESUMO

AFFONSO, A. A. Estudo, Modelagem e Simulação de um Inversor de Comutação Suave para Aplicação em Filtros Ativos de Potência Monofásicos. 2007. 240f. Dissertação (Mestrado) – Escola de Engenharia de São Carlos, Universidade de São Paulo, São Carlos, 2007.

Este trabalho tem como principal objetivo apresentar um estudo, uma modelagem e uma simulação de um inversor de comutação suave para aplicação em um filtro ativo para instalações de baixa e média potência. Inicialmente apresenta uma revisão bibliográfica sobre inversores de comutação suave, onde os mesmos são classificados em função do local onde o circuito auxiliar de comutação suave está inserido, gerando três classificações básicas: comutação de linha, comutação de carga e comutação de chave. Três processos de comutação suave são apresentados: comutação em zero de tensão, comutação em zero de corrente e comutação em zero de corrente e zero de tensão. Dentro deste contexto apresentam-se as diversas topologias de inversores de comutação suave. Uma análise de comutação de um inversor em um filtro ativo monofásico é apresentada e o inversor ZCT com duas chaves auxiliares é selecionado para ser aplicado no referido filtro. Uma modelagem completa do inversor ZCT com duas chaves auxiliares é apresentada e corroborada pela comparação dos resultados de simulação obtidos a partir do modelo teórico com os resultados obtidos por meio de simulações realizadas no SPICE. A modelagem do inversor ZCT com duas chaves auxiliares culmina em uma nova metodologia de projeto, onde é possível determinar com grande exatidão a máxima corrente de carga para a qual o inversor ainda opera no modo ZCT. Diversas simulações realizadas no Simulink/Matlab e no SPICE comprovam as comutações suaves em zero de corrente nas chaves do inversor e também o desempenho dinâmico do mesmo quando operando em um filtro ativo paralelo.

Palavras-chave: Comutação suave, ZVS, ZCS, ZCZVS, Filtro ativo.

ABSTRACT

AFFONSO, A. A Study, Modeling and Simulation of a Soft-Switched Inverter for an AC Single-Phase Active Power Filter. 2007. 240p. Master Dissertation – Escola de Engenharia de São Carlos, Universidade de São Paulo, São Carlos, 2007.

This work shows the study, the selection and the analysis of a soft-switched inverter for an ac single-phase active power filter. For this, various topologies of the soft-switched inverters are classified based upon the location of the auxiliary circuit and the topology that achieves the goals for application in the active power filter is selected. Three commutation processes are presented: zero voltage switching (ZVS), zero current switching (ZCS) and zero current and zero voltage switching (ZCZVS). The ZCT inverter with 2 auxiliaries switches is selected for the application in an ac single-phase active power filter: this topology reduces the turn-on losses and practically eliminates the turn-off losses of all IGBTs of the inverter. Some new guidelines to project the ZCT inverter with 2 auxiliaries switches are presented, achieving an accurate calculation of the maximum load current for operation in ZCT. The results of the simulation from Simulink/Matlab and SPICE prove some goals of the ZCT inverter: the ZCT inverter with 2 auxiliaries switches reduces the total losses when compared with the hard-commutation inverter and the dynamic performance of the ZCT inverter applied in an ac single-phase active power filter is showed.

Keywords: Soft-switched inverter, ZVS, ZCS, ZCZVS, Active power filter.

LISTA DE FIGURAS

Figura 2.1 – Perdas em chaves semicondutoras (P_{ON} , P_{CON} e P_{OFF}).	10
Figura 2.2 – Comutação em zero de tensão (ZVS).	12
Figura 2.3 – Circuito e formas de onda de um conversor boost ZVT-PWM.	13
Figura 2.4 – Comutação em zero de corrente (ZCS).	13
Figura 2.5 – Circuito e formas de onda de um conversor boost ZCT-PWM.	15
Figura 2.6 – Comutação em zero de corrente e tensão (ZCZVS).	15
Figura 2.7 – Circuito e formas de onda de um inversor trifásico ZCZVT.	16
Figura 2.8 – Estrutura típica de um inversor trifásico de tensão.	17
Figura 2.9 – Configuração da técnica de comutação de linha.	18
Figura 2.10 – Configuração da técnica de comutação de carga.	19
Figura 2.11 – Configuração da técnica de comutação de chave.	20
Figura 2.12 – Classificação dos inversores de comutação suave.	21
Figura 2.13 – Inversor de comutação de linha (DIVAN, 1989).	22
Figura 2.14 – Simplificação do circuito do inversor (DIVAN, 1989).	24
Figura 2.15 – Circuito equivalente do inversor de comutação suave (DIVAN, 1989).	24
Figura 2.16 – Ajuste da corrente de controle $I_{L\phi}$	25
Figura 2.17 – Tensão no capacitor C_r para a corrente de controle de 2,85 A.	26
Figura 2.18 – Plano de fase obtido por simulação do circuito proposto por (DIVAN, 1989).	27
Figura 2.19 – Modulação por densidade de pulsos no inversor proposto em (DIVAN, 1989).	27
Figura 2.20 – Inversor com link cc ressonante e grampeamento ativo de tensão do barramento cc (DIVAN; SKIBINSKI, 1989).	29

Figura 2.21 – Circuito equivalente do inversor ACRDCL (DIVAN; SKIBINSKI, 1989).	29
Figura 2.22 – Formas de onda da tensão no inversor ACRDCL.....	30
Figura 2.23 – Forma de onda da tensão no barramento cc do inversor ACRDCL (DIVAN; SKIBINSKI, 1989).....	30
Figura 2.24 – Relação de T_R com a constante K de grampeamento de tensão.	31
Figura 2.25 – Circuito equivalente do inversor proposto em (PAN; LUO, 2004).....	32
Figura 2.26 – Sinais de controle do circuito auxiliar de comutação (PAN; LUO, 2004). ..	33
Figura 2.27 – Elementos ativos no modo 0 (PAN; LUO, 2004).....	34
Figura 2.28 – Elementos ativos no modo 1 (PAN; LUO, 2004).....	34
Figura 2.29 – Elementos ativos no modo 2 (PAN; LUO, 2004).....	35
Figura 2.30 – Elementos ativos no modo 3 (PAN; LUO, 2004).....	35
Figura 2.31 – Elementos ativos no modo 4 (PAN; LUO, 2004).....	36
Figura 2.32 – Elementos ativos no modo 5 (PAN; LUO, 2004).....	36
Figura 2.33 – Circuito genérico para comutação de carga STEIN (2003 apud BHAT; DEWAN, 1989).	37
Figura 2.34 – Circuito de comutação de carga – série ressonante.	38
Figura 2.35 – Circuito de comutação de carga – paralelo ressonante.	38
Figura 2.36 – Circuito auxiliar do inversor de pólo ressonante (DIVAN, SKIBINSKI, 1989).	39
Figura 2.37 – Inversor de pólo ressonante modificado (CHERITI et al., 1992).....	41
Figura 2.38 – Inversor de pólo ressonante auxiliar DONCKER et al. (1990 apud DONCKER; STEIGERWALD; DIVAN, 1990).	41
Figura 2.39 – Inversor trifásico de pólo ressonante auxiliar comutável (ARCP) adaptada de (DONG, 2003).	42

Figura 2.40 – Formas de onda do inversor ARCP comutando de D_2 para S_1 adaptada de (DONG, 2003).	43
Figura 2.41 – Inversor trifásico ZCT com seis chaves auxiliares (DONG, 2003).	44
Figura 2.42 – Controle para corrente de carga positiva e negativa (LI et al., 2000a).	45
Figura 2.43 – Formas de onda do inversor ZCT (LI et al., 2000a).	46
Figura 2.44 – Inversor trifásico ZCT com três chaves (DONG, 2003).	48
Figura 2.45 – Circuito para um braço do inversor ZCT com três chaves proposto em (LI et al., 2000b).	48
Figura 2.46 – Formas de onda para $i_{load} > 0$.	49
Figura 2.47 – Formas de onda para $i_{load} < 0$.	49
Figura 2.48 – Inversor ZVTCI DONG (2003 apud FRAME et al., 1996).	50
Figura 2.49 – Inversor ZVTSS (CUADROS et al., 1994).	51
Figura 2.50 – Inversor ZVTSI (VLATKOVIC et al., 1993).	51
Figura 2.51 – Inversor ZCZVT proposto por (STEIN et al., 2004).	52
Figura 2.52 – Célula básica do inversor proposto em (STEIN et al., 2004).	53
Figura 2.53 – Formas de onda para o inversor proposto em (STEIN et al., 2004).	53
Figura 2.54 – Circuito equivalente do circuito auxiliar do inversor proposto em (PAN; LUO, 2005).	54
Figura 2.55 – Formas de onda principais do circuito equivalente (PAN; LUO, 2005).	55
Figura 2.56 – Equipamentos ou técnicas para redução dos distúrbios elétricos.	57
Figura 2.57 – Conexão de um filtro ativo paralelo (CAMARGO, 2002).	57
Figura 2.58 – Filtro ativo paralelo como uma fonte de corrente controlada (CAMARGO, 2002).	58
Figura 2.59 – Conexão de um filtro ativo série (CAMARGO, 2002).	58

Figura 2.60 – Filtro ativo série como uma fonte de tensão controlada (CAMARGO, 2002).

.....	59
Figura 2.61 – Filtro híbrido com filtro ativo e passivo paralelos.	59
Figura 2.62 – Filtro ativo de potência na estrutura VSI (CAMARGO, 2002).	60
Figura 2.63 – Filtro ativo de potência na estrutura CSI (CAMARGO, 2002).	60
Figura 3.1 – Inversor monofásico de tensão como filtro ativo de potência paralelo.	64
Figura 3.2 – Tensão de saída do inversor, V_{AB}	65
Figura 3.3 – Filtro ativo monofásico com inversor de tensão (VSI).	65
Figura 3.4 – Filtro ativo monofásico simplificado, modelo RL.	66
Figura 3.5 – Circuito RL com $V_{AB}=+V_{DC}$ e $V_{AB}=-V_{DC}$	66
Figura 3.6 – Filtro ativo: modelo RL simplificado (V_{S0}).	68
Figura 3.7 – Filtro ativo monofásico – modelo L.	68
Figura 3.8 – Quadrantes de operação do inversor.	69
Figura 3.9 – Corrente positiva no indutor L_f (i_f).	69
Figura 3.10 – Elementos ativos entre t_o e $t_o + D \cdot T_{CH}$	70
Figura 3.11 – Elementos ativos entre $t_o + D \cdot T_{CH}$ e $t_o + T_{CH}$	70
Figura 3.12 – Corrente negativa no indutor L_f (i_f).	72
Figura 3.13 – Elementos ativos entre t_o e $t_o + D \cdot T_{CH}$	72
Figura 3.14 – Elementos ativos entre $t_o + D \cdot T_{CH}$ e $t_o + T_{CH}$	73
Figura 3.15 – Inversor monofásico de tensão com fonte de corrente constante I_{fo}	74
Figura 3.16 – Turn-on de S_2 (Comutação dissipativa).	75
Figura 3.17 – Turn-off de S_2 (Comutação dissipativa).	75
Figura 3.18 – Modelo do IGBT na biblioteca SimPowerSystems do Simulink/Matlab.	77
Figura 3.19 – Modelagem da corrente de cauda do IGBT.	77
Figura 4.1 – Inversor monofásico de comutação dissipativa.	81

Figura 4.2 – Circuito interno do driver IR2112.	82
Figura 4.3 – Formas de onda do driver IR2112.	83
Figura 4.4 – Driver de IGBT simulado no Spice.	84
Figura 4.5 – Energia durante o turn-on do IGBT.	85
Figura 4.6 – Energia devido à recuperação reversa do diodo.	85
Figura 4.7 – Energia durante o turn-off do IGBT.	86
Figura 4.8 – Perdas de comutação versus R_G	88
Figura 4.9 – Perdas de comutação e condução versus R_G	88
Figura 4.10 – Perdas de comutação versus V_{GG}	90
Figura 4.11 – Perdas de comutação e condução versus V_{GG}	91
Figura 4.12 – P_{COM} e P_{CON} versus V_{GG} para $R_G=23\Omega$, $R_G=50\Omega$ e $R_G=100\Omega$	92
Figura 4.13 – Perdas de comutação versus I_{0f}	93
Figura 4.14 – Perdas de comutação e condução versus I_{0f}	93
Figura 4.15 – Tensão de condução dos IGBTs IRG4BC30KD e IRG4BC20SD da International Rectifier.	94
Figura 4.16 – Capacidade de corrente de coletor dos IGBTs IRG4BC30KD e IRG4BC20SD da International Rectifier.	95
Figura 4.17 – Perdas totais do inversor monofásico: IRG4BC20SD e IRG4BC30KD.	96
Figura 5.1 – Inversor monofásico ZCT selecionado.	101
Figura 5.2 – Circuito para corrente negativa de carga.	102
Figura 5.3 – Formas de onda do inversor ZCT com 2 chaves auxiliares: $I_0 < 0$	102
Figura 5.4 – Operação com $I_0 < 0$ e $t < t_0$	103
Figura 5.5 – Elementos ativos entre t_0 e t_1 : $I_0 < 0$	104
Figura 5.6 – Elementos ativos entre t_1 e t_2 : $I_0 < 0$	105
Figura 5.7 – Elementos ativos entre t_2 e t_3 : $I_0 < 0$	106

Figura 5.8 – Elementos ativos entre t_3 e t_4 : $I_0 < 0$	108
Figura 5.9 – Elementos ativos entre t_4 e t_5 : $I_0 < 0$	109
Figura 5.10 – Tensão $v_x(t)$ durante o turn-on da chave S_2 : $I_0 < 0$	110
Figura 5.11 – Tensão $Z_0 \cdot i_x(t)$ durante o turn-on da chave S_2 : $I_0 < 0$	110
Figura 5.12 – Plano de Fase ($Z_0 \cdot i_x(t)$ e $v_x(t)$) durante o turn-on da chave S_2 : $I_0 < 0$	111
Figura 5.13 – Elementos ativos entre t_5 e t_6 : $I_0 < 0$	112
Figura 5.14 – Elementos ativos entre t_6 e t_7 : $I_0 < 0$	113
Figura 5.15 – Elementos ativos entre t_7 e t_8 : $I_0 < 0$	114
Figura 5.16 – Elementos ativos entre t_8 e t_9 : $I_0 < 0$	115
Figura 5.17 – Elementos ativos entre t_9 e t_{10} : $I_0 < 0$	116
Figura 5.18 – Elementos ativos para instantes posteriores à t_{10} : $I_0 < 0$	117
Figura 5.19 – Tensão $v_x(t)$ durante o turn-off da chave S_2 : $I_0 < 0$	118
Figura 5.20 – Tensão $Z_0 \cdot i_x(t)$ durante o turn-off da chave S_2 : $I_0 < 0$	119
Figura 5.21 – Plano de fase ($Z_0 \cdot i_x(t)$ e $v_x(t)$) durante o turn-off da chave S_2 : $I_0 < 0$	119
Figura 5.22 – Plano de fase ($Z_0 \cdot i_x(t)$ e $v_x(t)$) durante o turn-on e turn-off da chave S_2 : $I_0 < 0$	120
Figura 5.23 – Circuito para corrente positiva de carga.	121
Figura 5.24 – Formas de onda do inversor ZCT com 2 chaves auxiliares: $I_0 > 0$	121
Figura 5.25 – Operação com $I_0 > 0$ e $t < t_0$	122
Figura 5.26 – Elementos ativos entre t_0 e t_1 : $I_0 > 0$	123
Figura 5.27 – Elementos ativos entre t_1 e t_2 : $I_0 > 0$	124
Figura 5.28 – Elementos ativos entre t_2 e t_3 : $I_0 > 0$	125
Figura 5.29 – Elementos ativos entre t_3 e t_4 : $I_0 > 0$	126
Figura 5.30 – Elementos ativos entre t_4 e t_5 : $I_0 > 0$	127

Figura 5.31 – Tensão $v_x(t)$ durante o turn-on da chave S_1 : $I_0 > 0$.	128
Figura 5.32 – Tensão $Z_0 \cdot i_x(t)$ durante o turn-on da chave S_1 : $I_0 > 0$.	129
Figura 5.33 – Plano de Fase ($Z_0 \cdot i_x(t)$ e $v_x(t)$) durante o turn-on da chave S_1 : $I_0 > 0$.	129
Figura 5.34 – Elementos ativos entre t_5 e t_6 : $I_0 > 0$.	130
Figura 5.35 – Elementos ativos entre t_6 e t_7 : $I_0 > 0$.	131
Figura 5.36 – Elementos ativos entre t_7 e t_8 : $I_0 > 0$.	132
Figura 5.37 – Elementos ativos entre t_8 e t_9 : $I_0 > 0$.	134
Figura 5.38 – Elementos ativos entre t_9 e t_{10} : $I_0 > 0$.	135
Figura 5.39 – Elementos ativos para $t > t_{10}$ e $I_0 > 0$.	136
Figura 5.40 – Tensão $v_x(t)$ durante o turn-off da chave S_1 : $I_0 > 0$.	137
Figura 5.41 – Tensão $Z_0 \cdot i_x(t)$ durante o turn-off da chave S_1 : $I_0 > 0$.	138
Figura 5.42 – Plano de fase ($Z_0 \cdot i_x(t)$ e $v_x(t)$) durante o turn-off da chave S_1 : $I_0 > 0$.	138
Figura 5.43 – Plano de fase ($Z_0 \cdot i_x(t)$ e $v_x(t)$) durante o turn-on e turn-off da chave S_1 : $I_0 > 0$.	139
Figura 5.44 – Relação entre Z_0 , V_{DC} e I_0^{MAX} , $I_0 < 0$.	140
Figura 5.45 – Relação entre Z_0 , V_{DC} e I_0^{MAX} , $I_0 > 0$.	141
Figura 5.46 – I_{0MAXn} - I_{0MAXp} versus Z_0 e V_{DC} .	142
Figura 5.47 – Relação aproximada (Li et. al., 2000b) entre Z_0 , V_{DC} e I_0^{MAX} ($I_0 < 0$ e $I_0 > 0$).	143
Figura 5.48 – Erro de aproximação, Equação 5.48 e (LI et. al., 2000b).	143
Figura 5.49 – Formas de onda de acionamento do inversor ZCT com 2 chaves auxiliares.	146
Figura 5.50 – Atraso no inversor ZCT com 2 chaves auxiliares.	147
Figura 6.1 – Célula ZCT simulada no Spice para $I_0 < 0$.	151

Figura 6.2 – Formas de onda para a célula ZCT com corrente negativa de carga, $I_0=6(A)$	152
Figura 6.3 – Plano de fase ($Z_0 \cdot i_x(t)$ e $v_x(t)$) para a célula de corrente negativa, $I_0=6(A)$	153
Figura 6.4 – Corrente de pico ($I_{xpk_t_6 \rightarrow t_7}$) em função da corrente de carga I_0	154
Figura 6.5 – Corrente na chave S_2 para $I_0=1A$	155
Figura 6.6 – Corrente na chave S_2 para $I_0=6A$	155
Figura 6.7 – Corrente na chave S_2 para $I_0=9A$	155
Figura 6.8 – Corrente na chave S_2 para $I_0=12A$	156
Figura 6.9 – Potência dissipada na chave S_2 durante um período de chaveamento, $I_0=6(A)$	157
Figura 6.10 – Correntes i_{D1} , i_{S2} e i_x para $I_0=6(A)$	157
Figura 6.11 – Corrente no diodo D_1 durante um período de chaveamento da chave S_2 , $I_0=6(A)$	158
Figura 6.12 – Correntes no circuito auxiliar durante um período de chaveamento, $I_0=6(A)$	159
Figura 6.13 – Potência dissipada na chave S_x , $I_0=6(A)$	159
Figura 6.14 – Potência dissipada na chave S_x , $I_0=6(A)$ e instantes de comutação corrigidos.	160
Figura 6.15 – Célula ZCT simulada no Spice para $I_0>0$	161
Figura 6.16 – Formas de onda para a célula ZCT com corrente positiva de carga, $I_0=6(A)$	161
Figura 6.17 – Plano de fase ($Z_0 \cdot i_x(t)$ e $v_x(t)$) para a célula de corrente positiva, $I_0=6(A)$	162
Figura 6.18 – Corrente de pico ($I_{xpk_t_7 \rightarrow t_8}$) em função da corrente de carga I_0	163

Figura 6.19 – Corrente na chave S_1 para $I_0=1A$	164
Figura 6.20 – Corrente na chave S_1 para $I_0=6A$	164
Figura 6.21 – Corrente na chave S_1 para $I_0=9A$	165
Figura 6.22 – Corrente na chave S_1 para $I_0=12A$	165
Figura 6.23 – Potência dissipada na chave S_1 durante um período de chaveamento, $I_0=6(A)$	166
Figura 6.24 – Correntes i_{D2} , i_{S1} e i_x para $I_0=6(A)$	167
Figura 6.25 – Corrente no diodo D_2 durante um período de chaveamento da chave S_1 , $I_0=6(A)$	167
Figura 6.26 – Correntes no circuito auxiliar durante um período de chaveamento, $I_0=6(A)$	168
Figura 6.27 – Potência dissipada na chave S_x , $I_0=6(A)$	169
Figura 6.28 – Inversor monofásico ZCT com 2 chaves auxiliares simulado no Spice.....	170
Figura 6.29 – Sinais de comando das chaves do inversor ZCT com 2 chaves auxiliares..	170
Figura 6.30 – Máximas correntes de pico (I_{xpk}^- e I_{xpk}^+) em função da carga I_0	171
Figura 6.31 – Corrente na chave S_1 para $I_0 = 4(A)$	172
Figura 6.32 – Corrente na chave S_2 para $I_0 = 4(A)$	172
Figura 6.33 – Corrente na chave S_1 para $I_0 = 9(A)$	173
Figura 6.34 – Corrente na chave S_2 para $I_0 = 9(A)$	173
Figura 6.35 – Plano de fase $Z_0 \cdot i_x(t)$ e $v_x(t)$ para a célula 2 do inversor ZCT projetado.	174
Figura 6.36 – Plano de fase $Z_0 \cdot i_x(t)$ e $v_x(t)$ para a célula 1 do inversor ZCT projetado.	175
Figura 6.37 – Perdas nas chaves principais do inversor de comutação dissipativa e no inversor ZCT.	177
Figura 6.38 – Perdas totais no inversor de comutação dissipativa e inversor ZCT.....	178

Figura 6.39 – Perdas totais no inversor de comutação dissipativa e inversor ZCT, utilizando o IGBT IRG4BC20SD nas chaves principais.....	180
Figura 7.1 – Estrutura geral de controle do inversor injetando corrente na rede elétrica.	183
Figura 7.2 – Função de transferência estática dos inversores ZCT (capítulo 6) e ideal....	185
Figura 7.3 – Bloco K_{PWM} : função de transferência estática do inversor ZCT.....	186
Figura 7.4 – Inversor monofásico acoplado à rede elétrica.....	186
Figura 7.5 – Diagrama de blocos do controlador PID.....	187
Figura 7.6 – Injeção do 10º harmônico de corrente na rede elétrica.....	188
Figura 7.7 – Injeção do 30º harmônico de corrente na rede elétrica.....	188
Figura 7.8 – Forma de onda triangular, 600 Hz.	189
Figura 7.9 – Forma de onda triangular, 1800 Hz.	189
Figura 7.10 – Forma de onda triangular, 3000 Hz.	190
Figura 7.11 – Forma de onda triangular, 3000 Hz em detalhe.....	190
Figura 7.12 – Tensão na rede elétrica e corrente na carga RL, $\Theta=56,3^\circ$	191
Figura 7.13 – Corrente compensada e tensão na rede elétrica.	192
Figura 7.14 – Retificador monofásico de onda completa com filtro LC.....	192
Figura 7.15 – Corrente de carga e do filtro ativo ($C=10\mu F$ e $L=20$ mH).....	193
Figura 7.16 – Corrente (compensada) e tensão na rede elétrica ($C=10\mu F$ e $L=20$ mH)... ..	193
Figura 7.17 – Corrente de carga e do filtro ativo ($C=10\mu F$ e $L=10$ mH).....	194
Figura 7.18 – Corrente (compensada) e tensão na rede elétrica ($C=10\mu F$ e $L=10$ mH)... ..	194

LISTA DE TABELAS

Tabela 2.1 – Resumo das topologias de inversores de comutação suave apresentadas nesta revisão bibliográfica.	56
Tabela 2.2 – Principais características dos filtros ativos paralelo e série (LINDEKE, 2003).	60
Tabela 4.1 – Parâmetros de chaveamento do driver IR2112.	83
Tabela 4.2 – E_{ON} , E_{OFF} , E_{REC} e P_{CON} versus R_G e $V_{GG}=15V$	87
Tabela 4.3 – P_{ON} , P_{OFF} , P_{REC} , P_{CON} e P_{COM} para $F_{CH}=100kHz$ e $V_{GG}=15V$	87
Tabela 4.4 – E_{ON} , E_{OFF} , E_{REC} e P_{CON} versus V_{GG} para $R_G=23\Omega$	89
Tabela 4.5 – P_{ON} , P_{OFF} , P_{REC} , P_{CON} e P_{COM} para $F_{CH}=100kHz$ e $R_G=23\Omega$	89
Tabela 4.6 – E_{ON} , E_{OFF} , E_{REC} e P_{CON} versus I_O para $R_G=100\Omega$ e $V_{GG}=15V$	92
Tabela 4.7 – P_{ON} , P_{OFF} , P_{REC} , P_{CON} e P_{COM} para $F_{CH}=100kHz$, $R_G=23\Omega$ e $V_{GG}=15V$	93
Tabela 5.1 – Resumo dos valores de $Z_0 \cdot i_x(t)$ e $v_x(t)$ para t_0 , t_1 , t_2 , t_3 e t_4 , $I_0<0$	109
Tabela 5.2 – Resumo dos valores de $Z_0 \cdot i_x(t)$ e $v_x(t)$ para t_5 , t_6 , t_7 , t_8 , t_9 e t_{10} , $I_0<0$	118
Tabela 5.3 – Resumo dos valores de $Z_0 \cdot i_x(t)$ e $v_x(t)$ para t_0 , t_1 , t_2 , t_3 e t_4 , $I_0>0$	128
Tabela 5.4 – Resumo dos valores de $Z_0 \cdot i_x(t)$ e $v_x(t)$ para t_5 , t_6 , t_7 , t_8 , t_9 e t_{10} , $I_0>0$	137
Tabela 6.1 – Parâmetros do protótipo do inversor ZCT com 2 chaves auxiliares.	150
Tabela 6.2 – Perdas: inversor de comutação dissipativa e inversor ZCT com 2 chaves auxiliares.	176

LISTA DE SIGLAS

- FAP: Filtro ativo de potência;
- f_{CH} : Frequência de chaveamento do inversor;
- EMI: Electromagnetic interference (Interferência eletromagnética);
- i_f : Corrente do filtro ativo de potência;
- L_f : Indutor de acoplamento do filtro ativo de potência;
- P_{CON} : Perda durante a condução;
- PID: Proporcional integral derivativo;
- P_{OFF} : Perda durante o bloqueio da condução;
- P_{ON} : Perda na entrada em condução;
- P_{REC} : Perda no diodo devido à recuperação reversa;
- PWM – Pulse width modulation (Modulação por largura de pulso);
- V_{DC} : Tensão do barramento CC do inversor;
- ZCS – Zero current switching (Chaveamento em zero de corrente);
- ZCT – Zero current transition (Transição em zero de corrente);
- ZCZVS – Zero current and zero voltage switching (Chaveamento em zero de corrente e zero de tensão);
- ZCZVT – Zero current and zero voltage transition (Transição em zero de corrente e zero de tensão);
- ZVS – Zero voltage switching (Chaveamento em zero de tensão);
- ZVT – Zero voltage transition (Transição em zero de tensão).

SUMÁRIO

RESUMO.....	XI
ABSTRACT.....	XIII
LISTA DE FIGURAS.....	XV
LISTA DE TABELAS.....	XXV
LISTA DE SIGLAS.....	XXVII
1 INTRODUÇÃO.....	1
1.1 CARACTERIZAÇÃO DO TEMA DA PESQUISA.....	1
1.2 FORMULAÇÃO DO PROBLEMA DA PESQUISA.....	3
1.3 OBJETIVOS DA PESQUISA.....	4
1.4 RELEVÂNCIA DA PESQUISA.....	5
1.5 ESTRUTURA DO TRABALHO	5
2 REVISÃO BIBLIOGRÁFICA.....	9
2.1 PERDAS EM CHAVES SEMICONDUTORAS.....	9
2.2 PROCESSOS DE COMUTAÇÃO SUAVE	11
2.2.1 Comutação em Zero de Tensão	11
2.2.2 Comutação em Zero de Corrente.....	13
2.2.3 Comutação em Zero de Corrente e Zero de Tensão	15
2.3 TÉCNICAS DE COMUTAÇÃO SUAVE APLICADAS EM INVERSORES DE TENSÃO	16
2.3.1 Comutação de Linha.....	17
2.3.2 Comutação de Carga.....	19
2.3.3 Comutação de Chave.....	20
2.4 CLASSIFICAÇÃO DOS INVERSORES DE COMUTAÇÃO SUAVE.....	21
2.5 INVERSORES DE TENSÃO COM COMUTAÇÃO SUAVE	22

2.5.1	Inversores de Comutação de Linha	22
2.5.2	Inversores de Comutação de Carga	37
2.5.3	Inversores de Comutação de Chave	39
2.5.4	Resumo das Topologias Estudadas	56
2.6	FILTRO ATIVO DE POTÊNCIA	56
2.7	CONCLUSÕES	61
3	FILTRO ATIVO MONOFÁSICO: TOPOLOGIA, ANÁLISE DE COMUTAÇÃO E FERRAMENTAS DE SIMULAÇÃO	63
3.1	FILTRO ATIVO MONOFÁSICO	63
3.2	ANÁLISE DE COMUTAÇÃO DO FILTRO ATIVO MONOFÁSICO	65
3.3	FILTRO ATIVO MONOFÁSICO: MODELO FONTE DE CORRENTE CONSTANTE	75
3.4	FERRAMENTAS COMPUTACIONAIS DE SIMULAÇÃO	76
3.4.1	Aplicativo Simulink do Matlab	76
3.4.2	Programa SPICE	78
3.5	CONCLUSÕES	79
4	INVERSOR MONOFÁSICO: COMUTAÇÃO DISSIPATIVA	81
4.1	INVERSOR MONOFÁSICO COM COMUTAÇÃO DISSIPATIVA	81
4.2	CIRCUITO DE DRIVER DOS IGBTs	82
4.3	CARACTERIZAÇÃO E CÁLCULO DAS PERDAS NOS IGBTs	84
4.3.1	Variação de R_G	87
4.3.2	Variação de V_{GG}	89
4.3.3	Variação de I_{0f}	92
4.4	“ULTRAFAST IGBT” E “STANDARD SPEED IGBT”	94
4.5	CONCLUSÕES	97

5	INVERSOR MONOFÁSICO DE COMUTAÇÃO SUAVE	99
5.1	TOPOLOGIA SELECIONADA	99
5.2	MODELO PARA CORRENTE NEGATIVA DE CARGA	101
5.3	MODELO PARA CORRENTE POSITIVA DE CARGA.....	121
5.4	MÁXIMA CORRENTE DE CARGA PARA OPERAÇÃO ZCT	139
5.5	DIMENSIONAMENTO E ACIONAMENTO DO INVERSOR ZCT	144
5.6	CONCLUSÕES	147
6	SIMULAÇÃO: INVERSOR DE COMUTAÇÃO SUAVE.....	149
6.1	PROJETO DO INVERSOR ZCT COM 2 CHAVES AUXILIARES.....	149
6.2	FORMAS DE ONDA DE ACIONAMENTO.....	150
6.2.1	Célula ZCT para $I_0 < 0$	151
6.2.2	Célula ZCT para $I_0 > 0$	160
6.2.3	Inversor ZCT com 2 Chaves Auxiliares	169
6.3	PERDAS	175
6.4	CONCLUSÕES	181
7	SIMULAÇÃO DO FAP COM INVERSOR ZCT.....	183
7.1	ESTRUTURA GERAL DE CONTROLE.....	183
7.2	SIMULAÇÃO 1: REFERÊNCIA SENOIDAL E TRIANGULAR	187
7.3	SIMULAÇÃO 2: CARGA – RL	191
7.4	SIMULAÇÃO 3: CARGA – RETIFICADOR COM FILTRO LC.....	192
7.5	CONCLUSÕES	195
8	CONCLUSÕES GERAIS	197
	REFERÊNCIAS.....	205

1 INTRODUÇÃO

Neste capítulo caracteriza-se o tema da pesquisa, mostrando a necessidade do desenvolvimento de técnicas de comutação suave para melhorar o rendimento e desempenho de inversores de tensão. Define-se também neste capítulo o problema motivador desta pesquisa, os objetivos desta, bem como sua relevância. O capítulo é finalizado com a apresentação da estrutura desta dissertação.

1.1 CARACTERIZAÇÃO DO TEMA DA PESQUISA

Os equipamentos eletrônicos estão cada vez mais difundidos e inseridos na sociedade moderna, seja nas indústrias, no comércio e até mesmo nas residências. Há um constante aumento da utilização de equipamentos eletrônicos como, por exemplo, computadores, televisores, equipamentos de som, lâmpadas eletrônicas, máquinas de lavar, entre diversos outros equipamentos que estão presentes no dia a dia do homem.

A evidente popularização de equipamentos eletrônicos demanda um crescimento no consumo de energia elétrica: a capacidade de fornecer energia elétrica é um dos fatores limitantes para o crescimento econômico de muitos países. Para a expansão do parque industrial é necessária uma forte expansão no fornecimento de energia elétrica: o custo desta expansão soma valores elevados para muitos países e, além disto, deve-se considerar o impacto ambiental causado por esta expansão na construção de usinas hidrelétricas, termelétricas, nucleares, etc.

Desta forma, é de grande interesse para toda a sociedade o uso adequado de seu potencial energético instalado: o uso adequado é obtido pela utilização racional da energia elétrica. O uso racional da energia elétrica está diretamente relacionado com desperdícios evitados e também com o rendimento dos equipamentos utilizados. Por exemplo, atualmente prefere-se a utilização de lâmpadas eletrônicas a utilização de lâmpadas incandescentes, pois aquelas apresentam um menor consumo de energia elétrica.

Neste contexto, as normas que regulamentam o consumo de energia elétrica estão se tornando cada vez mais rígidas, exigindo que os equipamentos eletrônicos tenham alta eficiência, apresentem baixo conteúdo harmônico e também tenha um nível de emissão de interferência eletromagnética (do inglês, EMI – Eletromagnetic Interference) controlada. Em especial, para conversores estáticos de potência é desejável alto rendimento, baixo conteúdo harmônico, alto fator de potência, baixa emissão de EMI e elevada densidade de potência, dado à miniaturização dos equipamentos eletrônicos.

Dentro deste cenário, este trabalho de pesquisa caracteriza-se pelo estudo, modelagem e simulação de um inversor monofásico de tensão com comutação suave para aplicações em um filtro ativo de potência. A utilização de uma técnica de comutação suave irá permitir elevar a frequência de operação do inversor, acarretando em uma melhora no desempenho dinâmico do filtro ativo de potência. Além disto, a técnica de comutação suave deve melhorar o rendimento do inversor e controlar a sua emissão de EMI, podendo também aumentar a sua densidade de potência. Por fim, a aplicação de um filtro ativo de potência deverá melhorar parâmetros de qualidade de energia na rede elétrica, tais como o fator de potência e o conteúdo harmônico espectral.

1.2 FORMULAÇÃO DO PROBLEMA DA PESQUISA

As perdas presentes em semicondutores de potência podem ser divididas em duas categorias: perdas por condução e perdas por comutação. As perdas por condução ocorrem durante o intervalo de tempo em que as chaves semicondutoras estão conduzindo a corrente nominal do circuito. As perdas por comutação ocorrem durante os processos de entrada e bloqueio da condução: ocorrem pela sobreposição de corrente e tensão nas chaves semicondutoras durante a entrada ou bloqueio da condução. Entende-se aqui como “bloqueio da condução” a transição de ligado para desligado de uma determinada chave semicondutora.

As perdas por condução são mitigadas pela utilização de dispositivos com menores perdas por condução. Em IGBTs as perdas por condução são diretamente proporcionais com a corrente do circuito e nos MOSFETs as perdas por condução são resistivas, sendo proporcionais ao quadrado da corrente do circuito.

As perdas por comutação estão associadas aos tipos de semicondutores. De um modo geral as perdas nos MOSFETs (semicondutor do tipo portadores majoritários) são maiores na entrada em condução e nos IGBTs (semicondutor do tipo portadores minoritários) são maiores no bloqueio.

As perdas por comutação limitam a frequência de chaveamento das chaves semicondutoras de um inversor e, desta forma, reduzem a densidade de potência do mesmo. Por outro lado, a elevação da frequência de operação do inversor melhora a resposta dinâmica do mesmo, podendo aumentar a sua densidade de potência pela redução do tamanho físico dos elementos de filtragem (indutores e capacitores). Mas, a elevação da frequência de operação do inversor acarreta na redução de sua eficiência.

Desta forma, com o intuito de minimizar as perdas por comutação, diversas técnicas de comutação suave têm sido pesquisadas por vários autores. Estas técnicas consistem em eliminar ou reduzir a sobreposição de corrente e tensão em uma chave semicondutora durante

a sua comutação. Em geral, um circuito auxiliar leva a corrente e/ou tensão da chave semicondutora para zero antes da comutação (entrada ou bloqueio).

A comutação dissipativa das chaves semicondutoras pode apresentar elevados valores de di/dt e/ou dv/dt , aumentando o stress sobre a chave, reduzindo a sua vida útil. Além disto, altos valores de di/dt e/ou dv/dt aumentam o nível de emissão de EMI. As técnicas de comutação suave são empregadas também para suavizar as transições de corrente e tensão, reduzindo os valores de di/dt e dv/dt e, conseqüentemente, reduzindo a emissão de EMI.

Para o controle do filtro ativo de potência por meio do acionamento do inversor monofásico de tensão deseja-se que a máxima frequência de operação do inversor seja elevada o suficiente para não comprometer o desempenho dinâmico do filtro ativo de potência. Porém, o aumento na frequência de operação do inversor implica no aumento das perdas por comutação das chaves semicondutoras do mesmo. Além disto, o inversor de tensão com comutação dissipativa terá baixa densidade de potência e emitirá altos valores de EMI. Assim, verifica-se a necessidade de estudo e desenvolvimento de um inversor monofásico de tensão com comutação suave para aplicação em um filtro ativo de potência.

1.3 OBJETIVOS DA PESQUISA

O objetivo principal deste trabalho é o estudo e projeto de um inversor monofásico de tensão com comutação suave para a aplicação em um filtro ativo para instalações de baixas e médias potências. No entanto, foge ao escopo deste trabalho o estudo de técnicas de controle do filtro ativo de potência propriamente dito.

É ainda objetivo deste trabalho uma comparação entre um inversor monofásico de tensão com comutação dissipativa com o inversor com comutação suave proposto: esta comparação deve produzir resultados qualitativos e quantitativos, tais como: análise das formas de onda de

comutação, cálculo de perdas nos IGBTs e perdas globais do inversor, análise de desempenho dinâmico, entre outras características.

1.4 RELEVÂNCIA DA PESQUISA

Este projeto de pesquisa é relevante no contexto de um estudo e classificação das diversas técnicas de comutação suave aplicadas em inversores de tensão. A revisão bibliográfica classifica e organiza os diversos tipos de técnicas de comutação suave aplicadas em inversores de tensão que foram encontradas na literatura.

É relevante também no contexto de apresentar uma modelagem completa de um inversor de tensão de comutação em zero de corrente utilizando apenas duas chaves auxiliares. Esta modelagem culmina em uma nova metodologia de projeto para este inversor, resultando em equações mais precisas para o projeto do mesmo.

A aplicação de um inversor de comutação suave em um filtro ativo de potência demanda um estudo detalhado da comutação do inversor a fim de que este não apresente “atrasos” de chaveamento que comprometam o desempenho dinâmico do filtro ativo. Neste contexto este trabalho apresenta um estudo detalhado do chaveamento do inversor, mostrando a influência do mesmo no desempenho dinâmico do filtro ativo.

1.5 ESTRUTURA DO TRABALHO

O capítulo 1 deste trabalho caracteriza esta pesquisa, definindo os problemas motivadores e apresentando os objetivos da mesma. É ainda destacada a relevância desta pesquisa e, por fim, descrita a estrutura desta dissertação.

O capítulo 2 apresenta a revisão bibliográfica realizada neste trabalho. Primeiramente definem-se as perdas em chaves semicondutoras, durante a entrada em condução, durante a condução e durante o bloqueio da condução. Posteriormente segue-se um detalhamento dos

processos de comutação suave (ZVS, ZCS e ZCZVS) e também das técnicas de comutação (comutação de linha, de carga e de chave). Com as definições apresentadas, segue uma classificação para os inversores de comutação suave. Dentro do contexto desta classificação, diversos inversores de comutação suave encontrados na literatura são apresentados e analisados. Uma breve revisão sobre os diversos tipos de filtro ativo de potência é apresentada, destacando-se o filtro ativo paralelo com inversor de tensão.

O capítulo 3 apresenta uma análise de comutação de um inversor de tensão aplicado em um filtro ativo paralelo para instalações monofásicas. Considera-se para a análise de comutação do inversor de tensão do filtro ativo de potência a modulação por largura de pulso por dois níveis de tensão de saída do inversor. Um modelo simplificado para as simulações do inversor de comutação suave é apresentado. As ferramentas de simulação que foram utilizadas neste trabalho são também descritas.

O capítulo 4 caracteriza as perdas por condução e comutação em um inversor monofásico de tensão com comutação dissipativa. Tais perdas são relacionadas e caracterizadas pelo circuito de driver dos IGBTs do inversor e também pelo tipo de IGBT utilizado. Diversos resultados são analisados por meio de simulações realizadas no SPICE.

No capítulo 5 apresenta-se a modelagem de um inversor ZCT com duas chaves auxiliares. A modelagem é dividida em duas partes: corrente negativa de carga e corrente positiva de carga. Novas diretrizes de projeto deste inversor são apresentadas.

No capítulo 6 apresenta-se uma simulação para o inversor ZCT com duas chaves auxiliares: diversas simulações são realizadas no SPICE, comprovando-se os resultados obtidos pela modelagem apresentada no capítulo 5.

No capítulo 7 apresenta-se uma estrutura de controle de injeção de corrente na rede elétrica, utilizando um modelo simplificado do inversor ZCT com duas chaves auxiliares.

Diversas simulações são realizadas, gerando diversas formas de onda de corrente injetada na rede elétrica.

O capítulo 8, por sua vez, apresenta as conclusões finais deste trabalho de pesquisa, bem como algumas sugestões para a continuidade do mesmo.

2 REVISÃO BIBLIOGRÁFICA

Este capítulo apresenta o estudo da revisão bibliográfica realizada em inversores de tensão com comutação suave. Inicialmente são descritos os processos de perdas em chaves semicondutoras empregadas em chaveamento e os processos de comutação suave que podem ser empregados para eliminar/reduzir tais perdas. Segue-se apresentando as técnicas de comutação suave em inversores de tensão: comutação de linha, comutação de carga e comutação de chave. Após tais definições tem-se, no contexto deste trabalho, uma classificação para os inversores de comutação suave. Em seguida apresenta-se a descrição dos principais inversores de tensão com comutação suave estudados na revisão bibliográfica deste trabalho, destacando as suas características mais relevantes, tais como técnicas de comutação, processos de comutação, acionamento, entre outras características. Por fim, tem-se também uma revisão bibliográfica na aplicação de inversores de tensão em filtro ativo.

2.1 PERDAS EM CHAVES SEMICONDUTORAS

Uma chave semicondutora real como, por exemplo, um MOSFET ou um IGBT, apresenta perdas significativas em conversores estáticos de potência. As perdas em uma chave semicondutora podem ser divididas em dois tipos: *perdas por condução* e *perdas por comutação* (entrada em condução e bloqueio da condução).

A perda por condução é definida como a perda durante o processo de condução da referida chave. Após os transitórios de tensão e corrente sobre a chave tem-se a perda por condução,

quando a chave está com corrente nominal do circuito. A perda por condução é de modelagem relativamente fácil para diversos tipos de chave (bjt, mosfet, igbt, entre outras), pois depende apenas da tensão de condução da chave para a corrente nominal do circuito.

A perda por comutação ocorre devido aos processos de comutação nas chaves semicondutoras: uma chave entra em condução com a tensão nominal do circuito em seus terminais e bloqueia a condução com a corrente nominal através dos mesmos. Desta forma, a perda por comutação pode ser dividida em perda de entrada em condução (P_{ON}) e perda de bloqueio da condução (P_{OFF}). Neste caso, a perda de bloqueio da condução (P_{OFF}) corresponde apenas à perda de comutação durante a transição do estado de condução da chave para o seu estado de bloqueio. Considera-se neste trabalho que a perda quando a chave estiver desligada (perda devido à corrente de fuga) é desprezível.

A Figura 2.1, adaptada de (STEIN et al., 2001), ilustra o processo de chaveamento de uma chave semicondutora por aproximações lineares dos transitórios de tensão e corrente.

Figura 2.1 – Perdas em chaves semicondutoras (P_{ON} , P_{CON} e P_{OFF}).

Na Figura 2.1 observa-se ainda oscilações de tensão e corrente durante a entrada e o bloqueio da condução: estas oscilações aumentam o máximo valor de tensão e/ou corrente de pico a que a chave está submetida e também contribui para aumentar o nível de interferência eletromagnética que a chave irá emitir.

A perda por condução está diretamente relacionada com a razão cíclica com que a chave conduz e a perda por comutação está, por sua vez, diretamente relacionada com a frequência de chaveamento da chave semicondutora e, em primeira análise, a perda por comutação é a responsável pela limitação da frequência de operação em conversores estáticos de potência. Além disto, os altos valores de variação de corrente (di/dt) e tensão (dv/dt) durante as comutações aumentarão o nível de emissão de interferência eletromagnética da chave semicondutora.

Neste contexto, diversas técnicas de comutação suave são empregadas para minimizar as perdas por comutação (P_{ON} e P_{OFF}) e também suavizar as formas de onda de tensão e corrente, reduzindo o nível de interferência eletromagnética gerado pela chave. A redução das perdas por comutação torna possível a operação em frequências mais elevadas, tornando os elementos de filtragem mais compactos, o que pode aumentar a densidade de potência, e melhorando a resposta dinâmica dos conversores estáticos de potência.

2.2 PROCESSOS DE COMUTAÇÃO SUAVE

As perdas por comutação ocorrem pela sobreposição da tensão com a corrente sobre a chave semicondutora. Desta forma, há três processos básicos para se reduzir, ou mesmo eliminar as perdas por comutação: comutação em zero de tensão, comutação em zero de corrente e comutação em zero de corrente e tensão.

2.2.1 Comutação em Zero de Tensão

Uma comutação em zero de tensão é denominada de ZVS (do inglês, Zero Voltage Switching). A Figura 2.2, adaptada de (STEIN et al., 2001), mostra a tensão e a corrente sobre uma chave semicondutora com comutação em zero de tensão – ZVS.

Figura 2.2 – Comutação em zero de tensão (ZVS).

Observa-se da Figura 2.2 que na comutação em zero de tensão (ZVS) a tensão sobre a chave semicondutora anula-se antes da chave entrar em condução. A corrente através da chave semicondutora cresce apenas quando a tensão sobre a mesma é nula. O bloqueio da condução ocorre com perdas: a corrente anula-se enquanto a tensão cresce para o valor nominal.

Desta forma, a entrada em condução é dita verdadeira, pois não há perdas por entrada em condução ($P_{ON}=0$): diz-se que a comutação é ZVS-Verdadeira (STEIN, 2003).

O bloqueio da condução, por sua vez, ocorre com perda não-nula ($P_{OFF}>0$). Normalmente a perda por bloqueio neste caso é menor que a perda por bloqueio em uma comutação dissipativa, como apresentado na Figura 2.1. A comutação neste caso é dita Pseudo-ZVS (STEIN, 2003).

Em (HUA et al., 1994a) introduz-se o termo ZVT – Zero Voltage Transition (Transição em Zero de Tensão). Esta terminologia é muito utilizada em artigos de comutação suave e é utilizada para designar circuitos auxiliares de comutação suave que estão localizados fora do ramo principal de transferência de potência do conversor, sendo acionados apenas nos instantes de comutação das chaves principais do conversor. A Figura 2.3 apresentada em (HUA et al., 1994a) mostra o diagrama de um circuito e as formas de onda de um conversor boost ZVT-PWM. Verifica-se que a chave auxiliar de comutação está localizada fora do ramo

principal de transferência de potência do conversor e é acionada apenas nos instantes de comutação da chave principal do conversor: a chave auxiliar S_1 é acionada apenas antes da chave principal S ser acionada, caracterizando o circuito ZVT.

Figura 2.3 – Circuito e formas de onda de um conversor boost ZVT-PWM.

2.2.2 Comutação em Zero de Corrente

Uma comutação em zero de corrente é denominada de ZCS (do inglês, Zero Current Switching). A Figura 2.4, adaptada de (STEIN et al., 2001), mostra a tensão e a corrente de uma chave semicondutora com comutação em zero de corrente – ZCS.

Figura 2.4 – Comutação em zero de corrente (ZCS).

Verifica-se na Figura 2.4 que na comutação em zero de corrente (ZCS) há perda nula no bloqueio da comutação, onde se diz que ocorre uma comutação ZCS-Verdadeira (STEIN, 2003): a corrente nominal da chave semicondutora anula-se e então a tensão na chave inicia o crescimento para a tensão nominal do circuito, bloqueando a comutação com perda nula ($P_{OFF}=0$).

A entrada em condução ocorre com perda não-nula ($P_{ON}>0$), porém de menor magnitude que em uma comutação dissipativa, como apresentado na Figura 2.1. A comutação neste caso é dita Pseudo-ZCS (STEIN, 2003).

Em (HUA et al., 1994b) introduz-se o termo ZCT – Zero Current Transition (Transição em Zero de Corrente). Como na terminologia ZVT, esta terminologia é muito utilizada em artigos de comutação suave para designar circuitos auxiliares de comutação suave que estão localizados fora do ramo principal de transferência de potência do conversor, sendo acionados apenas nos instantes de comutação das chaves principais do conversor. A Figura 2.5 apresentada em (HUA et al., 1994b) mostra o diagrama de um circuito e as formas de onda de um conversor boost ZCT-PWM. Verifica-se na Figura 2.5 que a chave auxiliar de comutação está localizada fora do ramo principal de transferência de potência do conversor e é acionada apenas nos instantes de comutação da chave principal do conversor: a chave auxiliar S_1 é acionada apenas antes da chave principal S ser desligada, caracterizando o circuito ZCT.

Figura 2.5 – Circuito e formas de onda de um conversor boost ZCT-PWM.

2.2.3 Comutação em Zero de Corrente e Zero de Tensão

A comutação em zero de corrente (ZCS) apresenta perda nula no bloqueio da condução e a comutação em zero de tensão (ZVS) perda nula na entrada em condução. Desta forma, a comutação em zero de corrente e zero de tensão, denominada ZCZVS (do inglês, Zero current and zero voltage switching), apresentará perda nula tanto na entrada quanto no bloqueio da condução. A Figura 2.6, adaptada de (STEIN et al., 2001), apresenta as formas de onda da tensão e da corrente em uma comutação ZCZVS.

Figura 2.6 – Comutação em zero de corrente e tensão (ZCZVS).

Em (STEIN et al., 2002) é apresentado o termo ZCZVT (do inglês, Zero Current and Zero Voltage Transition). O termo ZCZVT corresponde à comutação em zero de corrente e zero de tensão na qual o circuito auxiliar está fora do ramo principal de transferência de potência do conversor e é acionado apenas nos instantes de comutação das chaves principais do conversor.

Na Figura 2.7 tem-se o diagrama de um inversor trifásico ZCZVT proposto em (STEIN et al., 2002) e as formas de onda da tensão e corrente na chave principal S_1 , mostrando que a mesma entra em condução em ZVS e bloqueia a condução em ZCS. As chaves auxiliares são acionadas apenas nos instantes de comutação das chaves principais do inversor: a chave S_{A1} é acionada apenas nos instantes de comutação da chave principal S_1 .

Figura 2.7 – Circuito e formas de onda de um inversor trifásico ZCZVT.

2.3 TÉCNICAS DE COMUTAÇÃO SUAVE APLICADAS EM INVERSORES DE TENSÃO

As técnicas de comutação suave descritas neste capítulo consideram o local onde o circuito auxiliar de comutação suave está localizado na estrutura típica de um inversor de tensão. A Figura 2.8 mostra a estrutura típica de um inversor trifásico de tensão.

Figura 2.8 – Estrutura típica de um inversor trifásico de tensão.

As técnicas de comutação suave aplicadas em inversores de tensão podem ser classificadas de acordo com o local onde o circuito auxiliar de comutação suave está localizado. Esta classificação é dividida em três grandes grupos: comutação de linha, comutação de carga e comutação de chave (STEIN, 2003). A seguir há um breve detalhamento de cada técnica de comutação suave apresentada anteriormente.

2.3.1 Comutação de Linha

A técnica de comutação de linha corresponde à técnica em que o circuito auxiliar de comutação suave está localizado no barramento CC do inversor de tensão. A Figura 2.9, adaptada de (DONG, 2003), apresenta a localização do circuito auxiliar de comutação suave para tal técnica. A técnica de comutação de linha tem como objetivo básico propiciar com que as chaves principais do inversor de tensão entrem em condução em zero de tensão – ZVS.

Esta técnica insere um circuito auxiliar de comutação suave em série com o ramo principal de transferência de potência do inversor, aumentando assim as perdas por condução, o que pode ocasionar o aumento das perdas globais do inversor. E ainda, os elementos em série devem ser dimensionados para operarem nas condições nominais do inversor, contribuindo para o aumento do peso e do volume do mesmo.

Figura 2.9 – Configuração da técnica de comutação de linha.

Os inversores que fazem uso desta técnica de comutação suave podem, normalmente, operar em dois modos de modulação: modulação por densidade de pulso (do inglês, PDM) e modulação por largura de pulso (do inglês, PWM) (DONG, 2003).

A modulação por densidade de pulsos (PDM) sintetiza formas de onda através de um controle da quantidade de pulsos fixos entregues à carga. A forma de onda é sintetizada pelos valores médios das quantidades de pulsos sobre a carga. A modulação em densidade de pulso é mais eficiente para altas frequências de chaveamento: o conteúdo espectral em uma modulação em densidade de pulso é igual ao conteúdo espectral em uma modulação por largura de pulso com frequência de chaveamento 10 vezes menor. Por exemplo, um inversor em PDM operando com 100 kHz terá o mesmo conteúdo espectral que um inversor em PWM operando com apenas 10 kHz (POMÍLIO, 2006).

Mais adiante serão apresentados diversos inversores de tensão que utilizam a técnica de comutação de linha, descrevendo as principais características de cada inversor apresentado.

2.3.2 Comutação de Carga

A técnica de comutação de carga emprega um circuito auxiliar de comutação suave entre a saída do inversor e a carga. A Figura 2.10 apresenta a localização do circuito auxiliar de comutação suave.

O circuito auxiliar de comutação suave empregado na técnica de comutação de carga normalmente é constituído de capacitores e indutores, formando circuitos ressonantes: neste contexto é comum se denominar tais inversores por “inversores ressonantes” (STEIN, 2003). O circuito auxiliar de comutação suave faz com que a tensão e a corrente oscilem, assumindo valores nulos, permitindo assim a comutação das chaves principais do inversor em zero de corrente (ZCS) ou zero de tensão (ZVS).

Figura 2.10 – Configuração da técnica de comutação de carga.

O circuito auxiliar de comutação suave pode estar em série ou em paralelo com a carga, obtendo-se duas subdivisões da técnica de comutação de carga: inversores série ressonantes e inversores paralelo ressonantes (STEIN, 2003).

O circuito auxiliar de comutação suave na técnica de comutação de carga está sujeito aos valores nominais de tensão e corrente do inversor, pois os elementos que o constituem estão no ramo principal de transferência de potência do inversor para a carga. Desta forma, esta técnica de comutação eleva as perdas por condução e também aumenta o volume do inversor,

pois os elementos do circuito auxiliar serão dimensionados para o valor de potência nominal do inversor.

2.3.3 Comutação de Chave

Na técnica de comutação de chave o circuito auxiliar de comutação suave atua diretamente nas chaves principais do inversor, fazendo com que as mesmas comutem em zero de tensão e/ou zero de corrente. A Figura 2.11, adaptada de (DONG, 2003), apresenta a localização do circuito auxiliar de comutação suave para a técnica de comutação de chave.

Figura 2.11 – Configuração da técnica de comutação de chave.

Da Figura 2.11 verifica-se que o circuito auxiliar de comutação suave para a técnica de comutação de chave não está em série com o ramo principal de transferência de potência do inversor. Ainda mais, o circuito auxiliar é acionado apenas nos instantes de comutação das chaves principais do inversor, com algumas exceções.

Desta forma, o circuito auxiliar não é dimensionado para os valores nominais de potência do inversor e assim seu volume é reduzido. Além disto, as perdas por condução do circuito auxiliar são reduzidas, pois o mesmo é acionado apenas nos instantes de comutação das chaves principais do inversor.

O circuito auxiliar proporciona para as chaves principais do inversor a comutação em zero de tensão e/ou corrente. Desta forma, há três subdivisões para esta técnica de comutação:

transição em zero de corrente (ZCT), transição em zero de tensão (ZVT) e transição em zero de corrente e tensão (ZCZVT).

2.4 CLASSIFICAÇÃO DOS INVERSORES DE COMUTAÇÃO SUAVE

Neste trabalho apresentaram-se os processos de comutação em zero de corrente e zero de tensão e as técnicas de comutação de linha, de carga e de chave. A partir das características apresentadas é possível se obter uma classificação para os inversores de comutação suave a fim de classificá-los em grupos com características semelhantes (DONG, 2003).

A Figura 2.12 apresenta uma classificação para os inversores de tensão de comutação suave sob o contexto deste trabalho: a partir das técnicas apresentadas e visando o estudo de inversores de tensão com comutação suave obtém-se a classificação apresentada na Figura 2.12.

Figura 2.12 – Classificação dos inversores de comutação suave.

Desta forma, por exemplo, verifica na Figura 2.12 que os inversores de tensão com a técnica de comutação de linha podem operar em modulação por densidade de pulso (PDM) ou modulação por largura de pulso (PWM). Esta classificação sintetiza as características

anteriormente apresentadas para os processos e técnicas de comutação suave que são utilizadas em inversores de tensão e foram anteriormente apresentadas neste trabalho.

A classificação apresentada na Figura 2.12 relaciona as técnicas de comutação aplicadas em inversores de tensão e os processos de comutação suave sob o contexto deste trabalho, não tendo como objetivo obter uma classificação geral para todos os inversores de tensão de comutação suave que possam ser encontrados na literatura. Esta classificação será útil para melhor referenciar a revisão bibliográfica efetuada para os diversos inversores de comutação suave analisados.

2.5 INVERSORES DE TENSÃO COM COMUTAÇÃO SUAVE

A seguir tem-se uma revisão bibliográfica de vários inversores de tensão com comutação suave, descrevendo as suas principais características e princípios de funcionamento, mostrando a relação de cada inversor com a classificação apresentada anteriormente.

2.5.1 Inversores de Comutação de Linha

Diversos inversores com a técnica de comutação de linha foram propostos por diversos autores. O inversor apresentado em (DIVAN, 1989) é um exemplo clássico de um inversor de tensão com a técnica de comutação de linha e modulação por densidade de pulsos. Na Figura 2.13 tem-se o circuito do referido inversor (RDCL – Resonant DC-Link).

Figura 2.13 – Inversor de comutação de linha (DIVAN, 1989).

Da Figura 2.13 verifica-se que o inversor apresentado em (DIVAN, 1989) possui a estrutura típica de um inversor trifásico de tensão com um circuito auxiliar de comutação suave no barramento CC do inversor.

O circuito auxiliar de comutação suave apresentado oscila a tensão no Capacitor C_r periodicamente, de tal modo que as chaves principais do inversor comutem em zero de tensão (ZVS). Desta forma, uma vez que as chaves principais do inversor devem comutar apenas nos instantes de zero de tensão do capacitor C_r não é possível a utilização da modulação por largura de pulsos e o inversor deverá ser modulado por densidade de pulsos: a tensão no capacitor C_r é pulsada e o circuito de comutação suave não permite o controle da largura dos pulsos, não permitindo assim o uso da estratégia PWM.

A chave S é a responsável por armazenar energia no indutor L: esta chave é acionada e garante que a corrente no indutor L seja a corrente necessária para a tensão no capacitor C_r se anular, garantindo a comutação em zero de tensão.

Considerando uma carga indutiva, no instante em que a tensão no capacitor C_r se anula tem-se que o diodo de roda livre da chave S entra em condução e a corrente no indutor L é menor que a corrente na carga: neste instante, com D conduzindo, S é acionado e entrará em condução em zero de tensão (ZVS) quando a corrente do indutor se tornar maior que a corrente da carga. Neste instante, tem-se a tensão V_s diretamente aplicada em L e a corrente cresce linearmente até o valor necessário para garantir que a tensão no capacitor C_r se anule (corrente de controle - $I_{L\phi}$). Note, desta forma, que a função da chave S pode ser executada pelas chaves principais do inversor a partir de um controle adequado das mesmas, reduzindo o circuito – Figura 2.14 (DIVAN, 1989).

Figura 2.14 – Simplificação do circuito do inversor (DIVAN, 1989).

O circuito equivalente para o inversor é apresentado na Figura 2.15 (DIVAN, 1989): as chaves principais do inversor e a carga são modeladas por uma fonte de corrente constante, correspondendo a uma carga fortemente indutiva. A partir deste circuito (DIVAN, 1989) apresenta toda a modelagem para o circuito auxiliar de comutação suave para cada pulso no capacitor C_r do inversor apresentado. O circuito equivalente apresentado modela também as perdas ôhmicas do indutor L .

Figura 2.15 – Circuito equivalente do inversor de comutação suave (DIVAN, 1989).

A partir da modelagem apresentada em (DIVAN, 1989) foi realizada uma simulação no Matlab[®] para o circuito equivalente da Figura 2.15 com: $V_s=180V$, $R=30\Omega$, $L=500mH$, $C_r=10\mu F$ e $I_x=2A$. Os valores apresentados são apenas ilustrativos para mostrar as características do funcionamento do inversor proposto em (DIVAN, 1989): os valores práticos de L e C_r devem ser escolhidos convenientemente para o inversor que se deseja projetar.

A Figura 2.16 mostra o ajuste da corrente necessária para que a tensão no capacitor C_r se anule - $I_{L\phi}$.

Figura 2.16 – Ajuste da corrente de controle $I_{L\phi}$.

Verifica-se da Figura 2.16 que é necessário que a corrente de controle $I_{L\phi}$ seja de 2,85 A, sendo um pouco maior que a corrente de carga ($I_x = 2$ A). Para os casos em que a corrente de controle foram menores, $I_{L\phi} = 2$ A e $I_{L\phi} = 2,5$ A, tem-se que a tensão no capacitor não se anula, pois a energia armazenada no indutor L nestes casos não é capaz de suprir as perdas do circuito. Agora, para os casos em que a corrente de controle foram maiores, $I_{L\phi} = 3$ A e $I_{L\phi} = 3,2$ A, tem-se picos muito elevados de tensão no capacitor C_r .

A Figura 2.17 mostra a tensão no capacitor C_r com a corrente de controle ajustada para 2,85 A.

Figura 2.17 – Tensão no capacitor C_r para a corrente de controle de 2,85 A.

Nota-se da Figura 2.17 que a tensão no capacitor anula-se quando $t=12$ ms, permitindo com que as chaves principais do inversor comutem em zero de tensão. Neste instante tem-se que o diodo em antiparalelo com a chave S entra em condução e inicia-se um novo ciclo do controle.

A Figura 2.18 a seguir mostra o plano de fase para o circuito auxiliar de comutação suave descrito anteriormente: este plano de fase foi obtido por meio da simulação efetuada. Nota-se do plano de fase que a tensão no capacitor C_r é inicialmente nula, com a corrente no indutor L de 2,85 A (corrente de controle). No final do ciclo a tensão volta a se anular, com a corrente no indutor L menor que a corrente da carga $I_x = 2$ A, etapa em que o diodo em antiparalelo com a chave S entra em condução.

Figura 2.18 – Plano de fase obtido por simulação do circuito proposto por (DIVAN, 1989).

Da Figura 2.16 verifica-se que para o melhor caso de ajuste da corrente de controle a máxima tensão de pico do capacitor C_r é ligeiramente maior que o dobro da tensão V_s . Sendo assim, as chaves principais do inversor ficarão sujeitas a uma tensão maior que duas vezes a tensão do barramento CC do inversor (V_s).

Conforme visto anteriormente, este inversor não suporta a modulação por largura de pulso: a Figura 2.19 (DONG, 2003) mostra a modulação por densidade de pulso neste inversor.

Figura 2.19 – Modulação por densidade de pulsos no inversor proposto em (DIVAN, 1989).

Verifica-se que este inversor é capaz de proporcionar comutação em zero de tensão nas chaves principais do inversor, porém não é capaz de efetuar a modulação por largura de pulso e ainda, as chaves principais do inversor estão sujeitas a picos maiores que o dobro da tensão de entrada – V_s . Esta topologia de inversor eleva consideravelmente as perdas por condução, pois um indutor é adicionado em série com o ramo principal de transferência de potência do inversor: para correntes elevadas as perdas por condução tornam-se muito significativas, pois as mesmas são proporcionais com o quadrado da corrente. Desta forma, a eficiência global deste inversor pode ficar comprometida pelos níveis de corrente envolvidos, que poderão ocasionar elevadas perdas por condução no indutor L .

Com o intuito de resolver o problema dos altos picos de tensão nas chaves do inversor é apresentado um novo inversor de comutação de linha com modulação por densidade de pulsos em (DIVAN; SKIBINSKI, 1989). Este inversor explora os conceitos do inversor de Link-CC ressonante, apresentado anteriormente – RDCL (DIVAN, 1989), acrescentando um circuito para grampeamento da tensão de barramento CC do inversor. Este inversor é conhecido como inversor de Link-CC ressonante com grampeamento ativo (do inglês, ACRDCLI – Active Clamped Resonant DC-Link Inverter).

A Figura 2.20 mostra o circuito do inversor proposto em (DIVAN; SKIBINSKI, 1989): verifica-se que foram adicionados ao circuito da Figura 2.13 um capacitor e uma chave para constituírem o circuito de grampeamento ativo de tensão.

O inversor ACRDCL opera de forma similar ao inversor RDCL: a tensão no barramento CC oscila, proporcionando que as chaves do inversor comutem em zero de tensão. Da mesma forma que no inversor RDCL, o inversor ACRDCL não é capaz de operar com modulação por largura de pulso e, portanto, faz uso da modulação por densidade de pulso. A fim de se obter o conteúdo harmônico próximo ao obtido com um inversor com modulação PWM, tem-se que a

freqüência do circuito ressonante deve ser de quatro a seis vezes maior que a freqüência de chaveamento do inversor PWM (DIVAN, 1996).

Figura 2.20 – Inversor com link cc ressonante e grampeamento ativo de tensão do barramento cc (DIVAN; SKIBINSKI, 1989).

A Figura 2.21 mostra o circuito equivalente para análise e modelagem do inversor ACRDCL.

Figura 2.21 – Circuito equivalente do inversor ACRDCL (DIVAN; SKIBINSKI, 1989).

O capacitor C_c irá operar de modo a grampear a tensão de barramento cc do inversor: para tanto o controle do circuito auxiliar de comutação suave deve carregá-lo previamente com a tensão $(K-1) \cdot V_s$. Este controle não será aqui apresentado e pode ser obtido em (DIVAN; VENKATARAMANAN, 1993) em maiores detalhes.

A Figura 2.22, adaptada de (DONG, 2003), mostra as formas de onda da tensão no inversor: verifica-se que a tensão do inversor é grampeada em KV_s . A redução dos altos picos

de tensão no barramento CC do inversor é uma das grandes vantagens que o inversor ACRDCL apresenta com relação ao inversor RDCL.

Figura 2.22 – Formas de onda da tensão no inversor ACRDCL.

A Figura 2.23 mostra a forma de onda linearizada da tensão no barramento CC para o inversor ACRDCL.

Figura 2.23 – Forma de onda da tensão no barramento cc do inversor ACRDCL (DIVAN; SKIBINSKI, 1989).

A Figura 2.23 é linearizada e considera que os tempos de acionamentos das chaves são muito pequenos quando comparados com t_a e t_c . De (DIVAN; SKIBINSKI, 1989), o período do ciclo de ressonância do Link-CC (T_R) é dado pela equação 2.1.

$$T_R = 2 \cdot \sqrt{L \cdot C_r} \cdot \left[\cos^{-1}(1 - K) + \frac{\sqrt{K \cdot (2 - K)}}{K - 1} \right] \quad \text{Equação 2.1}$$

Verifica-se assim que a frequência de operação do inversor ACRDCL está relacionada com a constante K de grampeamento de tensão. A Figura 2.24 mostra a relação de $(T_R / 2\sqrt{LC_r})$ com a constante K.

Figura 2.24 – Relação de T_R com a constante K de grampeamento de tensão.

O caso em que $K \geq 2$ corresponde a picos de tensão maior que o dobro da tensão V_S do inversor sobre as chaves do mesmo: esta situação corresponde ao inversor RDCL. Desta forma, a constante K não deve ser superior a 2 para a finalidade do inversor ACRDCL.

Para os casos em que a constante de grampeamento de tensão K seja menor que 2 tem-se que a frequência de operação do inversor diminui com a diminuição de K: quando K tende a 1 tem-se que a frequência de operação do inversor ACRDCL tende para zero.

Desta forma, dados os valores de L e C a faixa de frequência de operação do inversor ACRDCL fica limitada, dentro de uma faixa de operação. No entanto, é possível redimensionar L e C para obter-se outra frequência de operação do inversor.

O projetista deve ponderar entre os valores de L e C, a frequência de operação desejada e a máxima constante de grampeamento de tensão, a qual é sugerida estar entre 1.3 e 1.5 (DIVAN; SKIBINSKI, 1989).

O inversor ACRDCL resolve o problema dos altos picos de tensão nas chaves do inversor RDCL, mas ainda é modulado em densidade de pulso e apresenta o circuito auxiliar de comutação em série com o ramo principal de transferência de potência do inversor, contribuindo para elevar as perdas por condução do mesmo.

Os inversores RDCL e ACRDCL apresentados anteriormente nesta revisão bibliográfica operam com modulação em densidade de pulsos e apresentam um indutor em série com o ramo principal de transferência de potência do inversor. Este indutor deve ser dimensionado nos valores nominais de potência do inversor e, desta forma, além de contribuir com o aumento das perdas de condução, contribuem também para o aumento de peso e volume do inversor. Diversas topologias de inversores de comutação de linha foram propostas com o intuito de possibilitar a modulação por largura de pulso: (PAN; LUO, 2004) propõem um inversor de comutação de linha para operação PWM.

A Figura 2.25 mostra o circuito equivalente do inversor proposto em (PAN; LUO, 2004): note que as chaves principais do inversor e a carga foram suprimidas e modeladas por uma fonte de corrente constante.

Figura 2.25 – Circuito equivalente do inversor proposto em (PAN; LUO, 2004).

Da Figura 2.25 verifica-se que o circuito auxiliar de comutação suave não possui um indutor em série com o ramo principal de transferência de potência do inversor, mas sim uma chave semicondutora (IGBT). O indutor L_r é acionado apenas nos instantes de comutação do barramento CC pelos tiristores S_a e S_b . A tensão no barramento CC é suavizada pela

ressonância do indutor L_r e do capacitor C_r . As chaves principais do inversor são modeladas, em conjunto com a carga indutiva, por uma fonte de corrente constante.

Este circuito auxiliar é capaz de controlar totalmente a tensão do barramento CC: não apenas o instante de subida da tensão do barramento CC é controlado, mas também o instante de descida, possibilitando o controle por largura de pulso de tensão (PWM). A Figura 2.26 mostra os sinais de controle do circuito auxiliar apresentado na Figura 2.25.

Figura 2.26 – Sinais de controle do circuito auxiliar de comutação (PAN; LUO, 2004).

O acionamento do circuito auxiliar é dividido em seis modos de operação.

Modo 0 ($0 < t < t_0$): neste modo de operação o barramento CC está com a tensão de entrada V_S (a tensão sobre o capacitor C_r é igual a V_S). Os tiristores S_a e S_b estão desligados e não há circulação de corrente no indutor L_r . Verifica-se que a perda por condução do circuito auxiliar é sobre o IGBT e não mais sobre o indutor L_r , como nos inversores RDCL e ACRDCL. A Figura 2.27 mostra os elementos ativos no modo 0.

Figura 2.27 – Elementos ativos no modo 0 (PAN; LUO, 2004).

Modo 1 ($t_0 < t < t_1$): em t_1 o circuito auxiliar tornará nula a tensão no barramento CC. Para isto, em t_0 envia-se um pulso em S_a e desliga-se o IGBT S_L . O IGBT S_L irá desligar em zero de tensão (Pseudo-ZVS) devido ao capacitor C_r . O pulso em S_a irá causar a ressonância entre L_r e C_r , fazendo com que a tensão no capacitor C_r se anule: neste instante, t_1 , a corrente em L_r também se anula, desligando o tiristor S_a em zero de corrente (ZCS). A Figura 2.28 mostra os elementos ativos no modo 1.

Figura 2.28 – Elementos ativos no modo 1 (PAN; LUO, 2004).

Modo 2 ($t_1 < t < t_2$): a partir de t_1 a tensão no barramento CC se anula e neste instante nenhuma chave auxiliar (S_a , S_b e S_L) está conduzindo. Neste instante as chaves principais do inversor podem comutar em zero de tensão (ZVS) e a corrente da carga flui através do diodo de roda livre D. A Figura 2.29 mostra os elementos ativos no modo 2.

Figura 2.29 – Elementos ativos no modo 2 (PAN; LUO, 2004).

Modo 3 ($t_2 < t < t_3$): este modo é responsável para elevar a tensão do barramento CC. Em t_2 aplica-se um pulso em S_b que entra em condução em zero de corrente (ZCS), pois a corrente da carga está circulando pelo diodo de roda livre D . Desta forma tem-se a tensão $V_s/2$ sobre o indutor L_r e a corrente i_{Lr} cresce linearmente, enquanto a corrente em D cai linearmente. Em t_3 a corrente i_{Lr} é igual a corrente da carga, I_O e então o diodo D desliga em zero de corrente. A Figura 2.30 mostra os elementos ativos no modo 3.

Figura 2.30 – Elementos ativos no modo 3 (PAN; LUO, 2004).

Modo 4 ($t_3 < t < t_4$): em t_3 a corrente i_{Lr} iguala-se à corrente da carga I_O e o diodo de roda livre D bloqueia em ZCS. Neste instante a tensão no capacitor C_r cresce devido à corrente i_{Lr} através de S_b . Em t_4 a tensão no capacitor C_r atinge V_s e neste instante o IGBT S_L é acionado em zero de tensão (ZVS). Desta forma a tensão no barramento CC é igual à V_s e a corrente da carga irá fluir por S_L . A Figura 2.31 mostra os elementos ativos no modo 4.

Figura 2.31 – Elementos ativos no modo 4 (PAN; LUO, 2004).

Modo 5 ($t_4 < t < t_5$): após S_L ser acionado tem-se que a tensão em L_r é de $-V_s/2$ e então a corrente no indutor L_r , i_{L_r} , irá decair linearmente. Quando i_{L_r} anular-se tem-se que o tiristor S_b irá desligar em zero de corrente (ZCS). Neste instante S_L está conduzindo e entregando potência ao inversor e o ciclo de operação deste circuito auxiliar retoma para o modo 0. A Figura 2.32 mostra os elementos ativos no modo 5.

Figura 2.32 – Elementos ativos no modo 5 (PAN; LUO, 2004).

Verificou-se que o controle do inversor proposto em (PAN; LUO, 2004) é mais complexo que o controle de outros inversores, como o inversor RDCL. Verifica-se também que a utilização de tiristores para as chaves S_a e S_b simplifica os controles de desligamento (turn-off) destas chaves neste circuito. Os tiristores S_a e S_b devem ser do tipo “fast”: caso se utilize tiristores lentos estes irão limitar a frequência de operação do inversor.

Verifica-se assim que este inversor suporta a modulação em largura de pulso (PWM) e não apresenta picos de alta tensão nas chaves principais do inversor. Além disto, este inversor tem

um IGBT em série com o ramo principal de transferência de potência e não mais um indutor, como nos inversores RDCL e ACRDCL: a perda por condução no indutor é proporcional ao quadrado da corrente, enquanto a perda por condução no IGBT é diretamente proporcional à corrente e, neste caso, este inversor terá a sua perda de comutação reduzida, pois executa a comutação em zero de tensão (ZVS).

Desta forma, esta revisão bibliográfica apresentou diversas topologias de inversores de tensão que fazem uso da técnica de comutação de linha. Diversas outras topologias podem ser encontradas na literatura e que não serão aqui apresentadas: (MALESANI et al., 1995), (JUNG et al., 1996), (OH; YOUN, 1999), (WANG et al., 1997) e (ANDRADE et al., 2001).

2.5.2 Inversores de Comutação de Carga

Os inversores de tensão de comutação de carga possuem o circuito auxiliar entre a saída do inversor e a carga. O circuito auxiliar normalmente é constituído de capacitores e indutores de tal modo que as formas de onda da tensão e corrente oscilem, assumindo valores nulos, possibilitando assim a comutação em zero de tensão ou corrente.

Em STEIN (2003 *apud* BHAT; DEWAN, 1989) apresenta-se um circuito genérico que representa as várias configurações dos inversores de comutação de carga. A análise deste circuito genérico irá facilitar a análise de diferentes configurações (inversor série ressonante e inversor paralelo ressonante) bastando para isto abrir ou então curto-circuitar determinadas partes deste circuito. A Figura 2.33 mostra o circuito genérico para comutação de carga.

Figura 2.33 – Circuito genérico para comutação de carga STEIN (2003 *apud* BHAT; DEWAN, 1989).

A partir do circuito apresentado na Figura 2.33 é possível se implementar um circuito auxiliar série ressonante ou paralelo ressonante. Para o inversor série ressonante basta abrir o capacitor C_P e o indutor L_P , inserindo a carga em série, conforme a Figura 2.34.

Figura 2.34 – Circuito de comutação de carga – série ressonante.

A Figura 2.35 traz uma configuração para o inversor paralelo ressonante, onde L_{s1} e C_{s1} foram curto-circuitados.

Figura 2.35 – Circuito de comutação de carga – paralelo ressonante.

Os circuitos auxiliares dos inversores de tensão de comutação de carga estão sujeitos a altos valores de tensão e corrente, pois os elementos ressonantes estão em série com o ramo principal de transferência de potência do inversor. Com relação às perdas do circuito auxiliar tem-se que o mesmo apresenta grandes perdas por condução. Além disto, a frequência de operação do inversor série ressonante ou paralelo ressonante está “amarrada” pela frequência do circuito tanque auxiliar.

Maiores detalhes sobre inversores de comutação de carga não serão aqui apresentados por não estarem no escopo deste trabalho. No entanto, diversos estudos sobre tais inversores podem ser encontrados na literatura, tal como em (KAZIMIERCZUK; CRAVENS, 1996), (CHUDNOVSKY et al., 1997), (BHAT; BELAGULI, 1997), entre outros.

2.5.3 Inversores de Comutação de Chave

Os inversores que utilizam a técnica de comutação de chave não possuem o circuito auxiliar em série com o ramo principal de transferência de potência do inversor reduzindo as perdas relacionadas ao circuito auxiliar de comutação. Desta forma, observam-se, na literatura especializada em eletrônica de potência, diversas topologias de inversores de comutação de chave: serão apresentadas aqui as principais topologias encontradas na revisão bibliográfica efetuada e que são pertinentes ao trabalho.

Em (DIVAN, SKIBINSKI, 1989) é apresentado o inversor de pólo ressonante (do inglês, RPI – Resonant Pole Inverter): este inversor utiliza o conceito de pólo ressonante, conceito este também apresentado em (PATTERSON; DIVAN, 1991) e é aplicado em conversores DC-DC. O circuito auxiliar do inversor de pólo ressonante, também descrito em (DONCKER; LYONS, 1990), é apresentado na Figura 2.36.

Figura 2.36 – Circuito auxiliar do inversor de pólo ressonante (DIVAN, SKIBINSKI, 1989).

Da Figura 2.36 verifica-se que o circuito auxiliar do inversor de pólo ressonante é constituído por dois capacitores ressonantes, C_{r1} e C_{r2} , um indutor ressonante L_r e por uma fonte auxiliar de alimentação, que é formada pela divisão de V_{DC} pelos capacitores auxiliares C_{F1} e C_{F2} .

A operação do inversor de pólo ressonante considera a ressonância entre os capacitores C_{r1} e C_{r2} e o indutor L_r . Considere inicialmente S_2 em condução: a corrente I_r decresce linearmente com S_2 conduzindo. A energia acumulada no indutor L_r atinge o valor necessário para a ressonância e então a chave S_2 é desligada em zero de tensão (pseudo-ZVS), condição garantida por C_{r2} . Neste instante a tensão no capacitor C_{r2} sobe e ao atingir o valor da tensão de barramento CC, V_{dc} , é grampeada por D_1 que entra em condução. Desta forma, neste momento pode-se acionar a chave S_1 em zero de corrente e também zero de tensão, pois D_1 está conduzindo. Com D_1 em condução e a tensão em C_{r2} grampeada em V_{dc} , tem-se que a corrente no indutor L_r irá crescer linearmente e, no instante que for igual à corrente de saída I_o , o diodo D_1 bloqueia a condução e a chave S_1 passa a fornecer corrente para a carga. Da mesma forma que S_2 , S_1 é desligada em pseudo-ZVS por C_{r1} quando a energia acumulada no indutor L_r for suficiente para a ressonância.

Como se pode observar, as chaves do inversor de pólo ressonante estarão sujeitas aos picos de corrente do circuito ressonante e ainda tem-se que o indutor L_r estará energizado continuamente, contribuindo com o aumento nas perdas por condução. Desta forma, no inversor de pólo ressonante, o circuito auxiliar de comutação suave está localizado fora do ramo principal de transferência de potência do inversor, mas permanece ligado continuamente, aumentando também as perdas por condução.

Em (CHERITI et al., 1992) é proposta uma modificação no inversor de pólo ressonante, como apresentado na Figura 2.37.

Figura 2.37 – Inversor de pólo ressonante modificado (CHERITI et al., 1992).

No inversor de pólo ressonante modificado, os capacitores, que antes faziam parte da fonte auxiliar de tensão, C_{F1} e C_{F2} , agora atuam também como capacitores ressonantes, C_{r3} e C_{r4} , tendo seu volume/peso diminuído consideravelmente. A operação deste inversor é similar à operação do RPI e agora a corrente do indutor L_r fica em roda livre pelos diodos D_{A1} e D_{A2} . Este inversor também apresenta perdas elevadas por condução, pois o indutor L_R está constantemente energizado.

Dentro dos conversores de pólo ressonante há também o inversor de pólo ressonante auxiliar (ARPI – Auxiliary Resonant Pole Inverter) DONCKER et al (1990 apud DONCKER; STEIGERWALD; DIVAN, 1990). A Figura 2.38 mostra o circuito do inversor de pólo ressonante auxiliar.

Figura 2.38 – Inversor de pólo ressonante auxiliar DONCKER et al. (1990 apud DONCKER; STEIGERWALD; DIVAN, 1990).

Observa-se a adição das chaves S_{A1} e S_{A2} e agora os capacitores C_{r3} e C_{r4} são utilizados para propiciar a comutação em zero de tensão em tais chaves durante o bloqueio das mesmas. A grande vantagem desta topologia é a redução do stress de corrente em todas as chaves para 1 – 1,5 p.u. e ainda a diminuição das perdas de condução pelo indutor L_r (DONCKER; LYONS, 1990).

Assim, apresentou-se o inversor de pólo ressonante e as suas variações topológicas, verificando-se que os mesmos apresentam perdas por condução elevadas no circuito auxiliar de comutação suave, pois estes nunca ficam desligados, permanecendo energizados continuamente. Desta forma, diversas outras topologias surgiram com o intuito de acionarem o circuito auxiliar apenas nos instantes de comutação das chaves principais do inversor, reduzindo as perdas por condução no circuito auxiliar, contribuindo para o aumento da eficiência do inversor.

Neste contexto, de apenas acionar o circuito auxiliar nos instantes de comutação das chaves principais do inversor, tem-se o inversor com pólo ressonante auxiliar comutável (ARCP – Auxiliary Resonant Commutated Pole) apresentado em (DONCKER; LYONS, 1990). Na Figura 2.39 tem-se um inversor trifásico de pólo ressonante auxiliar comutável adaptada de (DONG, 2003).

Figura 2.39 – Inversor trifásico de pólo ressonante auxiliar comutável (ARCP) adaptada de (DONG, 2003).

O circuito auxiliar de comutação suave ARCP opera apenas nos instantes de comutação das chaves principais do inversor de tensão. O circuito auxiliar é composto pelo capacitor de snubber C_s , pelo indutor ressonante L_x e pela chave auxiliar S_x . A chave S_x é uma chave bidirecional, sendo constituída por duas chaves para cada circuito auxiliar, como por exemplo, S_{x1} e S_{x2} para o circuito auxiliar do ponto A (i_{ax}). A Figura 2.40, adaptada de (DONG, 2003), apresenta as formas de onda para comutar de D_2 para S_1 .

Figura 2.40 – Formas de onda do inversor ARCP comutando de D_2 para S_1 adaptada de (DONG, 2003).

Anteriormente ao instante t_1 tem-se que a corrente i_a está fluindo por D_2 : em t_1 aciona-se S_{x2} em zero de corrente devido a L_{x1} – a tensão em L_{x1} é $V_{dc}/2$ e a corrente i_{ax} cresce linearmente, até atingir i_a em t_2 . Desta forma, a corrente i_{D2} cai linearmente, anulando-se em

t_2 . Logo após o instante t_2 , S_2 conduz a diferença de corrente entre i_{ax} e i_a . A corrente i_{ax} atinge $i_{ax} + i_{boost}$ em t_3 , quando a chave S_2 é desligada. Em t_3 inicia a ressonância entre L_{x1} e os capacitores de snubber C_s . Desta forma, a tensão da chave S_1 se anula em t_4 , instante em que a tensão no capacitor C_s paralelo a S_2 atinge V_{DC} . Em t_4 D_1 inicia a condução, quando i_{ax} vale $i_{ax} + i_{boost}$: a tensão em L_{x1} muda de $V_{DC}/2$ para $-V_{DC}/2$ e a corrente i_{ax} cai linearmente. Em t_5 a corrente em D_1 se anula, ou seja, a corrente i_{ax} iguala-se a corrente da carga, i_a . Neste instante, t_5 , tem-se que a chave S_1 é acionada em zero de tensão (ZVS). A partir de t_5 a corrente em S_1 cresce, enquanto a corrente i_{ax} decai, ambas linearmente. Em t_6 a corrente i_{ax} anula-se e a chave S_{x2} pode então ser desligada em zero de corrente (ZCS).

No inversor ARCP as chaves principais entram em condução (turn-on) sobre a condição ZVS devido ao circuito auxiliar e bloqueiam a condução em pseudo-ZVS, devido aos capacitores de snubber. Deste modo, as chaves principais do inversor ARCP operam em ZVS, como a Figura 2.2.

Em (LI et al., 2000a) é apresentado um inversor trifásico com transição em zero de corrente, usando seis chaves no circuito auxiliar. A Figura 2.41, adaptada de (DONG, 2003), apresenta este inversor trifásico ZCT.

Figura 2.41 – Inversor trifásico ZCT com seis chaves auxiliares (DONG, 2003).

Segundo (DONG, 2003), este inversor ZCT é uma versão aprimorada da versão apresentada em (HUA et al., 1993) e (MAO et al., 1996). Este inversor possui, conforme a Figura 2.41, três braços independentes de auxílio à comutação suave: cada braço é constituído de um circuito tanque série ressonante, um indutor L_x e um capacitor C_x , dois IGBTs e dois diodos de roda livre.

Este inversor realiza a comutação em zero de corrente para todas as chaves e diodos, eliminando as perdas por turn-off e reduzindo as perdas para turn-on, minimizando o problema da recuperação reversa nos diodos (DONG, 2003).

O controle das chaves do inversor da Figura 2.41 é sensível ao sentido da corrente da carga. A Figura 2.42, adaptada de (LI et al., 2000a), apresenta os sinais de controle simplificados para correntes positivas e negativas.

Figura 2.42 – Controle para corrente de carga positiva e negativa (LI et al., 2000a).

As chaves auxiliares S_{x1} e S_{x2} são acionadas em função da corrente de carga ser positiva ou negativa: verifica-se da Figura 2.42 a simetria no acionamento do inversor para corrente de carga positiva e negativa. Desta forma, segue-se a seguir uma breve descrição do controle deste inversor apenas para corrente positiva, uma vez que para a corrente de carga negativa a

análise é simétrica: a Figura 2.43, adaptada de (LI et al., 2000a), mostra as principais formas de onda para corrente positiva de carga.

Figura 2.43 – Formas de onda do inversor ZCT (LI et al., 2000a).

Da Figura 2.43, antes de S_1 ser acionada aciona-se S_{x2} em t_0 , quando L_{x1} inicia a ressonância com C_{x1} e a corrente i_{ax} atinge o pico negativo, anulando-se em t_1 : após este instante i_{ax} assume o valor positivo e flui por D_{x2} , quando S_{x2} pode ser desligado em zero de corrente. Em t_2 a corrente i_{ax} atinge a corrente de carga i_{load} e o diodo D_2 bloqueia em zero de corrente. Agora, com S_1 e D_1 não conduzindo, tem-se que toda a corrente da carga flui pelo circuito tanque, carregando C_{x1} . Entre t_2 e t_3 a corrente em L_{x1} é constante, portanto a tensão sobre L_{x1} é nula e assim a tensão sobre S_1 é a soma entre a tensão do barramento CC, V_{DC} , e a tensão V_x . Desta forma, em t_3 a tensão sobre S_1 é menor que a tensão V_{DC} e a chave é ligada em pseudo-ZCS, com um alívio no stress de tensão. Entre t_2 e t_3 o diodo D_2 também desliga em zero de corrente, pois o circuito tanque fornece a corrente para a carga, como explicado anteriormente. Agora, a partir de t_3 , com a condução de S_1 a corrente i_{ax} diminui, anulando-se em t_4 , fazendo com que o diodo D_{x2} bloqueie em zero de corrente. O circuito tanque é

desconectado da carga neste momento e a chave principal S_1 passa a fornecer toda a corrente para a carga. O capacitor C_{x1} permanece com a tensão negativa neste período de tempo.

Antes de se desligar S_1 liga-se S_{x1} em t_5 , iniciando um novo processo de ressonância entre L_{x1} e C_{x1} : neste processo i_{ax} aumenta positivamente e a corrente em S_1 diminui. Em t_6 tem-se que a corrente i_{ax} ultrapassa a corrente de carga i_{load} fazendo com que D_1 conduza a corrente remanescente do circuito auxiliar. Em t_7 a corrente i_{ax} volta a ficar igual a corrente de carga. Desta forma, verifica-se que entre t_6 e t_7 a corrente em S_1 é nula e, portanto, a chave S_1 deve ser desligada entre t_6 e t_7 e desligará em zero de corrente (ZCS), com perda de comutação nula. Em t_7 tem-se que D_1 pára de conduzir em zero de corrente e entre t_7 e t_8 a corrente de carga flui apenas pelo circuito tanque, carregando o capacitor C_{x1} , atingindo V_{DC} em t_8 , polarizando diretamente o diodo D_2 . Agora, com V_{DC} aplicado ao circuito tanque tem-se uma nova ressonância entre L_{x1} e C_{x1} e a corrente i_{ax} anula-se em t_9 , enquanto V_x atinge o seu pico neste mesmo instante. Uma vez que a tensão sobre o capacitor C_{x1} ainda é maior que a tensão do barramento, V_{DC} , tem-se que ainda há oscilações e a corrente i_{ax} inverte o seu sentido, fluindo agora por D_{x1} : neste instante pode-se desligar S_{x1} sob a condição de corrente nula – ZCS. A partir de t_8 pode-se ligar a chave S_2 . Em t_{10} i_{ax} anula-se e o diodo D_{x1} desliga-se em zero de corrente. A corrente de carga i_{load} flui através do diodo D_2 .

Um dos desafios desta topologia é a escolha adequada dos valores dos elementos ressonantes do circuito tanque de tal modo a garantir a comutação em zero de corrente sem que o tempo de ressonância seja muito elevado. Em (LI et al., 2000a) encontram-se maiores detalhes do funcionamento e também dimensionamento deste inversor trifásico ZCS com seis chaves.

Segundo (LI et al., 2000b), um inversor ZCT com seis chaves no circuito auxiliar apresenta melhor desempenho que um inversor ZCT com menos de seis chaves no circuito auxiliar, porém apresenta perda com relação a custo e volume. Desta forma, (LI et. al., 2000b)

apresenta um inversor ZCT com apenas três chaves no circuito auxiliar e que deve apresentar um bom desempenho, com custo reduzido. A Figura 2.44, adaptada de (DONG, 2003) apresenta o circuito deste inversor ZCT com três chaves no circuito auxiliar.

Figura 2.44 – Inversor trifásico ZCT com três chaves (DONG, 2003).

O inversor apresentado na Figura 2.44 possui três circuitos auxiliares independentes para a comutação suave no inversor: cada circuito auxiliar realiza a comutação suave de seu respectivo braço do inversor. Na Figura 2.45, adaptada de (DONG, 2003) tem-se o circuito para apenas um braço do inversor.

Figura 2.45 – Circuito para um braço do inversor ZCT com três chaves proposto em (LI et al., 2000b).

O acionamento das chaves auxiliares deste inversor também é sensível ao sentido da corrente de carga. Na Figura 2.46 tem-se os sinais para a corrente de carga positiva e na Figura 2.47 os sinais para a corrente de carga negativa.

Figura 2.46 – Formas de onda para $i_{\text{load}} > 0$.

Figura 2.47 – Formas de onda para $i_{\text{load}} < 0$.

Este inversor trifásico é uma versão interessante de um inversor trifásico ZCT, pois utiliza apenas três chaves no circuito auxiliar e apresenta um desempenho similar a um inversor trifásico com seis chaves no circuito auxiliar: todas as chaves principais e auxiliares desligam

em ZCS e as chaves principais ligam em pseudo-ZCS (LI et al., 2000b). Maiores detalhes de controle e operação deste inversor podem ser obtidos em (LI et al., 2000b).

Em DONG (2003 apud FRAME et al., 1996) é apresentado um inversor ZVT utilizando indutores de acoplamento (do inglês, ZVTCI – Zero-Voltage-Transition with Coupled Inductors). Este inversor é similar ao inversor ARCP descrito em (DONCKER; LYONS, 1990), onde a fonte auxiliar capacitiva é formada agora por indutores acoplados na razão de 1:1 (DONG, 2003). A Figura 2.48 mostra o circuito deste inversor.

Figura 2.48 – Inversor ZVTCI DONG (2003 apud FRAME et al., 1996).

Este inversor apresenta seis chaves no circuito auxiliar de comutação suave e doze diodos, além dos indutores. As chaves principais comutam em zero de tensão. Maiores detalhes podem ser obtidos em (DONG, 2003).

Em (CUADROS et al., 1994) é apresentado um inversor trifásico de tensão ZVT com apenas uma chave no circuito auxiliar de comutação (do inglês, ZVTSS – Zero-Voltage-Transition Single Switch). Este inversor é uma topologia de inversor de comutação suave de baixo custo, porém a corrente de carga do indutor é elevada, aumentando as perdas por condução no circuito auxiliar (CUADROS et al., 1994). A Figura 2.49, adaptada de (DONG, 2003), apresenta a topologia deste inversor.

Figura 2.49 – Inversor ZVTSS (CUADROS et al., 1994).

Em (VLATKOVIC et al., 1993) é apresentado um inversor trifásico de tensão ZVT com apenas um indutor no circuito auxiliar de comutação suave (do inglês, ZVTSI – Zero-Voltage-Transition with Single Inductor). A Figura 2.50, adaptada de (DONG, 2003) apresenta o circuito deste inversor. O circuito auxiliar deste inversor possui apenas um indutor, L_x , duas chaves, S_{x1} e S_{x2} , uma ponte de diodos, e quatro diodos auxiliares, D_{x1} , D_{x2} , D_{x3} e D_{x4} .

Figura 2.50 – Inversor ZVTSI (VLATKOVIC et al., 1993).

Maiores detalhes do inversor ZVTSI apresentado podem ser obtidos em (VLATKOVIC et al., 1993).

Em (STEIN et al., 2004) é apresentado um inversor trifásico de tensão com comutação em zero de corrente e em zero de tensão (do inglês, ZCZVT – Zero Current and Zero Voltage Transition). A Figura 2.51, adaptada de (STEIN et al., 2004), mostra o inversor trifásico ZCZVT descrito.

Figura 2.51 – Inversor ZCZVT proposto por (STEIN et al., 2004).

Este inversor ZCZVT é capaz de operar com a modulação em largura de pulso, onde as chaves ligam e desligam, respectivamente, em zero de tensão e zero de corrente, com controle de di/dt e dv/dt (STEIN et al., 2004). Desta forma, as perdas por comutação são praticamente eliminadas neste inversor, pois as chaves ligam em zero de tensão e desligam em zero de corrente. Segundo (STEIN et al., 2004), até a data de publicação deste artigo nenhum outro inversor com comutação suave realiza a comutação em zero de corrente e zero de tensão nas chaves principais do inversor: esta característica o torna apto para ser implementado com MOSFET, em aplicações de baixa potência, com IGBT, em aplicações de média potência e com GTO, em aplicações de alta potência. Nas chaves auxiliares a comutação ocorre em zero de corrente e as perdas de recuperação reversa nos diodos são minimizadas.

A Figura 2.52, adaptada de (STEIN et al., 2004), apresenta a célula básica utilizada no inversor da Figura 2.51.

Figura 2.52 – Célula básica do inversor proposto em (STEIN et al., 2004).

A Figura 2.53 mostra os principais sinais envolvidos para ligar e desligar a chave S_1 . Verifica-se que esta análise é dividida em 16 estágios, o que demonstra a relativa complexidade do acionamento deste inversor.

Figura 2.53 – Formas de onda para o inversor proposto em (STEIN et al., 2004).

A descrição de cada estágio de operação deste inversor não será apresentada aqui e pode ser encontrada em (STEIN et al., 2004) ou em maiores detalhes em (STEIN, 2003).

Segundo (STEIN et al., 2004) o inversor proposto reduz significativamente as variações de corrente e tensão nas chaves do inversor, reduzindo assim a emissão de interferência eletromagnética do inversor. Contudo, (STEIN, 2003) indica a necessidade de um estudo quantitativo da emissão de interferência eletromagnética tanto pelas chaves principais do inversor proposto, quanto para o circuito auxiliar e sugere ainda um estudo no circuito auxiliar do inversor proposto a fim de reduzir os níveis dos picos de tensão e corrente das chaves do mesmo. Por fim, ainda é sugerido um estudo detalhado nas perdas deste inversor a fim de se avaliar a eficiência do mesmo mais adequadamente.

Em (PAN; LUO, 2005) é apresentado um inversor trifásico com uma nova topologia de pólo ressonante para aplicação em um sistema de acionamento de um motor brushless DC. Na Figura 2.54, adaptada de (PAN; LUO, 2005), é apresentado o circuito equivalente para o circuito auxiliar deste inversor.

Figura 2.54 – Circuito equivalente do circuito auxiliar do inversor proposto em (PAN; LUO, 2005).

A Figura 2.55, adaptada de (PAN; LUO, 2005), mostra as principais formas de onda do circuito equivalente da Figura 2.54.

Figura 2.55 – Formas de onda principais do circuito equivalente (PAN; LUO, 2005).

Da Figura 2.55 verifica-se que a chave S_6 entra em condução sob zero de tensão (ZVS) e isto ocorre a partir de t_2 , instante em que a tensão em S_6 se anula. Em t_5 a chave S_6 é desligada em zero de tensão (pseudo-ZVS) devido ao capacitor paralelo a S_6 .

Em (PAN; LUO, 2005) verifica-se que o pico de tensão nas chaves do inversor é pequeno, não sendo superior à própria tensão do barramento CC do inversor. Constatase ainda que o acionamento das chaves do inversor é relativamente simples. Os diodos de roda livre apresentam perdas reduzidas para a recuperação reversa. Verifica-se também a redução dos valores de dv/dt e di/dt , reduzindo assim a emissão de interferência eletromagnética. Maiores detalhes deste inversor podem ser obtidos em (PAN; LUO, 2005).

Desta forma, foram apresentados nesta revisão bibliográfica vários inversores de tensão de comutação de chave, apresentando diversos exemplos de inversores ZVS, ZCS e ZCZVS, implementados por meio de diversos circuitos auxiliares. No entanto, ressalta-se que na literatura podem ser encontrados diversos outros tipos e variações de circuitos auxiliares e que não serão aqui discutidos.

2.5.4 Resumo das Topologias Estudadas

A Tabela 2.1 apresenta um resumo das principais topologias de inversores apresentadas nesta revisão bibliográfica.

Inversor		Chaves Principais		Referência
Topologia	Comutação	Turn-On	Turn-Off	
RDCL	Linha	ZVS	Pseudo-ZVS	(DIVAN, 1989)
ACRDCL	Linha	ZVS	Pseudo-ZVS	(DIVAN; SKIBINSKI, 1989)
NOVEL-RDCL	Linha	ZVS	Pseudo-ZVS	(PAN; LUO, 2004)
Circuito Genérico	Carga	ZCS/ZVS	ZCS/ZVS	STEIN (2003 apud BHAT; DEWAN, 1989)
RPI	Chave	ZVS	Pseudo-ZVS	(DIVAN, SKIBINSKI, 1989)
RPI MODIFICADO	Chave	ZVS	Pseudo-ZVS	(CHERITI et al., 1992)
ARPI	Chave	ZVS	Pseudo-ZVS	DONCKER et al. (1990 apud DONCKER; STEIGERWALD; DIVAN, 1990)
ARCP	Chave	ZVS	Pseudo-ZVS	(DONCKER; LYONS, 1990)
ZCT - 6 CHAVES	Chave	Pseudo-ZCS	ZCS	(LI et al., 2000a)
ZCT - 3 CHAVES	Chave	Pseudo-ZCS	ZCS	(LI et al., 2000b)
ZVTCI	Chave	ZVS	Pseudo-ZVS	DONG (2003 apud FRAME et al., 1996)
ZVTSS	Chave	ZVS	Pseudo-ZVS	(CUADROS et al., 1994)
ZVTSI	Chave	ZVS	Pseudo-ZVS	(VLATKOVIC et al., 1993)
ZCZVT	Chave	ZVS	ZCS	(STEIN et al., 2004)
NOVEL-ARCP	Chave	ZVS	Pseudo-ZVS	(PAN; LUO, 2005)

Tabela 2.1 – Resumo das topologias de inversores de comutação suave apresentadas nesta revisão bibliográfica.

A Tabela 2.1 reúne os diversos tipos de inversores de tensão com comutação suave apresentados nesta revisão bibliográfica, mostrando a técnica de comutação, os processos de comutação das chaves principais e a referência bibliográfica para cada inversor descrito, sintetizando assim os inversores discutidos nesta revisão bibliográfica.

2.6 FILTRO ATIVO DE POTÊNCIA

Os filtros ativos de potência são utilizados a fim de melhorar a qualidade de energia na rede elétrica, melhorando o fator de potência da mesma, reduzindo as distorções harmônicas e aumentando a eficiência do sistema. Um filtro ativo de potência é uma medida corretiva para o sistema de energia elétrica, ou seja, é capaz de efetuar a correção de diversos parâmetros de qualidade de energia elétrica sem haver a necessidade de substituir os equipamentos conectados a esta e, ainda, podem ser divididos em filtro ativo paralelo, série e híbrido (SOUZA, 2000). A Figura 2.56, adaptada de (RIBEIRO, 2003) apresenta esta classificação.

Figura 2.56 – Equipamentos ou técnicas para redução dos distúrbios elétricos.

A Figura 2.57, adaptada de (CAMARGO, 2002), mostra a conexão de um filtro ativo paralelo.

Figura 2.57 – Conexão de um filtro ativo paralelo (CAMARGO, 2002).

Verifica-se da Figura 2.57 diversos elementos: fonte geradora de CA, correspondendo à rede elétrica; carga, correspondendo aos diversos tipos de cargas conectados à rede elétrica e o filtro ativo de potência. O filtro ativo paralelo opera, conforme a Figura 2.57, como uma fonte de corrente controlada: o filtro ativo deve gerar uma corrente de tal modo que, quando somada com a corrente da carga, gere uma corrente puramente senoidal para a rede elétrica. A Figura 2.58, adaptada de (CAMARGO, 2002), ilustra este procedimento.

Figura 2.58 – Filtro ativo paralelo como uma fonte de corrente controlada (CAMARGO, 2002).

A Figura 2.59, adaptada de (CAMARGO, 2002), apresenta a estrutura de conexão de um filtro ativo série.

Figura 2.59 – Conexão de um filtro ativo série (CAMARGO, 2002).

O filtro ativo série, é conectado em série com o ramo principal de transferência de potência para a carga por meio de um transformador de acoplamento.

O filtro ativo série é dual do filtro ativo paralelo e, desta forma, atua como uma fonte de tensão controlada: o filtro ativo atua na rede por meio do transformador de acoplamento como uma fonte de tensão controlada. A Figura 2.60, adaptada de (CAMARGO, 2002), apresenta o funcionamento do filtro ativo série.

Figura 2.60 – Filtro ativo série como uma fonte de tensão controlada (CAMARGO, 2002).

Há ainda o filtro híbrido, em que constitui na combinação do filtro ativo série e/ou paralelo em conjunto com o filtro passivo. Este filtro é muito utilizado em aplicações industriais de tal modo que o filtro passivo é o responsável para filtrar as componentes harmônicas de baixa ordem, reduzindo assim a potência nominal do filtro ativo. Uma combinação muito usada na indústria é o uso de um filtro ativo paralelo com um filtro passivo LC, como apresentado na Figura 2.61 (CAMARGO, 2002).

Figura 2.61 – Filtro híbrido com filtro ativo e passivo paralelos.

Diversas outras configurações para filtros híbridos podem ser encontradas na literatura e não serão aqui apresentadas.

A Tabela 2.2, de (LINDEKE, 2003), resume as principais características para os filtros ativos paralelo e série. Verifica-se que no filtro ativo paralelo a corrente é apenas a corrente

devido aos harmônicos, enquanto no filtro ativo série a corrente do filtro é a corrente total da carga.

Características	Filtro Ativo Paralelo	Filtro Ativo Série
Funcionamento da carga	<u>Não</u> modifica	Modifica
Malhas de controle	<u>1 de tensão</u> , 1 de corrente	<u>2 de tensão</u> , 1 de corrente
Em caso de falha do filtro ativo	Carga opera com <i>FP</i> baixo	Carga deixa de operar
Tensão no barramento <i>CC</i> do filtro ativo	Superior à tensão de pico da rede	Superior à tensão de pico da rede
Corrente no filtro ativo	Apenas as harmônicas de corrente da carga	Corrente total da carga

Tabela 2.2 – Principais características dos filtros ativos paralelo e série (LINDEKE, 2003).

Os inversores de tensão podem operar com uma ponte inversora alimentada por uma fonte de tensão (do inglês, VSI – Voltage Supply Inverter) ou alimentada por uma fonte de corrente (do inglês, CSI – Current Supply Inverter). A Figura 2.62 mostra a configuração da estrutura VSI e a Figura 2.63, a configuração da estrutura CSI. Estas duas estruturas, VSI e CSI, podem ser aplicadas em filtro paralelo, filtro série e filtro híbrido.

Figura 2.62 – Filtro ativo de potência na estrutura VSI (CAMARGO, 2002).

Figura 2.63 – Filtro ativo de potência na estrutura CSI (CAMARGO, 2002).

2.7 CONCLUSÕES

Neste capítulo foi realizada uma extensa revisão bibliográfica sobre inversores de comutação suave. Apresentaram-se três processos de comutação suave: ZVS, ZCS e ZCZVS. As técnicas de comutação foram divididas em três: comutação de linha, comutação de carga e comutação de chave. Após tais definições apresentou-se uma classificação de inversores de comutação suave de tal forma a organizar o estudo das diversas topologias encontradas na revisão bibliográfica. Dentro desta classificação vários inversores de comutação suave encontrados na literatura são apresentados, classificados e comparados.

Uma revisão bibliográfica sobre os diversos tipos de filtro ativo de potência também foi realizada. Em especial destaca-se a topologia de filtro ativo paralelo, para instalações monofásicas de baixas e médias potências, implementado por meio de um inversor de tensão.

3 FILTRO ATIVO MONOFÁSICO: TOPOLOGIA, ANÁLISE DE COMUTAÇÃO E FERRAMENTAS DE SIMULAÇÃO

Este capítulo apresenta a topologia de filtro ativo de potência considerada neste trabalho: filtro ativo paralelo com inversor de tensão para instalações de baixas e médias potências. Segue uma análise de comutação do inversor de tensão no filtro ativo para modulação por largura de pulso por dois níveis. Diversas simplificações são realizadas a fim de determinar uma metodologia de análise para o inversor de comutação suave do filtro ativo. Por fim, apresentam-se as ferramentas de simulação que serão utilizadas neste trabalho.

3.1 FILTRO ATIVO MONOFÁSICO

Com o crescente aumento de aplicações de equipamentos eletrônicos há também um crescente aumento do consumo de energia elétrica. Muitos destes equipamentos eletrônicos drenam corrente não-senoidal, acarretando uma série de problemas para as instalações elétricas tais como: baixo fator de potência, elevada distorção harmônica total, emissão de interferência eletromagnética, sobre-dimensionamento do sistema de energia elétrica, entre outros problemas.

A fim de minimizar estes problemas diversos estudos sobre filtro ativo de potência têm sido realizados por vários autores (ROCHA, 1997), (PÖTTKER DE SOUZA, 2000), (CAMARGO, 2002), (LINDEKE, 2003), (RIBEIRO, 2003), (CICHY, 2003), (NASCIMENTO, 2003).

Este trabalho considera um filtro ativo monofásico para instalações de baixas e médias potências utilizando um inversor de tensão baseado em IGBT. A Figura 3.1 mostra a estrutura de um inversor monofásico de tensão (comutação dissipativa) aplicado em um filtro ativo de potência paralelo.

Figura 3.1 – Inversor monofásico de tensão como filtro ativo de potência paralelo.

O inversor monofásico de tensão é acoplado à rede elétrica por meio de um indutor de acoplamento, L_f ; o inversor irá injetar os harmônicos de corrente necessários para compensar os harmônicos gerados pela carga, de tal forma que a corrente na rede elétrica seja puramente senoidal e em fase com a tensão da mesma, corrigindo o fator de potência e a distorção harmônica total na rede elétrica. Na Figura 3.1 a carga é um retificador de onda completa com filtro capacitivo podendo, entretanto, ser outro tipo de carga como, por exemplo, um dimmer para lâmpadas incandescentes.

O desempenho dinâmico do filtro ativo de potência está diretamente relacionado com o desempenho dinâmico do inversor de tensão: quanto maior a frequência de chaveamento do inversor de tensão, maior a capacidade de compensação do filtro ativo, pois o inversor será capaz de injetar harmônicos de ordens mais elevadas. No entanto, as perdas de comutação do inversor limitam a sua frequência de chaveamento, sugerindo assim a aplicação de um

inversor de comutação suave. De fato, segundo (ACHARYA, 1992) o desempenho dinâmico exigido por um filtro ativo sugere a utilização de técnicas de comutação suave.

3.2 ANÁLISE DE COMUTAÇÃO DO FILTRO ATIVO MONOFÁSICO

Considera-se para a análise de comutação do inversor de tensão do filtro ativo de potência a modulação por largura de pulso por dois níveis de tensão de saída do inversor: $V_{AB} = +V_{DC}$ e $V_{AB} = -V_{DC}$, onde V_{AB} é a tensão de saída do inversor monofásico de tensão, Figura 3.2.

Figura 3.2 – Tensão de saída do inversor, V_{AB} .

A Figura 3.3 apresenta um inversor monofásico de tensão conectado à uma fonte $v_s(t)$ por meio de um indutor de acoplamento L_f : esta é a estrutura de um filtro ativo monofásico com inversor de tensão apresentada de uma forma mais apropriada para as análises seguintes.

Figura 3.3 – Filtro ativo monofásico com inversor de tensão (VSI).

Na Figura 3.3 R_f corresponde às perdas ôhmicas do indutor L_f , $v_s(t)$ é a tensão da rede elétrica e C_f o capacitor do filtro ativo.

Diversas técnicas de controle de filtro ativo de potência controlam a tensão sobre o capacitor C_f , de modo que ela seja constante dentro de um período de chaveamento do inversor, com uma pequena flutuação, ou ripple: a tensão no capacitor C_f pode ser considerada constante dentro de um período de chaveamento do inversor (PÖTTKER DE SOUZA, 2000). Desta forma, é muito comum substituir o capacitor C_f por uma fonte de tensão contínua V_{DC} nas análises iniciais: esta substituição reduz a ordem do sistema em um grau, ou seja, o circuito RLC anterior, Figura 3.3, é simplificado para um circuito RL, Figura 3.4.

Figura 3.4 – Filtro ativo monofásico simplificado, modelo RL.

As chaves S_1 e S_2 (ou os diodos D_1 e D_2) conduzindo aplicam $V_{AB} = +V_{DC}$ na saída do inversor e as chaves S_3 e S_4 (ou os diodos D_3 e D_4) conduzindo aplicam $V_{AB} = -V_{DC}$ na saída do inversor, Figura 3.5.

Figura 3.5 – Circuito RL com $V_{AB}=+V_{DC}$ e $V_{AB}=-V_{DC}$.

Equacionando-se o circuito da Figura 3.5 obtém-se a Equação 3.1.

$$L_f \cdot \frac{di_f}{dt} + R_f \cdot i_f + v_s(t) = V_{AB} \quad \text{Equação 3.1}$$

Onde $v_s(t) = V_{pico} \cdot \text{sen}(2 \cdot \pi \cdot f \cdot t + \theta_s)$ é a tensão da rede elétrica.

Considerando que os IGBTs são chaveados com um frequência f_{CH} , tem-se que há uma variação angular de $\Delta\Theta$ na fase da tensão da rede elétrica, $v_s(t)$, durante um período de chaveamento T_{CH} , conforme a Equação 3.2.

$$\Delta\Theta = 2 \cdot \pi \cdot f_s \cdot T_{CH} = \frac{2 \cdot \pi \cdot f_s}{f_{CH}} \quad \text{Equação 3.2}$$

Seja $\theta(t) = 2 \cdot \pi \cdot f_s \cdot t + \theta_s$, a variação em $v_s(t)$ devido à $\Delta\Theta$ é dada pela Equação 3.3.

$$\Delta V_s = V_{pico} \cdot [\text{sen}(\theta(t) + \Delta\Theta) - \text{sen}(\theta(t))] \quad \text{Equação 3.3}$$

Se a frequência de chaveamento do inversor (f_{CH}) for muito maior que a frequência da rede elétrica (f_s) ($f_{CH} \gg f_s$), a Equação 3.3 pode ser aproximada, conforme a Equação 3.4.

$$\Delta V_s \approx V_{pico} \cdot \Delta\Theta \cdot \cos(\theta(t)) \quad \text{Equação 3.4}$$

Desta forma, dentro de um período de chaveamento, a máxima variação na tensão $v_s(t)$ é

$$\Delta V_{s-MAX} = V_{pico} \cdot \Delta\Theta.$$

Mas, se $f_{CH} \gg f_s$ tem-se que $\Delta\Theta \rightarrow 0$ (Equação 3.2). Sendo assim, a máxima variação na tensão $v_s(t)$ também tende à zero $\Delta V_{s-MAX} \rightarrow 0$.

Desta forma, dentro de um período de chaveamento, T_{CH} , a tensão $v_s(t)$ da rede elétrica pode ser aproximada pelo seu valor de amostragem, V_{s0} , se a frequência de chaveamento do inversor for muito maior que a frequência da rede. A frequência da rede é de 60 Hz e a frequência do inversor da ordem de algumas dezenas de kHz, validando a hipótese $f_{CH} \gg f_s$. Assim a Equação 3.1 é simplificada, conforme a Equação 3.5.

$$L_f \cdot \frac{di_f}{dt} + R_f \cdot i_f + V_{s0} = V_{AB} \quad \text{Equação 3.5}$$

A Figura 3.6 apresenta o circuito simplificado com a tensão $v_s(t)$ substituída por um valor constante, V_{s0} , dentro de um período de chaveamento do inversor.

Figura 3.6 – Filtro ativo: modelo RL simplificado (V_{S0}).

Se as perdas ôhmicas forem desprezíveis, a Equação 3.5 pode então ser simplificada, Equação 3.6.

$$L_f \cdot \frac{di_f}{dt} + V_{S0} = V_{AB} \quad \text{Equação 3.6}$$

Rearranjando a Equação 3.6 tem-se a Equação 3.7.

$$\frac{di_f}{dt} = \frac{(V_{AB} - V_{S0})}{L_f} \quad \text{Equação 3.7}$$

O circuito representado pela Equação 3.7 está ilustrado na Figura 3.7. Este modelo será chamado de modelo L por preservar apenas a indutância do modelo original.

Figura 3.7 – Filtro ativo monofásico – modelo L.

O inversor da Figura 3.7 pode operar em quatro quadrantes: $V_{AB} > 0$ e $i_f > 0$ (Quadrante I), $V_{AB} < 0$ e $i_f > 0$ (Quadrante II), $V_{AB} < 0$ e $i_f < 0$ (Quadrante III) e, por fim, $V_{AB} > 0$ e $i_f < 0$

(Quadrante IV). A Figura 3.8 apresenta as chaves do inversor da Figura 3.7 ativas em cada quadrante.

Figura 3.8 – Quadrantes de operação do inversor.

A análise de comutação do inversor será dividida em duas partes: $i_f > 0$ (corrente positiva) e $i_f < 0$ (corrente negativa). Será considerado também que o inversor opera com modulação por largura de pulso com razão cíclica D .

Na Figura 3.9 verifica-se que entre os instantes t_o e $t_o + D \cdot T_{CH}$ o inversor opera no primeiro quadrante (Quadrante I) e a corrente i_f cresce linearmente. Entre os instantes $t_o + D \cdot T_{CH}$ e $t_o + T_{CH}$ o inversor opera no segundo quadrante (Quadrante II) e a corrente i_f decresce linearmente.

Figura 3.9 – Corrente positiva no indutor L_f (i_f).

A Figura 3.10 ilustra os elementos ativos entre os instantes t_o e $t_o + D \cdot T_{CH}$ (Quadrante I)

e a Figura 3.11 os elementos ativos entre $t_o + D \cdot T_{CH}$ e $t_o + T_{CH}$ (Quadrante II).

Figura 3.10 – Elementos ativos entre t_o e $t_o + D \cdot T_{CH}$.

Figura 3.11 – Elementos ativos entre $t_o + D \cdot T_{CH}$ e $t_o + T_{CH}$.

Entre os instantes t_o e $t_o + D \cdot T_{CH}$ a tensão de saída é positiva ($V_{AB} > 0$), Equação 3.8.

$$\frac{di_f}{dt} = \frac{(V_{DC} - V_{so})}{L_f} \quad \text{Equação 3.8}$$

Resolvendo-se a Equação 3.8 tem-se a equação 3.9.

$$i_f(t) = \frac{(V_{DC} - V_{so})}{L_f} \cdot (t - t_o) + I_o \quad \text{Equação 3.9}$$

Considerando a razão cíclica de trabalho D do inversor, tem-se que $t_1 = t_o + D \cdot T_{CH}$ e assim

$$I_1 = \frac{(V_{DC} - V_{SO})}{L_f} \cdot (D \cdot T_{CH}) + I_o.$$

Entre os instantes $t_o + D \cdot T_{CH}$ e $t_o + T_{CH}$ a tensão de saída é negativa ($V_{AB} < 0$), Equação 3.10.

$$\frac{di_f}{dt} = \frac{-(V_{DC} + V_{SO})}{L_f} \quad \text{Equação 3.10}$$

Resolvendo-se a Equação 3.10 tem-se a Equação 3.11.

$$i_f(t) = \frac{(V_{DC} + V_{SO})}{L_f} \cdot (t_1 - t) + I_1 \quad \text{Equação 3.11}$$

Em $t_2 = t_o + T_{CH} = t_1 - D \cdot T_{CH} + T_{CH} \Rightarrow t_2 = t_1 - (D - 1) \cdot T_{CH}$ tem-se que a corrente do inversor é $I_2 = \frac{(V_{DC} + V_{SO})}{L_f} \cdot (D - 1) \cdot T_{CH} + I_1$.

Entre t_o e $t_o + D \cdot T_{CH}$ a variação de corrente é $I_1 - I_o = \frac{(V_{DC} - V_{SO})}{L_f} \cdot D \cdot T_{CH}$.

Entre $t_o + D \cdot T_{CH}$ e $t_o + T_{CH}$ a variação de corrente é $I_2 - I_1 = \frac{(V_{DC} + V_{SO})}{L_f} \cdot (D - 1) \cdot T_{CH}$.

Entre t_o e $t_o + T_{CH}$ a variação de corrente é $I_2 - I_o = \frac{T_{CH}}{L_f} \cdot (V_{DC} \cdot (2 \cdot D - 1) - V_{SO})$.

As variações de corrente dentro de um período de chaveamento (T_{CH}) serão reduzidas com o aumento da frequência de chaveamento do inversor (f_{CH}) e do indutor L_f . O indutor L_f irá atuar como um filtro de corrente e o aumento na frequência de chaveamento do inversor irá aumentar a capacidade de filtragem do indutor L_f . Por outro lado, um indutor L_f grande irá diminuir a derivada de corrente que o filtro é capaz de injetar na rede (LINDEKE, 2003). Por exemplo, em (ROCHA, 1997) o indutor L_f vale 30 mH e considerando um inversor chaveando em $f_{CH}=50\text{kHz}$, tem-se que $I_2 - I_o = 0,67 \cdot (V_{DC} \cdot (2 \cdot D - 1) - V_{SO})$ (mA): as

variações de corrente dentro de um período de chaveamento podem ser desprezadas para as análises iniciais do inversor de comutação suave.

Na Figura 3.12 verifica-se que entre os instantes t_o e $t_o + D \cdot T_{CH}$ o inversor opera no terceiro quadrante (Quadrante III) e a corrente i_f cresce linearmente em módulo. Entre os instantes $t_o + D \cdot T_{CH}$ e $t_o + T_{CH}$ o inversor opera no quarto quadrante (Quadrante IV) e a corrente i_f decresce linearmente em módulo.

Figura 3.12 – Corrente negativa no indutor L_f (i_f).

A Figura 3.13 ilustra os elementos ativos entre os instantes t_o e $t_o + D \cdot T_{CH}$ (Quadrante III) e a Figura 3.14 os elementos ativos entre $t_o + D \cdot T_{CH}$ e $t_o + T_{CH}$ (Quadrante IV).

Figura 3.13 – Elementos ativos entre t_o e $t_o + D \cdot T_{CH}$.

Figura 3.14 – Elementos ativos entre $t_o + D \cdot T_{CH}$ e $t_o + T_{CH}$.

Entre os instantes t_o e $t_o + D \cdot T_{CH}$ a tensão de saída é negativa ($V_{AB} < 0$), Equação 3.12.

$$\frac{di_f}{dt} = \frac{-(V_{DC} + V_{so})}{L_f} \quad \text{Equação 3.12}$$

Resolvendo-se a Equação 3.12 tem-se a Equação 3.13.

$$i_f(t) = \frac{(V_{DC} + V_{so})}{L_f} \cdot (t_o - t) + I_o \quad \text{Equação 3.13}$$

Considerando a razão cíclica de trabalho D do inversor, tem-se que $t_1 = t_o + D \cdot T_{CH}$ e assim

$$I_1 = -\frac{(V_{DC} + V_{so})}{L_f} \cdot (D \cdot T_{CH}) + I_o.$$

Entre os instantes $t_o + D \cdot T_{CH}$ e $t_o + T_{CH}$ a tensão de saída é positiva ($V_{AB} > 0$), Equação 3.14.

$$\frac{di_f}{dt} = \frac{(V_{DC} - V_{so})}{L_f} \quad \text{Equação 3.14}$$

Resolvendo-se a Equação 3.14 tem-se a Equação 3.15.

$$i_f(t) = \frac{(V_{DC} - V_{so})}{L_f} \cdot (t - t_1) + I_1 \quad \text{Equação 3.15}$$

Em $t_2 = t_o + T_{CH} = t_1 - D \cdot T_{CH} + T_{CH} \Rightarrow t_2 = t_1 - (D - 1) \cdot T_{CH}$ tem-se que a corrente do inversor é $I_2 = \frac{(V_{DC} - V_{so})}{L_f} \cdot (1 - D) \cdot T_{CH} + I_1$.

Entre t_o e $t_o + D \cdot T_{CH}$ a variação de corrente é $I_1 - I_o = -\frac{(V_{DC} + V_{SO})}{L_f} \cdot D \cdot T_{CH}$.

Entre $t_o + D \cdot T_{CH}$ e $t_o + T_{CH}$ a variação de corrente é $I_2 - I_1 = \frac{(V_{DC} - V_{SO})}{L_f} \cdot (1 - D) \cdot T_{CH}$.

Entre t_o e $t_o + T_{CH}$ a variação de corrente é $I_2 - I_o = \frac{T_{CH}}{L_f} \cdot (V_{DC} \cdot (1 - 2 \cdot D) - V_{SO})$.

Verifica-se que as variações de corrente dentro de um período de chaveamento (T_{CH}) são também reduzidas com o aumento da frequência de chaveamento do inversor (f_{CH}) e do indutor L_f , como no caso para a corrente i_f positiva.

Desta forma, para as análises iniciais do inversor monofásico de comutação suave, pode-se considerar que a corrente i_f é constante dentro de um período de chaveamento do inversor (T_{CH}). De fato, esta aproximação é normalmente realizada por diversos autores de inversores de comutação suave para aplicações diversas, como pode ser observado na revisão bibliográfica apresentada no capítulo 2 desta dissertação.

A Figura 3.15 apresenta a topologia do inversor monofásico de tensão que será utilizada para as análises iniciais do inversor monofásico de tensão com comutação suave: o indutor L_f e a tensão média V_{SO} foram substituídos por uma fonte de corrente constante, I_{f0} .

Figura 3.15 – Inversor monofásico de tensão com fonte de corrente constante I_{f0} .

3.3 FILTRO ATIVO MONOFÁSICO: MODELO FONTE DE CORRENTE CONSTANTE

No tópico anterior foi demonstrado que o estudo inicial do inversor monofásico de tensão aplicado ao filtro ativo de potência pode ser realizado considerando um inversor monofásico acionando uma fonte de corrente constante I_{f0} .

Desta forma, para ilustrar os processos de entrada em condução (turn-on) e bloqueio da condução (turn-off) o inversor da Figura 3.15 foi simulado com $V_{DC}=180V$ e $I_{f0}=6A$. A Figura 3.16 apresenta a corrente de coletor (i_C) e a tensão coletor-emissor (V_{CE}) para o IGBT S_2 durante a entrada em condução e a Figura 3.17, durante o bloqueio da condução. Para esta simulação, realizada no Spice, utilizou-se o IGBT IRG4BC20SD da International Rectifier com comutação dissipativa, ou seja, sem nenhum circuito auxiliar de comutação suave.

Figura 3.16 – Turn-on de S_2 (Comutação dissipativa).

Figura 3.17 – Turn-off de S_2 (Comutação dissipativa).

Verifica-se que a entrada em condução apresenta um elevado pico de corrente, Figura 3.16: este pico se deve à recuperação reversa do diodo D_4 do inversor da Figura 3.15. Este pico de corrente ocorre quando a tensão de coletor-emissor do IGBT S_2 (V_{CE}) está próxima de $V_{DC}=180V$, acarretando em elevadas perdas de turn-on no IGBT S_2 .

Da Figura 3.17 verifica-se a corrente de cauda do IGBT S_2 : a corrente de cauda tem um tempo de duração relativamente alto e ocorre com $V_{DC}=180V$: a amplitude da corrente de cauda é menor que a corrente nominal do circuito ($I_{F0}=6A$), porém a sua duração é relativamente longa, sendo então a responsável pela elevada perda de turn-off do IGBT S_2 .

O circuito de driver do IGBT também tem influência direta nas perdas de comutação do mesmo, como pode ser encontrado mais adiante, no capítulo 4.

3.4 FERRAMENTAS COMPUTACIONAIS DE SIMULAÇÃO

Diversas simulações computacionais de inversores de tensão foram executadas neste trabalho. Para tais simulações foram utilizados dois softwares: o aplicativo Simulink do Matlab e o SPICE.

3.4.1 Aplicativo Simulink do Matlab

O aplicativo Simulink está integrado ao ambiente do software Matlab, da MathWorks. O ambiente do Matlab é muito utilizado em aplicações de engenharia elétrica, tratando-se de um excelente software para cálculo numérico e análise gráfica de uma grande variedade de dados. Desta forma, todos os resultados obtidos no Simulink podem facilmente ser processados e analisados no ambiente do Matlab, uma vez que ambos estão integrados.

No aplicativo Simulink há uma biblioteca para simulações de sistemas de eletrônica de potência: SimPowerSystems. Dentro desta biblioteca vários elementos estão modelados, tais como MOSFET, IGBT, GTO, motores elétricos, entre outros dispositivos.

A Figura 3.18 apresenta o modelo de um IGBT na biblioteca SimPowerSystems, versão 3.1 (R14).

Figura 3.18 – Modelo do IGBT na biblioteca SimPowerSystems do Simulink/Matlab.

Do modelo apresentado verifica-se que as perdas por condução são modeladas pela tensão V_f de condução e pela perda ôhmica R_{on} do IGBT. A indutância parasita do IGBT é L_{on} . A corrente de cauda do IGBT também é modelada, conforme apresentado na Figura 3.19.

Figura 3.19 – Modelagem da corrente de cauda do IGBT.

Todos os parâmetros apresentados podem ser ajustados no bloco de propriedades do IGBT. Neste modelo apresentado o gate do IGBT opera de forma binária: 0 para desligar o IGBT e 1 para ligá-lo. Desta forma, não é possível a análise direta da influência do circuito de acionamento do IGBT nas perdas de comutação do mesmo. Verifica-se assim, que o modelo

de IGBT ilustrado é um modelo mais simplificado e que pode ser muito útil em análises preliminares do inversor de tensão com comutação suave proposto.

3.4.2 Programa SPICE

O SPICE utilizado nas simulações deste trabalho é baseado em uma versão aprimorada do XSPICE, desenvolvido pelo GTRI (GTRI, Georgia Tech Research Institute), sendo baseado no SPICE3 de Berkeley. O SPICE utilizado é totalmente compatível com o SPICE3F5.

Os modelos analógicos do SPICE3F5 contêm diversos modelos discretos, tais como resistores, capacitores, indutores, BJTs, JFETs, MOSFETs, entre outros. Os modelos do XSPICE contêm modelos de diversas funções, como blocos de histerese, ganho, limitadores de corrente e tensão, entre outros. Modelos mais complexos, como amplificadores operacionais, comparadores, entre outros, são implementados em um modelo SUB-CIRCUIT.

Além dos modelos analógicos apresentados, o SPICE utilizado possui também o modelo DIGITAL, o qual possui diversos modelos de circuitos digitais.

As simulações efetuadas no SPICE retratam o componente com maior fidelidade se o modelo do mesmo for adequado. Por exemplo, para o IGBT IRG4BC30KD a International Rectifier disponibiliza em seu site o referido modelo SPICE (IRG4BC30KD Spice..., 2006).

Desta forma, a análise direta da comutação das chaves dos inversores é melhor realizada no SPICE do que no Simulink, pois o modelo SPICE do mesmo é mais completo. Sendo assim, o SPICE foi muito utilizado nas simulações deste trabalho para se obter resultados mais precisos.

3.5 CONCLUSÕES

Este capítulo apresenta uma análise de comutação de um inversor monofásico de tensão aplicado em um filtro ativo de potência. Para tanto, considera-se o inversor operando com modulação por largura de pulso (PWM) por dois níveis de tensão de saída do inversor.

As análises de comutação mostram que o inversor monofásico operando no filtro ativo de potência pode ser analisado inicialmente por um modelo simplificado: pode-se considerar a tensão de barramento CC constante e o indutor como uma fonte de corrente constante. Estas considerações iniciais serão interessantes para o desenvolvimento inicial do inversor de comutação suave para a aplicação no filtro ativo.

Uma simulação de um inversor com uma fonte de corrente constante como carga identifica as principais perdas de chaveamento nos IGBTs do inversor: perda de entrada em condução, devida à recuperação reversa dos diodos de roda livre, e perda de bloqueio, devido à corrente de cauda do IGBT.

Apresentam-se também as ferramentas computacionais que foram utilizadas nas simulações neste trabalho: Simulink/Matlab e SPICE.

4 INVERSOR MONOFÁSICO: COMUTAÇÃO DISSIPATIVA

Neste capítulo caracterizam-se as perdas por condução e comutação de um inversor monofásico de tensão com comutação dissipativa em função dos circuitos de acionamento dos IGBTs do inversor e também dos IGBTs utilizados.

4.1 INVERSOR MONOFÁSICO COM COMUTAÇÃO DISSIPATIVA

A Figura 4.1 apresenta o inversor monofásico de comutação dissipativa considerado neste capítulo.

Figura 4.1 – Inversor monofásico de comutação dissipativa.

Os principais parâmetros do inversor monofásico de tensão com comutação dissipativa apresentado na Figura 4.1 são:

V_{DC} : Tensão do barramento CC do inversor;

I_{f0} : Corrente de saída do filtro ativo;

F_{CH} : Frequência de chaveamento dos IGBTs do inversor;

D: Razão cíclica de trabalho.

O inversor da Figura 4.1 não possui nenhum circuito de auxílio à comutação e as suas perdas de comutação e condução estarão relacionadas diretamente com o circuito de acionamento de seus IGBTs, sem a influência de um circuito auxiliar de comutação suave.

O inversor de comutação dissipativa será simulado para dois tipos de IGBTs diferentes: “UltraFast IGBT” (IRG4BC30KD) e “Standard Speed IGBT” (IRG4BC20SD), ambos da International Rectifier.

A caracterização das perdas de comutação e condução do inversor em função do circuito de acionamento dos IGBTs e dos tipos de IGBTs utilizados será de grande utilidade para se otimizar as perdas do inversor antes mesmo da inserção de um circuito auxiliar de comutação dissipativa.

4.2 CIRCUITO DE DRIVER DOS IGBTs

Diversos circuitos de acionamento dos IGBTs do inversor podem ser implementados (BASCOPE, PERIN, 1997), tal como pode ser utilizado o driver IR2112 da International Rectifier. A Figura 4.2 apresenta o diagrama interno do driver IR2112.

Figura 4.2 – Circuito interno do driver IR2112.

O driver IR2112 opera com $V_{\text{OFFSET-MAX}}$ de 600 V e com $I_{\text{O}+/-}$ de 200/420 mA. A sua estrutura interna produz tempos de propagação semelhantes em ambos os canais. A Figura 4.3 mostra as principais formas de onda para o driver IR2112: verifica-se um sinal aplicado na entrada (High ou Low) do driver e o sinal de saída para o acionamento do IGBT (High ou Low). A tensão de saída do driver, V_{GG} , deve ser inferior a 20 V.

Figura 4.3 – Formas de onda do driver IR2112.

A Tabela 4.1 apresenta os parâmetros de chaveamento do driver IR2112, obtidos em seu datasheet (IR2112 Datasheet..., 2006).

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
t_{on}	Turn-On Propagation Delay	7	—	125	180	ns	$V_{\text{S}} = 0\text{V}$
t_{off}	Turn-Off Propagation Delay	8	—	105	160		$V_{\text{S}} = 600\text{V}$
t_{sd}	Shutdown Propagation Delay	9	—	105	160		$V_{\text{S}} = 600\text{V}$
t_{r}	Turn-On Rise Time	10	—	80	130		
t_{f}	Turn-Off Fall Time	11	—	40	65		
MT	Delay Matching, HS & LS Turn-On/Off	—	—	—	30		

Tabela 4.1 – Parâmetros de chaveamento do driver IR2112.

O modelo SPICE do driver IR2112 pode ser obtido no site da International Rectifier (IR2112 Spice ..., 2006).

No entanto, uma simulação considerando o modelo Spice do driver IR2112 apresenta elevados tempos de simulação e também maiores problemas de convergência durante algumas simulações. Desta forma, as formas de onda do driver IR2112 apresentadas na Figura 4.3 serão simuladas a partir de uma fonte de tensão no Spice: será utilizada uma fonte pulsada com controle dos tempos de subida e descida, conforme a Figura 4.4.

Figura 4.4 – Driver de IGBT simulado no Spice.

Os tempos de subida e descida do driver simulado seguem os valores típicos do driver IR2112, apresentados na Tabela 4.1: $t_r = 80(ns)$ e $t_f = 40(ns)$. Todas as simulações realizadas no Spice utilizaram o circuito apresentado na Figura 4.4 com os valores típicos para o driver IR2112, exceto menção contrária.

4.3 CARACTERIZAÇÃO E CÁLCULO DAS PERDAS NOS IGBTs

O cálculo das perdas no inversor é obtido a partir das simulações realizadas no Spice: a partir das simulações no Spice se obtém os transitórios das correntes e tensões do inversor, calculando-se assim a potência em uma determinada chave. Com os transitórios obtidos no Spice realiza-se no Matlab o processamento e cálculo numérico das perdas P_{ON} , P_{REC} , P_{CON} e P_{OFF} , onde:

P_{ON} : Perda na entrada em condução;

P_{REC} : Perda no diodo devido à recuperação reversa;

P_{CON} : Perda durante a condução;

P_{OFF} : Perda durante o bloqueio da condução.

Os cálculos de P_{ON} , P_{REC} e P_{OFF} estão relacionados com os transitórios durante o turn-on e turn-off dos IGBTs do inversor. Desta forma, é mais conveniente trabalhar com o cálculo das respectivas energias E_{ON} , E_{REC} e E_{OFF} . A partir de tais energias e de posse da frequência de chaveamento do inversor calcula-se facilmente as respectivas potências. O cálculo da potência de condução irá depender da razão cíclica de trabalho do inversor: a partir da razão é possível saber a potência de condução dos IGBTs e diodos.

O cálculo das energias E_{ON} , E_{REC} e E_{OFF} segue a mesma metodologia utilizada pela International Rectifier (IRG4BC30KD Datasheet..., 2006). A Figura 4.5 apresenta a definição da energia E_{ON} , a Figura 4.6 de E_{REC} e a Figura 4.7 de E_{OFF} .

Figura 4.5 – Energia durante o turn-on do IGBT.

Figura 4.6 – Energia devido à recuperação reversa do diodo.

Figura 4.7 – Energia durante o turn-off do IGBT.

A Equação 4.1 apresenta o cálculo de E_{ON} , a Equação 4.2 de E_{REC} e a Equação 4.3 de E_{OFF} .

$$E_{ON} = \int_{t_1}^{t_2} V_{CE} \cdot I_{CE} dt \quad \text{Equação 4.1}$$

$$E_{REC} = \int_{t_3}^{t_4} V_d \cdot I_{CE} dt \quad \text{Equação 4.2}$$

$$E_{OFF} = \int_{t_1}^{t_1+5\mu s} V_{CE} \cdot I_{CE} dt \quad \text{Equação 4.3}$$

Considerando que o inversor opera com uma frequência de chaveamento F_{CH} tem-se que a potência P_{ON} é dada pela Equação 4.4, P_{REC} pela Equação 4.5 e P_{OFF} pela Equação 4.6.

$$P_{ON} = E_{ON} \cdot F_{CH} \quad \text{Equação 4.4}$$

$$P_{REC} = E_{REC} \cdot F_{CH} \quad \text{Equação 4.5}$$

$$P_{OFF} = E_{OFF} \cdot F_{CH} \quad \text{Equação 4.6}$$

A perda total de comutação é dada pela Equação 4.7.

$$P_{COM} = P_{ON} + P_{OFF} + P_{REC} \quad \text{Equação 4.7}$$

A perda por condução é determinada pela tensão e corrente de condução e pela razão cíclica de trabalho, conforme a Equação 4.8.

$$P_{CON} = D \cdot V_{CON} \cdot I_{CON} \quad \text{Equação 4.8}$$

Na Equação 4.8 V_{CON} e I_{CON} correspondem, respectivamente, à tensão e corrente de condução e D ao ciclo de trabalho a que o elemento está exposto. Por exemplo, se o ciclo de trabalho do inversor é $D=0,75$ tem-se que para o IGBT considerado o ciclo de trabalho é de 75% e para o respectivo diodo de 25%.

Segue-se uma análise da variação das perdas no IGBT S_2 da Figura 4.1 pela variação dos principais parâmetros do driver apresentado na Figura 4.4: variação de R_G , variação de V_{GG} e variação da corrente de saída do filtro ativo, I_{f0} . Para estas análises utilizou-se o modelo Spice do IGBT IRG4BC30KD (IRG4BC30KD Spice..., 2006).

4.3.1 Variação de R_G

O inversor da Figura 4.1 foi simulado com $V_{DC}=180V$, $I_{f0}=6A$, $V_{GG}=15V$ e $D=50\%$. A partir desta simulação calcularam-se E_{ON} , E_{OFF} , E_{REC} e P_{CON} e posteriormente, P_{ON} , P_{CON} , P_{OFF} e P_{REC} para $F_{CH}=100kHz$. Os cálculos foram efetuados para $R_G=10\Omega$, $R_G=25\Omega$, $R_G=50\Omega$, $R_G=100\Omega$ e $R_G=250\Omega$. A Tabela 4.2 e a Tabela 4.3 apresentam os resultados.

Rg (Ohms)	Eon (mJ)	Eoff (mJ)	Erec (mJ)	Pcon (W)
10.0	0.0222	0.0129	0.0013	5.222
25.0	0.0261	0.0168	0.0013	5.289
50.0	0.0323	0.0236	0.0012	5.412
100.0	0.0449	0.0371	0.0012	5.659
250.0	0.0836	0.0777	0.0012	6.593

Tabela 4.2 – E_{ON} , E_{OFF} , E_{REC} e P_{CON} versus R_G e $V_{GG}=15V$.

Rg (Ohms)	Pon (W)	Poff (W)	Prec (W)	Pcon (W)	Pcom (W)
10.0	2.22	1.29	0.13	5.222	3.64
25.0	2.61	1.68	0.13	5.289	4.42
50.0	3.23	2.36	0.12	5.412	5.71
100.0	4.49	3.71	0.12	5.659	8.32
250.0	8.36	7.77	0.12	6.593	16.25

Tabela 4.3 – P_{ON} , P_{OFF} , P_{REC} , P_{CON} e P_{COM} para $F_{CH}=100kHz$ e $V_{GG}=15V$.

A Figura 4.8 ilustra as perdas, conforme a Tabela 4.3.

Figura 4.8 – Perdas de comutação versus R_G .

Verifica-se da Figura 4.8 que as perdas de turn-on (P_{ON}) e turn-off (P_{OFF}) do IGBT são diretamente proporcionais à R_G e que a perda por recuperação reversa no diodo é constante com R_G . A Figura 4.9 mostra P_{CON} e P_{COM} em função de R_G .

Figura 4.9 – Perdas de comutação e condução versus R_G .

Para os parâmetros desta simulação tem-se que as perdas de comutação são maiores que as perdas de condução para $R_G \geq 45\Omega$. A variação de R_G tem menos influência nas perdas por condução que nas perdas por comutação. As perdas por comutação podem ser minimizadas

pela diminuição de R_G . Por outro lado, o valor de R_G é limitado pela capacidade do driver de fornecer corrente e também pelas máximas derivadas de corrente e tensão permitidas no projeto a fim de não comprometer os requisitos de emissão de EMI. Portanto, a escolha adequada do valor de R_G deve envolver diversos parâmetros, tais como o IGBT e driver selecionados e os requisitos de emissão de EMI envolvidos no projeto.

4.3.2 Variação de V_{GG}

O inversor da Figura 4.1 foi simulado com $V_{DC}=180V$, $I_{f0}=6A$, $R_G=23\Omega$ e $D=50\%$. A partir desta simulação calcularam-se E_{ON} , E_{OFF} , E_{REC} e P_{CON} e posteriormente, P_{ON} , P_{CON} , P_{OFF} e P_{REC} para $F_{CH}=100kHz$. Os cálculos foram efetuados para $V_{GG}=9V$, $V_{GG}=12V$, $V_{GG}=15V$ e $V_{GG}=18V$. A Tabela 4.4 e a Tabela 4.5 apresentam os resultados.

V_{GG} (V)	E_{on} (mJ)	E_{off} (mJ)	E_{rec} (mJ)	P_{con} (W)	E_{ts} (mJ)
9.0	0.0986	0.0163	0.0012	7.2072	0.1161
12.0	0.0367	0.0163	0.0012	5.7282	0.0542
15.0	0.0256	0.0163	0.0013	5.2870	0.0432
18.0	0.0208	0.0163	0.0013	5.0464	0.0384

Tabela 4.4 – E_{ON} , E_{OFF} , E_{REC} e P_{CON} versus V_{GG} para $R_G=23\Omega$.

V_{GG} (V)	P_{on} (W)	P_{off} (W)	P_{rec} (W)	P_{con} (W)	P_{com} (W)
9.0	9.860	1.630	0.120	7.207	11.610
12.0	3.670	1.630	0.120	5.728	5.420
15.0	2.560	1.630	0.130	5.287	4.320
18.0	2.080	1.630	0.130	5.046	3.840

Tabela 4.5 – P_{ON} , P_{OFF} , P_{REC} , P_{CON} e P_{COM} para $F_{CH}=100kHz$ e $R_G=23\Omega$.

A Figura 4.10 ilustra as perdas, conforme a Tabela 4.5.

Figura 4.10 – Perdas de comutação versus V_{GG}.

Verifica-se da Figura 4.10 que as perdas para a entrada em condução (P_{ON}) diminuem com o aumento da tensão do driver – V_{GG} . As perdas para o bloqueio da condução (P_{OFF}) não são modificadas, pois o driver utilizado é unipolar: o IGBT irá sempre bloquear com $V_{GE}=0V$. As perdas de recuperação reversa são constantes com a variação de V_{GG} .

Para $V_{GG} \geq 15V$ tem-se que a perda por entrada em condução fica praticamente constante: o IGBT IRG4BC30KD suporta no máximo $V_{GE}=20V$. Desta forma, considera-se $15V \leq V_{GG} \leq 18V$ como uma faixa adequada para a tensão do driver a fim de minimizar as perdas por turn-on e também se adequar à máxima tensão de gate-emissor do IGBT utilizado. O valor $V_{GE}=15V$ é um valor prático usual para este IGBT.

A Figura 4.11 mostra as perdas P_{CON} e P_{COM} em função de V_{GG} .

Figura 4.11 – Perdas de comutação e condução versus V_{GG} .

As perdas de condução diminuem com o aumento da tensão do driver, V_{GG} . Isto ocorre devido à diminuição da tensão de condução V_{CE} com o aumento da tensão V_{GE} no IGBT. As perdas por comutação também diminuem com o aumento de V_{GG} . Desta forma, a faixa $15V \leq V_{GG} \leq 18V$ indicada anteriormente é adequada para reduzir as perdas por comutação e condução no IGBT.

A Figura 4.12 apresenta as perdas P_{COM} e P_{CON} em função de V_{GG} para $R_G=23\Omega$, $R_G=50\Omega$ e $R_G=100\Omega$. Os demais parâmetros continuam os mesmos: $V_{DC}=180V$, $I_{f0}=6A$, $D=50\%$ e $F_{CH}=100kHz$.

Verifica-se da Figura 4.12 que as perdas por comutação e condução são minimizadas com um aumento na tensão do driver, V_{GG} e também com a diminuição do valor do resistor de gate, R_G . Os valores de V_{GG} e R_G para cada projeto dependem da capacidade de corrente do driver utilizado no acionamento do IGBT, da máxima tensão V_{GE} suportada pelo IGBT utilizado, da emissão de EMI envolvida no projeto, entre outros fatores. A capacidade de corrente do driver IR2112, respectivamente para turn-on e turn-off, é de 200mA e 400mA, para $V_{GG}=15V$ e duração do pulso menor de $10\mu s$.

Figura 4.12 – P_{COM} e P_{CON} versus V_{GG} para $R_G=23\Omega$, $R_G=50\Omega$ e $R_G=100\Omega$.

4.3.3 Variação de I_{of}

O inversor da Figura 4.1 foi simulado com $V_{DC}=180V$, $V_{GG}=15V$, $R_G=100\Omega$ e $D=50\%$. A partir desta simulação calcularam-se E_{ON} , E_{OFF} , E_{REC} e P_{CON} e posteriormente, P_{ON} , P_{CON} , P_{OFF} e P_{REC} para $F_{CH}=100kHz$. Os cálculos foram efetuados para $I_{of}=3A$, $I_{of}=6A$, $I_{of}=9A$, $I_{of}=12A$ e $I_{of}=15A$. A Tabela 4.6 e a Tabela 4.7 apresentam os resultados.

I_{of} (A)	E_{on} (mJ)	E_{off} (mJ)	E_{rec} (mJ)	P_{con} (W)	E_{ts} (mJ)
3.0	0.0237	0.0161	0.0012	2.3242	0.0410
6.0	0.0449	0.0371	0.0012	5.6594	0.0832
9.0	0.0742	0.0636	0.0012	8.8005	0.1390
12.0	0.0985	0.0880	0.0012	13.9137	0.1877
15.0	0.1362	0.1189	0.0012	17.5526	0.2563

Tabela 4.6 – E_{ON} , E_{OFF} , E_{REC} e P_{CON} versus I_{of} para $R_G=100\Omega$ e $V_{GG}=15V$.

I_{0f} (A)	P_{on} (W)	P_{off} (W)	P_{rec} (W)	P_{con} (W)	P_{com} (W)
3.0	2.370	1.610	0.120	2.324	4.100
6.0	4.490	3.710	0.120	5.659	8.320
9.0	7.420	6.360	0.120	8.801	13.900
12.0	9.850	8.800	0.120	13.914	18.770
15.0	13.620	11.890	0.120	17.553	25.630

Tabela 4.7 – P_{ON} , P_{OFF} , P_{REC} , P_{CON} e P_{COM} para $F_{CH}=100\text{kHz}$, $R_G=23\Omega$ e $V_{GG}=15\text{V}$.

A Figura 4.13 ilustra as perdas, conforme a Tabela 4.7.

Figura 4.13 – Perdas de comutação versus I_{0f} .

A Figura 4.14 apresenta as perdas P_{COM} e P_{CON} em função da corrente da carga, I_o .

Figura 4.14 – Perdas de comutação e condução versus I_{0f} .

As perdas por comutação e condução aumentam com o aumento da corrente I_{0f} . A perda por condução apresenta variação linear com I_{0f} , enquanto a perda por comutação é não linear com I_{0f} .

4.4 “ULTRAFAST IGBT” E “STANDARD SPEED IGBT”

O inversor monofásico da Figura 4.1 foi simulado para dois tipos diferentes de IGBTs.

Primeiramente realizou-se a simulação para o IGBT IRG4BC30KD da International Rectifier: este transistor é um IGBT de rápida comutação, porém apresenta perdas de condução mais elevadas.

Posteriormente realizou-se a simulação com o IGBT IRG4BC20SD da International Rectifier: este IGBT é um IGBT lento, porém com baixas perdas de condução.

A Figura 4.15 apresenta a tensão de condução dos IGBTs IRG4BC30KD e IRG4BC20SD.

Figura 4.15 – Tensão de condução dos IGBTs IRG4BC30KD e IRG4BC20SD da International Rectifier.

Da Figura 4.15 verifica-se que para o IGBT IRG4BC30KD tem-se que a tensão de condução é $V_{CE} \approx 2(\text{V})$ para uma corrente de coletor $I_C = 10(\text{A})$. Para o IGBT IRG4BC20SD

a tensão de condução para $I_C = 10(A)$ é $V_{CE} \approx 1,5(V)$: o IGBT IRG4BC30KD apresentará perdas de condução maiores que o IGBT IRG4BC20SD.

A Figura 4.16 apresenta a capacidade de corrente de coletor dos IGBTs IRG4BC30KD e IRG4BC20SD em função de sua frequência de chaveamento, respeitando os limites máximos de potência dissipada para cada IGBT.

Figura 4.16 – Capacidade de corrente de coletor dos IGBTs IRG4BC30KD e IRG4BC20SD da International Rectifier.

Da Figura 4.16 verifica-se que a capacidade de corrente do IGBT IRG4BC20SD diminui em 50% para uma frequência de chaveamento de aproximadamente 4kHz. Para o IGBT IRG4BC30KD a capacidade de corrente diminui 50% para uma frequência de chaveamento

de aproximadamente 20kHz: o IGBT IRB4BC30KD é capaz de operar em frequência mais elevada que o IGBT IRG4BC20SD.

O inversor da Figura 4.1 foi simulado com os IGBTs IRG4BC30KD e IRG4BC20SD: a simulação foi realizada com $V_{DC}=180V$, $R_G=27\Omega$, $V_{GG}=15V$, $F_{CH}=50kHz$ e $D=0,50$. As perdas totais do inversor para os dois IGBTs são apresentadas na Figura 4.17.

Figura 4.17 – Perdas totais do inversor monofásico: IRG4BC20SD e IRG4BC30KD.

Da Figura 4.17 verifica-se que as perdas totais do inversor utilizando o IGBT IRG4BC20SD são maiores que as perdas totais do inversor utilizando o IGBT IRG4BC30KD: as perdas de comutação do IGBT IRG4BC20SD para $F_{CH}=50kHz$ são mais significativas que as perdas de condução do IGBT IRG4BC30KD.

Desta forma verifica-se que a tecnologia do IGBT influencia diretamente nas perdas de comutação e condução do inversor: a escolha adequada de um IGBT para um circuito de comutação suave deve ser feita criteriosamente a fim de se projetar um inversor com menores perdas totais, incluindo até mesmo as perdas do circuito auxiliar de comutação suave.

4.5 CONCLUSÕES

A análise efetuada neste capítulo mostrou a grande dependência das perdas dos IGBTs com os seus circuitos de acionamento. Analisou-se a variação das perdas de comutação e condução em função da tensão do circuito de acionamento dos IGBTs (V_{GG}), em função da resistência-série de gate (R_G), da corrente de saída do filtro ativo (I_{f0}) e também em função do tipo de IGBT utilizado.

A tensão do circuito de acionamento dos IGBTs deve ser dimensionada para minimizar as perdas por condução e comutação, sem extrapolar os valores limites estabelecidos para o IGBT utilizado. Para os IGBTs IRG4BC20SD e IRG4BC30KD o valor usual para se minimizar as suas perdas de condução e comutação é de $V_{GG}=15V$, o qual não extrapola o valor máximo de tensão de gate-emissor ($V_{GS-MAX}=20V$).

As perdas por comutação podem ser minimizadas pela diminuição de R_G . O valor de R_G é limitado pelo driver de acionamento dos IGBTs, mostrando o compromisso do projeto do driver com as perdas por comutação. Além disto, deve-se ressaltar que a diminuição de R_G irá diminuir os tempos de comutação (turn-on e turn-off) podendo gerar elevados valores de di/dt e dv/dt . Ainda mais, as indutâncias parasitas dos circuitos, que não foram consideradas nas simulações efetuadas, podem gerar fortes oscilações de corrente e tensão, aumentando as perdas por comutação e a emissão de EMI.

O IGBT IRG4BC20SD é próprio para operar em baixas frequências ($<5kHz$) e apresenta elevadas perdas de comutação e baixas perdas de condução. O IGBT IRG4BC30KD é um IGBT rápido, próprio para operar em frequências mais elevadas ($<20kHz$), apresentando baixas perdas de comutação e elevadas perdas de condução. Desta forma, o tipo de IGBT selecionado também irá influenciar diretamente na eficiência do inversor projetado.

5 INVERSOR MONOFÁSICO DE COMUTAÇÃO SUAVE

Neste capítulo apresenta-se a topologia selecionada para compor o inversor monofásico de comutação suave a ser aplicado no filtro ativo paralelo para instalações monofásicas. Realiza-se a modelagem do referido inversor selecionado para todos os estágios de comutação do mesmo. Por fim apresentam-se as formas de onda relativas ao acionamento do inversor monofásico de comutação suave e as novas diretrizes de projeto do mesmo.

5.1 TOPOLOGIA SELECIONADA

A topologia selecionada para compor o inversor monofásico de comutação suave deste trabalho utiliza a técnica de comutação de chave, com comutação em zero de corrente. Como visto nos capítulos 2 e 3, a técnica de comutação de chave apresenta algumas vantagens com relação às técnicas de comutação de linha e de carga para aplicação no filtro ativo: o circuito auxiliar não está em série com o ramo principal de transferência de potência do inversor e é acionado apenas nos instantes de comutação das chaves principais do mesmo, entre outras vantagens já listadas anteriormente. A comutação ocorrerá em zero de corrente a fim de minimizar as perdas das chaves principais do inversor, que serão do tipo IGBT: a comutação em zero de corrente irá reduzir as perdas de entrada em condução devido à recuperação reversa dos diodos de roda livre e irá eliminar as perdas de bloqueio da condução, eliminando as perdas devido à corrente de cauda do IGBT. Este inversor é também dito inversor ZCT (HUA et. al., 1994b).

Diversos requisitos de projeto foram impostos para o inversor ZCT, tais como:

- Reduzir as perdas devido à corrente de recuperação reversa nos diodos de roda livre (perdas de turn-on);
- Reduzir/eliminar as perdas devido à corrente de cauda dos IGBTs (perdas de turn-off);
- Permitir regeneração de energia;
- Baixas perdas no circuito auxiliar;
- Controle de di/dt e dv/dt ;
- Baixo custo.

Das diversas topologias encontradas na revisão bibliográfica, a topologia apresentada em (LI et. al., 2000b) é a que melhor cumpre os requisitos de projeto acima apresentados: esta topologia é implementada em um inversor trifásico e será empregada neste trabalho em um inversor monofásico para aplicação em um filtro ativo de potência. As principais características desta topologia são:

- Comutação em zero de corrente: minimiza as perdas de entrada e elimina/minimiza as perdas de bloqueio dos IGBTs principais do inversor;
- Permite regeneração de energia;
- Baixas Perdas: o circuito auxiliar não está em série com o ramo principal de transferência de potência do inversor e é acionado apenas nos instantes de comutação das chaves principais do mesmo;
- Controle de di/dt e dv/dt : a comutação em zero de corrente se dá com controle de di/dt e dv/dt por meio de um circuito tanque LC;
- Baixo custo: o circuito auxiliar do inversor possui apenas duas chaves auxiliares.

A Figura 5.1 apresenta o circuito do inversor monofásico ZCT que será estudado neste trabalho. Observa-se da Figura 5.1 que o inversor monofásico ZCT possui dois circuitos auxiliares: um para cada braço do inversor. Cada circuito auxiliar é composto por um circuito tanque $L_x C_x$, um IGBT S_x e um diodo D_C . O circuito tanque $L_x C_x$ é acionado convenientemente por S_x , controlando a corrente i_x , a qual será a responsável pelas comutações em zero de corrente.

Figura 5.1 – Inversor monofásico ZCT selecionado.

Este inversor baseia-se no conceito do acionamento de S_x apenas nos instantes de comutação das chaves principais do inversor (S_1 , S_2 , S_3 e S_4): o acionamento de S_x irá provocar uma oscilação da corrente i_x , a qual será utilizada para as comutações em zero de corrente, na entrada e no bloqueio da condução das chaves principais do inversor.

O acionamento do inversor apresentado depende do sentido da corrente da carga: $I_0 < 0$ e $I_0 > 0$. A seguir tem-se a descrição e a modelagem deste inversor para estas duas condições de operação.

5.2 MODELO PARA CORRENTE NEGATIVA DE CARGA

O circuito da Figura 5.2 apresenta um braço do inversor ZCT com corrente negativa de carga, bem como o respectivo circuito auxiliar de comutação suave.

Figura 5.2 – Circuito para corrente negativa de carga.

Na Figura 5.2 observa-se os elementos do circuito auxiliar, bem como as polaridades de v_x e i_x que serão consideradas na modelagem a seguir. As formas de onda de operação do inversor monofásico ZCT com 2 chaves auxiliares para corrente negativa de carga são ilustradas na Figura 5.3, adaptada de (LI et al., 2000b).

Figura 5.3 – Formas de onda do inversor ZCT com 2 chaves auxiliares: $I_0 < 0$.

A entrada em condução da chave S_2 se dá em pseudo-ZCS, minimizando as perdas devido à recuperação reversa de D_1 . O bloqueio da condução de S_2 ocorre em ZCS-Verdadeira, eliminando as perdas devido à corrente de cauda do IGBT S_2 . O controle do circuito auxiliar de comutação suave é realizado pela comutação adequada das chaves S_x - S_2 .

Antes de ligar a chave S_2 liga-se a chave S_x : o circuito ressonante $L_x C_x$ irá reduzir a corrente do diodo D_1 antes de S_2 ser ligada, minimizando as perdas devido à recuperação reversa de D_1 . A chave S_x é desligada em ZCS-Verdadeira, com D_x em condução.

Para bloquear a condução da chave S_2 liga-se primeiramente a chave S_x : a corrente na chave S_2 se anulará e o diodo D_2 entra em condução, permitindo o bloqueio da chave S_2 em ZCS-Verdadeira. Posteriormente o circuito tanque $L_x C_x$ ressona e o diodo D_1 volta a conduzir. A chave S_x bloqueia em ZCS-Verdadeira.

A seguir será apresentado o modelo matemático para todos os estágios de comutação identificados na Figura 5.3 para o inversor monofásico ZCT de 2 chaves auxiliares, onde cada estágio de comutação será explicado em maiores detalhes. O circuito da Figura 5.4 apresenta o estado inicial representado na Figura 5.3, $t < t_0$: o diodo D_1 está em condução.

Figura 5.4 – Operação com $I_0 < 0$ e $t < t_0$.

Em t_0 a chave S_x é acionada, iniciando a ressonância no circuito tanque $L_x C_x$. A Figura 5.5 apresenta os elementos ativos entre os instantes t_0 e t_1 .

Figura 5.5 – Elementos ativos entre t_0 e t_1 : $I_0 < 0$.

As condições iniciais entre os instantes t_0 e t_1 são dadas abaixo.

$$v_x(t_0) = V_{DC} - Z_0 \cdot I_0$$

$$i_x(t_0) = 0$$

A condição inicial $v_x(t_0) = V_{DC} - Z_0 \cdot I_0$ foi obtida a partir da condição final

$$v_x(t_1) = V_{DC} - Z_0 \cdot I_0, \text{ como será demonstrado mais adiante.}$$

O diodo D_1 e a chave S_x estão grampeando à tensão do circuito tanque $L_x C_x$ em V_{DC} durante os instantes t_0 e t_1 . Resolvendo-se o circuito de segunda ordem, com $t_0 = 0$, obtém-se a corrente i_x (Equação 5.1) e a tensão v_x (Equação 5.2).

$$i_x(t) = I_0 \cdot \sin(\omega_0 \cdot t) \quad \text{Equação 5.1}$$

$$v_x(t) = V_{DC} - (Z_0 \cdot I_0) \cdot \cos(\omega_0 \cdot t) \quad \text{Equação 5.2}$$

Onde:

$$\omega_0 = \frac{1}{\sqrt{L_x \cdot C_x}} \quad (\text{Frequência Natural de Oscilação do Circuito Tanque } L_x C_x)$$

$$Z_0 = \sqrt{\frac{L_x}{C_x}} \quad (\text{Impedância do Circuito Tanque } L_x C_x)$$

O plano de fase do circuito neste estágio é dado pela Equação 5.3.

$$Z(t) = v_x(t) + j \cdot Z_0 \cdot i_x(t) = Z_1 \cdot e^{-j\omega_0 t} + V_{DC} \quad \text{Equação 5.3}$$

Onde: $Z_1 = -Z_0 \cdot I_0$

A chave S_2 deve ser acionada no instante $t_1 = T_0/4$ (T_0 é o período de oscilação natural do circuito tanque $L_x C_x$, $T_0 = 2\pi/\omega_0$) a partir de t_0 : neste instante a corrente i_x atinge o seu pico, minimizando as perdas devido à recuperação reversa de D_1 . As condições finais do plano de fase neste estágio são: $v_x(t_1) = V_{DC}$ e $Z_0 \cdot i_x(t_1) = Z_0 \cdot I_0$.

Após a chave S_2 ser acionada em t_1 tem-se que a corrente da carga circulará por S_2 e o circuito tanque $L_x C_x$ não será mais excitado por V_{DC} : a Figura 5.6 apresenta os elementos ativos do inversor monofásico ZCT com 2 chaves auxiliares entre os instantes t_1 e t_2 .

Figura 5.6 – Elementos ativos entre t_1 e t_2 : $I_0 < 0$.

Devido à condução da chave S_2 o circuito tanque será grampeado com tensão externa nula. As condições iniciais deste estágio são dadas abaixo.

$$v_x(t_1) = V_{DC}$$

$$i_x(t_1) = I_0$$

Considerando as condições iniciais apresentadas, os elementos ativos do inversor ZCT com 2 chaves auxiliares e o instante t_1 a origem dos tempos ($t_1 = 0$) obtém-se a corrente i_x (Equação 5.4) e a tensão v_x (Equação 5.5).

$$i_x(t) = \frac{-V_{DC}}{Z_0} \cdot \text{sen}(\omega_0 \cdot t) + I_0 \cdot \cos(\omega_0 \cdot t)$$

Equação 5.4

$$v_x(t) = V_{DC} \cdot \cos(\omega_0 \cdot t) + Z_0 \cdot I_0 \cdot \sin(\omega_0 \cdot t)$$

Equação 5.5

O plano de fase do circuito neste estágio é dado pela Equação 5.6.

$$Z(t) = v_x(t) + j \cdot Z_0 \cdot i_x(t) = Z_1 \cdot e^{-j\omega_0 t}$$

Equação 5.6

Onde: $Z_1 = V_{DC} + j \cdot Z_0 \cdot I_0$

Em $t_2 = \frac{\tan^{-1}((Z_0 \cdot I_0)/V_{DC})}{2\pi} \cdot T_0$ (a partir de $t_1 = 0$) a corrente i_x se anula. As condições

finais do plano de fase neste estágio são: $v_x(t_2) = (1 + k_1) \cdot V_{DC}$ e $Z_0 \cdot i_x(t_2) = 0$, onde a

constante k_1 é dada por: $k_1 = \frac{1}{V_{DC}} \cdot [V_{DC} \cdot \cos(\omega_0 \cdot t_2) + Z_0 \cdot I_0 \cdot \sin(\omega_0 \cdot t_2) - V_{DC}]$.

Após o instante t_2 a corrente i_x torna-se negativa, circulando pelo diodo D_x do circuito auxiliar. A Figura 5.7 apresenta os elementos ativos do inversor ZCT entre os instantes t_2 e t_3 .

Figura 5.7 – Elementos ativos entre t_2 e t_3 : $I_0 < 0$.

A condução do diodo D_x e da chave S_2 grampeiam o circuito tanque $L_x C_x$ com uma tensão externa nula. Verifica-se que a chave S_x pode ser desligada em ZCS-Verdadeira entre t_2 e t_3 , pois o diodo D_x está em condução. As condições iniciais deste estágio são dadas abaixo.

$$v_x(t_2) = (1 + k_1) \cdot V_{DC}$$

$$i_x(t_2) = 0$$

Considerando as condições iniciais apresentadas, os elementos ativos do inversor ZCT com 2 chaves auxiliares e o instante t_2 a origem dos tempos ($t_2 = 0$) obtém-se a corrente i_x (Equação 5.7) e a tensão v_x (Equação 5.8).

$$i_x(t) = -\frac{(1+k_1)}{Z_0} \cdot V_{DC} \cdot \text{sen}(\omega_0 \cdot t) \quad \text{Equação 5.7}$$

$$v_x(t) = (1+k_1) \cdot V_{DC} \cdot \cos(\omega_0 \cdot t) \quad \text{Equação 5.8}$$

O plano de fase do circuito neste estágio é dado pela Equação 5.9.

$$Z(t) = v_x(t) + j \cdot Z_0 \cdot i_x(t) = Z_1 \cdot e^{-j\omega_0 t} \quad \text{Equação 5.9}$$

$$\text{Onde: } Z_1 = (1+k_1) \cdot V_{DC}$$

A corrente de pico entre t_2 e t_3 é $I_{xpk_t2 \rightarrow t3} = -(1+k_1) \cdot V_{DC} / Z_0$ e ocorre em $t_{xpk_t2 \rightarrow t3} = T_0 / 4$ a partir do instante t_2 , ou $t_{xpk_t2 \rightarrow t3} \approx T_0 / 2$ a partir do instante inicial t_0 . Logo, a chave S_x deve ser desligada aproximadamente em $T_0 / 2$ a partir de t_0 : a chave S_x será então desligada em ZCS-Verdadeira, pois o diodo D_x estará em condução.

No instante $t_3 = T_0 / 2$ (a partir de $t_2 = 0$) a corrente i_x se anula. As condições finais do plano de fase neste estágio são: $v_x(t_3) = -(1+k_1) \cdot V_{DC}$ e $Z_0 \cdot i_x(t_3) = 0$.

A chave S_x é desligada entre os instantes t_2 e t_3 . Em t_3 a corrente i_x se anula, tornando-se positiva a partir deste instante, sendo conduzida por D_c , pois a chave S_x está desligada. A Figura 5.8 apresenta os elementos ativos do inversor ZCT entre os instantes t_3 e t_4 .

Figura 5.8 – Elementos ativos entre t_3 e t_4 : $I_0 < 0$.

O diodo D_c e a chave S_2 estão em condução, grampeando a tensão do circuito tanque $L_x C_x$ em $-V_{DC}$. As condições iniciais deste estágio são dadas abaixo.

$$v_x(t_3) = -(1 + k_1) \cdot V_{DC}$$

$$i_x(t_3) = 0$$

Considerando as condições iniciais dadas, os elementos ativos do inversor ZCT apresentados na Figura 5.8 e o instante de tempo t_3 a origem dos tempos ($t_3 = 0$), obtêm-se a corrente i_x (Equação 5.10) e a tensão v_x (Equação 5.11).

$$i_x(t) = \frac{k_1 \cdot V_{DC}}{Z_0} \cdot \text{sen}(\omega_0 \cdot t) \quad \text{Equação 5.10}$$

$$v_x(t) = -V_{DC} - k_1 \cdot V_{DC} \cdot \cos(\omega_0 \cdot t) \quad \text{Equação 5.11}$$

O plano de fase do circuito neste estágio é dado pela Equação 5.12.

$$Z(t) = v_x(t) + j \cdot Z_0 \cdot i_x(t) = Z_1 \cdot e^{-j\omega_0 t} - V_{DC} \quad \text{Equação 5.12}$$

$$\text{Onde: } Z_1 = -k_1 \cdot V_{DC}$$

A corrente i_x no instante $t_4 = T_0/2$ (a partir de $t_3 = 0$) é nula. As condições finais do plano de fase neste estágio são: $v_x(t_4) = (k_1 - 1) \cdot V_{DC}$ e $Z_0 \cdot i_x(t_4) = 0$.

Após o instante t_4 nenhuma corrente mais irá circular pelo circuito auxiliar de comutação suave do inversor ZCT até que o mesmo seja acionado novamente. Desta forma, a partir do

instante t_4 a chave S_2 está conduzindo a corrente da carga. A Figura 5.9 mostra os elementos ativos entre os instantes t_4 e t_5 .

Figura 5.9 – Elementos ativos entre t_4 e t_5 : $I_0 < 0$.

A Tabela 5.1 resume $Z_0 \cdot i_x(t)$ e $v_x(t)$ para os instantes t_0 , t_1 , t_2 , t_3 e t_4 .

Instante	$Z_0 \cdot i_x(t)$	$v_x(t)$
t_0	$Z_0 \cdot i_x(t_0) = 0$	$v_x(t_0) = V_{DC} - Z_0 \cdot I_0$
$t_1 = \frac{T_0}{4} + t_0$	$Z_0 \cdot i_x(t_1) = Z_0 \cdot I_0$	$v_x(t_1) = V_{DC}$
$t_2 = \left[\frac{\tan^{-1}((V_{DC} - V_{x0})/V_{DC})}{2\pi} \right] \cdot T_0 + t_1$	$Z_0 \cdot i_x(t_2) = 0$	$v_x(t_2) = (1 + k_1) \cdot V_{DC}$
$t_3 = \frac{T_0}{2} + t_2$	$Z_0 \cdot i_x(t_3) = 0$	$v_x(t_3) = -(1 + k_1) \cdot V_{DC}$
$t_4 = \frac{T_0}{2} + t_3$	$Z_0 \cdot i_x(t_4) = 0$	$v_x(t_4) = (k_1 - 1) \cdot V_{DC}$

Tabela 5.1 – Resumo dos valores de $Z_0 \cdot i_x(t)$ e $v_x(t)$ para t_0 , t_1 , t_2 , t_3 e t_4 , $I_0 < 0$.

Resolvendo-se as equações para a tensão $v_x(t)$ entre os instantes t_0 , t_1 , t_2 , t_3 e t_4 obtêm-se a tensão $v_x(t)$ durante o turn-on da chave S_2 do inversor monofásico ZCT, Figura 5.4. A Figura 5.10 apresenta a forma de onda por meio de simulações das equações obtidas para a tensão $v_x(t)$.

Figura 5.10 – Tensão $v_x(t)$ durante o turn-on da chave S_2 : $I_0 < 0$.

Comparando-se a Figura 5.10 com a Figura 5.3 verifica-se que a forma de onda obtida para a tensão $v_x(t)$ é semelhante à forma de onda esperada. Do mesmo modo, a forma de onda da tensão $Z_0 \cdot i_x(t)$ pode ser simulada: Figura 5.11.

Figura 5.11 – Tensão $Z_0 \cdot i_x(t)$ durante o turn-on da chave S_2 : $I_0 < 0$.

A tensão $Z_0 \cdot i_x(t)$ apresenta a mesma forma de onda da corrente $i_x(t)$, exceto pela multiplicação da impedância do circuito tanque $L_x C_x$, Z_0 . Comparando-se as formas de onda da Figura 5.11 com a Figura 5.3 observa-se que a forma de onda obtida por simulação é coerente com a forma de onda esperada.

A partir dos resultados de simulação pode-se plotar o plano de fase das tensões $Z_0 \cdot i_x(t)$ e $v_x(t)$ durante o turn-on da chave S_2 : Figura 5.12.

Figura 5.12 – Plano de Fase ($Z_0 \cdot i_x(t)$ e $v_x(t)$) durante o turn-on da chave S_2 : $I_0 < 0$.

No plano de fase apresentado na Figura 5.12 observa-se os instantes de comutação. A chave S_x é acionada em t_0 em Pseudo-ZCS. Em t_1 a chave S_2 é acionada: neste instante o pico de corrente do circuito auxiliar irá minimizar as perdas devido à recuperação reversa de D_1 – a chave S_2 é acionada em Pseudo-ZCS. Entre t_2 e t_3 o diodo D_x está conduzindo e a chave S_x é desligada em ZCS-Verdadeira, eliminando as perdas de corrente de cauda do IGBT S_x . O circuito auxiliar termina a ressonância no instante t_4 .

A Figura 5.9 resume a operação com a chave S_2 em condução da corrente nominal da carga, I_0 . Deve-se modelar o inversor monofásico ZCT com 2 chaves auxiliares e corrente negativa de carga durante o turn-off da chave S_2 : em t_5 liga-se a chave S_x , iniciando a ressonância do circuito tanque $L_x C_x$. A Figura 5.13 apresenta os elementos ativos entre os instantes t_5 e t_6 .

Figura 5.13 – Elementos ativos entre t_5 e t_6 : $I_0 < 0$.

As chaves S_x e S_2 estão em condução, grampeando a tensão do circuito tanque $L_x C_x$ em uma tensão nula. As condições iniciais deste estágio, considerando o instante t_5 a origem dos tempos ($t_5 = 0$) são dadas abaixo.

$$v_x(t_5) = (k_1 - 1) \cdot V_{DC}$$

$$i_x(t_5) = 0$$

Considerando as condições iniciais dadas, os elementos ativos do inversor ZCT apresentados na Figura 5.13 e o instante de tempo t_5 a origem dos tempos ($t_5 = 0$), obtêm-se a corrente i_x (Equação 5.13) e a tensão v_x (Equação 5.14).

$$i_x(t) = -\frac{(k_1 - 1)}{Z_0} \cdot V_{DC} \cdot \text{sen}(\omega_0 \cdot t) \quad \text{Equação 5.13}$$

$$v_x(t) = (k_1 - 1) \cdot V_{DC} \cdot \cos(\omega_0 \cdot t) \quad \text{Equação 5.14}$$

O plano de fase do circuito neste estágio é dado pela Equação 5.15.

$$Z(t) = v_x(t) + j \cdot Z_0 \cdot i_x(t) = Z_1 \cdot e^{-j\omega_0 t} \quad \text{Equação 5.15}$$

Onde: $Z_1 = (k_1 - 1) \cdot V_{DC}$.

A corrente i_x no instante $t_6 = \frac{\sin^{-1}\left(\frac{Z_0 \cdot I_0}{(1-k_1) \cdot V_{DC}}\right)}{\omega_0}$ (a partir de $t_5 = 0$) é igual à corrente de

carga, $i_x(t_6) = I_0$. As condições finais do plano de fase neste estágio são:

$$v_x(t_6) = (k_1 - 1) \cdot V_{DC} \cdot \cos(\omega_0 \cdot t_6) \text{ e } Z_0 \cdot i_x(t_6) = Z_0 \cdot I_0.$$

A partir de t_6 a corrente i_x ultrapassa a corrente de carga e então o diodo D_2 entra em condução, conduzindo a diferença entre a corrente i_x e a corrente de carga, I_0 . Com o diodo D_2 em condução a chave S_2 pode ser desligada em ZCS-Verdadeira, eliminando as perdas devido à corrente de cauda do IGBT S_2 . A Figura 5.14 apresenta os elementos ativos entre os instantes t_6 e t_7 .

Figura 5.14 – Elementos ativos entre t_6 e t_7 : $I_0 < 0$.

A chave S_x e o diodo D_2 estão em condução, grampeando uma tensão externa nula no circuito tanque $L_x C_x$. Desta forma, as equações (Equação 5.13, Equação 5.14 e Equação 5.15) entre os instantes t_5 e t_6 continuam válidas entre os instantes t_6 e t_7 , considerando-se ainda t_5 a origem dos tempos ($t_5 = 0$). As condições iniciais deste estágio são dadas abaixo.

$$v_x(t_6) = (k_1 - 1) \cdot V_{DC} \cdot \cos(\omega_0 \cdot t_6)$$

$$i_x(t_6) = I_0$$

A corrente de pico entre os instantes t_6 e t_7 ($t_{xpk_t6 \rightarrow t7} = T_0/4$ a partir do instante t_5) é

$$I_{xpk_t6 \rightarrow t7} = \frac{(1-k_1)}{Z_0} \cdot V_{DC} \cdot A \text{ chave } S_2 \text{ deve ser desligada em } t_{xpk_t6 \rightarrow t7} = T_0/4, \text{ a partir de } t_5: \text{ o}$$

diodo D_2 estará conduzindo e a chave S_2 será desligada em ZCS-Verdadeira.

$$\text{No instante } t_7 \left(t_7 = \frac{\text{sen}^{-1}\left(\frac{Z_0 \cdot I_0}{(1-k_1) \cdot V_{DC}}\right)}{\omega_0}, \quad \omega_0 \cdot t_7 > \frac{\pi}{2}, \text{ a partir de } t_5 \right) \text{ a corrente } i_x \text{ iguala-}$$

se novamente à corrente de carga, I_0 . As condições finais do plano de fase neste estágio são:

$$v_x(t_7) = (k_1 - 1) \cdot V_{DC} \cdot \cos(\omega_0 \cdot t_7) \text{ e } Z_0 \cdot i_x(t_7) = Z_0 \cdot I_0.$$

No instante t_7 a corrente i_x iguala-se à corrente de carga, I_0 : o diodo D_2 irá bloquear naturalmente, com corrente nula. A Figura 5.15 apresenta os elementos ativos entre os instantes t_7 e t_8 .

Figura 5.15 – Elementos ativos entre t_7 e t_8 : $I_0 < 0$.

Verifica-se que entre os instantes t_7 e t_8 a corrente i_x do circuito auxiliar é constante e igual à corrente da carga, I_0 . Desta forma, a tensão sobre o indutor L_x é nula entre os instantes t_7 e t_8 . Sendo assim, o capacitor C_x será carregado linearmente por uma fonte de corrente constante, I_0 . Considerando o instante t_7 a origem dos tempos ($t_7 = 0$) a corrente i_x é dada pela Equação 5.16 e a tensão v_x pela Equação 5.17.

$$i_x(t) = I_0$$

Equação 5.16

$$v_x(t) = v_x(t_7) + \frac{I_0}{C_x} \cdot t \quad \text{Equação 5.17}$$

No instante $t_8 = (V_{DC} - v_x(t_7)) \cdot \frac{C_x}{I_0}$ (a partir de $t_7 = 0$) a tensão v_x é igual à V_{DC} . As condições finais do plano de fase neste estágio são: $v_x(t_8) = V_{DC}$ e $Z_0 \cdot i_x(t_8) = Z_0 \cdot I_0$.

Após t_8 a corrente i_x torna-se menor que a corrente de carga, I_0 , pois a tensão v_x torna-se maior de V_{DC} e o diodo D_1 entra em condução. A Figura 5.16 apresenta os elementos ativos entre t_8 e t_9 .

Figura 5.16 – Elementos ativos entre t_8 e t_9 : $I_0 < 0$.

A chave S_x e o diodo D_1 estão em condução, grampeando a tensão do circuito tanque $L_x C_x$ em V_{DC} . As condições iniciais deste estágio são dadas abaixo.

$$v_x(t_8) = V_{DC}$$

$$i_x(t_8) = I_0$$

Considerando o instante t_8 a origem dos tempos ($t_8 = 0$) a corrente i_x é dada pela Equação 5.18 e a tensão v_x pela Equação 5.19.

$$i_x(t) = I_0 \cdot \cos(\omega_0 \cdot t) \quad \text{Equação 5.18}$$

$$v_x(t) = Z_0 \cdot I_0 \cdot \text{sen}(\omega_0 \cdot t) + V_{DC} \quad \text{Equação 5.19}$$

O plano de fase do circuito neste estágio é dado pela Equação 5.20.

$$Z(t) = v_x(t) + j \cdot Z_0 \cdot i_x(t) = Z_1 \cdot e^{-j\omega_0 t} + V_{DC} \quad \text{Equação 5.20}$$

Onde: $Z_1 = j \cdot Z_0 \cdot I_0$.

Em $t_9 = T_0/4$ (a partir de t_8) a corrente i_x se anula. As condições finais do plano de fase

neste estágio são: $v_x(t_9) = Z_0 \cdot I_0 + V_{DC}$ e $Z_0 \cdot i_x(t_9) = 0$.

Após o instante t_9 a corrente i_x torna-se negativa e é conduzida pelos diodos D_1 e D_x . O diodo D_1 irá conduzir a corrente de carga (I_0) e a corrente do circuito auxiliar. A Figura 5.17 mostra os elementos ativos entre os instantes t_9 e t_{10} .

Figura 5.17 – Elementos ativos entre t_9 e t_{10} : $I_0 < 0$.

Os diodos D_1 e D_x estão conduzindo, grampeando a tensão do circuito tanque $L_x C_x$ em V_{DC} . Desta forma as equações entre os instantes t_8 e t_9 continuam válidas (Equação 5.18, Equação 5.19 e Equação 5.20) desde que o instante t_8 seja considerado a origem dos tempos ($t_8 = 0$). As condições iniciais deste estágio são dadas abaixo.

$$v_x(t_9) = Z_0 \cdot I_0 + V_{DC}$$

$$i_x(t_9) = 0$$

A chave S_x deve ser desligada na corrente de pico entre os instantes t_9 e t_{10} : a corrente de pico é negativa e o diodo D_x está conduzindo. Logo, a chave S_x será desligada em ZCS-Verdadeira. Da Equação 5.18 a corrente de pico é $I_{xpk-t_9 \rightarrow t_{10}} = -I_0$ e ocorre no instante

$t_{xpk_t_9 \rightarrow t_{10}} = T_0/2$ a partir de t_8 . Portanto, a chave S_x deve ser desligada em $t_{xpk_t_9 \rightarrow t_{10}} = T_0/2$ a partir de t_8 , ou em $t_{xpk_t_9 \rightarrow t_{10}} = (3/4) \cdot T_0$ a partir de t_5 . Em t_{10} a corrente do circuito auxiliar se anula, $i_x(t_{10}) = 0$. Logo, da Equação 5.18 tem-se que $t_{10} = (3/4) \cdot T_0$ a partir de t_8 . As condições finais deste estágio são: $v_x(t_{10}) = V_{DC} - Z_0 \cdot I_0$ e $Z_0 \cdot i_x(t_{10}) = 0$.

A partir do instante t_{10} nenhuma corrente circulará pelo circuito auxiliar de comutação suave até que o mesmo seja acionado novamente. A Figura 5.18 apresenta os elementos ativos para os instantes posteriores a t_{10} .

Figura 5.18 – Elementos ativos para instantes posteriores à t_{10} : $I_0 < 0$.

Desta forma caracteriza-se o bloqueio da condução (turn-off) da chave S_2 do inversor ZCT com corrente negativa de carga. A Tabela 5.2 resume $Z_0 \cdot i_x(t)$ e $v_x(t)$ para os instantes t_5 , t_6 , t_7 , t_8 , t_9 e t_{10} .

Instante	$Z_0 \cdot i_x(t)$	$v_x(t)$
$t_5 = 0$	$Z_0 \cdot i_x(t_5) = 0$	$v_x(t_5) = (k_1 - 1) \cdot V_{DC}$
$t_6 = \frac{\sin^{-1}\left(\frac{Z_0 \cdot I_0}{(1 - k_1) \cdot V_{DC}}\right)}{\omega_0} + t_5$	$Z_0 \cdot i_x(t_6) = Z_0 \cdot I_0$	$v_x(t_6) = (k_1 - 1) \cdot V_{DC} \cdot \cos(\omega_0 \cdot t_6)$
$t_7 = \frac{\sin^{-1}\left(\frac{Z_0 \cdot I_0}{(1 - k_1) \cdot V_{DC}}\right)}{\omega_0} + t_5, \quad \omega_0 \cdot t_7 > \frac{\pi}{2}$	$Z_0 \cdot i_x(t_7) = Z_0 \cdot I_0$	$v_x(t_7) = (k_1 - 1) \cdot V_{DC} \cdot \cos(\omega_0 \cdot t_7)$
$t_8 = (V_{DC} - v_x(t_7)) \cdot \frac{C_x}{I_0} + t_7$	$Z_0 \cdot i_x(t_8) = Z_0 \cdot I_0$	$v_x(t_8) = V_{DC}$
$t_9 = \frac{T_0}{4} + t_8$	$Z_0 \cdot i_x(t_9) = 0$	$v_x(t_9) = V_{DC} + Z_0 \cdot I_0$
$t_{10} = \frac{T_0}{2} + t_9$	$Z_0 \cdot i_x(t_{10}) = 0$	$v_x(t_{10}) = V_{DC} - Z_0 \cdot I_0$

Tabela 5.2 – Resumo dos valores de $Z_0 \cdot i_x(t)$ e $v_x(t)$ para t_5, t_6, t_7, t_8, t_9 e t_{10} , $I_0 < 0$.

Resolvendo-se as equações para a tensão $v_x(t)$ entre os instantes t_5, t_6, t_7, t_8, t_9 e t_{10} obtém-se a tensão $v_x(t)$ no capacitor C_x durante o turn-off da chave S_2 do inversor ZCT -

Figura 5.4. A Figura 5.19 apresenta a forma de onda de $v_x(t)$ obtida por simulação.

Figura 5.19 – Tensão $v_x(t)$ durante o turn-off da chave S_2 : $I_0 < 0$.

Comparando-se a Figura 5.19 com a Figura 5.3 verifica-se que a forma de onda obtida para a tensão $v_x(t)$ é semelhante com a forma de onda esperada. Do mesmo modo, a forma de onda da tensão $Z_0 \cdot i_x(t)$ é obtida por simulação: Figura 5.20.

Figura 5.20 – Tensão $Z_0 \cdot i_x(t)$ durante o turn-off da chave S_2 : $I_0 < 0$.

A tensão $Z_0 \cdot i_x(t)$ apresenta a mesma forma de onda da corrente $i_x(t)$, exceto pela constante Z_0 . Comparando-se as formas de onda da Figura 5.20 com a Figura 5.3 observa-se que a forma de onda obtida por simulação é coerente com a forma de onda esperada. A Figura 5.21 apresenta o plano de fase das tensões $Z_0 \cdot i_x(t)$ e $v_x(t)$ durante o turn-off da chave S_2 .

Figura 5.21 – Plano de fase ($Z_0 \cdot i_x(t)$ e $v_x(t)$) durante o turn-off da chave S_2 : $I_0 < 0$.

Do plano de fase apresentado na Figura 5.21 observa-se os diversos instantes de comutação. A chave S_x deve ser ligada em Pseudo-ZCS no instante t_5 . A chave S_2 é desligada em ZCS-Verdadeira entre os instantes t_6 e t_7 , quando a corrente do circuito auxiliar, i_x , é maior que a corrente de carga, I_0 , e o diodo D_2 está em condução. Por fim, a chave S_x deve ser desligada em ZCS-Verdadeira entre os instantes t_9 e t_{10} , quando a corrente do circuito auxiliar se torna negativa e o diodo D_x está em condução.

A Figura 5.22 apresenta o plano de fase das tensões $Z_0 \cdot i_x(t)$ e $v_x(t)$ durante o turn-on e turn-off da chave S_2 .

Figura 5.22 – Plano de fase ($Z_0 \cdot i_x(t)$ e $v_x(t)$) durante o turn-on e turn-off da chave S_2 : $I_0 < 0$.

O instante t_0 corresponde ao ponto inicial de comutação, durante o turn-on da chave S_2 . O instante t_{10} corresponde ao instante final de comutação, durante o turn-off da chave S_2 . Verificam-se nos planos de fase que os pontos nos instantes t_0 e t_{10} coincidem, ou seja, a condição final para o turn-off de S_2 é igual à condição inicial para o turn-on de S_2 e vice-versa. Desta forma, verifica-se que $v_x(t_0) = V_{DC} - Z_0 \cdot I_0$.

5.3 MODELO PARA CORRENTE POSITIVA DE CARGA

O circuito da Figura 5.23 apresenta um braço do inversor ZCT com corrente positiva de carga, bem como o respectivo circuito auxiliar de comutação.

Figura 5.23 – Circuito para corrente positiva de carga.

Na Figura 5.23 observa-se os elementos do circuito auxiliar, bem como as polaridades de v_x e i_x que serão consideradas na modelagem a seguir. As formas de onda de operação do inversor monofásico ZCT com 2 chaves auxiliares para corrente positiva de carga são ilustradas na Figura 5.24, adaptada de (LI et al., 2000b).

Figura 5.24 – Formas de onda do inversor ZCT com 2 chaves auxiliares: $I_0 > 0$.

A entrada em condução da chave S_1 se dá em pseudo-ZCS, minimizando as perdas devido à recuperação reversa de D_2 . O bloqueio da condução de S_1 ocorre em ZCS-Verdadeira,

eliminando as perdas devido à corrente de cauda do IGBT S_1 . O controle do circuito auxiliar de comutação suave é realizado pela comutação adequada das chaves S_x - S_1 .

Antes de ligar a chave S_1 liga-se a chave S_x : o circuito ressonante $L_x C_x$ irá reduzir a corrente do diodo D_2 antes de S_1 ser ligada, minimizando as perdas devido à recuperação reversa de D_2 . A chave S_x é desligada em ZCS-Verdadeira, com D_x em condução.

Para bloquear a condução da chave S_1 liga-se primeiramente a chave S_x : a corrente na chave S_1 se anula e o diodo D_1 entrará em condução, permitindo o bloqueio da chave S_1 em ZCS-Verdadeira. Posteriormente o circuito tanque $L_x C_x$ ressona e o diodo D_2 volta a conduzir. A chave S_x bloqueia em ZCS-Verdadeira.

A seguir será apresentado o modelo matemático para todos os estágios de comutação identificados na Figura 5.24 para o inversor monofásico ZCT de 2 chaves auxiliares, onde cada estágio de comutação será explicado em maiores detalhes. O circuito da Figura 5.25 apresenta o estado inicial representado na Figura 5.24, $t < t_0$: o diodo D_2 está em condução.

Figura 5.25 – Operação com $I_0 > 0$ e $t < t_0$.

Em t_0 a chave S_x é acionada, iniciando a ressonância no circuito tanque $L_x C_x$. A Figura 5.26 apresenta os elementos ativos entre os instantes t_0 e t_1 .

Figura 5.26 – Elementos ativos entre t_0 e t_1 : $I_0 > 0$.

As condições iniciais entre os instantes t_0 e t_1 são dadas abaixo.

$$v_x(t_0) = -Z_0 \cdot I_0$$

$$i_x(t_0) = 0$$

A condição inicial $v_x(t_0) = -Z_0 \cdot I_0$ foi obtida a partir da condição final $v_x(t_{10}) = -Z_0 \cdot I_0$.

Na Figura 5.26 observa-se que a chave S_x e o diodo D_2 estão grampeando o circuito tanque $L_x C_x$ com uma tensão externa nula. Resolvendo-se o circuito de segunda ordem com $t_0 = 0$ obtém a corrente i_x (Equação 5.21) e a tensão v_x (Equação 5.22).

$$i_x(t) = I_0 \cdot \sin(\omega_0 \cdot t) \quad \text{Equação 5.21}$$

$$v_x(t) = -Z_0 \cdot I_0 \cdot \cos(\omega_0 \cdot t) \quad \text{Equação 5.22}$$

O plano de fase deste circuito neste estágio é dado pela Equação 5.23.

$$Z(t) = v_x(t) + j \cdot Z_0 \cdot i_x(t) = Z_1 \cdot e^{-j \cdot \omega_0 \cdot t} \quad \text{Equação 5.23}$$

Onde: $Z_1 = -Z_0 \cdot I_0$.

Em $t_1 = \frac{T_0}{2}$ (a partir de $t_0 = 0$) a corrente i_x se anula. As condições finais do plano de fase

neste estágio são: $v_x(t_1) = Z_0 \cdot I_0$ e $Z_0 \cdot i_x(t_1) = 0$.

A partir de t_1 a corrente i_x decresce, tornando-se negativa: a chave S_x pára de conduzir e o diodo D_x inicia a condução. A Figura 5.27 apresenta os elementos ativos do inversor monofásico ZCT com 2 chaves auxiliares entre os instantes t_1 e t_2 .

Figura 5.27 – Elementos ativos entre t_1 e t_2 : $I_0 > 0$.

Os diodos D_x e D_2 estão conduzindo, grampeando uma tensão externa nula no circuito tanque $L_x C_x$. As condições iniciais entre os instantes t_1 e t_2 são dadas abaixo.

$$v_x(t_1) = Z_0 \cdot I_0$$

$$i_x(t_1) = 0$$

Fazendo-se a origem dos tempos em t_1 ($t_1 = 0$), obtém-se a corrente i_x (Equação 5.24) e a tensão v_x (Equação 5.25) do circuito auxiliar.

$$i_x(t) = -I_0 \cdot \text{sen}(\omega_0 \cdot t) \quad \text{Equação 5.24}$$

$$v_x(t) = Z_0 \cdot I_0 \cdot \cos(\omega_0 \cdot t) \quad \text{Equação 5.25}$$

O plano de fase do circuito neste estágio é dado pela Equação 5.26.

$$Z(t) = v_x(t) + j \cdot Z_0 \cdot i_x(t) = Z_1 \cdot e^{-j \cdot \omega_0 \cdot t} \quad \text{Equação 5.26}$$

Onde: $Z_1 = Z_0 \cdot I_0$.

Em $t_2 = \frac{T_0}{4}$ (a partir de $t_1 = 0$) a tensão v_x se anula. As condições finais do plano de fase

neste estágio são: $v_x(t_2) = 0$ e $Z_0 \cdot i_x(t_2) = -Z_0 \cdot I_0$. Neste instante a corrente i_x atinge o

negativo da corrente de carga ($i_x(t_2) = -I_0$) e então a chave S_1 é ligada em Pseudo-ZCS. A corrente na chave S_x é negativa ($i_x(t_2) = -I_0$), ou seja, o diodo D_x está conduzindo: a chave S_x é desligada em ZCS-Verdadeira. Desta forma, em t_2 a chave S_1 é ligada em Pseudo-ZCS e a chave S_x é desligada em ZCS-Verdadeira.

A partir de t_2 a chave S_1 entra em condução: a Figura 5.28 apresenta os elementos ativos entre os instantes t_2 e t_3 .

Figura 5.28 – Elementos ativos entre t_2 e t_3 : $I_0 > 0$.

A chave S_1 e o diodo D_x estão em condução, grampeando uma tensão externa igual à V_{DC} no circuito tanque $L_x C_x$. As condições iniciais deste estágio são dadas abaixo.

$$v_x(t_2) = 0$$

$$i_x(t_2) = -I_0$$

Considerando as condições iniciais dadas, os elementos ativos do inversor ZCT apresentados na Figura 5.28 e o instante de tempo t_2 a origem dos tempos ($t_2 = 0$), obtêm-se a corrente i_x (Equação 5.27) e a tensão v_x (Equação 5.28).

$$i_x(t) = \frac{V_{DC}}{Z_0} \cdot \text{sen}(\omega_0 \cdot t) - I_0 \cdot \cos(\omega_0 \cdot t) \quad \text{Equação 5.27}$$

$$v_x(t) = V_{DC} \cdot (1 - \cos(\omega_0 \cdot t)) - Z_0 \cdot I_0 \cdot \text{sen}(\omega_0 \cdot t) \quad \text{Equação 5.28}$$

O plano de fase do circuito neste estágio é dado pela Equação 5.29.

$$Z(t) = v_x(t) + j \cdot Z_0 \cdot i_x(t) = Z_1 \cdot e^{-j\omega_0 \cdot t} + V_{DC} \quad \text{Equação 5.29}$$

Onde: $Z_1 = -V_{DC} - j \cdot Z_0 \cdot I_0$.

Em $t_3 = \frac{T_0}{2 \cdot \pi} \cdot \tan^{-1} \left(\frac{Z_0 \cdot I_0}{V_{DC}} \right)$ (a partir de $t_2 = 0$) a corrente i_x se anula. As condições finais

do plano de fase deste estágio são: $v_x(t_3) = V_{DC} \cdot (1 - \cos(\omega_0 \cdot t_3)) - Z_0 \cdot I_0 \cdot \text{sen}(\omega_0 \cdot t_3)$ e

$Z_0 \cdot i_x(t_3) = 0$. A partir de t_3 a corrente i_x torna-se positiva novamente e é agora conduzida por

D_c , pois a chave S_x está desligada. A Figura 5.29 apresenta os elementos ativos do circuito entre os instantes t_3 e t_4 .

Figura 5.29 – Elementos ativos entre t_3 e t_4 : $I_0 > 0$.

A chave S_1 e o diodo D_c estão conduzindo, grampeando uma tensão externa nula no circuito tanque $L_x C_x$. As condições iniciais deste estágio são dadas abaixo.

$$v_x(t_3) = V_{DC} \cdot (1 - \cos(\omega_0 \cdot t_3)) - Z_0 \cdot I_0 \cdot \text{sen}(\omega_0 \cdot t_3)$$

$$i_x(t_3) = 0$$

Considerando as condições iniciais dadas, os elementos ativos do inversor ZCT apresentados na Figura 5.29 e o instante de tempo t_3 a origem dos tempos ($t_3 = 0$), obtêm-se a corrente i_x (Equação 5.30) e a tensão v_x (Equação 5.31).

$$i_x(t) = -\frac{v_x(t_3)}{Z_0} \cdot \text{sen}(\omega_0 \cdot t) \quad \text{Equação 5.30}$$

$$v_x(t) = v_x(t_3) \cdot \cos(\omega_0 \cdot t)$$

Equação 5.31

O plano de fase do circuito neste estágio é dado pela Equação 5.32.

$$Z(t) = v_x(t) + j \cdot Z_0 \cdot i_x(t) = Z_1 \cdot e^{-j \cdot \omega_0 \cdot t}$$

Equação 5.32

Onde: $Z_1 = v_x(t_3)$.

Em $t_4 = \frac{T_0}{2}$ (a partir de $t_3 = 0$) a corrente i_x se anula. As condições finais do plano de fase

neste estágio são: $v_x(t_4) = -v_x(t_3)$ e $Z_0 \cdot i_x(t_4) = 0$. Em t_4 a corrente i_x se anula e nenhuma corrente irá circular pelo circuito auxiliar até que o mesmo seja ativado. Desta forma, a partir do instante t_4 a chave S_1 estará conduzindo toda a corrente da carga, I_0 . A Figura 5.30 mostra os elementos ativos entre os instantes t_4 e t_5 .

Figura 5.30 – Elementos ativos entre t_4 e t_5 : $I_0 > 0$.

A Tabela 5.3 resume $Z_0 \cdot i_x(t)$ e $v_x(t)$ para os instantes t_0 , t_1 , t_2 , t_3 e t_4 .

Instante	$Z_0 \cdot i_x(t)$	$v_x(t)$
t_0	$Z_0 \cdot i_x(t_0) = 0$	$v_x(t_0) = -Z_0 \cdot I_0$
$t_1 = \frac{T_0}{2} + t_0$	$Z_0 \cdot i_x(t_1) = 0$	$v_x(t_1) = Z_0 \cdot I_0$
$t_2 = \frac{T_0}{4} + t_1$	$Z_0 \cdot i_x(t_2) = -Z_0 \cdot I_0$	$v_x(t_2) = 0$
$t_3 = \frac{T_0}{2 \cdot \pi} \cdot \tan^{-1}\left(\frac{Z_0 \cdot I_0}{V_{DC}}\right) + t_2$	$Z_0 \cdot i_x(t_3) = 0$	$v_x(t_3) = V_{DC} \cdot (1 - \cos(\omega_0 \cdot t_3)) +$ $- Z_0 \cdot I_0 \cdot \text{sen}(\omega_0 \cdot t_3)$
$t_4 = \frac{T_0}{2} + t_3$	$Z_0 \cdot i_x(t_4) = 0$	$v_x(t_4) = -v_x(t_3)$

Tabela 5.3 – Resumo dos valores de $Z_0 \cdot i_x(t)$ e $v_x(t)$ para t_0, t_1, t_2, t_3 e $t_4, I_0 > 0$.

Resolvendo-se as equações para a tensão $v_x(t)$ entre os instantes t_0, t_1, t_2, t_3 e t_4 obtêm-se a tensão $v_x(t)$ durante o turn-on da chave S_1 do inversor monofásico ZCT, Figura 5.25. A Figura 5.31 apresenta a forma de onda da tensão $v_x(t)$ obtida por meio de simulações.

Figura 5.31 – Tensão $v_x(t)$ durante o turn-on da chave S_1 : $I_0 > 0$.

Comparando-se a Figura 5.31 com a Figura 5.24 verifica-se que a forma de onda obtida para a tensão $v_x(t)$ é semelhante com a forma de onda esperada. Do mesmo modo, a forma de onda da tensão $Z_0 \cdot i_x(t)$ pode ser simulada: Figura 5.32.

Figura 5.32 – Tensão $Z_0 \cdot i_x(t)$ durante o turn-on da chave S_1 : $I_0 > 0$.

A tensão $Z_0 \cdot i_x(t)$ apresenta a mesma forma de onda da corrente $i_x(t)$, exceto pela multiplicação da impedância do circuito tanque $L_x C_x$, Z_0 . Comparando-se as formas de onda da Figura 5.32 com a Figura 5.24 observa-se que a forma de onda obtida por simulação é coerente com a forma de onda esperada.

A partir dos resultados de simulação pode-se plotar o plano de fase das tensões $Z_0 \cdot i_x(t)$ e $v_x(t)$: Figura 5.33.

Figura 5.33 – Plano de Fase ($Z_0 \cdot i_x(t)$ e $v_x(t)$) durante o turn-on da chave S_1 : $I_0 > 0$.

No plano de fase apresentado na Figura 5.33 observa-se os instantes de comutação. A chave S_x é acionada em t_0 em Pseudo-ZCS. A chave S_1 é acionada em t_2 , também em Pseudo-ZCS, reduzindo as perdas devido à recuperação reversa de D_2 . Ainda em t_2 tem-se que a chave S_x é desligada em ZCS-Verdadeira: a corrente i_x do circuito auxiliar é negativa, ou seja, a corrente na chave S_x é negativa, sendo conduzida por D_x , eliminando as perdas devido à corrente de cauda do IGBT S_x . Este plano de fase resume a operação de entrada em condução da chave S_1 , ou seja, situação com corrente positiva de carga. Agora deve-se modelar o funcionamento do inversor ZCT com 2 chaves auxiliares e corrente positiva de carga durante o turn-off da chave S_1 .

Em t_5 a chave S_x é acionada, iniciando a ressonância no circuito tanque $L_x C_x$. A Figura 5.34 apresenta os elementos ativos entre os instantes t_5 e t_6 .

Figura 5.34 – Elementos ativos entre t_5 e t_6 : $I_0 > 0$.

As chaves S_1 e S_x estão em condução, grampeando uma tensão externa igual à V_{DC} no circuito tanque $L_x C_x$. As condições iniciais deste estágio, considerando o instante t_5 a origem dos tempos ($t_5 = 0$) são dadas abaixo.

$$v_x(t_5) = -v_x(t_3)$$

$$i_x(t_5) = 0$$

Considerando as condições iniciais apresentadas, os elementos ativos do inversor ZCT com 2 chaves auxiliares e o instante t_5 a origem dos tempos ($t_5 = 0$) obtém-se a corrente i_x (Equação 5.33) e a tensão v_x (Equação 5.34).

$$i_x(t) = \left(\frac{V_{DC} + v_x(t_3)}{Z_0} \right) \cdot \text{sen}(\omega_0 \cdot t) \quad \text{Equação 5.33}$$

$$v_x(t) = -(V_{DC} + v_x(t_3)) \cdot \cos(\omega_0 \cdot t) + V_{DC} \quad \text{Equação 5.34}$$

O plano de fase do circuito neste estágio é dado pela Equação 5.35.

$$Z(t) = v_x(t) + j \cdot Z_0 \cdot i_x(t) = Z_1 \cdot e^{-j \cdot \omega_0 \cdot t} + V_{DC} \quad \text{Equação 5.35}$$

$$\text{Onde: } Z_1 = -(V_{DC} + v_x(t_3)).$$

Em $t_6 = \frac{T_0}{2}$ (a partir de $t_5 = 0$) a corrente i_x se anula. As condições finais do plano de fase neste estágio são: $v_x(t_6) = (2 \cdot V_{DC} + v_x(t_3))$ e $Z_0 \cdot i_x(t_6) = 0$.

Após t_6 a corrente i_x torna-se negativa e é conduzida por D_x . A Figura 5.35 apresenta os elementos ativos no circuito do inversor ZCT com 2 chaves auxiliares entre os instantes t_6 e t_7 .

Figura 5.35 – Elementos ativos entre t_6 e t_7 : $I_0 > 0$.

A chave S_1 e o diodo D_x estão em condução, grampeando uma tensão externa igual à V_{DC} no circuito tanque $L_x C_x$. As condições iniciais deste estágio são dadas abaixo.

$$v_x(t_6) = (2 \cdot V_{DC} + v_x(t_3))$$

$$i_x(t_6) = 0$$

Considerando as condições iniciais apresentadas, os elementos ativos do inversor ZCT com 2 chaves auxiliares e o instante t_6 a origem dos tempos ($t_6 = 0$) obtém-se a corrente i_x (Equação 5.36) e a tensão v_x (Equação 5.37).

$$i_x(t) = \frac{(V_{DC} - v_x(t_6))}{Z_0} \cdot \text{sen}(\omega_0 \cdot t) \quad \text{Equação 5.36}$$

$$v_x(t) = -(V_{DC} - v_x(t_6)) \cdot \cos(\omega_0 \cdot t) + V_{DC} \quad \text{Equação 5.37}$$

O plano de fase do circuito neste estágio é dado pela Equação 5.38.

$$Z(t) = v_x(t) + j \cdot Z_0 \cdot i_x(t) = Z_1 \cdot e^{-j \cdot \omega_0 \cdot t} + V_{DC} \quad \text{Equação 5.38}$$

$$\text{Onde: } Z_1 = -(V_{DC} - v_x(t_6)).$$

$$\text{Em } t_7 = \frac{T_0}{2 \cdot \pi} \cdot \text{sen}^{-1}\left(\frac{-Z_0 \cdot I_0}{V_{DC} - v_x(t_6)}\right) \text{ (a partir de } t_6 = 0) \text{ a corrente } i_x \text{ torna-se igual ao}$$

negativo da corrente de carga. As condições finais do plano de fase neste estágio são:

$$v_x(t_7) = -(V_{DC} - v_x(t_6)) \cdot \cos(\omega_0 \cdot t_7) + V_{DC} \text{ e } Z_0 \cdot i_x(t_7) = -Z_0 \cdot I_0.$$

A partir de t_7 a corrente i_x ultrapassa, em módulo, a corrente de carga, I_0 . Em t_8 a corrente de carga torna a se igualar, em módulo, com a corrente de carga, I_0 . A Figura 5.36 mostra os elementos ativos no inversor ZCT com 2 chaves auxiliares entre os instantes t_7 e t_8 .

Figura 5.36 – Elementos ativos entre t_7 e t_8 : $I_0 > 0$.

Os diodos D_x e D_1 estão em condução, grampeando uma tensão externa igual à V_{DC} no circuito tanque $L_x C_x$: a corrente na chave S_1 é negativa, ou seja, o diodo D_1 está em condução, permitindo com que a chave S_1 possa ser desligada em ZCS-Verdadeira entre os instantes t_7 e t_8 . As condições iniciais deste estágio são mostradas abaixo.

$$v_x(t_7) = -(V_{DC} - v_x(t_6)) \cdot \cos(\omega_0 \cdot t_7) + V_{DC}$$

$$i_x(t_7) = -I_0$$

Considerando as condições iniciais apresentadas, os elementos ativos do inversor ZCT com 2 chaves auxiliares e o instante t_7 a origem dos tempos ($t_7 = 0$) obtém-se a corrente i_x (Equação 5.39) e a tensão v_x (Equação 5.40).

$$i_x(t) = \frac{(V_{DC} - v_x(t_7))}{Z_0} \cdot \text{sen}(\omega_0 \cdot t) - I_0 \cdot \cos(\omega_0 \cdot t) \quad \text{Equação 5.39}$$

$$v_x(t) = -(V_{DC} - v_x(t_7)) \cdot \cos(\omega_0 \cdot t) - Z_0 \cdot I_0 \cdot \text{sen}(\omega_0 \cdot t) + V_{DC} \quad \text{Equação 5.40}$$

O plano de fase do circuito neste estágio é dado pela Equação 5.41.

$$Z(t) = v_x(t) + j \cdot Z_0 \cdot i_x(t) = Z_1 \cdot e^{-j \cdot \omega_0 \cdot t} + V_{DC} \quad \text{Equação 5.41}$$

$$\text{Onde: } Z_1 = -(V_{DC} - v_x(t_7) + j \cdot Z_0 \cdot I_0).$$

O instante mais adequado para se desligar a chave S_1 é aquele em que a corrente i_x atinge o seu pico negativo. Para o cálculo deste instante deriva-se a Equação 5.39 no tempo, obtendo-se a Equação 5.42.

$$\frac{di_x(t)}{dt} = \frac{(V_{DC} - v_x(t_7))}{Z_0} \cdot \omega_0 \cdot \cos(\omega_0 \cdot t) + I_0 \cdot \omega_0 \cdot \text{sen}(\omega_0 \cdot t) \quad \text{Equação 5.42}$$

$$\text{Desta forma, o pico da corrente } i_x \text{ ocorre no instante } t_{xpk-t_7 \rightarrow t_8} = \frac{T_0}{2 \cdot \pi} \cdot \tan^{-1} \left(\frac{[v_x(t_7) - V_{DC}]}{Z_0 \cdot I_0} \right)$$

(a partir de t_7) e, é neste instante em que as chaves S_1 e S_x devem ser desligadas em ZCS-Verdadeira: neste instante os diodos D_1 e D_x estão conduzindo e as chaves S_1 e S_x podem ser desligas, eliminando-se as perdas de turn-off destes IGBTs. O instante $t_{xpk-t_7 \rightarrow t_8}$, a partir de t_5 ,

é $t_{xpk_t_7 \rightarrow t_8} \approx \frac{3}{4} \cdot T_0 + t_5$: esta aproximação considera que a corrente i_x é senoidal entre os instantes t_5 e $t_{xpk_t_7 \rightarrow t_8}$. De fato, a corrente i_x é senoidal entre os instantes t_5 e t_7 e entre os instantes t_7 e $t_{xpk_t_7 \rightarrow t_8}$ é dado pela Equação 5.39: esta aproximação também é considerada em (LI et. al., 2000b). As condições finais do plano de fase neste estágio são: $v_x(t_8) = -(V_{DC} - v_x(t_7)) \cdot \cos(\omega_0 \cdot t_8) - Z_0 \cdot I_0 \cdot \sin(\omega_0 \cdot t_8) + V_{DC}$ e $Z_0 \cdot i_x(t_8) = -Z_0 \cdot I_0$.

O instante t_8 é obtido resolvendo-se $-I_0 = \frac{(V_{DC} - v_x(t_7))}{Z_0} \cdot \sin(\omega_0 \cdot t_8) - I_0 \cdot \cos(\omega_0 \cdot t_8)$ (a partir de $t_7 = 0$).

Após o instante t_8 a corrente i_x torna-se igual, em módulo, à corrente de carga, I_0 . O diodo D_1 bloqueia naturalmente, com corrente nula: a corrente de carga irá circular somente pelo circuito tanque $L_x C_x$. A Figura 5.37 mostra os elementos ativos no inversor ZCT com 2 chaves auxiliares entre os instantes t_8 e t_9 .

Figura 5.37 – Elementos ativos entre t_8 e t_9 : $I_0 > 0$.

O diodo D_x conduz, durante os instantes t_8 e t_9 , a corrente da carga, I_0 . As condições iniciais deste estágio são mostradas abaixo.

$$v_x(t_8) = -(V_{DC} - v_x(t_7)) \cdot \cos(\omega_0 \cdot t_8) - Z_0 \cdot I_0 \cdot \sin(\omega_0 \cdot t_8) + V_{DC}$$

$$i_x(t_8) = -I_0$$

A tensão sobre o indutor L_x é nula durante os instantes t_8 e t_9 , pois a corrente i_x é constante. O capacitor C_x , por sua vez, é carregado por uma fonte de corrente constante, I_0 . Considerando os elementos ativos da Figura 5.37, as condições iniciais dadas e o instante t_8 a origem dos tempos ($t_8 = 0$) obtém-se a corrente i_x (Equação 5.43) e a tensão v_x (Equação 5.44).

$$i_x(t) = -I_0 \quad \text{Equação 5.43}$$

$$v_x(t) = v_x(t_8) - \frac{I_0}{C_x} \cdot t \quad \text{Equação 5.44}$$

No instante $t_9 = v_x(t_8) \cdot \frac{C_x}{I_0}$ (a partir de t_8) a tensão v_x anula-se. As condições finais do plano de fase deste estágio são: $v_x(t_9) = 0$ e $Z_0 \cdot i_x(t_9) = -Z_0 \cdot I_0$.

A partir de t_9 a tensão v_x torna-se negativa e a corrente i_x decresce em módulo: o diodo D_2 irá conduzir a diferença entre a corrente i_x e a corrente da carga, I_0 . A Figura 5.38 mostra os elementos ativos do inversor ZCT com 2 chaves auxiliares entre os instantes t_9 e t_{10} .

Figura 5.38 – Elementos ativos entre t_9 e t_{10} : $I_0 > 0$.

Os diodos D_x e D_2 estão conduzindo, grampeando uma tensão externa nula no circuito tanque $L_x C_x$. As condições iniciais deste estágio são mostradas abaixo.

$$v_x(t_9) = 0$$

$$i_x(t_9) = -I_0$$

Considerando as condições iniciais apresentadas, os elementos ativos do inversor ZCT com 2 chaves auxiliares e o instante t_9 a origem dos tempos ($t_9 = 0$) obtém-se a corrente i_x (Equação 5.45) e a tensão v_x (Equação 5.46).

$$i_x(t) = -I_0 \cdot \cos(\omega_0 \cdot t) \quad \text{Equação 5.45}$$

$$v_x(t) = -Z_0 \cdot I_0 \cdot \text{sen}(\omega_0 \cdot t) \quad \text{Equação 5.46}$$

O plano de fase do circuito neste estágio é dado pela Equação 5.47.

$$Z(t) = v_x(t) + j \cdot Z_0 \cdot i_x(t) = Z_1 \cdot e^{-j \cdot \omega_0 \cdot t} \quad \text{Equação 5.47}$$

Onde: $Z_1 = -j \cdot Z_0 \cdot I_0$.

No instante $t_{10} = \frac{T_0}{4}$ (a partir de $t_9 = 0$) a corrente i_x se anula. As condições finais deste estágio são: $v_x(t_{10}) = -Z_0 \cdot I_0$ e $Z_0 \cdot i_x(t_{10}) = 0$. A partir do instante t_{10} nenhuma corrente circulará pelo circuito auxiliar de comutação suave até que o mesmo seja acionado novamente. A Figura 5.39 apresenta os elementos ativos para os instantes posteriores a t_{10} .

Figura 5.39 – Elementos ativos para $t > t_{10}$ e $I_0 > 0$.

Desta forma caracteriza-se o bloqueio da condução (turn-off) da chave S_1 do inversor ZCT com carga de corrente positiva. A Tabela 5.4 resume $Z_0 \cdot i_x(t)$ e $v_x(t)$ para os instantes t_5 , t_6 , t_7 , t_8 , t_9 e t_{10} .

Instante	$Z_0 \cdot i_x(t)$	$v_x(t)$
$t_5 = 0$	$Z_0 \cdot i_x(t_5) = 0$	$v_x(t_5) = -v_x(t_3)$
$t_6 = \frac{T_0}{2} + t_5$	$Z_0 \cdot i_x(t_6) = 0$	$v_x(t_6) = (2 \cdot V_{DC} + v_x(t_3))$
$t_7 = \frac{T_0}{2 \cdot \pi} \cdot \text{sen}^{-1}\left(\frac{-Z_0 \cdot I_0}{V_{DC} - v_x(t_6)}\right) + t_6$	$Z_0 \cdot i_x(t_7) = -Z_0 \cdot I_0$	$v_x(t_7) = -(V_{DC} - v_x(t_6)) \cdot \cos(\omega_0 \cdot t_7) + V_{DC}$
$-I_0 = \frac{(V_{DC} - v_x(t_7))}{Z_0} \cdot \text{sen}(\omega_0 \cdot t_8) + -I_0 \cdot \cos(\omega_0 \cdot t_8); t_8 + t_7$	$Z_0 \cdot i_x(t_8) = -Z_0 \cdot I_0$	$v_x(t_8) = -(V_{DC} - v_x(t_7)) \cdot \cos(\omega_0 \cdot t_8) + -Z_0 \cdot I_0 \cdot \text{sen}(\omega_0 \cdot t_8) + V_{DC}$
$t_9 = v_x(t_8) \cdot \frac{C_x}{I_0} + t_8$	$Z_0 \cdot i_x(t_9) = -Z_0 \cdot I_0$	$v_x(t_9) = 0$
$t_{10} = \frac{T_0}{4} + t_9$	$Z_0 \cdot i_x(t_{10}) = 0$	$v_x(t_{10}) = -Z_0 \cdot I_0$

Tabela 5.4 – Resumo dos valores de $Z_0 \cdot i_x(t)$ e $v_x(t)$ para t_5, t_6, t_7, t_8, t_9 e t_{10} , $I_0 > 0$.

Resolvendo-se as equações para a tensão $v_x(t)$ nos instantes t_5, t_6, t_7, t_8, t_9 e t_{10} obtém-se a tensão $v_x(t)$ no capacitor C_x durante o turn-off da chave S_1 do inversor ZCT proposto -

Figura 5.25. A Figura 5.40 apresenta a forma de onda de $v_x(t)$ obtida por simulação.

Figura 5.40 – Tensão $v_x(t)$ durante o turn-off da chave S_1 : $I_0 > 0$.

Comparando-se a Figura 5.40 com a Figura 5.24 verifica-se que a forma de onda obtida para a tensão $v_x(t)$ é semelhante com a forma de onda esperada. Do mesmo modo, a forma de onda da tensão $Z_0 \cdot i_x(t)$ é obtida por simulação: Figura 5.41.

Figura 5.41 – Tensão $Z_0 \cdot i_x(t)$ durante o turn-off da chave S_1 : $I_0 > 0$.

A tensão $Z_0 \cdot i_x(t)$ apresenta a mesma forma de onda da corrente $i_x(t)$, exceto pela constante Z_0 . Comparando-se as formas de onda da Figura 5.41 com a Figura 5.24 observa-se que a forma de onda obtida por simulação é coerente com a forma de onda esperada. A Figura 5.42 apresenta o plano de fase das tensões $Z_0 \cdot i_x(t)$ e $v_x(t)$ durante o turn-off da chave S_1 .

Figura 5.42 – Plano de fase ($Z_0 \cdot i_x(t)$ e $v_x(t)$) durante o turn-off da chave S_1 : $I_0 > 0$.

Do plano de fase apresentado na Figura 5.42 observa-se os diversos instantes de comutação. A chave S_x deve ser ligada em Pseudo-ZCS no instante t_5 . A chave S_1 é desligada em ZCS-Verdadeira entre os instantes t_7 e t_8 , quando a corrente do circuito auxiliar, i_x , é maior que a corrente de carga, I_0 , e o diodo D_1 estará em condução. A chave S_x também deve ser desligada em ZCS-Verdadeira entre os instantes t_7 e t_8 , quando o diodo D_x está em condução.

A Figura 5.43 apresenta o plano de fase das tensões $Z_0 \cdot i_x(t)$ e $v_x(t)$ durante o turn-on e durante o turn-off da chave S_1 .

Figura 5.43 – Plano de fase ($Z_0 \cdot i_x(t)$ e $v_x(t)$) durante o turn-on e turn-off da chave S_1 : $I_0 > 0$.

O instante t_0 corresponde ao ponto inicial de comutação, durante o turn-on da chave S_1 . O instante t_{10} corresponde ao instante final de comutação, durante o turn-off da chave S_1 . Verificam-se nos planos de fase que os pontos nos instantes t_0 e t_{10} coincidem, ou seja, a condição final para o turn-off de S_1 é igual à condição inicial para o turn-on de S_1 e vice-versa. Desta forma, verifica-se que $v_x(t_0) = -Z_0 \cdot I_0$.

5.4 MÁXIMA CORRENTE DE CARGA PARA OPERAÇÃO ZCT

O inversor ZCT com 2 chaves auxiliares proporciona comutação em zero de corrente para os seus IGBTs. Assim, é de grande interesse determinar a máxima corrente de carga para que

o inversor possa operar ainda no modo ZCT: isto ocorre quando a corrente de carga iguala-se ao pico de corrente do circuito auxiliar durante o turn-off dos IGBTs principais do inversor. Se a corrente de carga for menor ou igual ao pico de corrente aplicado pelo circuito auxiliar durante o turn-off tem-se que os IGBTs irão desligar em ZCS-Verdadeira, caso contrário os IGBTs irão desligar em Pseudo-ZCS e o inversor não mais operará no modo ZCT. Esta análise deve ser realizada para os casos de corrente negativa e positiva de carga.

Para corrente negativa de carga tem-se que o IGBT deve ser desligado em $t_{xpk_t6 \rightarrow t7} = \frac{T_0}{4}$ a

partir de t_5 , onde a corrente de pico será $I_{xpk_t6 \rightarrow t7} = \frac{(1-k_1)}{Z_0} \cdot V_{DC}$. Na Equação 5.13 fazendo-se

$t = t_{xpk_t6 \rightarrow t7}$ e $i_x(t_{xpk_t6 \rightarrow t7}) = I_0$ obtém-se a relação entre Z_0 , V_{DC} e a máxima corrente de carga para operação ZCT, I_0^{MAX} , Equação 5.48.

$$(2 \cdot V_{DC} - Z_0 \cdot I_0^{MAX}) \cdot \sqrt{V_{DC}^2 + (Z_0 \cdot I_0^{MAX})^2} - (Z_0 \cdot I_0^{MAX})^2 = V_{DC}^2 \quad \text{Equação 5.48}$$

A Figura 5.44 apresenta de forma gráfica a relação apresentada pela Equação 5.48.

Figura 5.44 – Relação entre Z_0 , V_{DC} e I_0^{MAX} , $I_0 < 0$.

A corrente I_{0MAXn} apresentada na Figura 5.44 corresponde à máxima corrente negativa de carga para operação ZCT.

Para corrente positiva de carga tem-se que o IGBT deve ser desligado em

$$t_{xpk_t_7 \rightarrow t_8} = \frac{T_0}{2 \cdot \pi} \cdot \tan^{-1} \left(\frac{[v_x(t_7) - V_{DC}]}{Z_0 \cdot I_0} \right) \text{ a partir de } t_7. \text{ Na Equação 5.39 fazendo-se } t = t_{xpk_t_7 \rightarrow t_8}$$

e $i_x(t_{xpk_t_7 \rightarrow t_8}) = I_0$ obtém-se a relação entre Z_0 , V_{DC} e I_0^{MAX} : esta relação é inapropriada para ser expressa em uma única equação. A Figura 5.45 apresenta de forma gráfica a relação entre Z_0 , V_{DC} e I_0^{MAX} para corrente positiva de carga.

Figura 5.45 – Relação entre Z_0 , V_{DC} e I_0^{MAX} , $I_0 > 0$.

A corrente I_{0MAXp} apresentada na Figura 5.45 corresponde à máxima corrente positiva de carga para operação ZCT.

Verifica-se que a relação entre Z_0 , V_{DC} e I_0^{MAX} para corrente positiva de carga (Figura 5.45) é semelhante à resposta para corrente negativa de carga (Figura 5.44). De fato, dado à simetria do circuito auxiliar tem-se que a máxima corrente de carga para operação ZCT (I_0^{MAX}) é a mesma para os casos de corrente negativa e positiva de carga. A Figura 5.46

apresenta a subtração das correntes I_{0MAXn} e I_{0MAXp} , mostrando a similaridade nas duas superfícies (I_{0MAXn} e I_{0MAXp}).

Figura 5.46 – $I_{0MAXn}-I_{0MAXp}$ versus Z_0 e V_{DC} .

O máximo erro obtido na Figura 5.46 ($-1,2 \cdot 10^{-4}$) está relacionado ao algoritmo de resolução numérica utilizado.

Desta forma, a análise efetuada corrobora a utilização apenas da Equação 5.48 para a relação de Z_0 , V_{DC} e I_0^{MAX} para os casos de corrente negativa e positiva de carga para o inversor ZCT com 2 chaves auxiliares.

Em (Li et. al., 2000b) utiliza-se a aproximação $I_0^{MAX} = \frac{V_{DC}}{Z_0}$ para a relação entre Z_0 , V_{DC} e

I_0^{MAX} para os casos de corrente negativa e positiva de carga. A Figura 5.47 apresenta esta relação de forma gráfica.

Figura 5.47 – Relação aproximada (Li et. al., 2000b) entre Z_0 , V_{DC} e I_0^{MAX} ($I_0 < 0$ e $I_0 > 0$).

A Figura 5.48 apresenta a subtração de I_0^{MAX} obtido pela Equação 5.48 com I_0^{MAX} obtido pela aproximação $I_0^{MAX} = \frac{V_{DC}}{Z_0}$ apresentada em (Li et. al., 2000b).

Figura 5.48 – Erro de aproximação, Equação 5.48 e (LI et. al., 2000b).

Verifica-se que o erro obtido pela aproximação apresentada em (Li et. al, 2000b) é relativamente grande para determinados valores de Z_0 e V_{DC} : no capítulo seguinte um exemplo será abordado mostrando a diferença em se considerar a relação expressa pela Equação 5.48 e a aproximação apresentada em (Li et. al., 2000b).

5.5 DIMENSIONAMENTO E ACIONAMENTO DO INVERSOR ZCT

O inversor ZCT com 2 chaves auxiliares possui dois modos de acionamento: corrente negativa de carga e corrente positiva de carga. Portanto, deve-se conhecer o sentido da corrente da carga para se efetuar o acionamento deste inversor: isto não é um problema, pois normalmente se dispõem de um sensor de corrente em um filtro ativo de potência.

A corrente de pico (I_{xpk}) do circuito auxiliar durante o turn-off de S_1 ($I_0 > 0$) ou S_2 ($I_0 < 0$) deve ser, em módulo, maior que a corrente de carga (I_0) a fim de que os respectivos diodos antiparalelos de S_1 e S_2 (respectivamente, D_1 e D_2) estejam em condução, garantindo que S_1 e S_2 desliguem em zero de corrente. A magnitude da corrente de pico do circuito auxiliar para os casos de $I_0 < 0$ e $I_0 > 0$ pode ser estimada em $I_{xpk} = \frac{V_{DC}}{Z_0}$ (LI et. al., 2000b). A máxima corrente de carga para operação ZCT (I_0^{Max}) deve ser igual à corrente de pico (I_{xpk}). Desta forma, a impedância Z_0 do circuito tanque $L_x C_x$ pode ser determinada pela Equação 5.49.

$$Z_0 = \frac{V_{DC}}{I_0^{Max}} \quad \text{Equação 5.49}$$

Onde I_0^{Max} é a máxima corrente de carga para que o inversor opere em ZCT, ou a corrente de pico durante o turn-off das chaves S_1 e S_2 .

A Equação 5.49 é uma aproximação usual (LI et. al., 2000b) da relação entre Z_0 , V_{DC} e I_0^{Max} : verificou-se anteriormente que a relação correta entre Z_0 , V_{DC} e I_0^{Max} é dada pela

$$\text{Equação 5.48, ou seja, por } (2 \cdot V_{DC} - Z_0 \cdot I_0^{MAX}) \cdot \sqrt{V_{DC}^2 + (Z_0 \cdot I_0^{MAX})^2} - (Z_0 \cdot I_0^{MAX})^2 = V_{DC}^2.$$

Outro parâmetro a ser considerado é o período T_0 : o período T_0 deve ser grande o suficiente para a extinção da corrente de cauda do IGBT utilizado, mas não deve ser muito grande, pois pode provocar grandes atrasos no acionamento do inversor ZCT com 2 chaves auxiliares. A escolha correta do parâmetro T_0 depende do IGBT selecionado e irá influenciar na máxima frequência de operação do inversor. O indutor L_x e o capacitor C_x do circuito tanque $L_x C_x$ podem ser determinados, respectivamente, pela Equação 5.50 e Equação 5.51, a partir de Z_0 e T_0 já calculados adequadamente.

$$L_x = Z_0 \cdot \frac{T_0}{2 \cdot \pi} \quad \text{Equação 5.50}$$

$$C_x = \frac{L_x}{Z_0^2} \quad \text{Equação 5.51}$$

Como pode ser observado, o IGBT utilizado como chave do circuito auxiliar deve ser capaz de operar com alta corrente de pico, porém baixa corrente média: a escolha deste IGBT deve considerar a capacidade de condução de alta corrente de pico, sem haver a necessidade de suportar elevada corrente média.

Um resumo dos tempos de comutação do inversor ZCT com 2 chaves auxiliares pode ser encontrado nas seguintes tabelas: Tabela 5.1, Tabela 5.2, Tabela 5.3 e Tabela 5.4. Estas tabelas resumem os tempos de comutação e também as condições do plano de fase para cada instante. As duas primeiras tabelas, Tabela 5.1 e Tabela 5.2, correspondem respectivamente aos instantes de turn-on e turn-off da chave S_2 ($I_0 < 0$). As duas últimas tabelas, Tabela 5.3 e Tabela 5.4, correspondem respectivamente aos instantes de turn-on e turn-off da chave S_1 ($I_0 > 0$). A Figura 5.49 apresenta as formas de onda e os tempos de comutação das chaves do inversor ZCT com 2 chaves auxiliares, Figura 5.1: o sinal “S” é o sinal de comando proveniente do circuito de controle.

Figura 5.49 – Formas de onda de acionamento do inversor ZCT com 2 chaves auxiliares.

Para corrente positiva de carga (mesmo sentido da Figura 5.1) acionam-se as chaves S_{x1} - S_1 - S_{x2} - S_3 e para corrente negativa de carga (sentido oposto da Figura 5.1) acionam-se as chaves S_{x2} - S_2 - S_{x1} - S_4 . Os intervalos de tempo dt_1 , dt_2 e dt_3 são dados abaixo, respectivamente na Equação 5.52, Equação 5.53 e Equação 5.54.

$$dt_1 = \frac{3}{4} \cdot T_0 \quad \text{Equação 5.52}$$

$$dt_2 = \frac{1}{2} \cdot T_0 \quad \text{Equação 5.53}$$

$$dt_3 = \frac{1}{4} \cdot T_0 \quad \text{Equação 5.54}$$

Os instantes de comutação apresentados na Figura 5.49 são ditos “casados”, ou seja, os instantes são especificados de tal modo que as chaves S_1 - S_3 ou S_2 - S_4 comutem nos mesmos instantes de tempo. Desta forma verifica-se que o acionamento das chaves S_1 - S_3 ou S_2 - S_4 tem um atraso de $dt_1 = \frac{3}{4} \cdot T_0$ com relação ao sinal de comando “S”. A Figura 5.50 ilustra o atraso da resposta de acionamento das chaves S_1 - S_3 ou S_2 - S_4 com relação ao sinal de comando “S”: este atraso deve ser considerado no projeto do sistema de controle do filtro ativo de potência.

Figura 5.50 – Atraso no inversor ZCT com 2 chaves auxiliares.

Os sinais de comando para as chaves S_1 , S_2 , S_3 e S_4 são atrasados de $dt_1 = \frac{3}{4} \cdot T_0$ com relação ao sinal de comando S : este atraso deve ser considerado na modelagem e no projeto do sistema de controle do filtro ativo de potência.

5.6 CONCLUSÕES

Este capítulo apresenta uma modelagem completa do inversor ZCT com duas chaves auxiliares. A modelagem do referido inversor é dividida em duas etapas: corrente negativa de carga e corrente positiva de carga.

Para as duas situações (corrente negativa e positiva de carga) foram modelados todos os instantes de comutação do inversor, obtendo-se as equações de corrente e tensão no circuito auxiliar para todos os estágios de comutação.

A partir das equações obtidas foram apresentados os planos de fase do inversor para cada estágio de comutação e, em especial, para os instantes de comutação das chaves principais ou auxiliares do inversor, mostrando que todas as chaves entram em condução em Pseudo-ZCS e bloqueiam a condução em ZCS-Verdadeira.

Foram obtidos também todos os tempos de comutação relativos ao inversor, os quais são úteis para se gerar os sinais de acionamento do inversor.

Por fim, foi apresentada uma nova metodologia de projeto para o inversor ZCT com duas chaves auxiliares. Esta nova metodologia demonstrou-se mais adequada que a metodologia apresentada em (LI et al., 2000b), pois permite o cálculo com maior precisão da máxima corrente de carga para a qual o inversor ainda operará no modo ZCT (entrada em condução em Pseudo-ZCS e bloqueio da condução em ZCS-Verdadeira).

6 SIMULAÇÃO: INVERSOR DE COMUTAÇÃO SUAVE

Neste capítulo apresenta-se o projeto de um inversor ZCT com 2 chaves auxiliares baseado nas equações de projeto apresentadas no capítulo anterior. Posteriormente simulam-se no Spice as células de corrente negativa e positiva de carga, comparando os resultados obtidos com os resultados dos modelos teóricos apresentados. Por fim, segue uma análise das perdas no inversor ZCT com 2 chaves auxiliares projetado, comparando com as perdas de um inversor equivalente, porém de comutação dissipativa.

6.1 PROJETO DO INVERSOR ZCT COM 2 CHAVES AUXILIARES

O protótipo do inversor ZCT com 2 chaves auxiliares projetado considera o uso do IGBT IRG4BC30KD da International Rectifier: uma comparação empregando o IGBT IRG4BC20SD da International Rectifier também será apresentada.

A tensão de barramento CC é $V_{DC} = 180(V)$, a impedância do circuito tanque é $Z_0 = 15(\Omega)$ e a máxima corrente de carga para operação ZCT é $I_0^{MAX} = 12(A)$, segundo Equação 5.49. Porém, de acordo com a Equação 5.48 a máxima corrente de carga para operação ZCT será $I_0^{MAX} = 9(A)$. No decorrer deste capítulo será verifica qual a máxima corrente de carga para que o inversor ZCT com 2 chaves auxiliares desligue os seus IGBTs em zero de corrente (ZCS-Verdadeira).

A frequência de chaveamento do inversor é $F_{CH} = 50(kHz)$ e o período de oscilação natural do circuito tanque $L_x C_x$ é $T_0 = 2(\mu s)$, tempo suficiente para a extinção da corrente de cauda do IGBT IRG4BC30KD utilizado. A partir da Equação 5.50 e Equação 5.51 calculam-se L_x e C_x , respectivamente: $L_x = 4,775(\mu H)$ e $C_x = 21,221(nF)$. A Tabela 6.1 resume os principais parâmetros do protótipo proposto para o inversor ZCT com 2 chaves auxiliares.

Parâmetro	Valor	Unidade
V_{DC}	180	[V]
F_{CH}	50	[kHz]
T_0	2	[μs]
I_0^{MAX}	12	[A]
Z_0	15	[Ω]
L_x	4,775	[μH]
C_x	21,221	[nF]

Tabela 6.1 – Parâmetros do protótipo do inversor ZCT com 2 chaves auxiliares.

Desta forma, a partir dos parâmetros calculados para o inversor ZCT com 2 chaves auxiliares apresentados na Tabela 6.1 obtém-se, pela Equação 5.52, Equação 5.53 e Equação 5.54, os instantes de comutação do inversor ZCT com 2 chaves auxiliares, como referenciado na Figura 5.49: $dt_1 = 1,5(\mu s)$, $dt_2 = 1,0(\mu s)$ e $dt_3 = 0,5(\mu s)$.

6.2 FORMAS DE ONDA DE ACIONAMENTO

Neste tópico apresentam-se as formas de onda de simulações no Spice do acionamento da célula ZCT de corrente negativa de carga, da célula ZCT de corrente positiva de carga e do inversor ZCT completo: são apresentadas as formas de onda de acionamento das chaves, bem como as formas de ondas de correntes, tensões e potências relevantes nos circuitos simulados.

Os resultados obtidos pelas simulações no Spice são comparados com os resultados teóricos esperados: em especial, os planos de fase obtidos no Spice são comparados com os planos de fase obtidos pelo modelo matemático desenvolvido no capítulo anterior.

6.2.1 Célula ZCT para $I_0 < 0$

A célula simulada no Spice para o caso de corrente negativa de carga ($I_0 < 0$) é ilustrada na Figura 6.1.

Figura 6.1 – Célula ZCT simulada no Spice para $I_0 < 0$.

Utilizou-se o IGBT IRG4BC30KD e o diodo HFA16PB120, ambos da International Rectifier, a qual disponibiliza os seus modelos Spice. O circuito tanque $L_x C_x$ possui os valores da Tabela 6.1. Os resistores de gate dos IGBTs (R_G) e a tensão de driver (V_{GG}) foram escolhidos de acordo com as simulações do inversor de comutação dissipativa apresentado no capítulo 4 ($R_G = 27\Omega$ e $V_{GG} = 15V$).

Simulando-se a célula de corrente negativa de carga apresentada na Figura 6.1 obtém-se as formas de onda ilustradas na Figura 6.2: comando da chave S_2 , comando da chave S_x , corrente i_x , tensão v_x e corrente na chave S_2 .

Figura 6.2 – Formas de onda para a célula ZCT com corrente negativa de carga, $I_0=6(A)$.

Comparando-se as formas de onda obtidas por simulação (Figura 6.2) com as formas de onda teóricas, apresentadas na Figura 5.3, observa-se que os resultados obtidos estão de acordo com os resultados esperados: a chave S_2 entra em condução em pseudo-ZCS e bloqueia a condução em ZCS-Verdadeira, com corrente negativa (o diodo D_2 está em condução); a chave S_x , por sua vez, também entra em condução em pseudo-ZCS e bloqueia em ZCS-Verdadeira. O circuito tanque $L_x C_x$ propicia as comutações em zero de corrente para as chaves S_2 e S_x . A partir da simulação no Spice obteve-se a corrente i_x e a tensão v_x do circuito tanque $L_x C_x$: desta forma, na Figura 6.3 verifica-se o plano de fase $Z_0 \cdot i_x(t)$ e $v_x(t)$ para a célula de corrente negativa de carga.

Observa-se da Figura 6.3 o plano de fase obtido por meio da simulação no Spice e também o plano de fase obtido por meio do modelo analítico da célula de corrente negativa de carga, apresentado no capítulo 5. Verifica-se que os resultados dos dois modelos (Analítico e Spice) são coerentes: o modelo Spice é mais complexo e considera diversos parâmetros que não foram considerados no modelo analítico, tais como as perdas de condução nos diodos e IGBTs, os capacitores e indutores parasitas dos diodos e IGBTs, os atrasos de turn-on e turn-off, etc.

Figura 6.3 – Plano de fase ($Z_0 \cdot i_x(t)$ e $v_x(t)$) para a célula de corrente negativa, $I_0=6$ (A).

Embora o modelo Spice seja muito mais complexo que o modelo analítico, verifica-se que este último apresenta resultados satisfatórios, quando comparado com o modelo Spice. Desta forma, o modelo analítico desenvolvido no capítulo 5 para a célula de corrente negativa de carga é adequado para cálculos iniciais e projeto desta referida célula.

A chave S_2 comuta em zero de corrente: a entrada em condução ocorre em pseudo-ZCS e o bloqueio da condução em ZCS-Verdadeira. A entrada em condução da chave S_2 ocorre em

$t_1 = \frac{T_0}{4} + t_0$ com $i_x(t_1) = I_0$: na célula real, considerando as perdas e também os elementos

parasitas tem-se que $i_x(t_1) \approx I_0$. O bloqueio da condução da chave S_2 ocorre em

$t_{xpk_t_6 \rightarrow t_7} = \frac{T_0}{4} + t_5$ com $I_{xpk_t_6 \rightarrow t_7} = \frac{(1-k_1)}{Z_0} \cdot V_{DC}$: o diodo D_2 está em condução neste instante.

Desta forma, faz-se necessário avaliar a máxima corrente de carga para a qual a célula ZCT executa ainda a comutação em zero de corrente. A partir do modelo analítico para a célula de

corrente negativa de carga obtém-se o valor da corrente de pico $I_{xpk_t_6 \rightarrow t_7} = \frac{(1-k_1)}{Z_0} \cdot V_{DC}$ em

função da corrente de carga, I_0 , como pode ser observado na Figura 6.4.

Figura 6.4 – Corrente de pico ($I_{xpk_t_6 \rightarrow t_7}$) em função da corrente de carga I_0 .

A célula para a corrente negativa de carga irá operar em ZCT apenas quando a corrente de pico $I_{xpk_t_6 \rightarrow t_7}$ for superior à corrente de carga I_0 : enquanto $I_{xpk_t_6 \rightarrow t_7} \geq I_0$ tem-se que o bloqueio da comutação da chave S_2 ocorrerá em ZCS-Verdadeira. Da Figura 6.4 observa-se que a máxima corrente de carga para a operação ZCT é $I_0^{MAX} = 9(A)$. O projeto desta célula considerou inicialmente $I_0^{MAX} = 12(A)$: este valor é uma aproximação que é utilizada no projeto inicial do referido inversor (LI et. al., 2000b). O valor exato $I_0^{MAX} = 9(A)$ foi obtido por meio da Equação 5.48.

Desta forma, para comprovar a máxima corrente de carga ($I_0^{MAX} = 9A$) para a operação ZCT da célula de corrente negativa de carga realizaram-se diversas simulações, registrando-se as formas de onda da corrente na chave S_2 em função do sinal de comando da mesma, para quatro situações distintas: $I_0 = 1(A)$, $I_0 = 6(A)$, $I_0 = 9(A)$ e $I_0 = 12(A)$, situações estas representadas respectivamente na Figura 6.5, Figura 6.6, Figura 6.7 e Figura 6.8.

Figura 6.5 – Corrente na chave S_2 para $I_0=1A$.

Figura 6.6 – Corrente na chave S_2 para $I_0=6A$.

Figura 6.7 – Corrente na chave S_2 para $I_0=9A$.

Figura 6.8 – Corrente na chave S_2 para $I_0=12A$.

Verifica-se que a chave S_2 comuta em zero de corrente para os casos de $I_0 = 1(A)$, $I_0 = 6(A)$ e $I_0 = 9(A)$. Para o caso de $I_0 = 12(A)$ a chave S_2 irá bloquear a condução em pseudo-ZCS e não mais em ZCS-Verdadeira, onde o diodo D_2 estaria em condução durante o bloqueio da condução (corrente negativa na chave S_2). Em todos os casos simulados a entrada da condução ocorre em pseudo-ZCS. Desta forma comprova-se a operação ZCT (entrada em pseudo-ZCS e bloqueio em ZCS-Verdadeira) da célula de corrente negativa de carga para toda a faixa de operação definida na Figura 6.4, $I_0 \leq 9(A)$. Para $I_0 > 9(A)$ a célula não operará em ZCT, pois o bloqueio ocorrerá em pseudo-ZCS e não mais em ZCS-Verdadeira.

A chave S_2 comuta, para $I_0 \leq 9(A)$, em zero de corrente: a perda da entrada em condução é minimizada pela comutação em pseudo-ZCS e a perda do bloqueio da condução é praticamente eliminada pela comutação em ZCS-Verdadeira. A Figura 6.9 apresenta as perdas da chave S_2 durante um período de chaveamento. Observa-se que a perda de entrada em condução é minimizada, com relação à perda de entrada em condução em um inversor com comutação dissipativa. A perda relativa ao bloqueio da condução da chave S_2 é praticamente eliminada: a comutação em zero de corrente ZCS-Verdadeira elimina as perdas devido à corrente de cauda dos IGBTs.

Figura 6.9 – Potência dissipada na chave S_2 durante um período de chaveamento, $I_0=6(A)$.

Desta forma, verifica-se da Figura 6.9 que a entrada em condução em pseudo-ZCS minimiza a perda de turn-on de S_2 e o bloqueio da condução em ZCS-Verdadeira elimina a perda de turn-off de S_2 . Há um pequeno aumento da perda de condução devido ao pico de corrente na entrada em condução de S_2 , a qual é minimizada com a redução da corrente no bloqueio da mesma.

A Figura 6.10 apresenta as correntes no nó de saída do inversor: i_{D1} , i_{S2} e i_x .

Figura 6.10 – Correntes i_{D1} , i_{S2} e i_x para $I_0=6(A)$.

Verifica-se também na Figura 6.10 a somatória das correntes $I_0 = i_{D1} + i_{S2} + i_x$ durante um período de chaveamento. As correntes são somadas adequadamente permitindo a comutação

em zero de corrente e fornecendo a corrente constante para a carga durante um período de chaveamento. Notam-se algumas oscilações nas correntes da Figura 6.10: estas oscilações não devem ocorrer na prática e são originadas pelo cálculo numérico de modelos não-lineares das simulações realizadas no SPICE.

A Figura 6.11 apresenta a corrente no diodo D_1 durante um período de chaveamento da chave S_2 da célula ZCT de corrente negativa.

Figura 6.11 – Corrente no diodo D_1 durante um período de chaveamento da chave S_2 , $I_0=6(A)$.

Verifica-se da Figura 6.11 que a recuperação reversa do diodo D_1 é minimizada devido à comutação pseudo-ZCS da chave S_2 , proporcionada pelo circuito auxiliar de comutação suave.

A Figura 6.12 apresenta as correntes no circuito auxiliar durante um período de chaveamento. Verifica-se que a chave S_x conduz praticamente toda a corrente i_x e o diodo D_c apenas durante um curto intervalo de tempo. Além disto, a chave S_x conduz apenas durante os instantes de comutação da chave S_2 , apresentando assim baixo valor de corrente média.

Figura 6.12 – Correntes no circuito auxiliar durante um período de chaveamento, $I_0=6(A)$.

A Figura 6.13 apresenta a corrente da chave S_x e a potência dissipada na mesma durante o turn-on e turn-off da chave S_2 .

Figura 6.13 – Potência dissipada na chave S_x , $I_0=6(A)$.

A entrada em condução da chave S_x ocorre em pseudo-ZCS e o bloqueio da mesma em ZCS-Verdadeira. A potência dissipada na chave S_x é relativamente pequena, pois a mesma também comuta em zero de corrente. Verifica-se da Figura 6.13 que a chave S_x é desligada em ZCS-Verdadeira, porém o instante de comutação não é o mesmo que o pico da corrente na chave S_x . A Figura 6.14 apresenta a corrente na chave S_x e a potência dissipada na mesma

ajustando-se os instantes de comutação da chave S_x para o pico de corrente negativa durante o turn-off de S_x .

Figura 6.14 – Potência dissipada na chave S_x , $I_0=6(A)$ e instantes de comutação corrigidos.

Verifica-se que a potência dissipada na chave S_x após os ajustes de temporização continua com a mesma magnitude que a potência dissipada para o caso anterior (Figura 6.13), mostrando que as comutações em zero de corrente não necessitam ocorrer no pico de corrente negativa da chave: a chave deve ser desligada quando o seu respectivo diodo esteja em condução sem, necessariamente, coincidir com o pico de corrente.

Desta forma, comprovou-se o funcionamento da célula ZCT para corrente negativa de carga: as chaves S_2 e S_x comutam em zero de corrente, minimizando as perdas na entrada em condução (pseudo-ZCS) e eliminando as perdas no bloqueio da condução (ZCS-Verdadeira). O modelo analítico desenvolvido para a célula ZCT de corrente negativa de carga mostrou-se coerente com os resultados obtidos por simulação no Spice, utilizando complexos modelos para as chaves utilizadas.

6.2.2 Célula ZCT para $I_0 > 0$

A célula simulada no Spice para o caso de corrente positiva de carga ($I_0 > 0$) é ilustrada na Figura 6.15.

Figura 6.15 – Célula ZCT simulada no Spice para $I_0 > 0$.

Utilizou-se também o IGBT IRG4BC30KD e o diodo HFA16PB120 da International Rectifier. O circuito tanque $L_x C_x$ possui os valores da Tabela 6.1. Os valores dos resistores de gate dos IGBTs e da tensão de driver foram os mesmos escolhidos que na simulação da célula ZCT de corrente negativa de carga ($R_G = 27\Omega$ e $V_{GG} = 15V$).

Simulando-se a célula de corrente positiva de carga obtém-se a Figura 6.16: comando da chave S_1 , comando da chave S_x , corrente i_x , tensão v_x e corrente na chave S_1 .

Figura 6.16 – Formas de onda para a célula ZCT com corrente positiva de carga, $I_0 = 6(A)$.

Comparando-se as formas de onda obtidas por simulação (Figura 6.16) com as formas de onda teóricas, apresentadas na Figura 5.24, observa-se que os resultados obtidos estão de

acordo com os resultados esperados: a chave S_1 entra em condução em pseudo-ZCS e bloqueia a condução em ZCS-Verdadeira, com corrente negativa (o diodo D_1 está em condução); a chave S_x , por sua vez, também entra em condução em pseudo-ZCS e bloqueia em ZCS-Verdadeira. O circuito tanque $L_x C_x$ propicia as comutações em zero de corrente para as chaves S_1 e S_x . A partir da simulação no Spice obteve-se a corrente i_x e a tensão v_x do circuito tanque $L_x C_x$: desta forma, na Figura 6.17 verifica-se o plano de fase $Z_0 \cdot i_x(t)$ e $v_x(t)$ para a célula de corrente positiva de carga.

Observa-se da Figura 6.17 o plano de fase obtido por meio da simulação no Spice e também o plano de fase obtido por meio do modelo analítico da célula de corrente positiva de carga, apresentado no capítulo 5. Verifica-se que os resultados dos dois modelos (Analítico e Spice) são coerentes: o modelo Spice é mais complexo e considera diversos parâmetros que não foram considerados no modelo analítico, tais como as perdas de condução nos diodos e IGBTs, os capacitores e indutores parasitas dos diodos e IGBTs, os atrasos de turn-on e turn-off, etc.

Figura 6.17 – Plano de fase ($Z_0 \cdot i_x(t)$ e $v_x(t)$) para a célula de corrente positiva, $I_0=6$ (A).

Embora o modelo Spice seja muito mais complexo que o modelo analítico verifica-se que este último apresenta resultados satisfatórios, quando comparado com o modelo Spice. Desta

forma, o modelo analítico desenvolvido no capítulo 5 para a célula de corrente positiva de carga é adequado para cálculos iniciais e projeto desta referida célula.

A chave S_1 comuta em zero de corrente: a entrada em condução ocorre em pseudo-ZCS e o bloqueio da condução em ZCS-Verdadeira. A entrada em condução da chave S_1 ocorre em

$t_2 = \frac{3}{4} \cdot T_0 + t_0$ com $i_x(t_2) = -I_0$: na célula real, considerando as perdas e também os elementos

parasitas tem-se que $i_x(t_2) \approx -I_0$. O bloqueio da condução da chave S_1 ocorre em

$t_{xpk_t_7 \rightarrow t_8} \approx \frac{3}{4} \cdot T_0 + t_5$: o diodo D_1 está em condução neste instante. Desta forma, faz-se

necessário avaliar a máxima corrente de carga para a qual a célula ZCT executa ainda a comutação em zero de corrente. A partir do modelo analítico para a célula de corrente positiva de carga obtém o valor da corrente de pico $I_{xpk_t_7 \rightarrow t_8}$ em função da corrente de carga, I_0 , como pode ser observado na Figura 6.18.

Figura 6.18 – Corrente de pico ($I_{xpk_t_7 \rightarrow t_8}$) em função da corrente de carga I_0 .

A célula para corrente positiva de carga irá operar em ZCT apenas quando a corrente de pico $I_{xpk_t_7 \rightarrow t_8}$ for superior à corrente de carga I_0 : enquanto $I_{xpk_t_7 \rightarrow t_8} \geq I_0$ tem-se que o bloqueio da comutação da chave S_1 ocorrerá em ZCS-Verdadeira. Da Figura 6.18 observa-se que a máxima corrente de carga para a operação ZCT é $I_0^{MAX} = 9(A)$. O projeto desta célula

considerou inicialmente $I_0^{MAX} = 12(A)$: este valor é uma aproximação que é utilizada no projeto inicial do referido inversor (LI et. al., 2000b). O valor exato $I_0^{MAX} = 9(A)$ foi obtido por meio da Equação 5.48.

Desta forma, para comprovar a máxima corrente de carga ($I_0^{MAX} = 9(A)$) para a operação ZCT da célula de corrente positiva de carga realizaram-se diversas simulações, registrando-se as formas de onda da corrente na chave S_1 em função do sinal de comando da mesma, para quatro situações distintas: $I_0 = 1(A)$, $I_0 = 6(A)$, $I_0 = 9(A)$ e $I_0 = 12(A)$, situações estas representadas respectivamente na Figura 6.19, Figura 6.20, Figura 6.21 e Figura 6.22.

Figura 6.19 – Corrente na chave S_1 para $I_0=1A$.

Figura 6.20 – Corrente na chave S_1 para $I_0=6A$.

Figura 6.21 – Corrente na chave S_1 para $I_0=9A$.

Figura 6.22 – Corrente na chave S_1 para $I_0=12A$.

Verifica-se que a chave S_1 comuta em zero de corrente para os casos de $I_0 = 1(A)$, $I_0 = 6(A)$ e $I_0 = 9(A)$. Para o caso de $I_0 = 12(A)$ a chave S_1 irá bloquear a condução em pseudo-ZCS e não mais em ZCS-Verdadeira, onde o diodo D_1 estaria em condução durante o bloqueio da condução (corrente negativa na chave S_1). Em todos os casos simulados a entrada da condução ocorre em pseudo-ZCS. Desta forma comprova-se a operação ZCT (entrada em pseudo-ZCS e bloqueio em ZCS-Verdadeira) da célula de corrente positiva de carga para toda a faixa de operação definida na Figura 6.18, $I_0 \leq 9(A)$. Para $I_0 > 9(A)$ a célula não operará em ZCT, pois o bloqueio ocorrerá em pseudo-ZCS e não mais em ZCS-Verdadeira.

A chave S_1 comuta, para $I_0 \leq 9(A)$, em zero de corrente: a perda da entrada em condução é minimizada pela comutação em pseudo-ZCS e a perda do bloqueio da condução é praticamente eliminada pela comutação em ZCS-Verdadeira. A Figura 6.23 apresenta as perdas da chave S_1 durante um período de chaveamento. Observa-se que a perda de entrada em condução é minimizada, com relação à perda de entrada em condução em um inversor com comutação dissipativa. A perda relativa ao bloqueio da condução da chave S_1 é praticamente eliminada: a comutação em zero de corrente ZCS-Verdadeira elimina as perdas devido à corrente de cauda dos IGBTs.

Figura 6.23 – Potência dissipada na chave S_1 durante um período de chaveamento, $I_0=6(A)$.

Desta forma, verifica-se da Figura 6.23 que a entrada em condução em pseudo-ZCS minimiza a perda de turn-on de S_1 e o bloqueio da condução em ZCS-Verdadeira elimina a perda de turn-off de S_1 . A perda de condução permanece praticamente constante, apresentando um pico anterior ao turn-off de S_1 : este pico ocorre devido ao pico de corrente para desligar a chave S_1 .

A Figura 6.24 apresenta as corrente no nó de saída do inversor: i_{D2} , i_{S1} e i_x .

Figura 6.24 – Correntes i_{D2} , i_{S1} e i_x para $I_0=6(A)$.

Verifica-se também na Figura 6.24 a somatória das correntes $I_0 = i_{D2} + i_{S1} + i_x$ durante um período de chaveamento. As correntes são somadas adequadamente permitindo a comutação em zero de corrente e fornecendo a corrente constante para a carga durante um período de chaveamento.

A Figura 6.25 apresenta a corrente no diodo D_2 durante um período de chaveamento da chave S_1 da célula ZCT de corrente positiva de carga.

Figura 6.25 – Corrente no diodo D_2 durante um período de chaveamento da chave S_1 , $I_0=6(A)$.

Verifica-se da Figura 6.25 que a recuperação reversa do diodo D_2 é minimizada devido à comutação pseudo-ZCS da chave S_1 , proporcionada pelo circuito auxiliar de comutação suave.

A Figura 6.26 apresenta as correntes no circuito auxiliar durante um período de chaveamento. Verifica-se que a chave S_x conduz praticamente toda a corrente i_x e o diodo D_c apenas durante um curto intervalo de tempo. Além disto, a chave S_x conduz apenas durante os instantes de comutação da chave S_1 , apresentando assim baixo valor de corrente média.

Figura 6.26 – Correntes no circuito auxiliar durante um período de chaveamento, $I_0=6(A)$.

A Figura 6.27 apresenta a corrente da chave S_x e a potência dissipada na mesma durante o turn-on e turn-off da chave S_1 .

Figura 6.27 – Potência dissipada na chave S_x , $I_0=6(A)$.

A entrada em condução da chave S_x ocorre em pseudo-ZCS e o bloqueio da mesma em ZCS-Verdadeira. A potência dissipada na chave S_x é relativamente pequena, pois a mesma comuta em zero de corrente.

Desta forma, comprovou-se o funcionamento da célula ZCT para corrente positiva de carga: as chaves S_1 e S_x comutam em zero de corrente, minimizando as perdas na entrada em condução (pseudo-ZCS) e eliminando as perdas no bloqueio da condução (ZCS-Verdadeira). O modelo analítico desenvolvido para a célula ZCT de corrente positiva de carga mostrou-se coerente com os resultados obtidos por simulação no Spice, utilizando complexos modelos para as chaves utilizadas.

6.2.3 Inversor ZCT com 2 Chaves Auxiliares

As células ZCT para corrente negativa e positiva de carga foram simuladas separadamente, comprovando-se os resultados para cada célula individualmente. Agora realiza-se a simulação do inversor monofásico ZCT com 2 chaves auxiliares, o qual possui as duas referidas células ZCT: corrente negativa e positiva de carga. A Figura 6.28 apresenta o inversor ZCT com 2 chaves auxiliares simulado.

Figura 6.28 – Inversor monofásico ZCT com 2 chaves auxiliares simulado no Spice.

O inversor apresentado na Figura 6.28 foi simulado no Spice e os parâmetros de simulação são aqueles apresentados na Tabela 6.1. O inversor simulado utiliza o IGBT IRG4BC30KD e o diodo HFA16PB120, ambos da International Rectifier.

Os sinais de comando das chaves do inversor da Figura 6.28 utilizados na simulação no Spice podem ser verificados na Figura 6.29.

Figura 6.29 – Sinais de comando das chaves do inversor ZCT com 2 chaves auxiliares.

Os sinais de comando apresentados na Figura 6.29 correspondem aos sinais de comando das chaves do inversor durante um período de chaveamento, considerando o sentido positivo

da corrente como aquele apresentado na Figura 6.28: as chaves S_1 e S_2 conduzem a corrente positiva I_0 .

Verificou-se anteriormente que a máxima corrente de pico para a célula de corrente negativa e positiva de carga é, respectivamente, $I_{xpk}^- = 9(A)$ (Figura 6.4) e $I_{xpk}^+ = 9(A)$ (Figura 6.18). Desta forma, a máxima corrente de pico é igual para as duas células ZCT e assim a máxima corrente de operação do inversor ZCT com 2 chaves auxiliares projetado também é igual a tais correntes de pico: $I_0^{MAX} = 9(A)$. A Figura 6.30 apresenta os valores das correntes de pico I_{xpk}^- e I_{xpk}^+ em função da corrente de carga, I_0 .

Figura 6.30 – Máximas correntes de pico (I_{xpk}^- e I_{xpk}^+) em função da carga I_0 .

Da Figura 6.30 verifica-se que as células de corrente negativa e positiva do inversor ZCT com 2 chaves auxiliares apresentam exatamente o mesmo pico de corrente em função da corrente de carga: isto se deve devido à simetria de tais células. De fato, no inversor ZCT da Figura 6.28 a célula 1 (L_{x1} e C_{x1}) e a célula 2 (L_{x2} e C_{x2}) podem operar como células de corrente negativa ou positiva, dependendo do sentido da corrente de carga I_0 .

A Figura 6.31 apresenta a corrente na chave S_1 para $I_0 = 4(A)$.

Figura 6.31 – Corrente na chave S_1 para $I_0 = 4(A)$.

Verifica-se da Figura 6.31 que a corrente na chave S_1 do inversor ZCT da Figura 6.28 apresenta o mesmo formato que a corrente na chave S_1 da célula de corrente positiva de carga da Figura 6.15 (Figura 6.19, Figura 6.20, Figura 6.21 e Figura 6.22): nesta situação a chave S_1 opera no modo ZCT, com entrada em condução em pseudo-ZCS e bloqueio em ZCS-Verdadeira.

A Figura 6.32 apresenta a corrente na chave S_2 para $I_0 = 4(A)$.

Figura 6.32 – Corrente na chave S_2 para $I_0 = 4(A)$.

Verifica-se da Figura 6.32 que a corrente na chave S_2 do inversor ZCT da Figura 6.28 apresenta o mesmo formato que a corrente na chave S_2 da célula de corrente negativa de carga

da Figura 6.1 (Figura 6.5, Figura 6.6, Figura 6.7 e Figura 6.8): nesta situação a chave S_2 opera no modo ZCT, com entrada em condução em pseudo-ZCS e bloqueio em ZCS-Verdadeira.

A corrente na chave S_1 e na chave S_2 para $I_0 = 9(A)$ podem ser observadas, respectivamente, na Figura 6.33 e Figura 6.34.

Verifica-se que as chaves S_1 e S_2 operam ainda em ZCT para $I_0 = 9(A)$: no entanto, observa-se que as chaves são desligadas praticamente com corrente nula. Para $I_0 > 9(A)$ as chaves irão desligar com corrente positiva, apresentando assim perdas relativas ao bloqueio das mesmas.

Figura 6.33 – Corrente na chave S_1 para $I_0 = 9(A)$.

Figura 6.34 – Corrente na chave S_2 para $I_0 = 9(A)$.

Sendo assim, o inversor ZCT com 2 chaves auxiliares projetado opera no modo ZCT para a corrente de carga $I_0 \leq 9(A)$, conforme Equação 5.48.

A Figura 6.35 apresenta o plano de fase para a célula de corrente negativa de carga do inversor ZCT com 2 chaves auxiliares da Figura 6.28: considerando o sentido da corrente de carga I_0 como o indicado na Figura 6.28, a célula de corrente negativa é a célula 2 (Lx_2 e Cx_2).

Figura 6.35 – Plano de fase $Z_0 \cdot i_x(t)$ e $v_x(t)$ para a célula 2 do inversor ZCT projetado.

Da Figura 6.35 observa-se que o plano de fase obtido pela simulação do inversor ZCT com 2 chaves auxiliares no Spice é coerente com o plano de fase obtido pelo modelo analítico da referida célula, comprovando a operação adequada da célula de corrente negativa operando no inversor ZCT com 2 chaves auxiliares.

A Figura 6.36 apresenta o plano de fase para a célula de corrente positiva de carga do inversor ZCT com 2 chaves auxiliares da Figura 6.28: considerando o sentido da corrente de carga I_0 como o indicado na Figura 6.28, a célula de corrente positiva é a célula 1 (Lx_1 e Cx_1).

Figura 6.36 – Plano de fase $Z_0 \cdot i_x(t)$ e $v_x(t)$ para a célula 1 do inversor ZCT projetado.

Da Figura 6.36 observa-se que o plano de fase obtido pela simulação do inversor ZCT com 2 chaves auxiliares no Spice é coerente com o plano de fase obtido pelo modelo analítico da referida célula, comprovando a operação adequada da célula de corrente positiva operando no inversor ZCT com 2 chaves auxiliares.

Desta forma verifica-se que todas as análises e simulações efetuadas para as células de corrente negativa e positiva de carga se aplicam quando simuladas em conjunto, constituindo o inversor ZCT com 2 chaves auxiliares. Verifica-se também que o inversor ZCT com 2 chaves auxiliares projetado opera em ZCT para a corrente de carga $I_0 \leq 9(A)$, conforme resultado obtido pela Equação 5.48.

6.3 PERDAS

As perdas do inversor ZCT com 2 chaves auxiliares, Figura 6.28, foram comparadas com as perdas de um inversor de comutação dissipativa, como o inversor da Figura 4.1. Os dois inversores utilizam o IGBT IRG4BC30KD da International Rectifier, resistores de gate

$R_G = 27(\Omega)$ e tensão de comando de gate de $V_{GG} = 15(V)$. Os dois casos foram simulados no Spice e as perdas calculadas foram obtidas pelas Equações 4.1 – 4.8.

A Tabela 6.2 apresenta os resultados das perdas obtidas no inversor de comutação dissipativa e no inversor ZCT com 2 chaves auxiliares definido na Tabela 6.1.

Io (A)	Comutação Dissipativa			ZCT com 2 chaves Auxiliares				
	Psw (W)	Pcon (W)	Pt (W)	Chaves Principais			Circuito Auxiliar	Total
				Psw (W)	Pcon (W)	Pt-chp (W)		
1	0.910	2.719	3.629	0.587	3.585	4.172	1.743	5.915
2	1.458	5.568	7.026	0.804	6.826	7.630	2.907	10.537
3	2.066	8.637	10.703	1.136	9.909	11.045	3.211	14.256
4	2.731	11.890	14.621	0.894	13.033	13.927	3.370	17.297
5	3.446	15.307	18.753	0.827	16.335	17.162	3.444	20.605
6	4.205	18.880	23.084	0.747	19.837	20.584	3.689	24.273
7	5.002	22.602	27.605	0.766	23.477	24.244	4.294	28.538
8	5.836	26.471	32.307	0.770	27.261	28.031	4.449	32.480
9	6.701	30.485	37.185	0.856	31.217	32.073	5.015	37.088
12	9.465	43.389	52.854	2.110	44.108	46.217	5.668	51.885
15	12.445	57.612	70.056	4.268	58.351	62.619	5.785	68.404

Tabela 6.2 – Perdas: inversor de comutação dissipativa e inversor ZCT com 2 chaves auxiliares.

A simulação para o cálculo das perdas apresentadas na Tabela 6.2 foi realizada para uma variação da corrente de carga de $I_0 = 1(A)$ até $I_0 = 15(A)$.

As perdas de turn-on e turn-off dos IGBTs foram agrupadas na perda P_{sw} , a qual representa as perdas de chaveamento do respectivo IGBT: $P_{sw} = P_{on} + P_{off}$.

As perdas de condução de cada IGBT são representadas por P_{con} .

Para o inversor de comutação dissipativa a perda total é dada por $P_t = P_{sw} + P_{con}$.

Para o inversor ZCT com 2 chaves auxiliares tem-se que a perda total nas chaves principais do inversor é dada por $P_{t-chp} = P_{sw} + P_{con}$. Todas as perdas do circuito auxiliar são dadas por $P_{circ-aux} = P_{S_{x1}} + P_{S_{x2}} + P_{D_{C1}} + P_{D_{C2}}$. Desta forma, a perda total do inversor ZCT com 2 chaves auxiliares é dada pela somatória das perdas de chaveamento e condução das chaves principais do inversor com as perdas do circuito auxiliar: $P_t = P_{sw} + P_{con} + P_{circ-aux}$.

A Figura 6.37 apresenta as perdas totais nas chaves principais do inversor de comutação dissipativa e também do inversor ZCT com 2 chaves auxiliares.

Perdas nas Chaves Principais

Figura 6.37 – Perdas nas chaves principais do inversor de comutação dissipativa e no inversor ZCT.

Considerando apenas as chaves principais, verifica-se na Figura 6.37 que as perdas de chaveamento do inversor de comutação dissipativa são maiores que as perdas de chaveamento do inversor ZCT com 2 chaves auxiliares. Mesmo para a faixa $9 < I_0 < 15(A)$ as perdas de chaveamento do inversor ZCT são menores que as perdas de chaveamento do inversor de comutação dissipativa, embora nesta faixa haja um aumento das perdas de chaveamento do inversor ZCT.

As perdas de condução das chaves principais do inversor ZCT com 2 chaves auxiliares são maiores que as perdas de condução do inversor de comutação dissipativa: isto se deve aos elevados picos de corrente impostos pelo circuito auxiliar de comutação suave. A diferença relativa entre tais perdas é, neste caso, maior para a corrente de carga mais baixa ($I_0 < 3(A)$), onde os picos de corrente devido ao circuito auxiliar de comutação suave têm maior

contribuição para as perdas de condução nas chaves principais do inversor quando comparado com as perdas devido à baixa corrente de carga.

Desta forma, as perdas das chaves principais do inversor ZCT com 2 chaves auxiliares são menores que as perdas do inversor de comutação dissipativa, para $I_0 > 3(A)$. Para $I_0 < 3(A)$ as perdas de condução das chaves principais do inversor ZCT são relativamente maiores que as perdas de condução do inversor de comutação dissipativa: nesta mesma faixa as perdas de chaveamento são relativamente pequenas para os dois inversores. Sendo assim, para $I_0 < 3(A)$ as perdas nas chaves principais dos dois inversores são praticamente iguais.

A Figura 6.38 apresenta as perdas totais nos inversores simulados: comutação dissipativa e ZCT com 2 chaves auxiliares.

Figura 6.38 – Perdas totais no inversor de comutação dissipativa e inversor ZCT.

Verifica-se da Figura 6.38 que as perdas totais do inversor ZCT com 2 chaves auxiliares são menores ou iguais que as perdas totais do inversor de comutação dissipativa apenas para

$I_0 > 8(A)$: nesta faixa de operação as perdas de chaveamento do inversor de comutação dissipativa são mais elevadas que a somatória das perdas do circuito auxiliar, das perdas de chaveamento do inversor ZCT e da diferença entre as perdas de condução das chaves principais dos dois inversores.

Sendo assim, verifica-se que em termos de eficiência global dos inversores estudados o inversor ZCT da Figura 6.28 não apresenta ganhos elevados de eficiência quando comparado com a sua versão de comutação dissipativa, Figura 4.1, ambos utilizando o IGBT IRG4BC30KD. Isto se deve basicamente pelo fato do IGBT IRG4BC30KD, utilizado nestes inversores, ser um IGBT de baixas perdas de chaveamento: este IGBT é classificado como um IGBT rápido (UltraFast IGBT [IRG4BC30KD Datasheet..., 2000]). Pela Figura 6.37 verifica-se claramente que o inversor ZCT com 2 chaves auxiliares minimiza as perdas de chaveamento dos IGBTs principais do inversor.

Este protótipo foi projetado para $V_{DC} = 180(V)$ e $I_0^{MAX} = 12(A)$. Para potências mais elevadas deve-se utilizar IGBTs mais lentos, os quais apresentam perdas de chaveamento mais elevadas: neste caso, a aplicação do inversor ZCT com 2 chaves auxiliares deve apresentar resultados mais satisfatórios em termos de eficiência global do inversor, pois irá minimizar as perdas de chaveamento, que serão mais significativas.

E ainda, o inversor ZCT com 2 chaves auxiliares é capaz de minimizar as perdas de chaveamento das chaves principais do mesmo, permitindo assim um aumento da frequência de operação PWM do inversor, conferindo uma melhora na resposta dinâmica do mesmo quando inserido no filtro ativo de potência.

A Figura 6.39 apresenta as perdas totais nos inversores simulados utilizando o IGBT IRG4BC20SD: comutação dissipativa e ZCT com 2 chaves auxiliares. Nos dois casos utilizou-se o IGBT IRG4BC20SD da International Rectifier como chave principal (para o circuito auxiliar de comutação suave do inversor ZCT com 2 chaves auxiliares utilizou-se

ainda o IGBT IRG4BC30KD). A Tabela 6.3 apresenta os resultados das perdas apresentadas na Figura 6.39.

Figura 6.39 – Perdas totais no inversor de comutação dissipativa e inversor ZCT, utilizando o IGBT IRG4BC20SD nas chaves principais.

Io (A)	Comutação Dissipativa			ZCT com 2 chaves Auxiliares				
	Psw (W)	Pcon (W)	Pt (W)	Chaves Principais			Circuito Auxiliar Pcirc-aux (W)	Total Pt (W)
				Psw (W)	Pcon (W)	Pt-chp (W)		
1	4.981	3.604	8.585	3.347	6.173	9.520	1.934	11.454
2	7.175	5.941	13.116	2.868	7.462	10.331	2.925	13.256
3	9.720	8.566	18.286	3.927	10.087	14.013	3.087	17.100
4	12.543	11.465	24.008	3.998	12.961	16.959	3.148	20.107
5	15.542	14.613	30.155	3.762	16.056	19.818	3.357	23.175
6	18.704	18.012	36.716	4.012	19.522	23.534	3.360	26.894
7	22.012	21.664	43.676	4.152	23.293	27.445	3.616	31.061
8	25.446	25.565	51.011	4.035	27.309	31.344	3.996	35.340
9	28.995	29.714	58.709	3.585	31.649	35.233	4.681	39.915
12	40.217	43.646	83.864	8.000	46.523	54.523	5.835	60.358
15	52.173	59.808	111.980	13.626	68.620	82.246	6.241	88.487

Tabela 6.3 – Perdas: inversor de comutação dissipativa e ZCT (IRG4BC20SD).

Verifica-se da Figura 6.39 que o inversor ZCT com 2 chaves auxiliares apresenta perdas totais menores que o inversor de comutação dissipativa, ambos utilizando o IGBT IRG4BC20SD da International Rectifier. Isto ocorre porque o inversor ZCT minimiza as

elevadas perdas de chaveamento do IGBT IRG4BC20SD: este IGBT é classificado como um “IGBT Standard”, apresentando perdas de chaveamento elevadas. Neste caso as perdas inseridas pelo circuito auxiliar são amenizadas pela grande redução das perdas de chaveamento do referido IGBT.

6.4 CONCLUSÕES

Neste capítulo foram realizadas diversas simulações no SPICE a fim de se verificar os resultados obtidos na modelagem do inversor ZCT com duas chaves auxiliares. Para isto, apresenta-se inicialmente o projeto de um inversor ZCT com duas chaves auxiliares.

A primeira simulação é efetuada para validar a modelagem para o caso de corrente negativa de carga. As curvas obtidas por simulação no SPICE são comparadas com as curvas teóricas esperadas, comprovando o funcionamento teórico esperado. O plano de fase obtido na modelagem apresentada no capítulo 5 é comparado com o plano de fase obtido pela simulação no SPICE: os dois planos de fase são coerentes, corroborando a modelagem apresentada anteriormente. Verifica-se também que a máxima corrente de carga para operação ZCT é de 9 (A), como era esperado pelos cálculos realizados com a nova metodologia apresentada.

A mesma simulação é realizada para a corrente positiva de carga e os mesmos resultados são encontrados: os resultados teóricos e obtidos pela modelagem apresentada no capítulo 5 são coerentes com os resultados obtidos pelo SPICE.

Em seguida tem-se a simulação do inversor ZCT com duas chaves auxiliares de forma completa: um braço corresponde a uma célula de corrente negativa de carga, enquanto o outro braço corresponde a uma célula de corrente positiva de carga. Todos os resultados obtidos para o inversor ZCT com duas chaves auxiliares são equivalentes aos resultados de suas células analisadas individualmente.

Uma análise das perdas do inversor ZCT com duas chaves auxiliares é realizada. Verifica-se que o circuito auxiliar reduz significativamente as perdas de turn-on dos IGBTs principais do inversor e praticamente elimina as perdas de turn-off destes.

As perdas de turn-on nos IGBTs principais do inversor de comutação dissipativa ocorrem devido à recuperação reversa dos diodos de roda livre: no inversor ZCT com duas chaves auxiliares a entrada em condução se dá em Pseudo-ZCS, reduzindo assim as perdas de entrada em condução.

As perdas de bloqueio da condução nos IGBTs principais do inversor de comutação dissipativa ocorrem devido à corrente de cauda dos IGBTs: no inversor ZCT com duas chaves auxiliares o bloqueio da condução se dá em ZCS-Verdadeira, praticamente eliminando as perdas de bloqueio dos IGBTs.

As perdas do circuito auxiliar também são minimizadas, pois os IGBTs do circuito auxiliar também operam em ZCT.

As perdas foram analisadas para dois IGBTs: IRG4BC30KD e IRG4BC20SD, ambos da International Rectifier. O IGBT IRG4BC30KD é um IGBT de baixas perdas de comutação e elevadas perdas de condução. O IGBT IRG4BC20SD, por sua vez, é um IGBT de baixas perdas de condução e elevadas perdas de comutação. Desta forma, o inversor ZCT apresentou menores perdas globais utilizando-se o IGBT IRG4BC20SD: as elevadas perdas de comutação foram significativamente reduzidas. Para o IGBT IRG4BC30KD, as perdas de comutação já são baixas, ressaltando as perdas de condução, as quais são relativamente grandes.

Desta forma, as simulações efetuadas neste capítulo corroboram a modelagem efetuada no capítulo 5 e, ainda, verifica-se que o inversor ZCT com duas chaves auxiliares é adequado para a utilização em IGBTs “lentos”, os quais apresentam elevadas perdas de comutação.

7 SIMULAÇÃO DO FAP COM INVERSOR ZCT

Este capítulo apresenta a estrutura de controle de injeção de corrente na rede elétrica a partir do inversor ZCT com duas chaves auxiliares apresentado nos capítulos anteriores. Um modelo simplificado para a análise do inversor ZCT operando no filtro ativo de potência é apresentado. Diversas simulações de injeção de corrente na rede elétrica são apresentadas, mostrando a aplicação do inversor ZCT com duas chaves auxiliares no filtro ativo.

7.1 ESTRUTURA GERAL DE CONTROLE

A Figura 7.1 apresenta a estrutura geral de controle do inversor monofásico injetando corrente na rede elétrica.

Figura 7.1 – Estrutura geral de controle do inversor injetando corrente na rede elétrica.

Onde:

$C(s)$: Função de transferência do compensador de corrente;

K_{PWM} : Ganho do modulador PWM;

$G(s)$: Função de transferência do inversor monofásico, indutor de acoplamento (L_f) e tensão da rede elétrica (v_s) – é dada pela razão entre a corrente de saída do filtro ativo ($I_f(s)$) e o duty-cycle de operação do inversor ($D(s)$);

K_i : Ganho do sensor de corrente;

Dos sinais apresentados na Figura 7.1 tem-se:

$I_{REF}(s)$: Corrente de referência para o filtro ativo injetar na rede elétrica;

$I_f(s)$: Corrente de saída do filtro ativo monofásico;

$E(s)$: Erro de corrente;

$M(s)$: Índice de modulação do módulo PWM;

$D(s)$: Duty-Cycle do inversor.

O controle completo do filtro ativo monofásico compreende também a geração da corrente de referência ($I_{REF}(s)$): a geração da corrente de referência pode ser realizada no domínio do tempo ou no domínio da frequência e não será apresentada neste trabalho. Diversos trabalhos relacionados à corrente de referência podem ser encontrados como, por exemplo, (NASCIMENTO et. al, 2007).

A simulação no SPICE do inversor ZCT com duas chaves auxiliares operando no filtro ativo monofásico demonstrou-se muito lenta, onde diversos problemas de convergência foram encontrados. As simulações do filtro ativo monofásico demandam um tempo de simulação de pelo menos 60 ms e, a fim de se simular todos os transitórios do inversor ZCT, utilizou-se um passo de integração máximo de 100 ps no SPICE, resultando em $60 \cdot 10^6$ valores de saída para cada variável, demandando um alto tempo de processamento.

Uma vez que a análise das comutações do inversor ZCT com duas chaves auxiliares já foi realizada nos capítulos 5 e 6, optou-se por utilizar um modelo simplificado deste inversor: este modelo considera apenas a função de transferência estática do inversor. Os transitórios de comutação suaves já foram avaliados anteriormente.

O bloco K_{PWM} representa o ganho do modulador PWM do inversor ZCT com duas chaves auxiliares, ou seja, a função de transferência estática do inversor ZCT. Um inversor ideal pode operar com índice de modulação variando de 0 à 1 correspondendo, respectivamente, à uma variação de duty-cycle de 0 à 100%. O inversor ZCT com duas chaves auxiliares não é capaz de operar próximos aos limites de operação do inversor ideal (0 e 100%): há um tempo mínimo de atraso para o chaveamento das chaves principais do inversor, conforme apresentado na Figura 5.49.

Para o inversor ZCT com duas chaves auxiliares simulado no capítulo 6 tem-se que o mesmo pode operar com duty-cycle variando de 10% à 90%. A Figura 7.2 apresenta a função de transferência estática deste inversor ZCT e também de um inversor ideal.

Figura 7.2 – Função de transferência estática dos inversores ZCT (capítulo 6) e ideal.

Uma estratégia para operar o inversor ZCT do capítulo 6 com duty-cycle de 0 à 10% seria chaveá-lo em comutação dissipativa, pois nesta faixa as perdas de condução dos IGBTs ativos é reduzida devido ao valor do duty-cycle. No entanto, esta estratégia pode comprometer outros requisitos de projeto como, por exemplo, emissão de EMI. Nas simulações seguintes considerou-se que o inversor ZCT opera como apresentado na Figura 7.2, ou seja, com duty-cycle variando de 10% à 90%.

As simulações realizadas neste capítulo foram executadas no Simulink/Matlab. O bloco K_{PWM} foi implementado conforme apresentado na Figura 7.3.

Figura 7.3 – Bloco K_{PWM} : função de transferência estática do inversor ZCT.

O bloco K_{PWM} da Figura 7.3 realiza a modulação por largura de pulso, a função de transferência estática do inversor ZCT considerado e também a distribuição dos comandos dos IGBTs da ponte inversora monofásica.

O inversor monofásico acoplado à rede elétrica (v_s) pode ser observado na Figura 7.4.

Figura 7.4 – Inversor monofásico acoplado à rede elétrica.

Observa-se na Figura 7.4 que o inversor monofásico simulado utiliza chaves ideais, o que torna os tempos de simulação menores e reduz os problemas de convergência dos algoritmos

numéricos. As simulações realizadas utilizaram os seguintes parâmetros: $V_{DC} = 400 \text{ V}$,

$$V_S = 127 \text{ V}_{rms} \text{ e } L_f = 18 \text{ mH}.$$

O sensor de corrente K_i da Figura 7.4 apresenta ganho unitário.

Para o controle de corrente utilizou-se inicialmente um controlador do tipo “proporcional” (P): o controlador proporcional operou adequadamente para os propósitos destas análises, porém a corrente de saída $I_f(s)$ apresentou um erro de regime permanente relativamente grande com relação à corrente de referência $I_{REF}(s)$ e o desempenho dinâmico foi também relativamente pobre. Desta forma, o controlador do tipo “proporcional” foi substituído por um controlador do tipo “proporcional + integrativo + derivativo” (PID). Utilizou-se para tal o bloco “Discrete PID Controller” da biblioteca SimPowerSystems 3.1 (R14) do Simulink/Matlab. A Figura 7.5 apresenta o diagrama de blocos do controlador PID.

Figura 7.5 – Diagrama de blocos do controlador PID.

Verifica-se que o controlador PID recebe o erro gerado pela diferença entre a corrente de referência de entrada ($I_{REF}(s)$) e a corrente de saída do filtro ativo ($I_f(s)$).

7.2 SIMULAÇÃO 1: REFERÊNCIA SENOIDAL E TRIANGULAR

A fim de avaliar o desempenho dinâmico simulou-se o inversor injetando uma corrente senoidal na rede elétrica, com frequências de 600 Hz (10º Harmônico) e 1800 Hz (30º Harmônico). Com isto, avaliou-se inicialmente a capacidade de injeção de harmônicos de corrente na rede elétrica, comprovando também o desempenho do controlador PID ajustado.

A Figura 7.6 apresenta a injeção do 10^o Harmônico de corrente e a Figura 7.7 do 30^o Harmônico.

Figura 7.6 – Injeção do 10^o harmônico de corrente na rede elétrica.

Figura 7.7 – Injeção do 30^o harmônico de corrente na rede elétrica.

Verifica-se que para os dois casos (10° e 30° harmônicos de corrente) a corrente do filtro seguiu corretamente a corrente de referência. Nenhum efeito significativo foi observado devido à faixa de operação do inversor ZCT (10% à 90%) dada pelo bloco K_{PWM} .

Foram realizadas três simulações para uma forma de onda triangular como referência, com frequências de 600 Hz (Figura 7.8), 1800 Hz (Figura 7.9) e 3000 Hz (Figura 7.10).

Figura 7.8 – Forma de onda triangular, 600 Hz.

Figura 7.9 – Forma de onda triangular, 1800 Hz.

Figura 7.10 – Forma de onda triangular, 3000 Hz.

A Figura 7.11 mostra a forma de onda triangular de 3000 Hz em detalhe.

Figura 7.11 – Forma de onda triangular, 3000 Hz em detalhe.

Verifica-se que o inversor é capaz de executar as formas de onda triangular de referência adequadamente e nenhum efeito é observado nas transições em zero de corrente devido à limitação de operação do inversor ZCT na região de 0 à 10% de duty cycle.

7.3 SIMULAÇÃO 2: CARGA – RL

Uma simulação para a correção do fator de potência de uma carga RL foi realizada. Para tanto, a carga RL selecionada possui $\theta = 56,3^\circ$, resultando em um fator de potência igual à $FP = 0,55$.

A corrente de referência foi calculada baseando-se na corrente necessária para produzir um fator de potência unitário, $FP = 1$. A Figura 7.12 apresenta as formas de onda da tensão na rede elétrica e a corrente na carga RL.

Figura 7.12 – Tensão na rede elétrica e corrente na carga RL, $\Theta=56,3^\circ$.

A Figura 7.13 apresenta a corrente compensada na rede elétrica pela atuação do filtro ativo: verifica-se que a corrente compensada na rede elétrica está em fase com a tensão da mesma, possuindo fator de potência unitário.

Figura 7.13 – Corrente compensada e tensão na rede elétrica.

Nenhum efeito devido ao bloco K_{PWM} foi observado. O controle corrigiu adequadamente o fator de potência da carga RL proposta.

7.4 SIMULAÇÃO 3: CARGA – RETIFICADOR COM FILTRO LC

Uma outra simulação foi realizada para corrigir a distorção harmônica e o fator de potência de uma carga do tipo retificador monofásico de onda completa com filtro LC. Inicialmente simulou-se para $C=10\mu F$ e $L=20\text{ mH}$. A Figura 7.14 apresenta o circuito da carga simulada.

Figura 7.14 – Retificador monofásico de onda completa com filtro LC.

A Figura 7.15 apresenta as correntes da carga e do filtro ativo simulado: a corrente de referência do filtro ativo foi gerada pela subtração da componente fundamental da corrente da carga.

Figura 7.15 – Corrente de carga e do filtro ativo ($C=10\mu\text{F}$ e $L=20\text{ mH}$).

A Figura 7.16 apresenta a corrente na rede elétrica, a qual está em fase com a tensão da mesma.

Figura 7.16 – Corrente (compensada) e tensão na rede elétrica ($C=10\mu\text{F}$ e $L=20\text{ mH}$).

Verifica-se que o filtro ativo corrige os componentes harmônicos presentes na carga e a corrente compensada na rede elétrica é senoidal e está em fase com a tensão da rede elétrica, corrigindo assim a distorção harmônica e o fator de potência da rede elétrica.

Uma nova simulação foi efetuada, agora com $C=10\mu\text{F}$ e $L=10\text{ mH}$. A Figura 7.17 apresenta a corrente na carga e no filtro ativo e a Figura 7.18 a corrente compensada na rede elétrica.

Figura 7.17 – Corrente de carga e do filtro ativo ($C=10\mu\text{F}$ e $L=10\text{ mH}$).

Figura 7.18 – Corrente (compensada) e tensão na rede elétrica ($C=10\mu\text{F}$ e $L=10\text{ mH}$).

Verifica-se que a corrente compensada na rede elétrica possui, neste caso ($C=10\mu\text{F}$ e $L=10\text{ mH}$), um pico relativamente grande, o qual não pode ser compensado pelo filtro ativo: a diminuição do indutor L de 20 mH para 10 mH aumentou consideravelmente o pico de corrente da carga, o qual o filtro ativo não foi capaz de corrigir totalmente. Este problema é comumente encontrado em filtro ativo de potência na correção da distorção harmônica de cargas do tipo retificador com filtro capacitivo. No entanto, verifica-se que a restrição da faixa de operação do inversor ZCT de 10% à 90% de duty cycle não comprometeu significativamente os resultados apresentados.

7.5 CONCLUSÕES

Foi apresentada neste capítulo a estrutura de controle de injeção de corrente na rede elétrica a partir do inversor ZCT com duas chaves auxiliares apresentado nos capítulos anteriores.

Verificou-se que, diferentemente de um inversor ideal, o inversor ZCT com duas chaves auxiliares apresentado não é capaz de operar com índice de modulação de 0 à 1 , ou seja, com duty cycle de 0 à 100% . Para o inversor ZCT com duas chaves auxiliares do capítulo 6 a faixa de variação de duty cycle é de 10% à 90% .

Para o controlador de corrente foi utilizado um controlador do tipo PID. No entanto, cabe ainda ressaltar que não é objetivo deste trabalho o desenvolvimento de estratégias de controle para a injeção de corrente na rede elétrica, mas de apenas avaliar o desempenho da injeção de corrente pelo inversor ZCT com duas chaves auxiliares apresentado.

As diversas simulações realizadas indicam que o inversor ZCT com duas chaves auxiliares pode ser capaz de injetar harmônicos de corrente na rede elétrica convenientemente, mesmo possuindo uma limitação na variação de duty cycle de 10% à 90% : estudos mais detalhados

de técnicas de injeção de corrente na rede elétrica por meio deste inversor devem ser realizados para se obter resultados mais precisos.

Para cada aplicação deve-se projetar adequadamente o sistema de controle, considerando as principais características destacadas do inversor e também do filtro ativo de potência que se deseja projetar.

8 CONCLUSÕES GERAIS

Esta pesquisa foi desenvolvida com o objetivo de se estudar, modelar e simular um inversor de comutação suave para a aplicação em um filtro ativo para instalações elétricas de baixa e média potência. Desta forma, este trabalho contempla uma extensa revisão bibliográfica em inversores de comutação suave, seguida do desenvolvimento de uma modelagem de um inversor de comutação suave, bem como uma análise de sua aplicação em um filtro ativo.

No capítulo 2 foi realizada uma extensa revisão bibliográfica sobre inversores de comutação suave. Primeiramente foram apresentadas as perdas de comutação e condução de uma chave semicondutora para, em seguida, definir três processos de comutação suave considerados neste trabalho: ZVS, ZCS e ZCZVS. As técnicas de comutação encontradas na literatura foram classificadas em função do local onde o circuito auxiliar está inserido, gerando assim três técnicas de comutação suave: comutação de linha, comutação de carga e comutação de chave. Após apresentar todas as classificações utilizadas neste trabalho obteve-se uma classificação geral dos inversores de comutação suave, a qual é de grande utilidade para referenciar os diversos trabalhos encontrados na literatura: diversos inversores de comutação suave foram apresentados, classificados e comparados, de acordo com as definições utilizadas.

Uma breve revisão bibliográfica sobre os diversos tipos de filtro ativo de potência também foi realizada. A topologia selecionada para este trabalho foi a do filtro ativo paralelo, para

instalações monofásicas de baixas e médias potências, implementado por meio de um inversor de tensão utilizando IGBTs.

No capítulo 3 foi realizada uma análise de comutação de um inversor monofásico de tensão aplicado em um filtro ativo paralelo, considerando o inversor operando com modulação por largura de pulso com dois níveis de tensão de saída. As análises mostram que o inversor monofásico aplicado ao filtro ativo paralelo pode ser inicialmente analisado por meio de um modelo simplificado: um inversor monofásico com uma carga de corrente constante. Este resultado é utilizado por muitos autores em eletrônica de potência para o projeto de inversores de comutação suave.

No capítulo 4 foi efetuada uma análise das perdas nos IGBTs em função da tensão do circuito de acionamento destes (V_{GG}), da resistência-série de gate (R_G), da corrente de saída do filtro ativo (I_{f0}) e também em função do tipo de IGBT utilizado no inversor.

A tensão do circuito de acionamento dos IGBTs (V_{GG}) deve ser dimensionada para minimizar as perdas de comutação e de condução dos IGBTs. A resistência-série de gate (R_G), por sua vez, deve ser dimensionada para reduzir as perdas por comutação. Para os IGBTs utilizados (IRG4BC30KD e IRG4BC20SD, ambos da International Rectifier) verifica-se que $R_G=27\Omega$ e $V_{GG}=15V$ são valores adequados.

Além disto, confirmou-se neste capítulo que as perdas de comutação estão relacionadas ao tipo de IGBT utilizado: o IGBT IRG4BC20SD é próprio para baixas frequências ($<5kHz$) e apresenta elevadas perdas de comutação e baixas perdas de condução, enquanto o IGBT IRG4BC30KD é próprio para operar em frequências mais elevadas ($<20kHz$), apresentando baixas perdas de comutação e elevadas perdas de condução.

No capítulo 5 apresenta-se a escolha da topologia de inversor de comutação suave a ser desenvolvida para a aplicação no filtro ativo de potência. Diversos requisitos de projeto foram apresentados, tais como:

- Reduzir as perdas devido à corrente de recuperação reversa nos diodos de roda livre (perdas de turn-on);
- Reduzir/eliminar as perdas devido à corrente de cauda dos IGBTs (perdas de turn-off);
- Permitir regeneração de energia;
- Baixas perdas no circuito auxiliar;
- Controle de di/dt e dv/dt ;
- Baixo custo.

A topologia apresenta em (LI et. al., 2000b) é a topologia que melhor atende aos requisitos apresentados. Desta forma, o inversor estudado e modelado baseia-se no circuito auxiliar proposto em (LI et. al., 2000b) e é referenciado como inversor ZCT com 2 chaves auxiliares. O inversor ZCT com 2 chaves auxiliares comuta em zero de corrente: a entrada em condução em Pseudo-ZCS deve reduzir as perdas de turn-on dos IGBTs e o bloqueio da condução em ZCS-Verdadeira deve praticamente eliminar as perdas de turn-off dos IGBTs. Este inversor utiliza a técnica de comutação de chave e o circuito auxiliar é acionado apenas nos instantes de comutação das chaves principais do mesmo, possuindo assim baixas perdas no circuito auxiliar.

A modelagem do inversor ZCT com 2 chaves auxiliares foi dividida em dois casos: célula com corrente negativa de carga e célula com corrente positiva de carga. O inversor completo possui as duas células, onde uma está com corrente negativa e a outra com corrente positiva. Para os dois casos foram obtidas as equações do circuito auxiliar para todos os estágios de operação do mesmo, obtendo assim o plano de fase de cada célula. Obtiveram-se também as temporizações de acionamento das duas células a fim de que as mesmas proporcionassem a comutação em zero de corrente (ZCS) para os IGBTs do inversor.

Por fim, apresentou-se ainda no capítulo 5 um cálculo exato da máxima corrente de carga para a qual o inversor ZCT com 2 chaves auxiliares ainda operasse em zero de corrente: entrada em condução em Pseudo-ZCS e bloqueio da condução em ZCS-Verdadeira. Desta forma, uma nova metodologia de projeto foi proposta para o inversor ZCT com 2 chaves auxiliares.

No capítulo 6 foram realizadas diversas simulações no SPICE a fim de se verificar os resultados obtidos na modelagem do inversor ZCT com 2 chaves auxiliares realizada no capítulo 5. Foi apresentado inicialmente o projeto de um inversor ZCT com 2 chaves auxiliares. Foram simuladas as duas células de forma independente (célula de corrente negativa de carga e célula de corrente positiva de carga): os planos de fase obtidos no SPICE foram comparados com os planos de fase obtidos pelo modelo teórico, comprovando os resultados esperados. Os transitórios de corrente e tensão obtidos pelas simulações no SPICE são compatíveis com os transitórios teóricos esperados. Verifica-se também que a máxima corrente de operação de cada célula é igual a 9 A, como era esperado pelo cálculo efetuado pela nova metodologia de projeto apresentada. Desta forma, as simulações no SPICE para as duas células corroboram a modelagem realizada no capítulo 5 para as mesmas.

O inversor ZCT com 2 chaves auxiliares foi simulado de forma completa: os resultados obtidos para as células de forma independente continuaram sendo válidos para o inversor completo.

Uma análise das perdas no inversor ZCT com 2 chaves auxiliares mostrou que:

- Perdas de turn-on: as perdas de entrada em condução são significativamente reduzidas pela comutação em Pseudo-ZCS;
- Perdas de turn-off: as perdas de bloqueio da condução são praticamente eliminadas pela comutação em ZCS-Verdadeira;

- Perdas de condução: as perdas de condução dos IGBTs principais do inversor ZCT com 2 chaves auxiliares são relativamente maiores que as perdas de condução de sua versão equivalente com comutação dissipativa. Isto se deve basicamente aos picos de corrente durante as comutações dos IGBTs principais devido à atuação do circuito auxiliar;
- Perdas do circuito auxiliar: as perdas do circuito auxiliar são relativamente pequenas, visto que o mesmo não está localizado no ramo principal de transferência de potência do inversor e opera apenas nos instantes de comutação do mesmo. Além disto, os IGBTs do circuito auxiliar também comutam em zero de corrente.

Uma análise das perdas globais do inversor ZCT com 2 chaves auxiliares mostrou que a eficiência do inversor está intimamente ligada ao tipo de IGBT utilizado. Duas simulações foram realizadas, com dois tipos de IGBTs: IRG4BC20SD e IRG4BC30KD, ambos da International Rectifier. O IGBT IRG4BC20SD é próprio para baixas frequências (<5kHz) e apresenta elevadas perdas de comutação e baixas perdas de condução, enquanto o IGBT IRG4BC30KD é próprio para operar em frequências mais elevadas (<20kHz), apresentando baixas perdas de comutação e elevadas perdas de condução. Desta forma, é mais conveniente a implementação do inversor ZCT com 2 chaves auxiliares com o IGBT IRG4BC20SD, pois a comutação em zero de corrente irá reduzir as elevadas perdas de comutação do mesmo.

Por fim, no capítulo 7 é apresentada uma estrutura de controle de injeção de corrente na rede elétrica utilizando o inversor ZCT com 2 chaves auxiliares. As simulações, realizadas no Simulink/Matlab, consideram um modelo simplificado do inversor ZCT: a utilização do modelo completo demandaria um enorme esforço computacional.

Uma vez que as simulações de comutação do inversor ZCT com 2 chaves auxiliares já foram realizadas anteriormente, utilizou-se apenas a função de transferência estática do

mesmo: para o projeto do capítulo 6 tem-se que o inversor ZCT é capaz de modular a tensão de saída com duty cycle variando de 10% à 90%.

Verificou-se a injeção de diversas formas de onda de corrente na rede elétrica: corrente senoidal, corrente triangular, corrente de correção de fator de potência de uma carga RL, corrente de correção da distorção harmônica e do fator de potência de uma carga do tipo retificador monofásico de onda completa com filtro LC. Nenhum efeito significativo devido à limitação da variação do duty cycle foi observado.

Desta forma, verifica-se que o inversor ZCT com 2 chaves auxiliares é capaz de cumprir os requisitos de projeto, proporcionando comutação em zero de corrente nos IGBTs do inversor, reduzindo assim as perdas de entrada em condução e praticamente eliminando as perdas relativas ao bloqueio da condução. O inversor ZCT com 2 chaves auxiliares não possui nenhum circuito auxiliar em série com o barramento CC do inversor, o que poderia aumentar a complexidade do sistema de controle do filtro ativo.

Sugerem-se as seguintes atividades para trabalhos futuros:

- Implementação do inversor ZCT com 2 chaves auxiliares: a implementação deste inversor é de grande utilidade para comprovar os resultados obtidos por meio de modelagem e simulação no SPICE. Também é de grande interesse a obtenção de outros resultados, como a medição da interferência eletromagnética associada à comutação dos circuitos auxiliares;
- Estudo de técnicas de controle para injeção de corrente na rede elétrica: sugere-se um estudo mais detalhado de técnicas de controle de injeção de corrente na rede elétrica a partir do inversor ZCT com 2 chaves auxiliares apresentado. A implementação de um protótipo em bancada é de grande utilidade para se avaliar o modelo completo do inversor injetando corrente na rede elétrica, o qual demanda

um enorme esforço computacional para ser analisado totalmente por meio de simulações;

- Modificações no circuito auxiliar de comutação suave: investigações no sentido de melhorar o circuito auxiliar de comutação suave são extremamente interessantes, pois podem reduzir os elevados picos de corrente a que os IGBTs principais estão sujeitos durante as suas comutações.

REFERÊNCIAS

- ANDRADE, D. A. et al. A Soft Switched Current Controlled Converter for Induction Machine Driving. IEEE Transactions on Power Electronics, p. 64-71, vol. 16, n. 1, jan. 2001.
- BASCOPE, R. P. T, PERIN, A. J. O Transistor IGBT Aplicado em Eletrônica de Potência, Sagra Luzzatto Editores, Porto Alegre, 1997.
- BHAT, A. K. S., BELAGULI, V. Analysis and Design of hybrid parallel-series resonant converter. IEEE Transaction on Circuits and Systems I: Fundamental Theory and Applications, p. 705-711, vol. 44, n. 8, Ago. 1997.
- CAMARGO, R. F. Contribuição ao Estudo de Filtros Ativos de Potência. Dissertação de Mestrado. Santa Maria, Universidade Federal de Santa Maria, 2002.
- CHERITI, A. et al. A Rugged Soft Commutated PWM Inverter for AC Drives. IEEE Transactions on Power Electronics, p. 385-392, vol. 7, n. 2, abril 1992.
- CHUDNOVSKY, V.; AXELROD, B.; SHENKMAN, A. L. An Approximate Analysis of a Starting Process of a Current Source Parallel Inverter with a High-Q Induction Heating Load. IEEE Transactions on Power Electronics, p. 294-301, vol. 12, n. 2, mar. 1997.
- CICHY, E. C. C. Proposta de um Filtro Ativo de Potência e um Conversor CC-CC Auto-Comutável em Comutação Suave. Dissertação de Mestrado. Londrina, 2003.
- CUADROS, C. Space vector modulated zero-voltage-transition three-phase to dc bi-directional converter, IEEE PESC Conf. Rec., p. 16-23, 1994.
- DIVAN, D. M. The Resonant DC Link Converter – A New Concept in Static Power Conversion. IEEE Transactions on Industry Applications, p. 317-325, vol. 25, n. 2, mar./abril 1989.
- DIVAN, D. M.; SKIBINSKI, G. Zero-Switching-Loss Inverters for High-Power Applications. IEEE Transactions on Industry Applications, p. 634-643, vol. 25, n. 4, jun./ago. 1989.
- DIVAN, D. M.; VENKATARAMANAN, G.; DONCKER, R. W. A. A. Design Methodologies for Soft Switched Inverters, IEEE Transactions on Industry Applications, p. 126-135, vol. 29, n. 1, jan./fev. 1993.
- DIVAN, D. Low-stress switching for efficiency: by turning on or off ‘softly’, at near zero voltage or current, power modules cut losses and allow faster controls – to the likely benefit of power converters. IEEE SPECTRUM, p. 33-39, Dez. 1996.

DONG, W. Analysis and Evaluation of Soft-switching Inverter Techniques in Electric Vehicle Applications. Dissertation (Doctor of Philosophy in Electrical Engineering). Virginia, Faculty of the Virginia Polytechnic Institute and State University, April 2003.

DONCKER, R. W.; LYONS, J. P. The Auxiliary Resonant Commutated Pole Converter. IEEE Industry Applications Society Annual Meeting Record, p. 1228-1235, 1990.

HUA, G. et al. Novel Zero-Current-Transition PWM Converters. IEEE PESC Conf. Rec., p. 538-544, 1993.

HUA, G. et al. Novel Zero-Voltage-Transition PWM Converters. IEEE Transactions on Power Electronics, p. 213-219, vol. 9, n. 2, mar. 1994.

HUA, G. et al. Novel Zero-Current-Transition PWM Converters. IEEE Transactions on Power Electronics, p. 601-606, vol. 9, n. 6, nov. 1994.

IRG4BC30KD Spice Model. Disponível em <<http://www.irf.com/product-info/models/SPICE/irg4bc30kd.spi>> Acesso em 1 Set. 2006.

IR2112 Spice Model. Disponível em <<http://www.irf.com/product-info/models/sim/ir2112.zip>> Acesso em 1 Set. 2006.

IR2112 Datasheet. Disponível em <<http://www.irf.com/product-info/datasheets/data/ir2112.pdf>> Acesso em 1 Set. 2006.

JUNG, Y. C et al. Soft Switching Space Vector PWM Inverter Usinng a New Quase-Parallel Resonant DC Link. IEEE Transactions on Power Electronics, p. 503-511, vol. 11, n. 3, maio 1996.

KAZIMIERCZUK, M. K.; CRAVENS II, R. C. Current-Source Parallel-Resonant DC/AC Inverter with Transformer. IEEE Transactions on Power Electronics, p. 275-284, vol. 2, n. 2, mar. 2006.

LI, Y. et al. A Novel Three-phase Zero-Current-Transition and Quasi-Zero-Voltage-Transition (ZCT-QZVT) Inverter/Rectifier with Reduced Stresses on Devices and Components. IEEE APEC Conf. Rec., p. 1030-1036, 2000.

LI, Y. et al. A Low Cost Three-Phase Zero-Current-Transition with Three Auxiliary Switches. IEEE PESC Conf. Rec., p. 527-532, 2000.

LINDEKE, D. Projeto de um Filtro Ativo Paralelo de 1kVA Usando Técnicas de Controle Analógico e Digital. Dissertação de Mestrado. Florianópolis, Universidade Federal de Santa Catarina, Fevereiro 2003.

MALESANI, L.; TENTI, P.; TOMASIN, P.; TOIGO, V. High Efficiency Quasi-Resonant DC Link Three-Phase Power Inverter for Full-Range PWM. *IEEE Transactions on Industry Applications*, p. 141-148, vol. 31, n. 1, jan./fev. 1995.

MAO, H. et al. Improved Zero-Current Transition Converters for High-Power Applications. *IEEE Transactions on Industry Applications*, p. 1220-1232, vol. 33, n. 5, set./out. 1997.

NASCIMENTO, C. F. Filtros ativos monofásicos aplicados na correção da distorção harmônica de controladores de intensidade luminosa. Dissertação de Mestrado. São Carlos, Universidade de São Paulo, 2003.

NASCIMENTO, C. F. et al. Harmonic Detection Based on Artificial Neural Networks for Current Distortion Compensation. In: *ISIE2007 - IEEE International Symposium on Industrial Electronics*, 2007.

OH, I.; YOUN, M. A Simple Soft-Switched PWM Inverter Using Source Voltage Clamped Resonant Circuit. *IEEE Transactions on Industrial Electronics*, p. 468-471, vol. 46, n. 2, abril 1999.

PAN, Z. Y.; LUO, F. L. Novel Soft-Switching Inverter for Brushless DC Motor Variable Speed Drive System. *Transactions on Power Electronics*, p. 280-288, vol. 19, n. 2, mar. 2004.

PAN, Z. Y.; LUO, F. L. Novel Resonant Pole Inverter for Brushless DC Motor Drive System. *IEEE Transactions on Power Electronics*, p. 173-181, vol. 20, n. 1, jan. 2005.

PATTERSON, O. D., DIVAN, D. M. Pseudo-Resonant Full Bridge DC/DC Converter. *IEEE Transactions on Power Electronics*, p. 671-678, vol. 6, no. 4, out. 1991.

POMÍLIO, J. A. Inversores de Tensão com Comutação Suave. Disponível em <<http://www.dsce.fee.unicamp.br/%7Eantenor/pdf/eltipot/cap8.pdf>> Acesso em 1 Set. 2006.

PÖTTKER DE SOUZA, F. Correção de Fator de Potência para Instalações de Baixa Potência Empregando Filtros Ativos. Tese de Doutorado. Florianópolis, Universidade Federal de Santa Catarina, Julho 2000.

RIBEIRO, E. R. Filtros Ativos Série para a Compensação de Harmônicos de Tensão. Tese de Doutorado. Florianópolis, Universidade Federal de Santa Catarina, Fevereiro 2003.

ROCHA, J. E. Compensador Estático Adaptativo com Comutação Suave. Tese de Doutorado. São Paulo, Universidade de São Paulo, 1997.

STEIN, C. M. O. et al. Analysis, Design and Implementation of a New ZCZVT Commutation Cell for PWM DC-AC Converters. *IEEE Industry Applications Society Annual Meeting Record*, p. 845-850, 2001.

STEIN, C. M. O. Conceção, Análise e Implementação de Células de Comutação Suave em Zero de Corrente e Tensão (ZCZVT) para Aplicações em Zero de Tensão. Tese de Doutorado. Santa Maria, Universidade Federal de Santa Maria, Agosto 2003.

STEIN, C. M. O. et al. Zero-Current and Zero-Voltage Soft-Transition Commutation Cells for PWM Inverters. In: 17th Annual IEEE Applied Power Electronics Conference and Exposition – APEC'2002, 2002, Dallas. APEC'2002. Piscataway – New Jersey: IEEE Press, 2002. v. 1. p. 525-531.

STEIN, C. M. et al. Zero-Current and Zero-Voltage Soft-Transition Commutation Cell for PWM Inverters. IEEE Transactions on Power Electronics, p. 396-403, vol. 19, n. 2, mar. 2004.

VLATKOVIC, V. et al. A New Zero-Voltage-Transition Three-Phase PWM Rectifier/Inverter Circuit. IEEE PESC Conf. Rec., p. 868-873, 1993.

WANG, K. et al. Novel DC-Rail Soft-Switched Three-Phase Voltage-Source Inverters. IEEE on Industry Applications, p. 509-517, vol. 33, n. 2, mar./abril 1997.

YUAN, X.; BARBI, I. Control Simplification and Stress Reduction in A Modified PWM Zero Voltage Switching Pole Inverter. IEEE Applied Power Electronics Conference, p. 1019-1025, 1999.

YUAN, X.; BARBI, I. Analysis, Designing, and Experimentation of a Transformer-Assisted PWM Zero-Voltage Switching Pole Inverter. IEEE Transactions on Power Electronics, p. 72-82, vol. 15, n. 1, jan. 2000.